

INSTITUTO TECNOLÓGICO SUPERIOR DE IRAPUATO



**INSTITUTO TECNOLÓGICO
SUPERIOR DE IRAPUATO**

**ESTUDIOS CON RECONOCIMIENTOS DE VALIDEZ OFICIAL
NÚMERO 11-00065**

**ANÁLISIS E IMPLEMENTACIÓN EXPERIMENTAL DE UN INVERSOR
TRIFÁSICO TIPO ANPC USANDO ESQUEMAS DE MODULACIÓN
VECTORIAL**

OPCIÓN I: TESIS PROFESIONAL

**QUE PARA OBTENER EL GRADO DE:
MAESTRO EN INGENIERÍA**

PRESENTA:

MIGUEL ANGEL PUGA ORTEGA

**DIRECTORES DE TESIS:
DR. GILBERTO MUÑOZ MORENO
DR. GERARDO VÁZQUEZ GUZMÁN**

IRAPUATO, GTO.

NOVIEMBRE, 2025



Educación
Secretaría de Educación Pública



Instituto Tecnológico Superior de Irapuato

Dirección General
Dirección Académica

Irapuato, Guanajuato, 05/noviembre/2025

Oficio No. CIPI-024-2025

ASUNTO: Autorización de impresión de tesis de maestría

DR. MARIO ALBERTO JUÁREZ BALDERAS
PRESIDENTE DEL CONSEJO DE POSGRADO
MAESTRÍA EN INGENIERÍA ELECTRÓNICA
PRESENTE

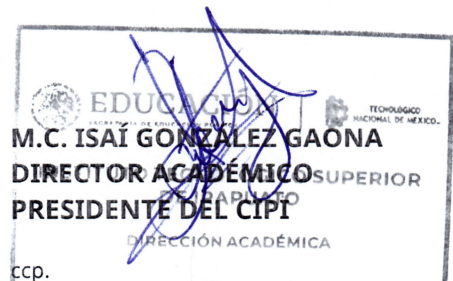
Por medio de la presente y a solicitud del comité tutorial integrado por:

Dr. Gilberto Muñoz Moreno
Dr. Gerardo Vázquez Guzmán
Dr. Adolfo Rafael López Núñez
Dr. José Miguel Sosa Zúñiga

se autoriza la impresión de la tesis titulada **"Análisis e implementación experimental de un inversor trifásico tipo ANPC usando esquemas de modulación vectorial"** realizada por el estudiante **C. Miguel Angel Puga Ortega** con número de control **MIP23110006** la cual ha sido desarrollada dentro del programa de la Maestría en Ingeniería Electrónica bajo la dirección del Dr. Gilberto Muñoz Moreno y la codirección del Dr. Gerardo Vázquez Guzmán y ha sido revisada y aprobada por el comité tutorial antes mencionado.
Sin otro en particular, le envío un cordial saludo.

ATENTAMENTE

Excelencia en Educación Tecnológica®



ccp.

M.I. Ernesto Cabal Yépez

M.C. Akira Torreblanca Poncé

Titular de Jefatura de División de Ing. Electrónica

Titular del Departamento de Investigación

Para su conocimiento y atención

Para su seguimiento



2025
Año de
La Mujer
Indígena

Carretera Irapuato – Silao km 12.5, El Copal. Irapuato, Guanajuato,
C.P. 36821 Tels. 462 6067900, 462 6067602
irapuato.tecnm.mx





INSTITUTO TECNOLÓGICO
SUPERIOR DE IRAPUATO

Constancia de aprobación de tesis

La tesis **Análisis e implementación experimental de un inversor trifásico tipo ANPC usando esquemas de modulación vectorial** presentada para obtener el Grado de Maestro en Ingeniería Electrónica fue elaborada por el **Ing. Miguel Angel Puga Ortega** y aprobada el **3 de noviembre de 2025** por los suscritos, designados por el Consejo de Posgrado de la Maestría en Ingeniería Electrónica del Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato.

Dr. Gilberto Muñoz Moreno

(Director de la tesis)

Dr. Gerardo Vázquez Guzmán

(Director de la tesis)

Dr. Adolfo Rafael López Núñez

(Sinodal)

Dr. José Miguel Sosa Zúñiga

(Sinodal)



Créditos Institucionales

Esta tesis fue elaborada en el Laboratorio de Eléctrica y Electrónica de Potencia (LEEP) del Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato bajo la dirección de los profesores Dr. Gilberto Muñoz Moreno y Dr. Gerardo Vázquez Guzmán. Dicho laboratorio cuenta con las instalaciones y equipamiento correspondiente para desarrollar trabajos experimentales y pruebas eléctricas.

Asímismo, agradezco a la Secretaría de Ciencia, Humanidades, Tecnología e Innovación (SECIHTI) por el apoyo económico otorgado durante el periodo de este posgrado.

AGRADECIMIENTOS

Agradezco a Dios por esta vida y por amarme tanto.

A la Secretaría de Ciencia, Humanidades, Tecnología e Innovación (SECIHTI), mediante la beca para estudios de posgrado durante el transcurso de este programa educativo, ya que gracias a ello fue posible concluir mis estudios.

Al Instituto Tecnológico Superior de Irapuato (ITESI) por prestar sus instalaciones y equipo, y al Consejo de Posgrado de la Maestría en Ingeniería Electrónica por brindar la oportunidad de pertenecer al posgrado. Asimismo, a la Universidad Autónoma de San Luis Potosí, en colaboración con el Dr. Pánfilo por haberme dado la oportunidad de realizar una estancia nacional para concluir los trabajos de la tesis.

A la Universidad Tecnológica de Varsovia por haberme dado la oportunidad de una estancia académica en el extranjero. En especial, al PhD. Mariusz Malinowski y a su equipo de investigación por su hospitalidad y atención durante la estancia.

A mi coasesor de tesis, el Dr. Gerardo Vázquez Guzmán, por haberme brindado todo su apoyo, conocimientos, experiencia, confianza y paciencia durante el desarrollo de este trabajo. Asimismo, a mi asesor de tesis, el Dr. Gilberto Muñoz Moreno, por su apoyo en clases y conocimientos para llevar a cabo este trabajo.

A mi familia: mi mamá, Lilia; mi papá, Miguel; mi hermano, Mauro; mi hermana, Michelle; y mi mascota, Jacob, por apoyarme durante todo este proceso y ser mi mano derecha en cada obstáculo.

A mi psicóloga Moni por ser mi soporte emocional en los momentos más difíciles y ayudarme a tomar las mejores decisiones.

A mis compañeros de baile: Alondra, Memo, Tere y Kary, por brindarme su apoyo emocional, darme ánimos para seguir esforzándome, nunca dudar de mí y acompañarme en cada social.

A mis compañeros de generación, tanto de ITESI como de la Facultad de Ciencias de la UASLP por haberme acompañado, apoyarme en cada trabajo y ser parte de este proceso.

Miguel Angel Puga Ortega, Irapuato, Guanajuato, México, septiembre de 2025.

“Esta vida es igual que un libro, cada página es un día vivido...”

Índice

1. Generalidades del proyecto	1
1.1. Introducción	2
1.2. Justificación	3
1.3. Objetivo general y objetivos específicos	3
2. Estado del arte	5
2.1. Problemática del CMV	6
2.2. SVM convencional	7
2.3. SVM modificadas	9
3. Topología ANPC	11
3.1. Inversor de tres de niveles	12
3.2. Topología DNPC	13
3.3. Topología ANPC	15
3.4. Influencia en el Punto Neutro (O)	17
3.5. Voltaje de modo común	18
3.6. Conmutación	20
4. Modulación vectorial en inversor de tres niveles	22
4.1. Modulación vectorial	23
4.2. Definición	23
4.2.1. SVM en el inversor ANPC	24
4.2.2. Efecto de los vectores en el CMV	27
4.2.3. Efecto de los vectores en el punto O	27
5. Esquemas de modulación	30
5.1. Tres vectores más cercanos NTV	31
5.2. Dos vectores medios y un vector cero M2V	38
5.3. Tres vectores medios M3V	40
5.4. M2V + M3V	42
5.5. Cuatro vectores medios M4V	42
5.6. Tres vectores cortos TSV	44
5.7. Seis vectores cortos SSV	46

6. Simulaciones	49
6.1. Algoritmo de SVM	50
6.2. Resultados	51
6.2.1. Resultados de simulación usando NTV	52
6.2.2. Resultados de simulación usando M2V	55
6.2.3. Resultados de simulación usando M3V	56
6.2.4. Resultados de simulación usando M2V+M3V	58
6.2.5. Resultados de simulación usando M4V	61
6.2.6. Resultados de simulación usando TSV	63
6.2.7. Resultados de simulación usando SSV	65
6.3. Comparativa	67
6.4. Análisis de eficiencia	68
7. Resultados experimentales	73
7.1. Circuito emisor de fibra óptica	74
7.2. Prototipo experimental	74
7.3. Resultados experimentales	76
7.3.1. Resultados para NTV	76
7.3.2. Resultados experimentales usando M2V	77
7.3.3. Resultados experimentales usando M3V	78
7.3.4. Resultados experimentales usando M4V	79
7.3.5. Resultados experimentales usando M2V + M3V	81
7.3.6. Resultados experimentales usando TSV	82
7.3.7. Resultados experimentales usando SSV	83
7.4. Comparativa	85
Conclusiones	90
Referencias	91
A. Secuencias de conmutación	97
B. Algoritmo de SVM en lenguaje C	101
C. Definiciones	110

Índice de figuras

2.1. Topologías presentadas en (a) [17] y (b) [18].	6
2.2. Topología propuesta en [22].	7
2.3. Diagrama vectorial para inversor de tres niveles.	8
2.4. (a) Diagramas de la VSVM usados en [34], [35], [36], (b) en [37] (c) y en [38].	10
2.5. Diagrama vectorial tridimensional.	10
3.1. Interruptor ideal para generar tres niveles de voltaje.	12
3.2. Conexiones posibles en el interruptor ideal de tres niveles.	12
3.3. Inversor trifásico de tres niveles con interruptores ideales.	13
3.4. Conexión PNO en el inversor ideal trifásico de tres niveles.	13
3.5. (a) Topología DNPC de una rama e (b) inversor trifásico DNPC.	14
3.6. (a) Topología ANPC de una rama e (b) inversor trifásico ANPC.	15
3.7. Estados de operación en la topología ANPC por rama: (a) P_- , (b) P_0 , (c) OU_- , (d) OU_0 , (e) OD_+ , (f) OD_- , (g) N_+ y (h) N_0	16
3.8. Efecto del flujo de corriente a través del punto O	18
3.9. Presencia del CMV en el inversor ANPC.	18
3.10. (a) Modelo simplificado del CMV en el inversor y (b) efecto del voltaje V_{AO} en el CMV.	19
3.11. Caso 1 - conmutación $P_0 \leftrightarrow OU_0 \leftrightarrow OD_0 \leftrightarrow N_0$	20
3.12. Caso 2 - conmutación $P_- \leftrightarrow N_+$	21
4.1. Generación del vector de referencia en el marco $\alpha\beta$	23
4.2. Diagrama vectorial para el inversor tres niveles.	25
4.3. Diagrama vectorial del inversor tres niveles dividido en sectores y regiones.	27
4.4. Efecto en V_0 debido a un vector (a) cero, (b) corto tipo N, (c) corto tipo P, (d) medio y (e) largo.	29
5.1. Vector de referencia $\vec{V}_{REF}$ en sector I, región 3.	31
5.2. Representación del $ \vec{V}_{REF,max} $ en el diagrama vectorial.	33
5.3. (a) Caso 1 cuando $\vec{V}_{REF}$ se encuentra en regiones 3 y 4, y (b) caso 2 cuando $\vec{V}_{REF}$ se encuentra en regiones 1 y 2.	34
5.4. Secuencia de conmutación en sector I región 3.	35
5.5. Secuencias de conmutación en sector I (a) región 1a y (b) región 1b.	36
5.6. Secuencias de conmutación en región 1a sector IV iniciando con vector corto (a) tipo N y (b) tipo P.	36
5.7. Ilustración de las zonas tipo P y N.	37
5.8. (a) Diagrama vectorial para M2V y (b) vector $\vec{V}_{REF}$ en el sector I.	38
5.9. Rango de utilización de $\vec{V}_{REF}$ para NTV (zona color morado) y M2V (zona color gris).	39
5.10. Secuencia de conmutación para M2V usando (a) patrón A y (b) patrón B.	40

5.11. (a) Diagrama vectorial para M3V y (b) $\vec{V}_{REF}$ en el sector II usando M3V. .	40
5.12. Secuencia de conmutación en sector II para M3V.	41
5.13. Algoritmo de implementación para M2V + M3V.	42
5.14. Síntesis de $\vec{V}_{REF}$ en sector I usando M4V.	43
5.15. Secuencia de conmutación en sector I usando M4V.	44
5.16. Diagrama vectorial para TSV usando vectores cortos (a) tipo P y (b) tipo N.	44
5.17. Rango de uso de las técnicas NTV (zona color morado) y TSV (zona color gris).	46
5.18. Secuencia de conmutación para TSV usando (a) vectores tipo P y (b) vectores tipo N.	46
5.19. Diagrama vectorial para SSV.	47
5.20. Secuencia de conmutación en sector I usando SSV.	48
6.1. Algoritmo de diseño de la SVM.	50
6.2. Diagrama esquemático simulado.	51
6.3. Voltajes y corrientes del inversor usando NTV.	52
6.4. CMV y corriente parásita i_{lkg} usando NTV.	53
6.5. Señales de conmutación usando NTV.	54
6.6. Voltajes y corrientes en el inversor usando M2V.	55
6.7. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando M2V.	56
6.8. Señales de conmutación usando M2V.	56
6.9. Voltajes y corrientes en el inversor usando M3V.	57
6.10. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando M3V.	57
6.11. Señales de conmutación usando M3V.	58
6.12. Voltajes y corrientes en el inversor usando M2V+M3V.	59
6.13. Voltaje de modo común V_{NO} , corriente parásita i_{lkg} , y voltaje en los capacitores V_{C_1} y V_{C_2} usando M2V+M3V.	59
6.14. Voltaje en V_{C_1} y V_{C_2} y corriente i_o bajo condición de desequilibrio usando M2V+M3V.	60
6.15. Señales de conmutación usando M2V+M3V.	60
6.16. Voltajes y corrientes en el inversor usando M4V.	61
6.17. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando M4V.	62
6.18. Señales de conmutación usando M4V.	62
6.19. Voltajes y corrientes en el inversor usando TSV.	63
6.20. Voltaje de modo común V_{NO} , corriente parásita i_{lkg} , y voltaje en los capacitores V_{C_1} y V_{C_2} usando TSV.	64
6.21. Voltaje en V_{C_1} y V_{C_2} y corriente i_o bajo condición de desequilibrio usando TSV.	64
6.22. Señales de conmutación usando TSV.	65
6.23. Voltajes y corrientes en el inversor usando SSV.	66

6.24. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando SSV.	66
6.25. Señales de conmutación usando SSV.	67
6.26. Diagrama esquemático de la ubicación de módulos SKM75GB12V en la topología ANPC.	69
6.27. Pérdidas de potencia por conducción y conmutación en cada módulo para (a) rama 1, (b) rama 2 y (c) rama 3.	70
6.28. Consumo de potencia en cada modulación.	72
7.1. Circuito emisor de fibra óptica.	74
7.2. Prototipo Experimental - Inversor trifásico ANPC.	75
7.3. Montaje de laboratorio para pruebas del inversor trifásico ANPC.	75
7.4. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando NTV.	76
7.5. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg}	77
7.6. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M2V.	78
7.7. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M2V.	78
7.8. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M3V.	79
7.9. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M3V.	79
7.10. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M4V.	80
7.11. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M4V.	80
7.12. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M2V + M3V.	81
7.13. Voltaje en capacitores V_{C1} y V_{C2} , voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M2V + M3V.	82
7.14. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando TSV.	82
7.15. (a) Voltaje en capacitores V_{C1} y V_{C2} , voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con TSV y (b) ejemplificación de los estados de operacion tipo P y tipo N en el inversor.	83
7.16. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando SSV.	84
7.17. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con SSV.	84
7.18. Espectro de frecuencia del voltaje V_{AB} de los distintos esquemas de modulación.	86
7.19. Espectro de frecuencia de corriente i_a de los distintos esquemas de modulación.	87
7.20. Espectro de frecuencia de bajo orden del voltaje V_{AB} y la corriente de corriente i_a para las modulaciones M2V+M3V, TSV y SSV.	88

7.21. Potencia consumida de cada técnica de modulación.	89
C.1. Representación del vector $\vec{v}$ en el marco abc	110
C.2. Representación del vector $\vec{v}$ en el marco $\alpha\beta$	110

Índice de Tablas

2.1. Referencias de técnicas de la SVM orientadas a la reducción del CMV. . . .	8
2.2. Referencias de técnicas de la SVM orientadas al equilibrio de voltaje de los capacitores.	9
2.3. Referencias de técnicas orientadas a la VSVM.	9
3.1. Estados de conmutación posibles de una rama en el inversor DNPC.	14
3.2. Estados de conmutación posibles de una rama en el inversor ANPC.	17
4.1. Clasificación de los vectores espaciales según tipo, estado de operación y magnitud.	26
4.2. Clasificación de vectores espaciales y su efecto en el CMV.	28
4.3. Efecto de los vectores espaciales sobre el punto V_0	29
5.1. Tiempos de operación de los vectores en cada región del Sector I.	34
5.2. Secuencias de conmutación para NTV en sector I.	37
6.1. Parámetros de simulación.	51
6.2. Tabla comparativa de los distintos esquemas de modulación.	68
6.3. Pérdidas de potencia por conducción y conmutación cada rama.	71
6.4. Comparativa de potencia y eficiencia en cada modulación.	72
7.1. Parámetros del sistema.	76
7.2. Tabla comparativa de los distintos esquemas de modulación experimental- mente.	85

NOTACIÓN

Acrónimos frecuentes

PWM	Pulse Width Modulation (Modulación por Ancho de Pulso)
SVM	Space Vector Modulation (Modulación por el vector espacial)
ANPC	Active Neutral Point Clamped (Sujeción de Punto Neutro Activa)
ZV	Zero Vector (Vector Cero)
SV	Small Vector (Vector corto)
MV	Medium Vector (Vector Medio)
LV	Large Vector (Vector Largo)
NTV	Nearest Three Vectors (Tres Vectores más Cercanos)
M2V	Two Medium an One Zero Vector (Dos Vectores Medios y Un Vector Cero)
M3V	Three Medium Vectors (Tres Vectores Medios)
M4V	Four Medium Vectors (Cuatro Vectores Medios)
TSV	Three Small Vectors (Tres Vectores Cortos)
SSV	Six Small Vectors (Seis Vectores Cortos)
AC	Alternating Current (Corriente Alterna)
DC	Direct Current (Corriente Directa)
CA-CD	Convertidor de Corriente Alterna a Corriente Directa
CD-CD	Convertidor de Corriente Directa a Corriente Directa
EMI	Electromagnetic Interference (Interferencia Electromagnética)
THD	Total Harmonic Distortion (Distorsión Armónica Total)
RMS	Root Mean Square (Valor Medio Cuadrático ó Valor Eficaz)
CMV	Common Mode Voltage (Voltaje de Modo Común)
CMC	Common Mode Current (Corriente de Modo Común)

RESUMEN

En este trabajo de tesis se estudian diferentes técnicas de modulación vectorial orientadas a una topología trifásica de tres niveles tipo ANPC (Active Neutral Point Clamped). Esta topología se caracteriza por contar con dieciocho interruptores controlables, lo cual permite una gran cantidad de estados de operación, muchos de ellos redundantes. Esta característica proporciona una flexibilidad considerable en el diseño e implementación de diversos esquemas de modulación.

Se evaluaron siete esquemas distintos de modulación vectorial, de los cuales dos son propuestos en esta tesis. El desempeño del inversor fue analizado considerando las formas de onda del voltaje y la corriente de salida, así como fenómenos asociados a la interferencia electromagnética, en particular el voltaje de modo común, y el equilibrio del voltaje en los capacitores del bus de alimentación.

Los dos esquemas propuestos permiten una reducción significativa de las oscilaciones de alta frecuencia en el voltaje de modo común; sin embargo, no logran mantener el equilibrio de voltaje en los capacitores de forma óptima.

Además del análisis teórico, se realizaron simulaciones numéricas detalladas y se llevó a cabo la implementación de un prototipo experimental del inversor, lo que permitió validar de manera práctica los resultados obtenidos y realizar una comparación entre las distintas técnicas de modulación evaluadas.

ABSTRACT

This thesis presents a study of various space vector modulation techniques applied to a three-phase, three-level inverter topology of the ANPC (Active Neutral Point Clamped) type. This topology features eighteen controllable switches, enabling a large number of operating states—many of which are redundant. Such redundancy offers substantial flexibility in the design and implementation of multiple modulation schemes.

Seven different space vector modulation strategies were evaluated, two of which are proposed in this work. The inverter’s performance was assessed based on the output voltage and current waveforms, as well as on issues related to electromagnetic interference—specifically, common-mode voltage—and the voltage balance across the DC-link capacitors.

The two proposed modulation schemes successfully reduce high-frequency oscillations in the common-mode voltage; however, they do not maintain optimal voltage balance in the capacitors.

In addition to theoretical analysis, detailed numerical simulations were carried out, and an experimental prototype of the selected inverter topology was implemented. This allowed the practical validation of the results and a comparative evaluation of the studied modulation techniques.

1. Generalidades del proyecto

1.1. Introducción

Los inversores multinivel son convertidores de electrónica de potencia que han ganado gran interés industrial debido a su capacidad para operar en media y alta tensión, mejorar la calidad de la energía y reducir problemas asociados con la interferencia electromagnética (EMI), mejorar la calidad de las formas de onda y reducir el contenido armónico. Estos se pueden dividir en tres tipos. Los inversores con diodos enclavados, inversores con capacitores flotantes y puente H en cascada [1].

Una evolución importante de estas configuraciones es el inversor trifásico tipo *Neutral Point Clamped* (NPC), propuesto por primera vez en [2], el cual utiliza dos capacitores en cascada para generar tres niveles de voltaje. Su estructura simétrica y operación sencilla lo hacen adecuado para aplicaciones de alta potencia, como sistemas fotovoltaicos y control de motores [3].

Derivado de éste, surge el inversor de Sujeción del Punto Neutro Activa (*Active Neutral Point Clamped*, ANPC) que incorpora seis interruptores controlables por rama, lo que aumenta la cantidad de estados de conmutación (muchos de ellos redundantes) que ayudan a obtener una mejor distribución de las pérdidas por conmutación en el circuito.

Utilizando una adecuada estrategia de modulación se puede hacer operar el inversor de la manera más óptima, con el fin de obtener una forma de onda de voltaje de mejor calidad en la salida, además de reducir las pérdidas de potencia en los semiconductores y disminuir el contenido armónico. Las estrategias de modulación convencionales en la topología NPC incluyen modulación por ancho de pulso (PWM) multiportadora, PWM por eliminación selectiva de armónicos y modulación por el vector espacial (SVM) [4]-[7]. Las modulaciones PWM multiportadora no logran reducir el contenido armónico, mientras que PWM con eliminación selectiva de armónicos presenta reacciones lentas durante condiciones de transitorios [8]. La SVM ha sido de gran interés debido a su capacidad de solucionar problemas por medio de la propia modulación. Con el surgir de nuevos sistemas embebidos, la complejidad de diseño de técnicas de SVM se vuelven un reto para aprovechar el mayor recurso de este tipo de sistemas, además de programar algoritmos de SVM lo más optimizados posibles, lo cual también es un tema de discusión. Aun así, SVM logra reducir el contenido armónico, provee equilibrio en el voltaje de los capacitores del Bus de corriente directa (*Direct Current*, DC) e adicionalmente minimizar corrientes parásitas debido al Voltaje de Modo Común (*Common Mode Voltage*, CMV).

Por otro lado, Las topologías NPC no pueden operar con una sola fuente de alimentación ya que puede presentarse un desequilibrio en los voltajes de los capacitores, afectando principalmente las formas de onda del voltaje de salida. Además, el problema de las fluctuaciones del CMV también es tema de discusión debido a los problemas asociados con la EMI [9], que se pueden presentar en los equipos utilizados dentro la instalación eléctrica provocando corrientes parásitas o de modo común de alta magnitud. Estas corrientes

generan desgaste en equipo de sensado, cableado, estructuras metálicas, puesta a tierra y fallas en aislamiento [10], [11].

Dentro de la literatura ya se han estudiado técnicas para la minimización de las corrientes parásitas. Sin embargo, la gran mayoría de ellas involucran aumentar la cantidad de componentes, cambiar la estructura del sistema o incluir filtrado pasivo [12]-[14]. Estos métodos logran reducir los problemas con el CMV variable. Sin embargo, aumentan el costo y tamaño el sistema y , además, reducen la eficiencia por involucrar adición de componentes. Por su parte, la SVM adoptada en la topología ANPC puede reducir o eliminar parcialmente los problemas asociado del CMV, el equilibrio de voltaje en los capacitores, reducir el contenido armónico de las formas de onda y reducir las pérdidas por conmutación de los dispositivos semiconductores.

Este trabajo se enfoca en el análisis y diseño de técnicas de modulación vectorial aplicadas a la topología ANPC, con el objetivo de reducir las oscilaciones del CMV. Además, se evalúan la eficiencia y el consumo de potencia mediante simulaciones y la implementación de un prototipo experimental.

1.2. Justificación

En los últimos años se han desarrollado diversas estrategias orientadas a la reducción de las oscilaciones del CMV en diferentes aplicaciones de la electrónica de potencia. La topología trifásica tipo ANPC continúa siendo una estructura reciente, con gran potencial para la exploración y diseño de esquemas de modulación avanzados que proporcionen un mejor desempeño en el sistema, solucionando los problemas mencionados anteriormente y otorgando una mejor eficiencia.

En particular la configuración del inversor ANPC, con múltiples caminos de conmutación y estados redundantes, ofrece una oportunidad para implementar técnicas de modulación que no solo mitiguen problemas relacionados con el CMV y que logren mantener el equilibrio de voltaje en los capacitores del bus de DC. Al mismo tiempo, estas estrategias pueden contribuir a la reducción de las pérdidas de potencia por conmutación y reducción del contenido armónico de las formas de onda, incrementando así la eficiencia global del sistema.

1.3. Objetivo general y objetivos específicos

Objetivo General

Estudiar, analizar e implementar experimentalmente un inversor trifásico tipo ANPC, controlado mediante esquemas de la SVM, con el propósito de evaluar su desempeño mediante el monitoreo del CMV, el equilibrio del voltaje en los capacitores del bus de DC,

la distorsión armónica total (*Total Harmonic Distortion*, THD) en las formas de onda de voltaje y corriente en la carga, así como la eficiencia global del sistema.

Objetivos específicos

- Realizar un estudio del estado del arte de la estrategia de modulación vectorial en inversores trifásicos, con la finalidad de empezar a conocer el tema y aprender sobre los avances recientes del trabajo.
- Analizar la técnica de modulación vectorial aplicada a inversores trifásicos.
- Estudiar la topología trifásica tipo ANPC y su integración con técnicas de modulación vectorial con la finalidad de proponer nuevas técnicas de modulación.
- Programar y simular distintos esquemas de modulación vectorial aplicados a la topología ANPC con la finalidad de ser probados experimentalmente.
- Implementar el prototipo de dicha topología y validar experimentalmente los esquemas de modulación seleccionados en lazo abierto con la finalidad de validar el proyecto.

2. Estado del arte

2.1. Problemática del CMV

El fenómeno de modo común esta presente debido a los cambios en los niveles de voltaje en la salida del inversor. En sistemas fotovoltaicos suele presentarse por las capacitancias parásitas que aparecen entre la tierra de la red eléctrica o la carga que se esté utilizando y el panel [15]. En motores de inducción, estas capacitancias suelen aparecer entre el estator y el rotor [9]. Con respecto a la corriente parásita, su magnitud esta directamente relacionada con los cambios en los niveles de voltaje del inversor. Existen normativas que establecen los rangos de operación de las corrientes parásitas. Por mencionar algunas de ellas, las normas IEC 62109-2 y DIN VDE 0126-1-1 limitan esta corriente a un valor de 300 mA para arreglos fotovoltaicos menores de 30 kW [16]. En la literatura se han reportado estrategias para reducir la corriente de modo común en el sistema, de las cuales destacan las siguientes:

- Modificación de topología [17], [18].
- Técnicas de modulación vectorial [19], [20].
- Técnicas de control [21].
- Conexión de tierra común [22].

Las técnicas asociadas con la modificación de la topología buscan en añadir componentes para tratar resolver el problema de la corriente de fuga. En las referencias [17], [18] presentan modificaciones del inversor trifásico puente completo añadiendo interruptores que cumplen la función de cortar el camino de la corriente de fuga en los momentos de estado de operación cero del sistema, dichos circuitos se muestran en la Figura 2.1, donde C_{PV} es la capacitancia parásita. Sin embargo, debido a que en las topologías derivadas del puente H completo las fluctuaciones del CMV persisten, la corriente parásita no es eliminada por completo.

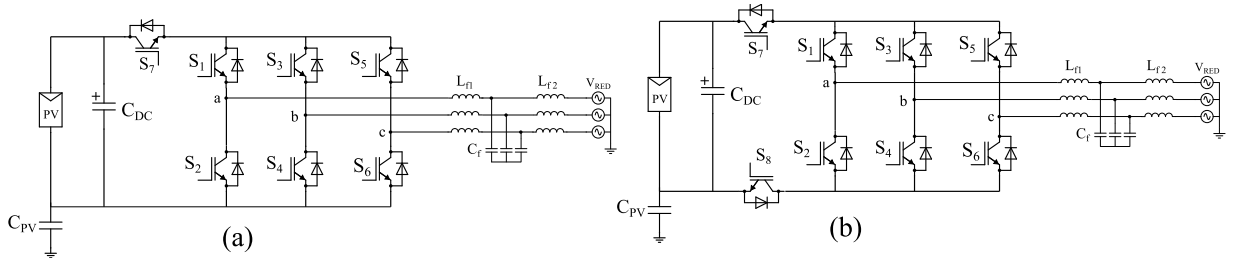


Figura 2.1. Topologías presentadas en (a) [17] y (b) [18].

Las técnicas de control no suelen requerir de adición componentes extra en el sistema, a excepción de sensado [21]. Regularmente cumplen con la tarea de minimizar la corriente entre otras como la inyección de potencia a la red.

Las técnicas por la SVM suelen ser de las más aplicadas en los convertidores gracias a que no necesita añadir algún componente al sistema o hacer modificaciones, además que

la SVM ofrece mejora en el THD y eficiencia [23]. Dentro de este documento el enfoque para minimizar la corriente parásita sera principalmente por esquemas de la SVM.

Las técnicas asociadas con la conexión de tierra común plantean que el convertidor debe compartir la puesta a tierra con la carga utilizada o la red eléctrica (dependiendo la aplicación). Por lo tanto, la corriente parásita es idealmente cero. Sin embargo, este método está limitado a aplicaciones de baja potencia. Dentro de algunos trabajos revisados se encuentra el circuito propuesto en la referencia [22], cuya topología se muestra en la Figura 2.2. El autor propone un inversor de cinco niveles conectado a la red y con conexión de tierra común. Sus resultados demuestran que el inversor puede operar a una potencia de 1.2 kW y la corriente parásita es reducida.

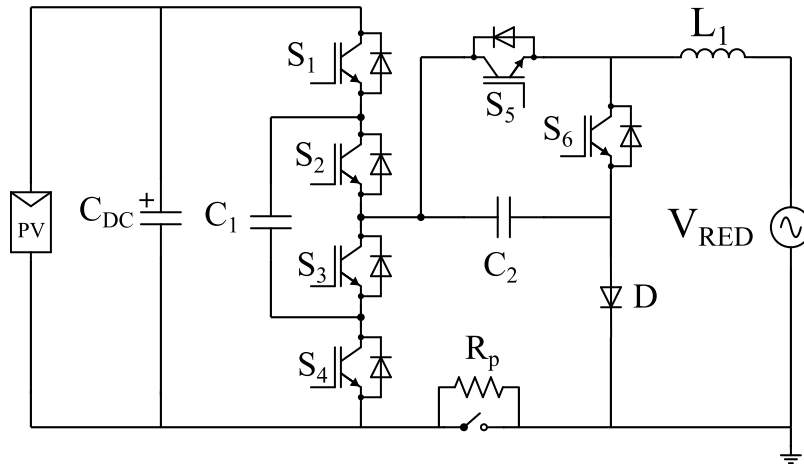


Figura 2.2. Topología propuesta en [22].

2.2. SVM convencional

La SVM fue introducida por primera vez en 1988 [24], su operación se basa en la representación vectorial de los estados de conmutación del inversor. Inicialmente, se propuso con el fin de controlar la velocidad en motores de inducción. El diagrama vectorial base aplicado a un inversor de tres niveles se muestra en la Figura 2.3, éste está formado por un hexágono dividido en seis sectores con cuatro triángulos por sector.

Las aplicaciones de SVM en las topologías NPC se han enfocado principalmente en minimizar las fluctuaciones del CMV y eliminar el desequilibrio en el voltaje de los capacitores. Por el lado del CMV, el enfoque esta orientado en utilizar estados de operación que manejen un bajo CMV o utilizar unicamente aquellos estados que tengan el mismo CMV. En la Tabla 2.1 se resumen algunas técnicas que operan bajo este principio.

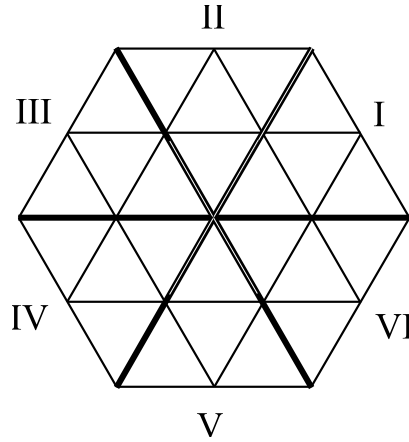


Figura 2.3. Diagrama vectorial para inversor de tres niveles.

Tabla 2.1. Referencias de técnicas de la SVM orientadas a la reducción del CMV.

Referencia	Método de solución	Efecto en el CMV
[25],[26]	Utiliza un vector largo, un vector medio y un vector cero	Al usar solo estados de operación que generan CMV de cero y $\pm V_{DC}/6$ se reduce en magnitud la presencia del CMV
[27]	Utiliza tres vectores medios, los cuales solo generan el mismo CMV	Mantiene el CMV constante en cero en todo momento
[27]	Utiliza dos vectores medios y un vector cero, los cuales generan el mismo CMV	Mantiene constante el CMV en cero en todo momento
[28]	Utiliza vectores cortos y largos para matener el CMV en un rango de $\pm V_{DC}/6$	Logra mantener el CMV constante por lapsos en los rangos establecidos aunque

La estrategias mostradas en [27] son las que mejor desempeño otorgan con base a la reducción del CMV variable y aprovechamiento de energía con un índice modulación permitido de 0.866 y CMV constante, comparada las demás citadas. La estrategias en [25] y [26] pueden aprovechar en un 100 % la capacidad del bus de DC, sin embargo el CMV variable sigue presente, ya que éste solo ve reducido por usar estados operación con bajo CMV. En [28], aunque las fluctuaciones logran ser eliminadas, el aprovechamiento de energía es bajo debido a que el índice de modulación máximo es de 0.57. Más detalle acerca de la SVM y el índice de modulación se describirá en el Capítulo 4.

Por el lado del equilibrio de voltaje en los capacitores, los métodos más comunes para resolver este problema utilizando la SVM se listan en la Tabla 2.2.

Las técnicas orientadas al controladores PI y de histéresis logran mantener un equilibrio óptimo en el voltaje de los capacitores. Sin embargo, en el caso de la combinación de dos técnicas, el requerimiento computacional es alto comparado con las modulaciones convencionales, debido a que las dos técnicas deben ser operadas simultáneamente, lo que requiere mucho recurso computacional.

Tabla 2.2. Referencias de técnicas de la SVM orientadas al equilibrio de voltaje de los capacitores.

Ref.	Método de solución	Efecto en los capacitores
[29]	Controlador PI	Con base a la condición de voltaje en los capacitores se determina el ciclo de trabajo adecuado a ciertos estados de operación usando un controlador PI
[30], [31]	Controlador de histéresis	Intercambia entre el uso de ciertos estados de operación y otros dependiendo la condición de voltaje de los capacitores
[32], [33]	Combinación de dos técnicas	Hace combinación de dos técnicas de modulación para equilibrar el voltaje en los capacitores

2.3. SVM modificadas

Otra innovación es la SVM Virtual (VSVM) [34]. La VSVM considera crear nuevos vectores mediante la combinación vectorial de otros. Algunas de las secuencias estudiadas en la literatura se citan en la Tabla 2.3 con su combinación vectorial. Cabe mencionar que más detalle acerca de la generación de los vectores y tipos de vector se estudiará en el Capítulo 4.

Tabla 2.3. Referencias de técnicas orientadas a la VSVM.

Ref.	Combinación en sector I
[34], [35]	$\vec{V}_1^* = \frac{1}{2}(\vec{V}_{2P} + \vec{V}_{2N})$ y $\vec{V}_2^* = \frac{1}{3}(\vec{V}_{1N} + \vec{V}_7 + \vec{V}_{2P})$
[36]	$\vec{V}^* = \frac{1}{2}(\vec{V}_7 + \vec{V}_{6N})$ ó $\vec{V}^* = \frac{1}{2}(\vec{V}_{12} + \vec{V}_{2P})$
[37]	$\vec{V}^* = \frac{1}{3}(\vec{V}_{6N} + \vec{V}_{1P} + \vec{V}_{2N})$
[38]	$\vec{V}_1^* = \frac{1}{2}(\vec{V}_{14} + \vec{V}_{18})$ y $\vec{V}_2^* = \frac{1}{3}(\vec{V}_8 + \vec{V}_7 + \vec{V}_{12})$

Cada una de las técnicas logra un desempeño óptimo en la reducción del CMV variable y el balance de voltaje en los capacitores. Entre ellas, la técnica presentada en [37] es la menos eficiente por tener un incremento en las pérdidas en los semiconductores, debido a que presenta más conmutaciones en cada ciclo. En la Figura 2.4 se muestran los diagramas vectoriales usados en las referencias citadas de la Tabla 2.3. Nótese que la división de las regiones en cada sector está determinada por las uniones de los vértices de cada vector con el vector más próximo. Por otro lado, las principales consideraciones en el diseño una técnica basada en la VSVM son las siguientes.

- Los vectores con alto CMV no serán considerados.
- El promedio de la corriente a través del punto neutro de los capacitores debe ser cero en cada ciclo de conmutación.
- La secuencia vectorial no debe de tener más de dos cambios de niveles de voltaje por rama en cada ciclo de conmutación.

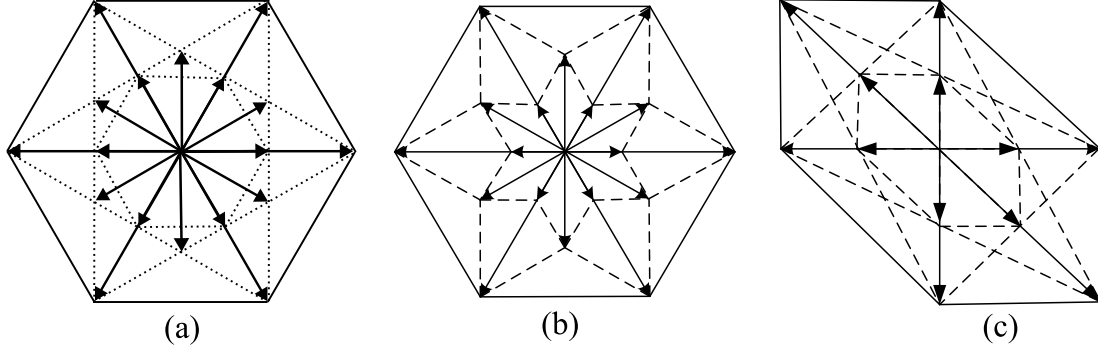


Figura 2.4. (a) Diagramas de la VSVM usados en [34], [35], [36], (b) en [37] (c) y en [38].

Finalmente, en la literatura reciente se representado la SVM en un marco tridimensional, cuyo diagrama se puede observar en la Figura 2.5. La síntesis del vector de referencia se genera con base al subcubo donde esté ubicado dicho vector. Una de las principales aportaciones de la SVM tridimensional es que el recurso computacional es disminuido comparado con las técnicas convencionales (la SVM y la VSVM), debido a que el cálculo de los ciclos de trabajo netos no requiere operaciones trigonométricas u operaciones matriciales. Asimismo, otras mejoras que ofrece es la reducción del contenido armónico e incremento en la eficiencia del sistema gracias a la ausencia de estados redundantes. Algunas técnicas orientadas a la SVM tridimensional se presentan en [39], [40].

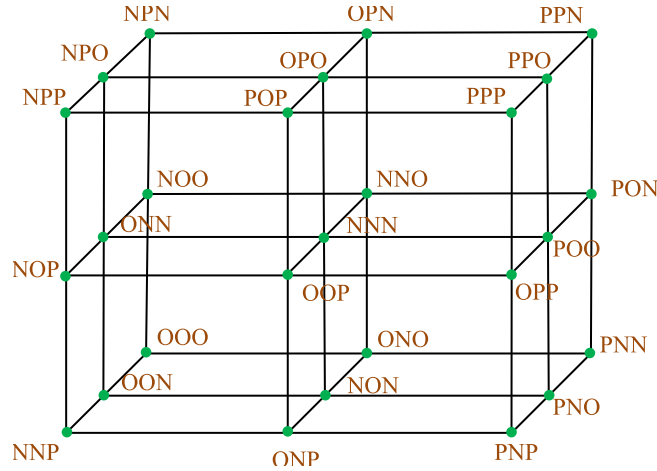


Figura 2.5. Diagrama vectorial tridimensional.

3. Topología ANPC

En este capítulo se presenta la teoría fundamental del funcionamiento de inversores de tres niveles. Se describen dos topologías representativas, con énfasis en el circuito ANPC. Asimismo, se abordan los conceptos de equilibrio de voltaje en los capacitores, el CMV en la salida del inversor y las recomendaciones de conmutación asociadas en el inversor.

3.1. Inversor de tres de niveles

La idea central de la generación de los niveles de voltaje en un inversor parte de dividir el bus de DC en dos fuentes de voltaje independientes de mismo valor. A este arreglo se le conectará un interruptor ideal, el cual tiene acceso a los puntos positivo (P) de la fuente superior, negativo (N) de la fuente inferior y el punto de conexión (O) de las dos fuentes [41] como se muestra en la Figura 3.1.

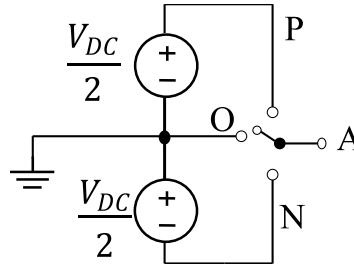


Figura 3.1. Interruptor ideal para generar tres niveles de voltaje.

Considerando el punto A como la terminal de salida del arreglo y el punto O como el punto de referencia, dependiendo la conexión que tenga el punto A con respecto a O los niveles de voltaje posibles son $+V_{DC}/2$, $-V_{DC}/2$ y 0 como se muestra en la Figura 3.2.

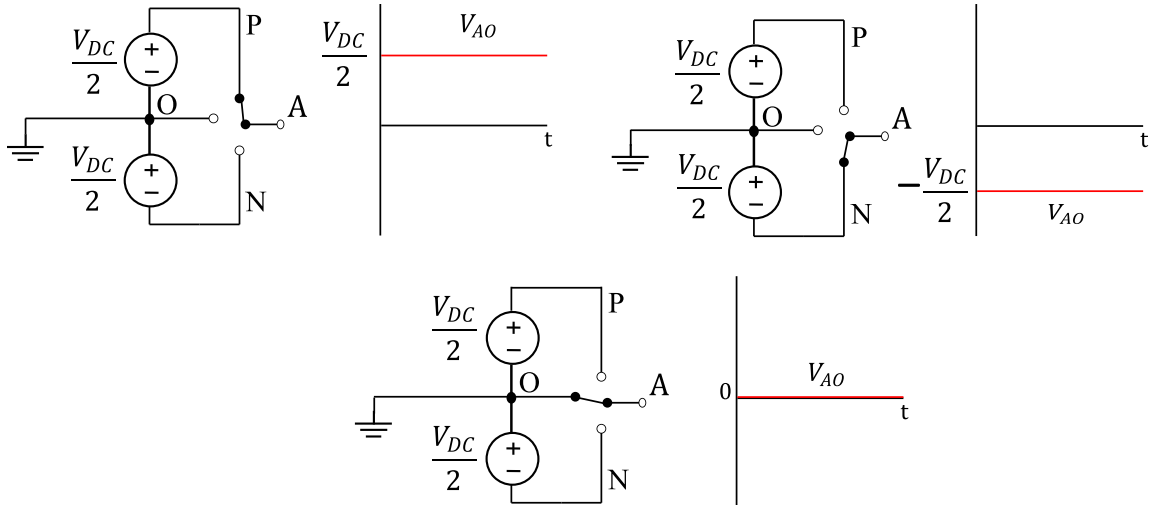


Figura 3.2. Conexiones posibles en el interruptor ideal de tres niveles.

Esta idea se puede ampliar a un arreglo trifásico si se aumenta la cantidad de interruptores ideales conectados como se muestra en la Figura 3.3.

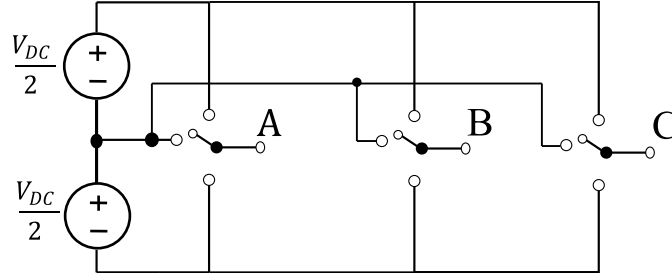


Figura 3.3. Inversor trifásico de tres niveles con interruptores ideales.

Como ejemplo, la conexión [PNO] se muestra en la Figura 3.4a, la cual debe interpretarse de la siguiente manera: P representa la conexión al polo positivo de la rama A, N corresponde a la conexión en la rama B, y O a la conexión en la rama C. Los niveles de voltaje resultantes de esta configuración se ilustran en la Figura 3.4b.

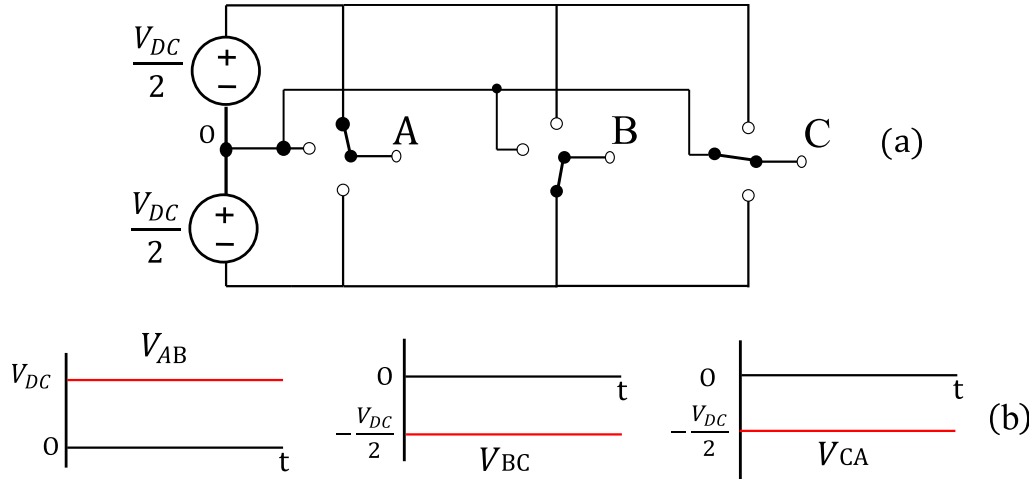


Figura 3.4. Conexión PNO en el inversor ideal trifásico de tres niveles.

Este principio constituye la base fundamental para los estados de operación y los niveles de voltaje que debe generar un inversor trifásico de tres niveles tipo NPC. A continuación, se describen las principales topologías que cumplen con este criterio.

3.2. Topología DNPC

La Figura 3.5a muestra la estructura del Inversor de Punto Neutro Fijado con Diodos (*Diode Neutral Point Clamped*, DNPC). Cada rama contiene cuatro interruptores activos (S_1, S_2, S_3, S_4) y dos diodos de enclavamiento (D_1, D_2), conectados al punto O, que es el punto medio de los capacitores. Los capacitores (C_1, C_2) son los encargados de establecer los niveles de voltaje en la salida del inversor, el cual es alimentado por una fuente de voltaje de DC. Idealmente, cada capacitor mantiene la mitad del voltaje del bus de DC, es decir, $V_{DC}/2$.

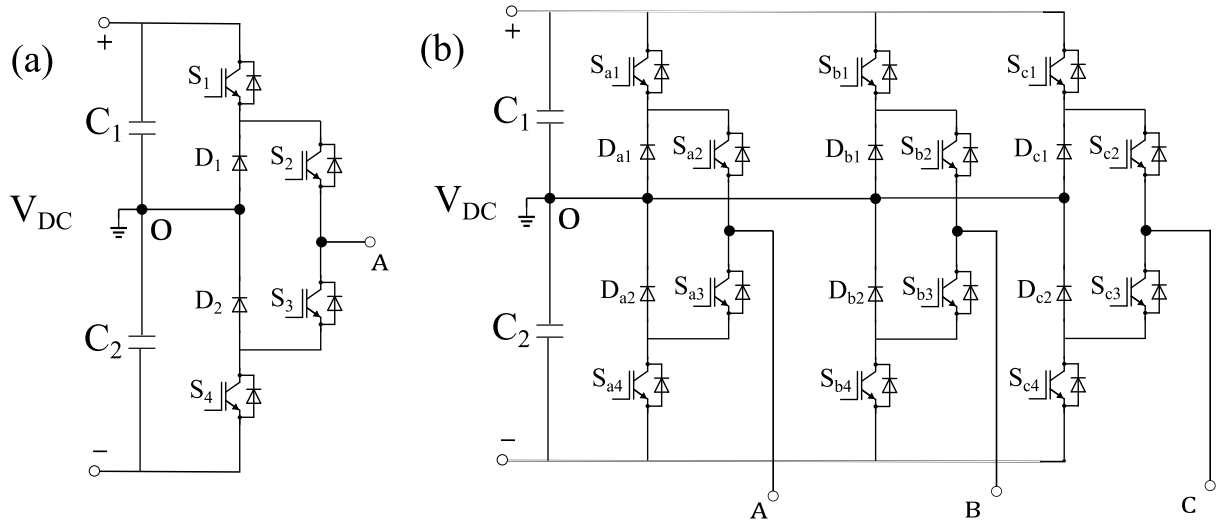


Figura 3.5. (a) Topología DNPC de una rama e (b) inversor trifásico DNPC.

Cada rama puede tomar tres distintos estados de operación posibles los cuales se resumen a continuación.

- **Estado (P)** – Se presenta cuando los interruptores superiores S_1 y S_2 están en conducción. En este estado, el voltaje en la terminal de salida de la fase es $+\frac{V_{dc}}{2}$.
- **Estado (N)** – Ocurre cuando los interruptores inferiores S_3 y S_4 están en conducción. El voltaje en la salida de la fase es $-\frac{V_{dc}}{2}$.
- **Estado (O)** – Tiene lugar cuando los interruptores S_2 y S_3 están en conducción. En este caso, la salida se conecta al punto neutro, lo que resulta en un voltaje de salida igual a 0. La conducción de la corriente en los diodos dependerá de la dirección de la corriente de carga.

Los estados de conmutación están resumidos en la Tabla 3.1

Tabla 3.1. Estados de conmutación posibles de una rama en el inversor DNPC.

Estado de conmutación	S_1	S_2	S_3	S_4	Voltaje en la Terminal de salida
P	On	On	Off	Off	$+V_{DC}/2$
O	Off	On	On	Off	0
N	Off	Off	On	On	$-V_{DC}/2$

Cualquier otra combinación puede conducir a una operación inadecuada del sistema. Por ejemplo, si los cuatro interruptores (S_1, S_2, S_3, S_4) se encuentran encendidos en el mismo instante, se produciría un cortocircuito directo a través de la fuente de alimentación. Por otro lado, debido a la simetría del circuito, los interruptores pueden operar en pares

complementarios. En este sentido, el interruptor S_3 actúa como complementario de S_1 , y S_4 como complementario de S_2 .

3.3. Topología ANPC

El inversor ANPC es una derivación de la topología DNPC. Contiene seis interruptores activos en cada fase ($S_1, S_2, S_3, S_4, S_5, S_6$), dando un total de dieciocho interruptores en todo el esquema. La principal diferencia entre esta topología es el reemplazo de los diodos (D_1, D_2) de sujeción por interruptores activos (S_2, S_3), cuya conexión se comparte con el punto O. Dicha topología se muestra 3.6a.

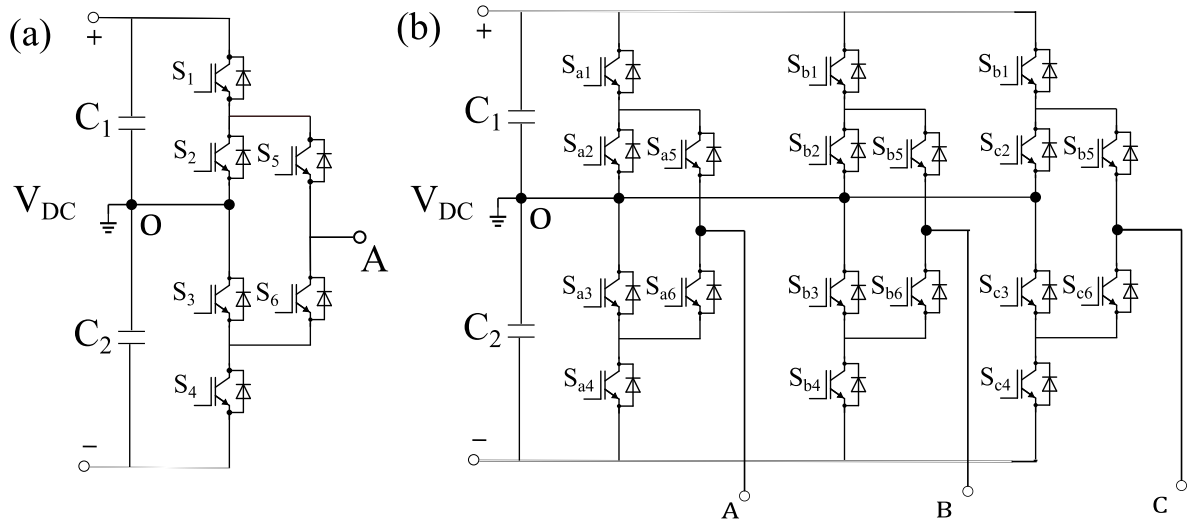


Figura 3.6. (a) Topología ANPC de una rama e (b) inversor trifásico ANPC.

Los niveles de voltaje generados en las terminales de salida en cada fase son los mismos que en la topología DNPC. Sin embargo, la estructura ANPC introduce nuevos estados de operación posibles, varios de ellos son redundantes; es decir, que existe más de una combinación posible que puede generar el mismo nivel de voltaje en la salida del inversor. En la Tabla 3.2 se resumen los estados de conmutación posibles y en la Figura 3.7 se muestran dichos estados para una rama del inversor [42].

Se puede lograr una mejor distribución en las pérdidas de potencia en los semiconductores debido a la mayor cantidad de estados de operación, si es que este recurso es aprovechado de manera adecuada [43]. Este efecto no se puede operar de la misma manera en la topología DNPC debido a que no existen estado redundantes comparado con la topología ANPC. Por ejemplo, para cambiar de estado P a estado N en la topología DNPC tienen que interferir los 4 interruptores, en cambio en la topología ANPC, si quiere hacer el mismo cambio se pueden utilizar los estados P_- y N_+ , donde para cambiar de un estado a otro únicamente involucran los interruptores S_5 y S_6 . Por otro lado, las técnicas de modulación en la topología ANPC pueden resultar un trabajo complejo debido a la

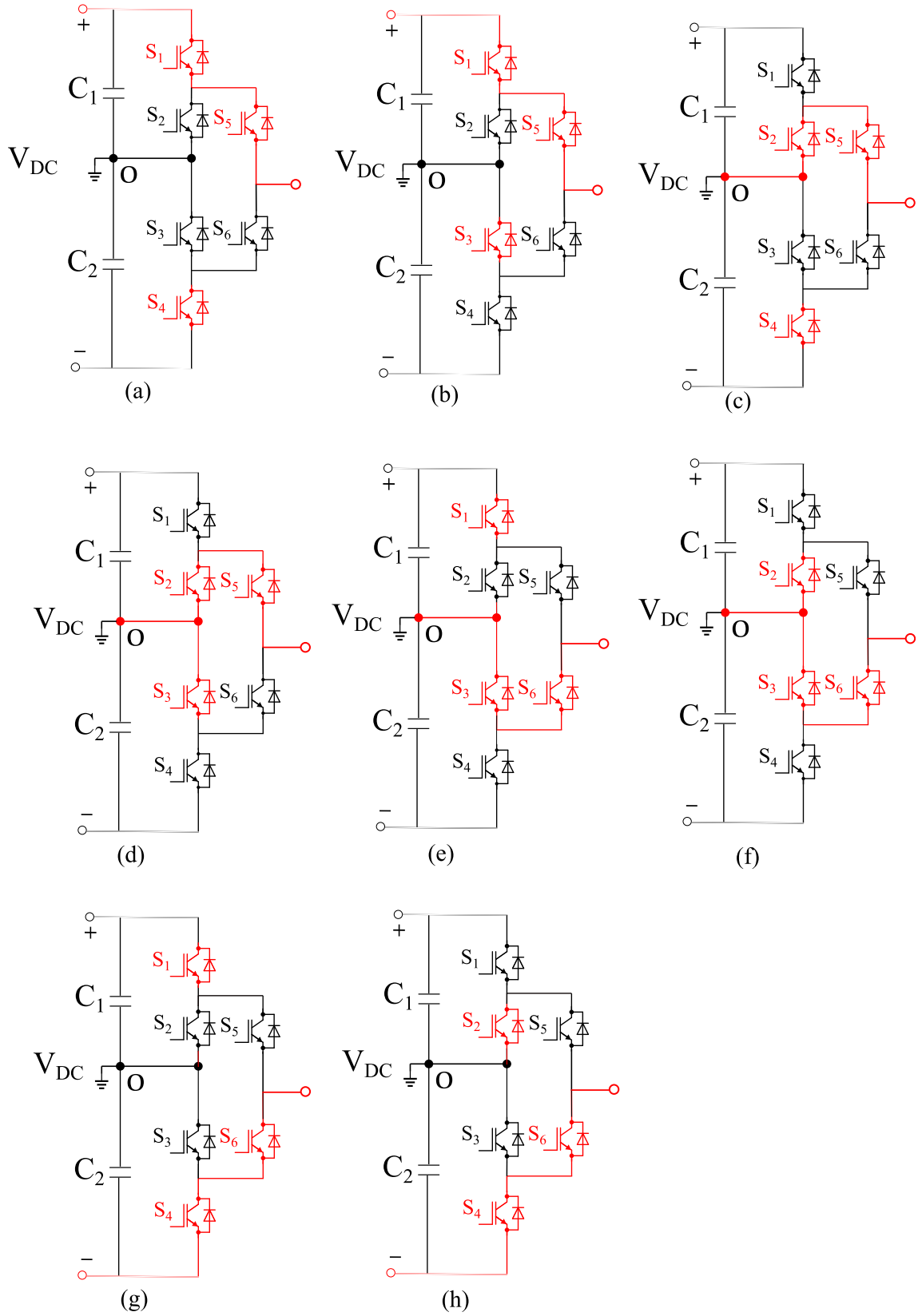


Figura 3.7. Estados de operación en la topología ANPC por rama: (a) P_- , (b) P_0 , (c) OU_- , (d) OU_0 , (e) OD_+ , (f) OD_- , (g) N_+ y (h) N_0 .

Tabla 3.2. Estados de conmutación posibles de una rama en el inversor ANPC.

Estado	S_1	S_2	S_3	S_4	S_5	S_6	Voltaje de salida
P_-	On	Off	Off	On	On	Off	$+\frac{V_{DC}}{2}$
P_0	On	Off	On	Off	On	Off	$+\frac{V_{DC}}{2}$
OU_-	Off	On	Off	On	On	Off	0
OU_0	Off	On	On	Off	On	Off	0
OD_+	On	Off	On	Off	Off	On	0
OD_-	Off	On	On	Off	Off	On	0
N_+	On	Off	Off	On	Off	On	$-\frac{V_{DC}}{2}$
N_0	Off	On	Off	On	Off	On	$-\frac{V_{DC}}{2}$

cantidad de interruptores presentes [44]; incluso, los costos en implementación son más altos y se necesitan más circuitos de activación [42]. La simetría del circuito ANPC permite que los interruptores puedan trabajar como pares complementarios. Por lo tanto, S_2 es par complementario de S_1 , S_4 es par complementario de S_3 y S_6 es par complementario de S_5 .

3.4. Influencia en el Punto Neutro (O)

Cualquier corriente que circule a través del punto O provocará la carga de uno de los capacitores y la descarga del otro. Como consecuencia, el voltaje en el punto O dejará de ser cero, lo que implica que los capacitores ya no mantendrán la mitad del voltaje total del bus de DC cada uno. Este desequilibrio en el voltaje afecta la forma de onda en las terminales de carga, generando distorsiones e incluso la presencia de componentes de DC [45]. Para que exista flujo de corriente a través del punto O, el inversor debe operar al menos en un estado en el que exista conexión con dicho punto (con excepción del caso en que las tres ramas estén conectadas a este punto al mismo tiempo). La Figura 3.8 ejemplifica mejor lo explicado anteriormente.

La conexión del polo positivo de la fuente en serie con el capacitor C_1 genera un flujo de corriente a través de este componente, lo que provoca que su voltaje converja al valor de V_{DC} . En régimen permanente, el capacitor C_1 adquiere el voltaje total de la fuente, mientras que el capacitor C_2 queda con un voltaje nulo [46].

Existen otros factores que pueden contribuir al problema del flujo de corriente a través del punto O. A continuación, se listan algunos:

- Diferencias en los parámetros de los capacitores.
- Falla en alguno de los capacitores.
- Variaciones en las características y parámetros de los interruptores.
- Presencia de una carga no balanceada.

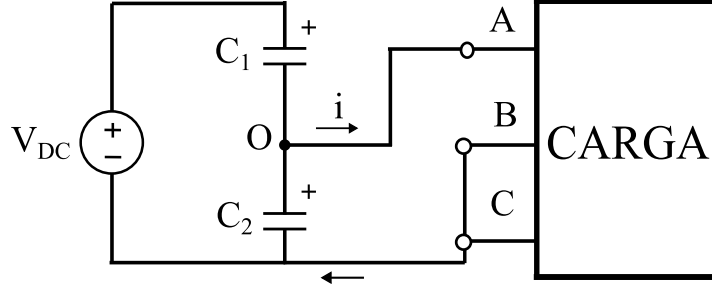


Figura 3.8. Efecto del flujo de corriente a través del punto O .

3.5. Voltaje de modo común

La EMI se refiere a la presencia de señales o campos electromagnéticos no deseados que pueden afectar negativamente el rendimiento o la fiabilidad de los componentes de un sistema electrónico. Este fenómeno es especialmente relevante en sistemas conmutados o en aquellos que operan con cargas no lineales, donde la generación de armónicos y transitorios eléctricos hacen que la EMI sea particularmente significativa [47].

El ruido de modo común (*Common Mode*, CM) es un tipo de EMI presente en las señales con respecto a la referencia común del sistema. Los problemas asociados al ruido en CM surgen cuando coinciden tres elementos: una fuente generadora de ruido, un mecanismo de acoplamiento (ya sea por conducción directa o por radiación electromagnética), y la presencia de dispositivos o circuitos sensibles a dicho ruido, dependiendo de su magnitud y frecuencia de repetición.

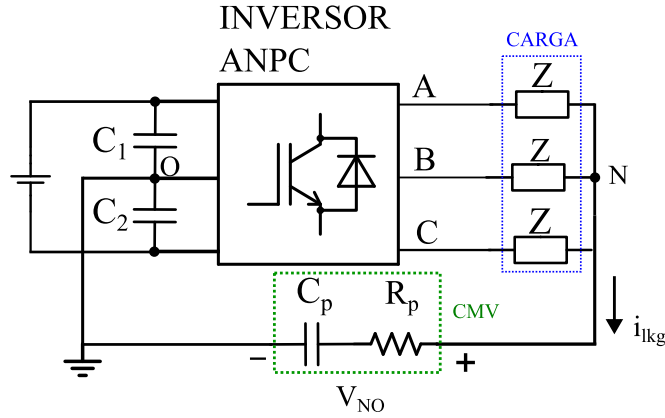


Figura 3.9. Presencia del CMV en el inversor ANPC.

El CMV es un tipo de EMI, se puede modelar con un capacitancia C_p y una resistencia parasita R_p conectados entre el punto neutro de la carga N y el punto común del inversor que en este caso es el punto O como se muestra en la Figura 3.9. Para el presente análisis, se considerará el punto O como el punto común de referencia en el sistema [48].

El voltaje V_{NO} se define como la diferencia de potencial entre el punto neutro de la

carga y la referencia común del sistema, dicho voltaje se considera como el CMV. De forma asociada, se modela una corriente parásita conocida como corriente de fuga, la cual está representada como i_{lkg} . Para encontrar el voltaje V_{NO} se tomará como referencia el circuito de la Figura 3.10a. Cada fuente hace representación al voltaje de la salida del inversor con respecto a la referencia común.

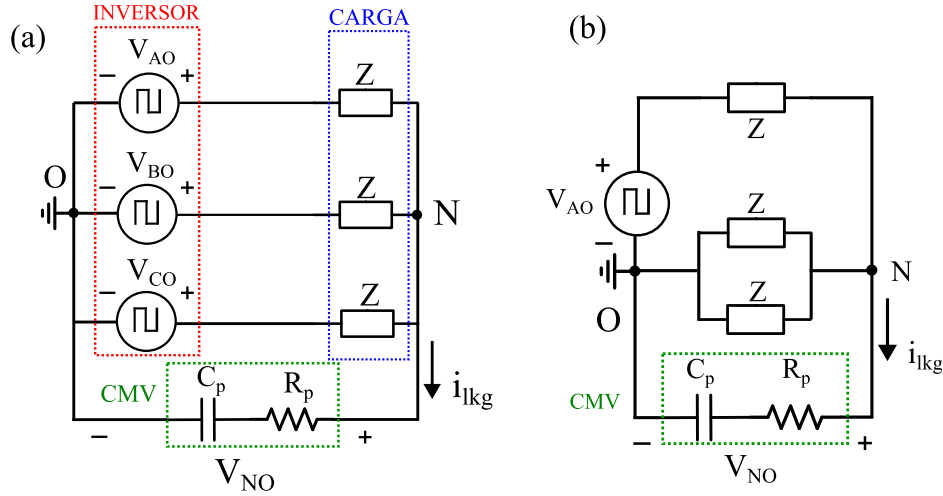


Figura 3.10. (a) Modelo simplificado del CMV en el inversor y (b) efecto del voltaje V_{AO} en el CMV.

Aplicando el principio de superposición, es posible analizar el efecto de cada fuente en V_{NO} , evaluando su contribución al sistema por separado. Posteriormente, se suman dichas contribuciones para obtener la respuesta total del sistema como se muestra en la Figura 3.10b el efecto por parte del voltaje V_{AO} . Resolviendo el sistema para V_{NO} como se muestra en (3.1).

$$V_{NO,A} = \frac{Z}{3} \cdot \frac{2V_{AO}}{3Z} = \frac{1}{3}V_{AO} \quad (3.1)$$

Al sumar las contribuciones de V_{BO} y V_{CO} .

$$V_{NO} = V_{NO,A} + V_{NO,B} + V_{NO,C}$$

El voltaje V_{NO} se obtiene como se muestra en la expresión (3.2).

$$V_{NO} = \frac{1}{3}V_{AO} + \frac{1}{3}V_{BO} + \frac{1}{3}V_{CO} = \frac{1}{3}(V_{AO} + V_{BO} + V_{CO}) \quad (3.2)$$

De la ecuación (3.2) se puede deducir que el valor del CMV es igual al promedio de la contribución independiente de cada una de las ramas en el punto común. La magnitud de la corriente i_{lkg} depende directamente de la rapidez con la que cambian los niveles de voltaje en V_{NO} . Cuando existe un elevado dv/dt en C_p , la corriente i_{lkg} puede tener transitorios muy altos.

3.6. Conmutación

Es fundamental minimizar el número de conmutaciones por ciclo. Esto permite reducir las pérdidas de potencia en los semiconductores y disminuir la THD en las formas de onda de voltaje y corriente. Para lograrlo, es necesario que en el cambio de un estado de operación a otro solo involucre dos interruptores en cada rama. A continuación se explican los casos en los que se debe operar el inversor para evitar menor número de conmutaciones [28].

■ **Caso 1** – $P \leftrightarrow O \leftrightarrow N$

La trayectoria de conmutación debe seguir una secuencia que considere los estados intermedios, cumpliendo la siguiente condición:

$$P_0 \leftrightarrow OU_0 \leftrightarrow OD_0 \leftrightarrow N_0$$

En la Figura 3.11 se ejemplifica mejor el caso 1.

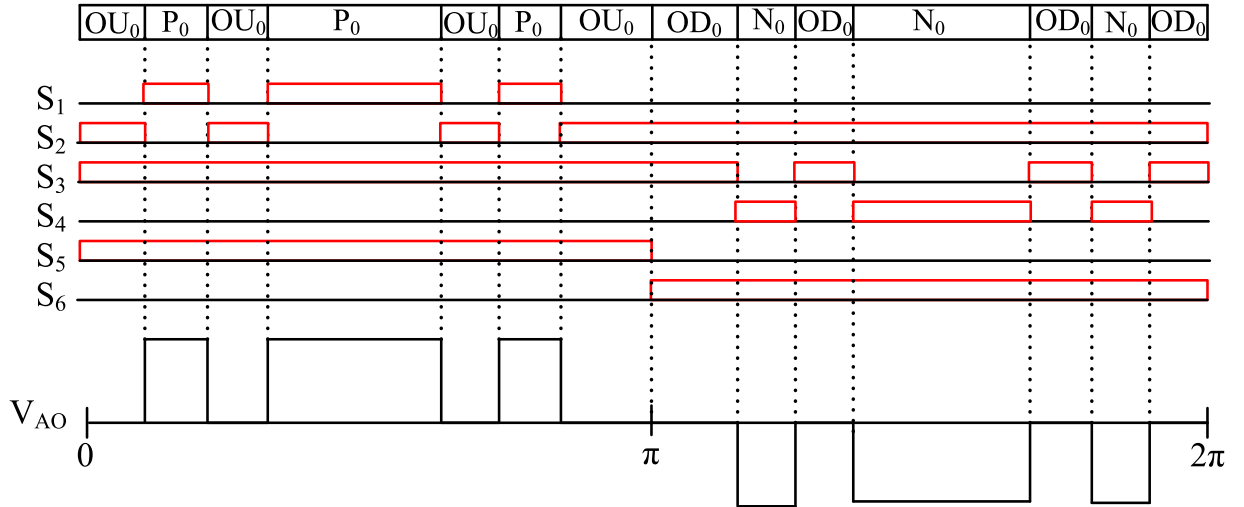


Figura 3.11. Caso 1 - conmutación $P_0 \leftrightarrow OU_0 \leftrightarrow OD_0 \leftrightarrow N_0$.

De la Figura 3.11 se observa que la transición entre los estados P y O involucra únicamente dos interruptores: S_1 y S_2 . A mitad del ciclo, el estado O es sustituido por una configuración redundante en la que participan únicamente los interruptores S_5 y S_6 . Finalmente, la transición entre los estados O y N requiere solamente la conmutación de los interruptores S_3 y S_4 .

- **Caso 2** – $P \leftrightarrow N$ El cambio entre estados extremos debe realizarse a través de los siguientes estados de operación:

$$P_- \leftrightarrow N_+$$

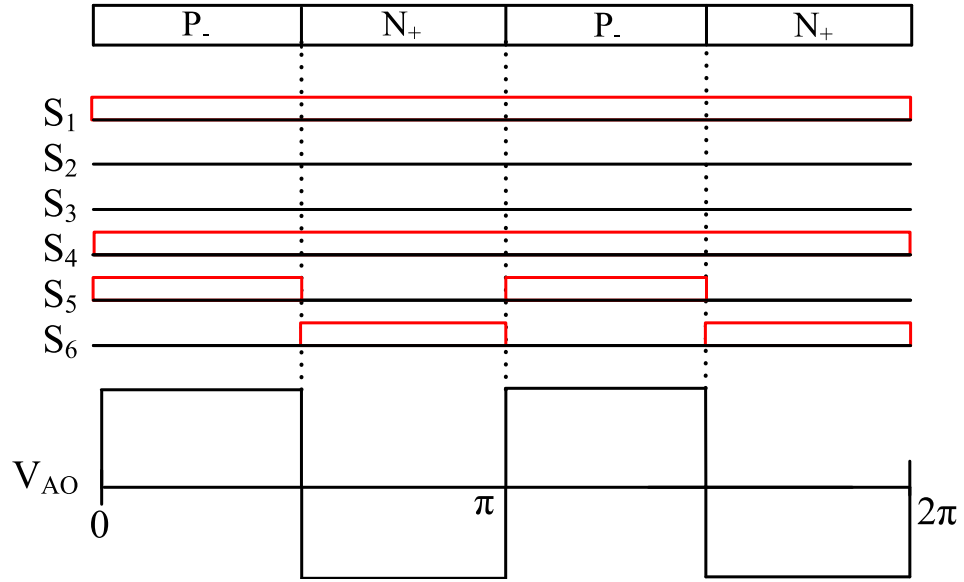


Figura 3.12. Caso 2 - conmutación $P_- \leftrightarrow N_+$.

En la Figura 3.12 se observa que la conmutación involucra únicamente a los interruptores S_5 y S_6 . Este comportamiento es independiente de que los interruptores S_1 y S_4 permanezcan cerrados de forma continua.

4. Modulaci3n vectorial en inversor de tres niveles

4.1. Modulación vectorial

La SVM genera una PWM basada en la representación vectorial de cada uno de los estados de conmutación del inversor. Dentro de se documento se estudiará únicamente la modulación aplicada el inversor trifásico de tres niveles y el efecto que tiene la modulación vectorial en el inversor ANPC.

4.2. Definición

La SVM es una técnica digital que emplea la representación de vectores espaciales de voltaje para controlar la conmutación del inversor. Inspirada en la disposición espacial de los devanados de una máquina de CA, esta estrategia busca emular un campo magnético rotante en el plano $\alpha\beta$. Su objetivo principal es generar señales PWM que, en promedio, reproduzcan los voltajes deseados en las líneas de carga. Para lograrlo, en cada período de muestreo se seleccionan estados de conmutación del inversor y se calcula el tiempo óptimo de aplicación de cada uno de ellos. Este proceso permite sintetizar formas de onda de manera eficiente y con alta fidelidad, a partir de la combinación ponderada de los vectores disponibles [49].

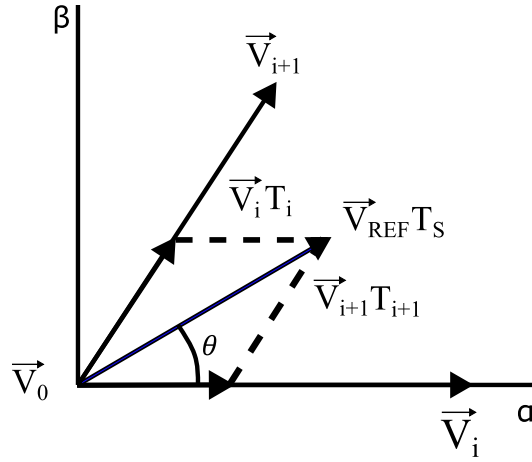


Figura 4.1. Generación del vector de referencia en el marco $\alpha\beta$.

De la Figura 4.1, se observa que el vector de referencia $\vec{V}_{REF}$ se genera mediante la combinación de los vectores $\vec{V}_i$, $\vec{V}_{i+1}$ y $\vec{V}_0$. Aplicando el principio de balance volt-segundo [50], se desarrolla el siguiente procedimiento.

$$\int_0^{T_s} \vec{V}_{REF} dt = \int_0^{T_i} \vec{V}_i dt + \int_{T_i}^{T_{i+1}} \vec{V}_{i+1} dt + \int_{T_{i+1}}^{T_s} \vec{V}_0 dt \quad (4.1)$$

Considerando que las componentes de cada vector son constantes durante el período de conmutación, la expresión (4.1) se simplifica a la forma mostrada en la ecuación (4.2).

$$\vec{V}_{REF} \cdot T_S = \vec{V}_i \cdot T_i + \vec{V}_{i+1} \cdot T_{i+1} + \vec{V}_0 \cdot T_0 \quad (4.2)$$

La ecuación (4.2) generaliza la representación y definición de SVM. El vector $\vec{V}_{REF}$ se genera mediante la combinación lineal de los vectores seleccionados para operar el inversor, es decir, $\vec{V}_i$, $\vec{V}_{i+1}$ y $\vec{V}_0$, cada uno aplicado con su respectivo ciclo de trabajo neto de operación: T_i , T_{i+1} y T_0 , dentro de un período de conmutación T_S .

4.2.1. SVM en el inversor ANPC

En el inversor de tres niveles, cada rama puede adoptar tres posibles combinaciones de conmutación. Como resultado, el sistema completo presenta un total de $3^3 = 27$ combinaciones posibles de estados de conmutación [51]. Cada una de estas combinaciones puede ser representada como un vector en un marco $\alpha\beta$. Asumiendo que el inversor trifásico se encuentra balanceado, dichas combinaciones deben cumplir la condición (4.3).

$$v_{AO}(t) + v_{BO}(t) + v_{CO}(t) = 0 \quad (4.3)$$

Donde $v_{AO}(t)$, $v_{BO}(t)$ y $v_{CO}(t)$ representan los voltajes de salida de cada fase con respecto al punto O. Estos tres voltajes pueden representar un vector de tres componentes, como se muestra en la ecuación (4.4).

$$\vec{v}_{ABC} = \begin{bmatrix} v_{AO}(t) \\ v_{BO}(t) \\ v_{CO}(t) \end{bmatrix} \quad (4.4)$$

A la ecuación (4.4) se le puede aplicar un cambio de coordenadas para representar el mismo vector pero en el marco $\alpha\beta$ [52] con la siguiente matriz de transformación (4.5).

$$\begin{bmatrix} v_\alpha(t) \\ v_\beta(t) \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_{AO}(t) \\ v_{BO}(t) \\ v_{CO}(t) \end{bmatrix} \quad (4.5)$$

Representando el vector en forma rectangular:

$$\vec{V}_t = v_\alpha(t) + jv_\beta(t) \quad (4.6)$$

Más información acerca del cambio de coordenadas del marco abc al marco $\alpha\beta$ se puede encontrar en el Apéndice C. El vector de la ecuación (4.6) se puede representar en forma polar aplicando la ecuación (4.7)

$$\begin{aligned} |\vec{v}_{\alpha\beta}| &= \sqrt{v_\alpha^2(t) + v_\beta^2(t)} \\ \theta &= \tan^{-1} \left(\frac{v_\beta(t)}{v_\alpha(t)} \right) \end{aligned} \quad (4.7)$$

Por ejemplo, aplicando (4.5) al estado de operación PNO.

$$\begin{bmatrix} v_\alpha(t) \\ v_\beta(t) \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} +V_{CD}/2 \\ -V_{CD}/2 \\ 0 \end{bmatrix} \quad (4.8)$$

El vector obtenido es como muestra en (4.9)

$$\vec{V}_{[PNO]} = \frac{1}{2}V_{DC} - j\frac{\sqrt{3}}{6}V_{DC} = \frac{\sqrt{3}}{2}V_{DC}\angle -30^\circ \quad (4.9)$$

Usando el mismo procedimiento a las combinaciones posibles restantes y representando cada uno en el marco $\alpha\beta$, se obtiene el diagrama vectorial mostrado en la Figura 4.2.

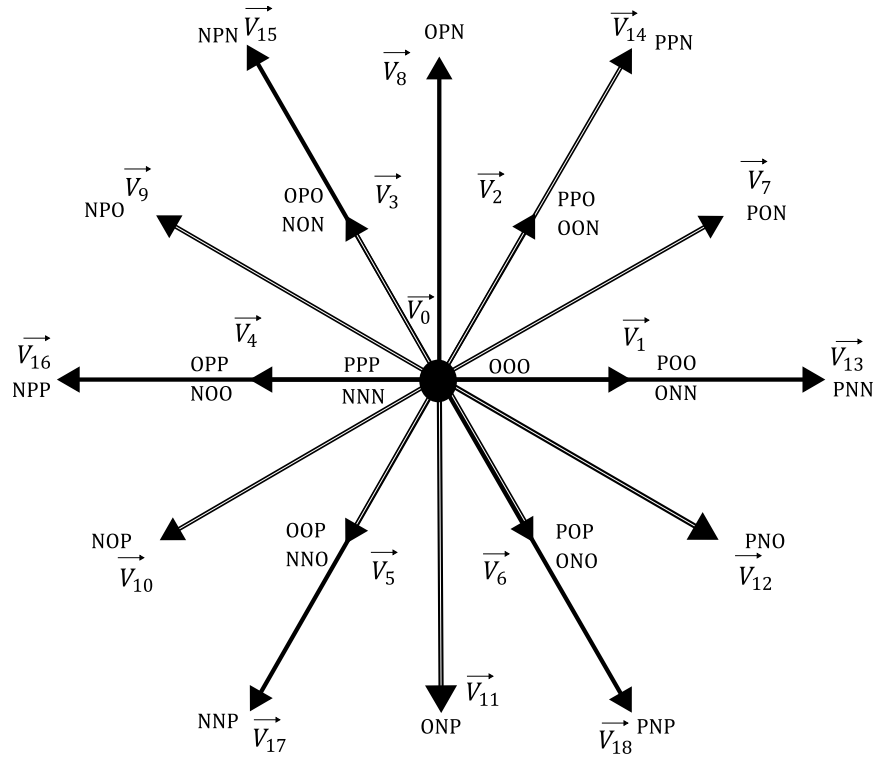


Figura 4.2. Diagrama vectorial para el inversor tres niveles.

Entre todas las combinaciones posibles, se pueden identificar un total de 19 vectores espaciales distintos. De éstos, 18 corresponden a vectores activos (generan un nivel de tensión en la salida del inversor) y un vector nulo o cero $\vec{V}_0$ (no genera voltaje). Además, con base a la magnitud de los vectores, es posible clasificarlos en cuatro tipos:

- **Vector cero:** ($\vec{V}_0$): Tiene amplitud nula. Puede ser representado utilizando tres estados de operación: PPP, OOO y NNN. El vector cero no genera voltaje en la carga.

- **Vector corto** ($\vec{V}_1, \dots, \vec{V}_6$): tienen una amplitud de $\frac{1}{3}V_{DC}$; son vectores activos, y cada uno de ellos cuenta con dos estados de operación, uno con conexiones tipo P y otro con conexiones tipo N.
- **Vector medio** ($\vec{V}_7, \dots, \vec{V}_{12}$): presentan una amplitud de $\frac{\sqrt{3}}{3}V_{DC}$; son vectores activos, no redundantes, y se caracterizan por estar formados con las tres conexiones posibles, P, O y N.
- **Vector largo** ($\vec{V}_{13}, \dots, \vec{V}_{18}$): tienen una amplitud de $\frac{2}{3}V_{DC}$; no son redundantes y están compuestos únicamente por combinaciones de conexiones tipo P y N.

Todos los vectores y estados de operación posibles se resumen en la Tabla 4.1.

Tabla 4.1. Clasificación de los vectores espaciales según tipo, estado de operación y magnitud.

Vector espacial	Estado de operación		Tipo de vector	Magnitud
$\vec{V}_0$	PPP, OOO, NNN		Vector cero	0
	Tipo P	Tipo N	Vector corto	$\frac{1}{3}V_{DC}$
$\vec{V}_1$	POO	ONN		
$\vec{V}_2$	PPO	OON		
$\vec{V}_3$	OPO	NON		
$\vec{V}_4$	OPP	NOO		
$\vec{V}_5$	OOP	NNO		
$\vec{V}_6$	POP	ONO		
$\vec{V}_7$	PON		Vector medio	$\frac{\sqrt{3}}{3}V_{DC}$
$\vec{V}_8$	OPN			
$\vec{V}_9$	NPO			
$\vec{V}_{10}$	NOP			
$\vec{V}_{11}$	ONP			
$\vec{V}_{12}$	PNO			
$\vec{V}_{13}$	PNN		Vector largo	$\frac{2}{3}V_{DC}$
$\vec{V}_{14}$	PPN			
$\vec{V}_{15}$	NPN			
$\vec{V}_{16}$	NPP			
$\vec{V}_{17}$	NNP			
$\vec{V}_{18}$	PNP			

El diagrama vectorial mostrado en la Figura 4.2 puede dividirse en seis sectores, cada uno abarcando 60° . Además, cada sector se subdivide en cuatro regiones, tal como se ilustra en la Figura 4.3. Este diagrama es la base para formular las estrategias de modulación vectorial.

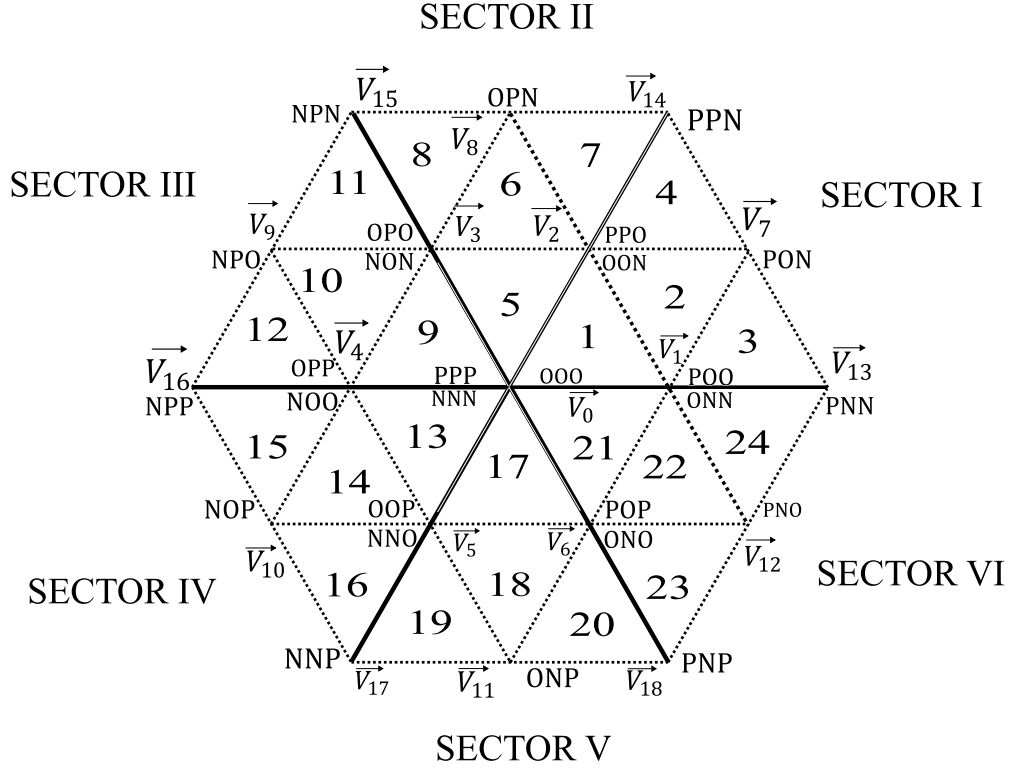


Figura 4.3. Diagrama vectorial del inversor tres niveles dividido en sectores y regiones.

4.2.2. Efecto de los vectores en el CMV

El CMV fue explicado previamente en el Capítulo 3. A partir de la definición, se puede calcular el CMV mediante la siguiente expresión (4.10) .

$$V_{NO} = \frac{1}{3}(V_{AO} + V_{BO} + V_{CO}) \quad (4.10)$$

Cada uno de los vectores espaciales tiene influencia en V_{NO} [53]. Por ejemplo, el vector $\vec{V}_2$ de tipo P está conformado por la combinación PPO. Aplicando (4.11) a $\vec{V}_2$ el valor de V_{NO} corresponde a

$$V_{NO} = \frac{1}{3}(V_{AO} + V_{BO} + V_{CO}) = \frac{1}{3} \left(\frac{1}{2}V_{DC} + \frac{1}{2}V_{DC} + 0 \right) = \frac{V_{DC}}{3} \quad (4.11)$$

En la Tabla 4.2 se resume el efecto de cada vector en V_{NO}

4.2.3. Efecto de los vectores en el punto O

En el Capítulo 3 se comentó que el flujo de corriente a través del punto O puede ocasionar que los capacitores no mantengan un voltaje equilibrado entre ellos. La variación de voltaje en cada capacitor depende directamente del valor de su capacitancia C y de la corriente que circula a través de él, i_C , como se muestra en las expresiones (4.12) y (4.13).

Tabla 4.2. Clasificación de vectores espaciales y su efecto en el CMV.

Tipo de vector	Estado de operación	CMV
Vector Cero	OOO	0
	PPP	$+V_{DC}/2$
	NNN	$-V_{DC}/2$
Vector Corto	POO, OOP, OPO	$+V_{DC}/6$
	PPO, POP, OPP	$+V_{DC}/3$
	ONN, NNO, NON	$-V_{DC}/3$
	OON, ONO, NOO	$-V_{DC}/6$
Vector Medio	PON, OPN, NPO	0
	NOP, ONP, PNO	
Vector Largo	PPN, NPP, PNP	$+V_{DC}/6$
	PNN, NPN, NNP	$-V_{DC}/6$

$$i_C = C \cdot \frac{dv_C}{dt} \quad (4.12)$$

$$\frac{dv_C}{dt} = \frac{i_C}{C} \quad (4.13)$$

Esto implica que, mientras mayor sea el valor de la capacitancia C , menor será la variación de voltaje en el capacitor ante la presencia de una corriente [54]. Para evaluar el nivel de balance en el punto O , se utiliza la expresión (4.14).

$$V_0 = V_{C1} - V_{C2} \quad (4.14)$$

Al igual que el CMV, los vectores tienen diferentes efectos sobre el punto O . El vector cero no afecta sobre V_0 , ya que el punto O se mantiene a un potencial constante de cero. Como consecuencia, no se genera flujo de corriente a través de este punto, y por tanto, no hay impacto en el equilibrio de voltaje de los capacitores. En la Figura 4.4a se ejemplifica mejor con el estado de operación NNN. Los vectores cortos tienen efectos opuestos sobre el punto O dependiendo del tipo de conexión utilizado; en el caso de un vector corto tipo N, al menos una de las fases está conectada al riel negativo de la fuente, lo que genera un flujo de corriente a través del capacitor C_1 . Como resultado, C_1 tiende a cargarse, mientras que C_2 se descarga (Figura 4.4b). Caso contrario cuando se utiliza un vector corto tipo P, C_1 tiende a descargarse y C_2 tiende a cargarse (Figura 4.4c). El vector medio se caracteriza por establecer conexión simultánea con los tres rieles del bus de DC (P, O y N). Debido a esta configuración, el efecto sobre el punto V_0 no puede determinarse únicamente a partir del estado de operación. El equilibrio de voltaje en los capacitores dependerá de las condiciones operativas específicas del inversor, como la carga, el instante del ciclo y el patrón de modulación aplicado. Por lo tanto, el estado de V_0 al aplicar un

vector medio es incierto. La Figura 4.4d ejemplifica mejor esta situación. Finalmente, en el caso del vector largo, el inversor se conecta únicamente al riel positivo o al riel negativo del bus de DC, como se muestra en la Figura 4.4e, sin involucrar el punto O en el estado de operación. Como resultado, no existe flujo de corriente a través del punto O, y por lo tanto, no se produce ningún desequilibrio en el voltaje V_0 entre los capacitores del bus.

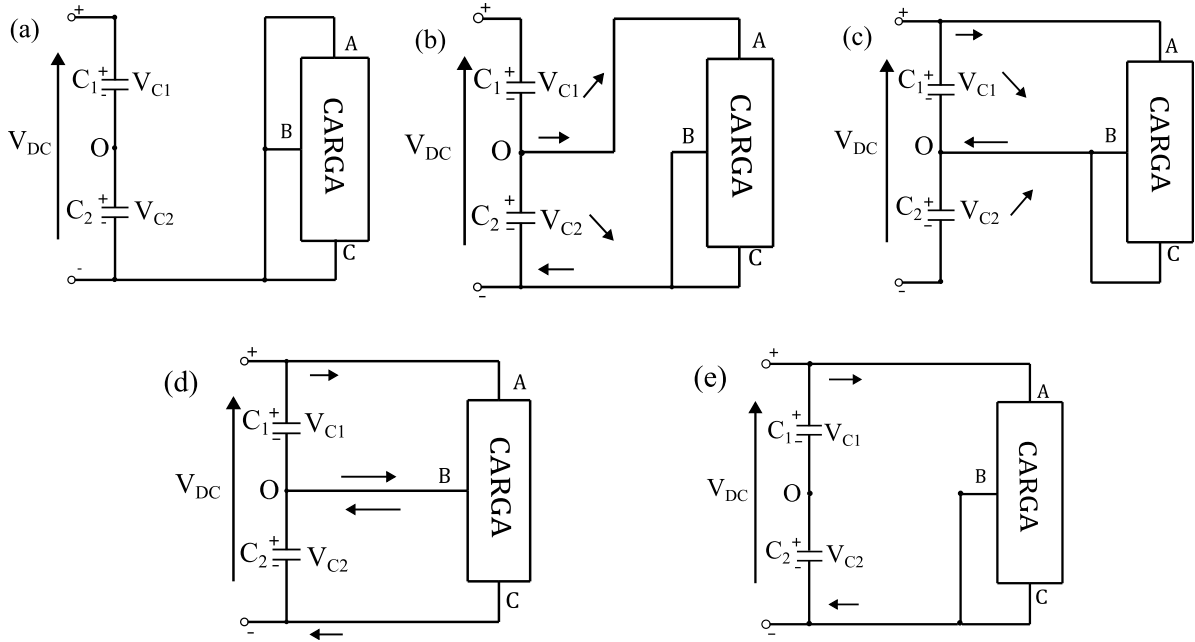


Figura 4.4. Efecto en V_0 debido a un vector (a) cero, (b) corto tipo N, (c) corto tipo P, (d) medio y (e) largo.

En la Tabla 4.3 se resume el efecto de cada de vector, junto con su correspondiente estado de operación, sobre el punto V_0 .

Tabla 4.3. Efecto de los vectores espaciales sobre el punto V_0 .

Tipo de vector	Estado de operación	Efecto sobre V_0
Vector Cero	OOO PPP NNN	No afecta
Vector Corto	POO, OOP, OPO PPO, POP, OPP ONN, NNO, NON OON, ONO, NOO	Tipo P: V_0 decrece Tipo N: V_0 aumenta
Vector Medio	PON, OPN, NPO NOP, ONP, PNO	No definido
Vector Largo	PPN, NPP, PNP PNN, NPN, NNP	No afecta

5. Esquemas de modulación

A continuación, se describen siete esquemas de modulación, junto con sus principales características y finalidades. Estos esquemas, posteriormente se validaron por medio de simulación e experimentalmente. Más detalle de los resultados se mostrará en los capítulos 6 y 7.

5.1. Tres vectores más cercanos NTV

La primer técnica es conocida como la modulación de Los Tres Vectores Más Cercanos (*Nearest Three Vectors*, NTV). En NTV la idea principal es sintetizar el vector de referencia $\vec{V}_{REF}$ utilizando los tres vectores espaciales más cercanos disponibles [55], en función de su ubicación angular dentro del plano $\alpha\beta$. Por ejemplo, en la Figura 5.1, el vector $\vec{V}_{REF}$ se encuentra ubicado en el Sector I, Región 3; en consecuencia, los tres vectores más cercanos que se emplean para la síntesis son $\vec{V}_1$, $\vec{V}_7$ y $\vec{V}_{13}$.

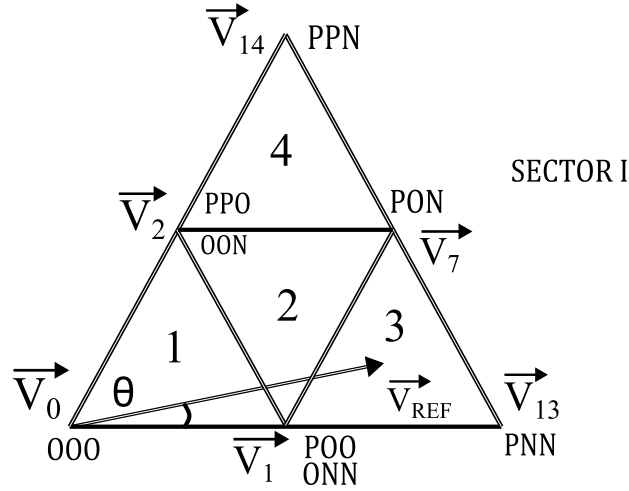


Figura 5.1. Vector de referencia $\vec{V}_{REF}$ en sector I, región 3.

Utilizando el método del balance volt-segundo, $\vec{V}_{REF}$ debe ser sintetizado como una combinación ponderada de los tres vectores espaciales seleccionados, de manera que se cumplan las siguientes expresiones.

$$\int_0^{T_S} \vec{V}_{REF} dt = \int_0^{T_a} \vec{V}_1 dt + \int_0^{T_b} \vec{V}_7 dt + \int_0^{T_c} \vec{V}_{13} dt \quad (5.1)$$

$$T_S = T_a + T_b + T_c \quad (5.2)$$

Donde:

T_S es el periodo de conmutación, $\vec{V}_{REF}$ el vector de referencia, $\vec{V}_1$, $\vec{V}_7$, $\vec{V}_{13}$ son los tres vectores más cercanos, T_a , T_b , T_c son los tiempos de operación de cada vector. Asumiendo que durante el intervalo T_s el vector $\vec{V}_{REF}$ se mantiene constante, la ecuación (5.1) puede simplificarse como se muestra en (5.3).

$$\vec{V}_{REF} \cdot T_S = \vec{V}_1 \cdot T_a + \vec{V}_7 \cdot T_b + \vec{V}_{13} \cdot T_c \quad (5.3)$$

Es evidente que el producto de $\vec{V}_{REF}$ con el período de conmutación T_S puede representarse como una combinación lineal de los vectores seleccionados ponderados por sus respectivos tiempos de aplicación. Por otra parte, de las ecuaciones (5.2) y (5.3) se pueden calcular T_a , T_b y T_c . La magnitud y ángulo de los vectores de utilizados se muestran en (5.4).

$$\vec{V}_1 = \frac{1}{3}V_{DC}\angle 0^\circ, \quad \vec{V}_7 = \frac{\sqrt{3}}{3}V_{DC}\angle 30^\circ, \quad \vec{V}_{13} = \frac{2}{3}V_{DC}\angle 0^\circ, \quad \vec{V}_{REF} = |\vec{V}_{REF}|\angle \theta^\circ \quad (5.4)$$

La identidad de Euler menciona que.

$$r\angle \theta^\circ = r(\cos \theta + j \sin \theta) \quad (5.5)$$

Sustituyendo (5.4) en (5.3), y aplicando la identidad de Euler la expresión resulta como se muestra en (5.6)

$$|\vec{V}_{REF}|(\cos \theta + j \sin \theta) = \frac{1}{3}V_{DC}T_a + \frac{\sqrt{3}}{3}V_{DC}\left(\frac{\sqrt{3}}{2} + j\frac{1}{2}\right)T_b + \frac{2}{3}V_{DC}T_c \quad (5.6)$$

Separando parte real y parte imaginaria, se obtiene el sistema de ecuaciones definido en (5.7).

$$\begin{aligned} |\vec{V}_{REF}|\cos \theta \cdot T_S &= \frac{1}{3}V_{DC} \cdot T_a + \frac{1}{2}V_{DC} \cdot T_b + \frac{2}{3}V_{DC} \cdot T_c \\ |\vec{V}_{REF}|\sin \theta \cdot T_S &= \frac{\sqrt{3}}{6}V_{DC} \cdot T_b \\ T_S &= T_a + T_b + T_c \end{aligned} \quad (5.7)$$

Resolviendo para T_a , T_b y T_c . Los tiempos de operación en el sector I, región 3 quedan como se muestra en (5.8).

$$\begin{aligned} T_a &= \left[1 - 2 \cdot \frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}} \sin(60^\circ + \theta) \right] \cdot T_S \\ T_b &= \left[2 \cdot \frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}} \sin \theta \right] \cdot T_S \\ T_c &= \left[2 \cdot \frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}} \sin(60^\circ - \theta) - 1 \right] \cdot T_S \end{aligned} \quad (5.8)$$

Se puede observar que en cada expresión se repite el término $\frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}}$, el cual corresponde al índice de modulación m_a .

$$m_a = \frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}} \quad (5.9)$$

Este índice toma valores en el rango de $0 \leq m_a \leq 1$, lo que garantiza una modulación dentro del rango lineal.

De la expresión (5.9) se puede deducir que la máxima amplitud de $|\vec{V}_{REF}|$, que ocurre cuando $m_a = 1$, es:

$$|\vec{V}_{REF,max}| = \frac{V_{DC}}{\sqrt{3}}$$

Este valor representa el radio máximo que puede alcanzar el diagrama vectorial, como se muestra en la Figura 5.2.

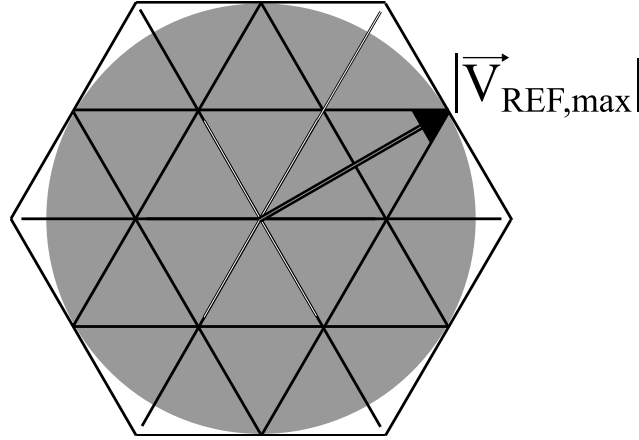


Figura 5.2. Representación del $|\vec{V}_{REF,max}|$ en el diagrama vectorial.

Sustituyendo la expresión (5.9) en (5.8), se obtienen los tiempos de operación correspondientes, como se muestra en la (5.10).

$$\begin{aligned} T_a &= [1 - 2 \cdot m_a \sin(60^\circ + \theta)] \cdot T_S \\ T_b &= [2 \cdot m_a \sin \theta] \cdot T_S \\ T_c &= [2 \cdot m_a \sin(60^\circ - \theta) - 1] \cdot T_S \end{aligned} \quad (5.10)$$

Aplicando el mismo análisis a las demás regiones del sector I, se obtienen los tiempos de operación de cada vector en función del ángulo θ y del índice de modulación m_a . Los tiempos correspondientes, junto con los vectores utilizados en cada región, se resumen en el Tabla 5.1.

Las fórmulas presentadas en la Tabla 5.1 también pueden aplicarse de los sectores II al VI. Para ello, es necesario abstraer el múltiplo de 60° correspondiente a cada sector en la posición angular actual de $\vec{V}_{REF}$. De este modo, se obtiene el ángulo equivalente dentro

Tabla 5.1. Tiempos de operación de los vectores en cada región del Sector I.

Región	T_a		T_b		T_c	
1	$\vec{V}_1$	$[2m_a \sin(60^\circ - \theta)]T_S$	$\vec{V}_0$	$[1 - 2m_a \sin(60^\circ + \theta)]T_S$	$\vec{V}_2$	$[2m_a \sin \theta]T_S$
2	$\vec{V}_1$	$[1 - 2m_a \sin \theta]T_S$	$\vec{V}_7$	$[2m_a \sin(60^\circ + \theta) - 1]T_S$	$\vec{V}_2$	$[1 - 2m_a \sin(60^\circ - \theta)]T_S$
3	$\vec{V}_1$	$[2 - 2m_a \sin(60^\circ + \theta)]T_S$	$\vec{V}_7$	$[2m_a \sin \theta]T_S$	$\vec{V}_{13}$	$[2m_a \sin(60^\circ - \theta) - 1]T_S$
4	$\vec{V}_{14}$	$[2m_a \sin \theta - 1]T_S$	$\vec{V}_7$	$[2m_a \sin(60^\circ - \theta)]T_S$	$\vec{V}_2$	$[2 - 2m_a \sin(60^\circ + \theta)]T_S$

del intervalo $0^\circ \leq \theta < 60^\circ$, permitiendo utilizar las mismas expresiones aplicadas en el sector I. Para calcular el ángulo equivalente dentro del intervalo $0^\circ \leq \theta_{eq} < 60^\circ$, se utiliza (5.11).

$$\theta_n = \theta - (n - 1) \cdot 60^\circ \quad (5.11)$$

Donde θ es la posición angular de $\vec{V}_{REF}$, y n representa el número de sector (con $n = 1, 2, \dots, 6$) en el que se encuentra $\vec{V}_{REF}$. A continuación, se detallará la secuencia de conmutación.

Caso 1

Cuando $\vec{V}_{REF}$ se encuentra en las regiones 3 y 4 su síntesis se realiza mediante la combinación de tres vectores: uno corto, uno medio y uno largo; por ejemplo, en la región 3, la síntesis se lleva a cabo utilizando los vectores $\vec{V}_1$, $\vec{V}_7$ y $\vec{V}_{13}$, como se muestra en la Figura 5.3a.

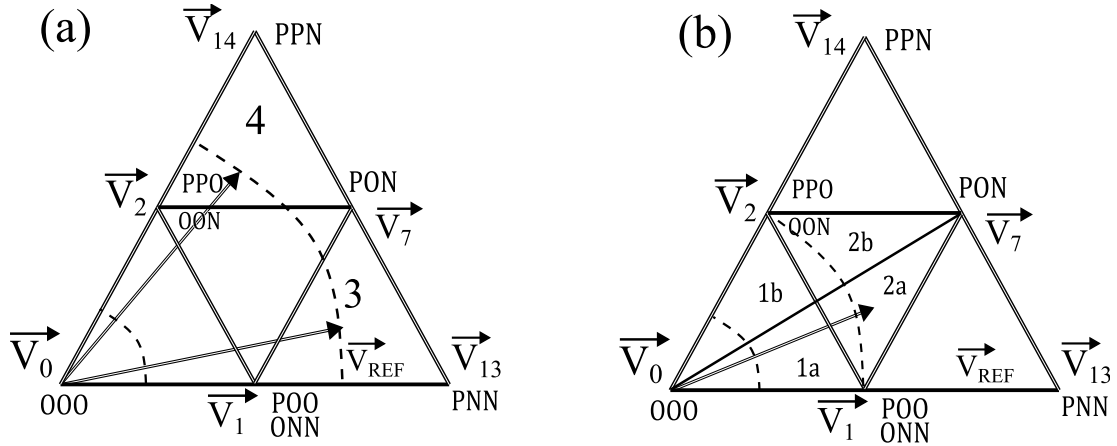


Figura 5.3. (a) Caso 1 cuando $\vec{V}_{REF}$ se encuentra en regiones 3 y 4, y (b) caso 2 cuando $\vec{V}_{REF}$ se encuentra en regiones 1 y 2.

El vector $\vec{V}_1$ es redundante; éste puede crearse mediante dos combinaciones de estados de operación: POO y ONN. Estos dos estados tienen un efecto opuesto sobre el punto O , ya que uno es un vector tipo N y otro es un vector tipo P. Para minimizar el flujo de corriente en dicho punto durante el periodo de conmutación T_S , ambos estados deben aplicarse el mismo intervalo de tiempo.

La Figura 5.4 presenta una secuencia de conmutación de siete segmentos correspondiente al Sector I, Región 3. El vector $\vec{V}_1$ opera el tiempo T_a en la secuencia, este tiempo se distribuye equitativamente en los estados POO y ONN, con la finalidad de que se minimice el flujo de corriente a través del punto O.

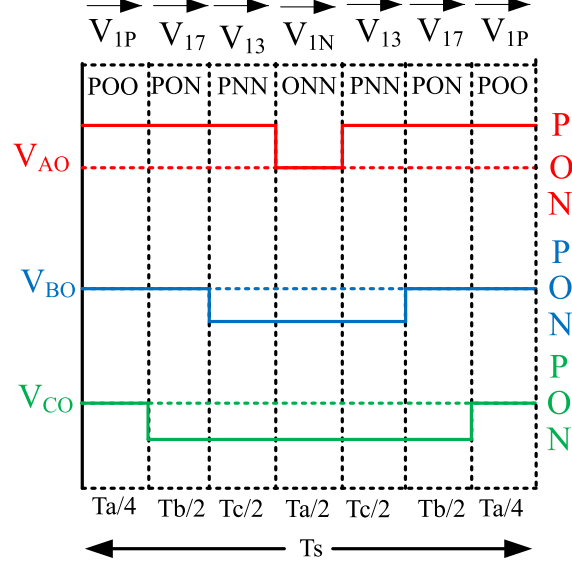


Figura 5.4. Secuencia de conmutación en sector I región 3.

Caso 2

Cuando $\vec{V}_{REF}$ se encuentra en la región 1, es sintetizado mediante dos vectores cortos y un vector cero. En cambio, si se localiza en la región 2, se utilizan dos vectores cortos y un vector medio, como se ilustra en la Figura 5.3b. En estos casos, es necesario identificar el vector corto dominante para definir la secuencia de conmutación; por ejemplo, si $\vec{V}_{REF}$ se encuentra en la región 1 y el ángulo θ es menor a 30° , $\vec{V}_{REF}$ está más próximo a $\vec{V}_1$ que a $\vec{V}_2$, por lo que $\vec{V}_1$ se considera el vector dominante. En consecuencia, $\vec{V}_1$ debe tener una mayor duración en la secuencia de conmutación y, además, sus estados redundantes deben de operar el mismo intervalo de tiempo. Para determinar el vector dominante, las regiones 1 y 2 se dividen en dos subregiones cada una, delimitadas por el ángulo de 30° . De esta forma, se definen las subregiones 1a, 1b, 2a y 2b, y con base a la posición angular de $\vec{V}_{REF}$ dentro de estas subregiones, se selecciona el vector corto dominante que guiará la generación de la secuencia de conmutación.

La Figura 5.5a muestra la secuencia de siete segmentos en el sector I, región 1 con $\vec{V}_1$ como vector dominante y la Figura 5.5b muestra la secuencia aplicada en la misma posición pero con $\vec{V}_2$ como vector dominante.

Otro aspecto importante en la secuencia de conmutación es la eliminación del armónicos pares. Para lograr esto se debe procurar que las formas de onda de los voltajes en el inversor sean simétricas en cada uno de los ciclos. [56]. Como ejemplo, la región 1a del sector 4 es opuesta a la región 1a del sector I, por lo tanto sus formas de onda deben ser simétricas.

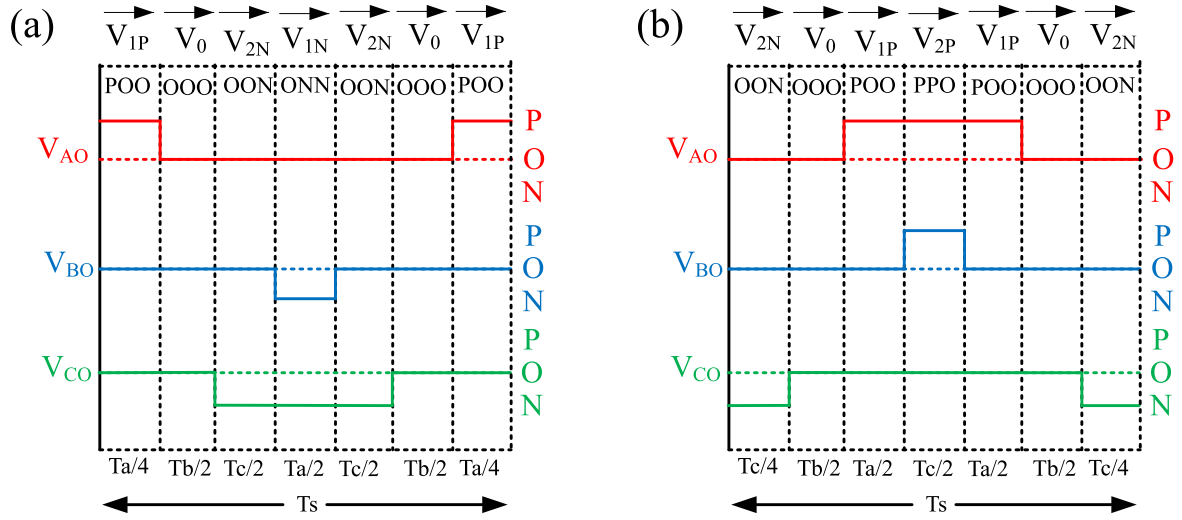


Figura 5.5. Secuencias de conmutación en sector I (a) región 1a y (b) región 1b.

Para cumplir esto, la región 1a sector IV puede seguir dos secuencias de conmutación. Una donde se inicie con el vector 4 tipo N $\vec{V}_{4N}$ (Figura 5.6a), y otra donde se inicia con el vector 4 tipo P $\vec{V}_{4P}$ (Figura 5.6b); ambas generan los voltajes adecuados en el inversor. Sin embargo, la secuencia mostrada en la Figura 5.6a tiene formas de onda opuestas a las mostradas en la Figura 5.5a (correspondientes a la región 1a del sector I). Entonces, ésta es la secuencia apta para eliminar los armónicos pares. Nótese que la elección de la secuencia apropiada se decide por el tipo de vector corto con el que inicia la secuencia (Tipo P o N).

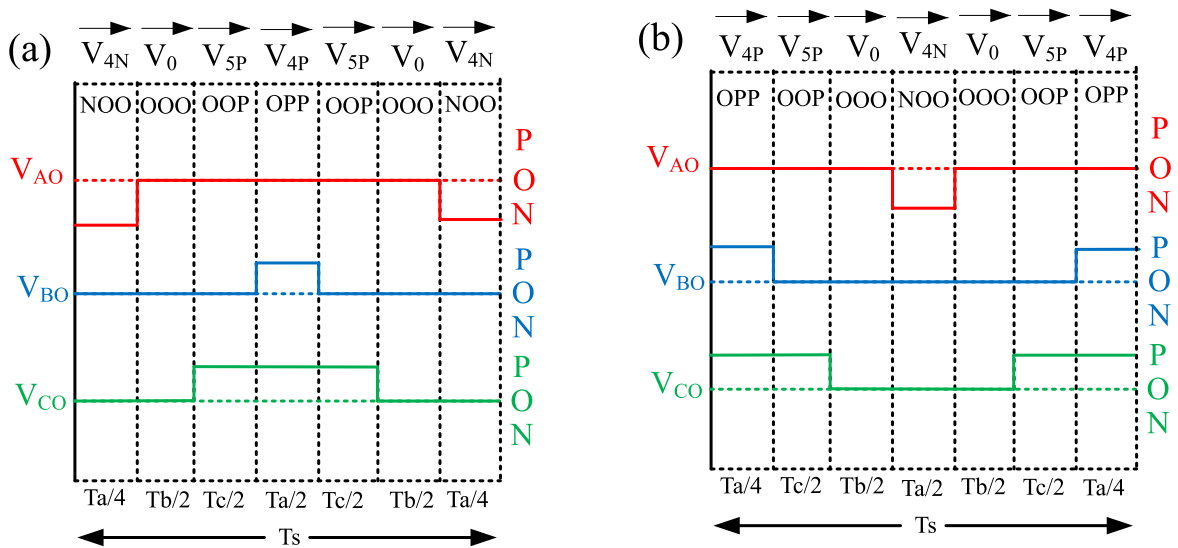


Figura 5.6. Secuencias de conmutación en región 1a sector IV iniciando con vector corto (a) tipo N y (b) tipo P.

Para garantizar que todas las formas de onda sean simétricas, la Figura 5.7 muestra

las zonas del diagrama vectorial donde la secuencia deberá de comenzar ya sea con un vector corto tipo P o tipo N. Cuando $\vec{V}_{REF}$ se encuentre en la zona color gris, la secuencia debe iniciar con un vector corto tipo P; cuando $\vec{V}_{REF}$ se encuentre en la zona color blanco, la secuencia debe iniciar con un vector corto tipo N. Finalmente, todas las secuencias de conmutación correspondientes a las regiones restantes en el sector I se resumen en la Tabla 5.2, así mismo, las secuencias aplicadas a los sectores restantes se encuentran en el Apéndice A.

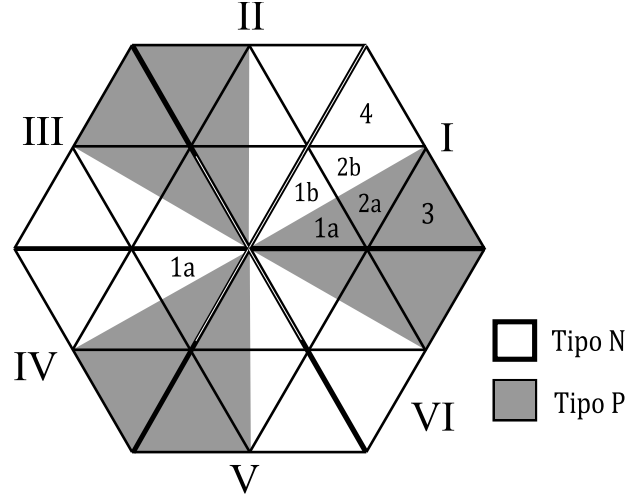


Figura 5.7. Ilustración de las zonas tipo P y N.

Tabla 5.2. Secuencias de conmutación para NTV en sector I.

Sector I											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON
$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{13}$	PNN	$\vec{V}_{14}$	PPN
$\vec{V}_{1N}$	ONN	$\vec{V}_{2P}$	PPO	$\vec{V}_{1N}$	ONN	$\vec{V}_{2P}$	PPO	$\vec{V}_{1N}$	ONN	$\vec{V}_{2P}$	PPO
$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{13}$	PNN	$\vec{V}_{14}$	PPN
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON
$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{1P}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON

Una desventaja de NTV es que no garantiza el equilibrio de voltaje en los capacitores del bus de CD. Por esta razón, se recomienda alimentar el inversor con dos fuentes independientes, una para cada capacitor. Además, esta estrategia presenta oscilaciones rápidas entre niveles de voltaje, lo que genera CMV variable de alta magnitud.

5.2. Dos vectores medios y un vector cero M2V

Esta técnica de modulación utiliza dos vectores medios y un vector cero para sintetizar $\vec{V}_{REF}$. En consecuencia, solo siete vectores son utilizados, lo cual redibuja el diagrama vectorial como se muestra en la Figura 5.8a. Esta estrategia tiene como objetivo mantener CMV constante en cero [27].

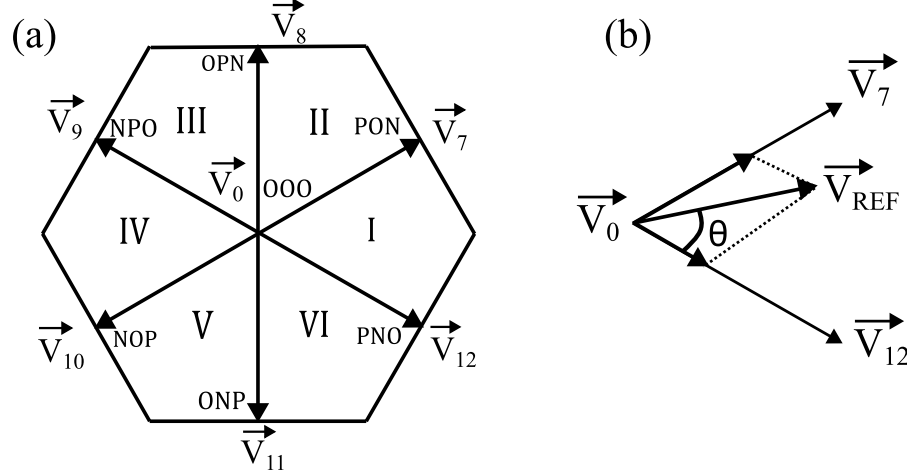


Figura 5.8. (a) Diagrama vectorial para M2V y (b) vector $\vec{V}_{REF}$ en el sector I.

La síntesis de $\vec{V}_{REF}$ es similar a la empleada en el método NTV, por ejemplo, cuando $\vec{V}_{REF}$ se encuentra en el sector I, la aproximación se hace utilizando los vectores V_7 , V_{12} y V_0 , como se muestra en la Figura 5.8b. Se puede observar, el ángulo de $\vec{V}_{REF}$ es adyacente al vector V_{12} , por lo que presenta un desplazamiento de 30° . Esta condición debe tenerse en cuenta durante todo el análisis. Entonces, aplicando el balance volt-segundo, $\vec{V}_{REF}$ se sintetiza de la siguiente manera.

$$\vec{V}_{REF} \cdot T_S = \vec{V}_{12} \cdot T_a + \vec{V}_7 \cdot T_b + \vec{V}_0 \cdot T_c \quad (5.12)$$

Generando el sistema de ecuaciones correspondiente y resolviendo para los tiempos T_a , T_b y T_c , se obtienen las expresiones que definen los tiempos de operación de cada vector, como se muestra a continuación:

$$\begin{aligned} T_a &= 2 \cdot \frac{|\vec{V}_{REF}|}{V_{DC}} \sin(60^\circ - \theta) \cdot T_S \\ T_b &= 2 \cdot \frac{|\vec{V}_{REF}|}{V_{DC}} \sin \theta \cdot T_S \\ T_c &= T_S - T_a - T_b \end{aligned} \quad (5.13)$$

De igual manera, las ecuaciones de la expresión (5.13) pueden aplicarse a los sectores restantes si se extrae el múltiplo de 60° correspondiente. Para determinar el ángulo

equivalente dentro del sector I, se utiliza la siguiente expresión.

$$\theta_n = \theta + 30^\circ - (n - 1) \cdot 60^\circ \quad (5.14)$$

La magnitud máxima de $\vec{V}_{REF}$ es $\frac{\sqrt{3}}{3}V_{DC} \sin 60^\circ = \frac{1}{2}V_{DC}$. Sustituyendo este valor en la expresión del índice de modulación (5.9).

$$m_{a,max} = \frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}} = \frac{\sqrt{3}}{V_{DC}} \cdot \frac{V_{DC}}{2} \approx 0.866 \quad (5.15)$$

Se deduce que el valor máximo de m_a está limitado a un valor máximo de 0.866. La Figura 5.9 ejemplifica de manera más clara lo mencionado anteriormente. La zona color gris es la región disponible para la modulación M2V; esta zona es claramente reducida debido al uso de únicamente vectores medios para la generación de $\vec{V}_{REF}$.

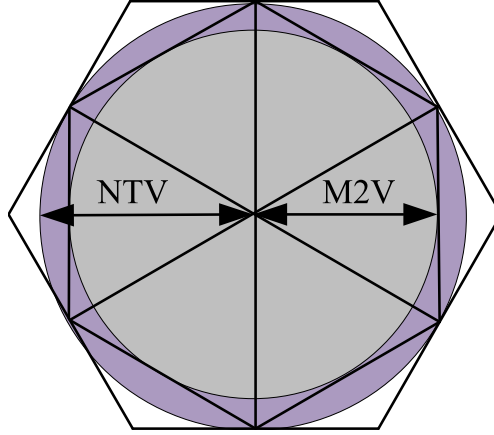


Figura 5.9. Rango de utilización de $\vec{V}_{REF}$ para NTV (zona color morado) y M2V (zona color gris).

La secuencia de conmutación de la técnica M2V puede seguir dos caminos distintos. En la Figura 5.10 se ilustran ambas en las que es posible conmutar el inversor en el sector I. El patrón A presenta una menor cantidad de conmutaciones por ciclo T_S en comparación con el patrón B, lo cual lo hace más eficiente en términos de THD y pérdidas de potencia en los semiconductores.

En el Apéndice A se muestran las secuencias de conmutación correspondientes a ambos patrones. Cabe destacar que, en el presente trabajo, se empleó el patrón A para la implementación y validación del sistema. Además, M2V no garantiza el equilibrio de voltaje en el bus de DC.

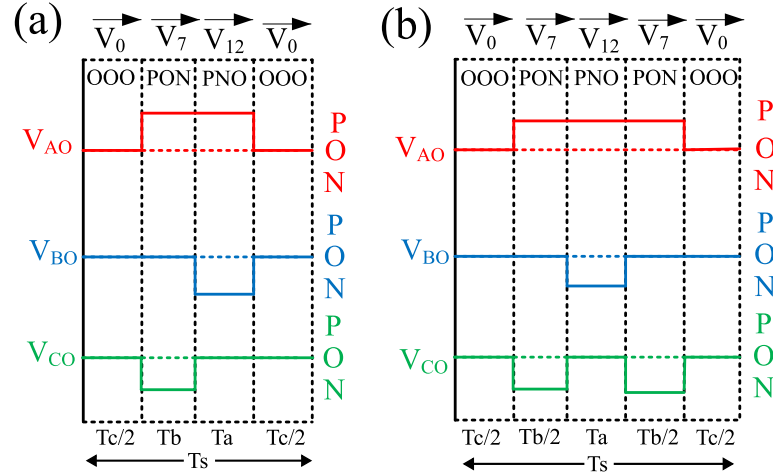


Figura 5.10. Secuencia de conmutación para M2V usando (a) patrón A y (b) patrón B.

5.3. Tres vectores medios M3V

La técnica de modulación M3V realiza la síntesis de $\vec{V}_{REF}$ utilizando tres vectores medios con el fin de mantener CMV en constante en cero. En este caso, el diagrama vectorial se modifica nuevamente, como se muestra en la Figura 5.11a.

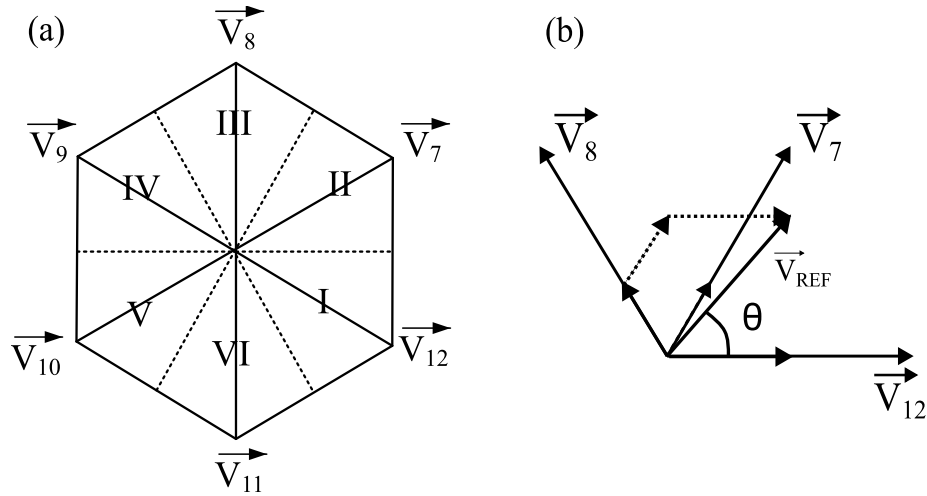


Figura 5.11. (a) Diagrama vectorial para M3V y (b) $\vec{V}_{REF}$ en el sector II usando M3V.

La división de los sectores en esta técnica presenta un desplazamiento de 30° con respecto al vector adyacente más próximo. Este acomodo está hecho con la finalidad que la ubicación de $\vec{V}_{REF}$ pueda acceder a los tres vectores medios más cercanos. Además, en este sistema de referencia, la posición angular cero se establece sobre el vector $\vec{V}_{12}$. Por otro lado, cuando $\vec{V}_{REF}$ se encuentra en el sector II, como se muestra en la Figura 5.11b, la síntesis se realiza utilizando los vectores $\vec{V}_{12}$, $\vec{V}_7$ y $\vec{V}_8$.

Aplicando el balance volt-segundo, $\vec{V}_{REF}$ se sintetiza como es expresado en (5.16).

$$\vec{V}_{ref} \cdot T_S = \vec{V}_{12} \cdot T_a + \vec{V}_7 \cdot T_b + \vec{V}_8 \cdot T_c \quad (5.16)$$

Haciendo el mismo análisis, los tiempos de operación T_a , T_b y T_c obtenidos se muestran en la expresión (5.17).

$$\begin{aligned} T_a &= \left[1 - \sqrt{3} \cdot \left(\frac{|\vec{V}_{REF}|}{V_{DC}} \right) \cdot \sin(\theta - (n-2) \cdot 60^\circ) \right] T_S \\ T_b &= \left[-1 + \frac{3}{2} \cdot \left(\frac{|\vec{V}_{REF}|}{V_{DC}} \right) \cdot \cos(\theta - (n-2) \cdot 60^\circ) \right. \\ &\quad \left. + \frac{3\sqrt{3}}{2} \cdot \left(\frac{|\vec{V}_{REF}|}{V_{DC}} \right) \cdot \sin(\theta - (n-2) \cdot 60^\circ) \right] T_S \\ T_c &= \left[1 - \frac{3}{2} \cdot \left(\frac{|\vec{V}_{REF}|}{V_{DC}} \right) \cdot \cos(\theta - (n-2) \cdot 60^\circ) \right. \\ &\quad \left. - \frac{\sqrt{3}}{2} \cdot \left(\frac{|\vec{V}_{REF}|}{V_{DC}} \right) \cdot \sin(\theta - (n-2) \cdot 60^\circ) \right] T_S \end{aligned} \quad (5.17)$$

Donde n es el número del sector en el que se encuentre $\vec{V}_{REF}$. Cabe mencionar que las ecuaciones de la expresión (5.17) aplican directamente a todos los sectores, sin necesidad de calcular un ángulo equivalente correspondiente al sector I. El índice de modulación m_a permanece limitado a un valor máximo de 0.866. La secuencia de conmutación apropiada aplicada en el sector II se muestra en la Figura 5.12. En este caso, llegan a aparecer cuatro cambios en los niveles de voltaje en una misma rama durante cada ciclo de conmutación, esta condición incrementa THD, así como las pérdidas de potencia en semiconductores.

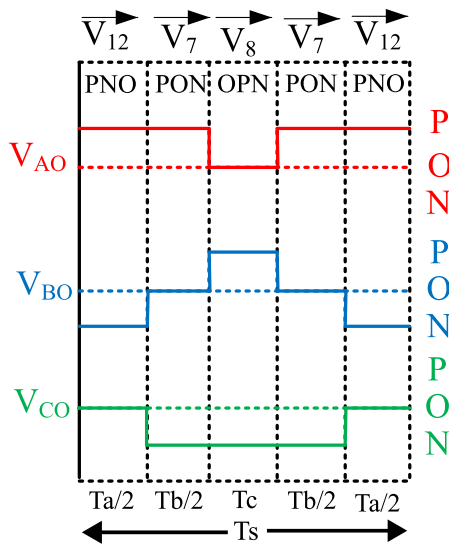


Figura 5.12. Secuencia de conmutación en sector II para M3V.

Las secuencias de conmutación correspondientes a los demás sectores se presentan en el Apéndice A. Además, M3V no garantiza un equilibrio de voltaje en los capacitores del bus de DC.

5.4. M2V + M3V

Esta técnica de modulación combina las estrategias M2V y M3V con el objetivo de mantener CMV constante en cero, y al mismo tiempo lograr un voltaje equilibrado en cada capacitor, esto luego que ambas técnicas presenten efectos opuestos sobre el punto neutro O , de este modo es posible operar el inversor con una sola fuente independiente [33].

Para aplicar esta modulación, se utiliza el algoritmo mostrado en la Figura 5.13. Este algoritmo requiere del sensado del voltaje en ambos capacitores de los cuales, se obtiene su diferencia en magnitud y este dato entra en un bloque comparador (≥ 0), que arroja un 1 ó un 0 lógico dependiendo el resultado. Al mismo tiempo, durante cada intervalo de 60° , la señal cuadrada arrojará un 1 ó un 0 lógico para evaluar la elección de la técnica a utilizar. Estas dos entradas llegan a una compuerta XNOR cuya salida determina si se utiliza la técnica M2V (1 lógico) o M3V (0 lógico). Cabe mencionar que la señal cuadrada debe estar sincronizada con la frecuencia del vector $\vec{V}_{REF}$.

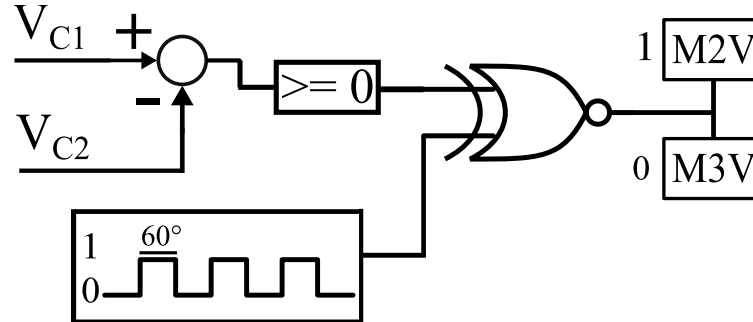


Figura 5.13. Algoritmo de implementación para M2V + M3V.

Esta técnica es funcional incluso bajo condiciones de desigualdad entre los capacitores, tales como diferencias en el voltaje inicial de cada capacitor o en los valores de capacitancia. Por otra parte, el índice de modulación se mantiene limitado a 0.866, valor que coincide con el límite impuesto por las estrategias M2V y M3V. Cabe destacar que las secuencias de conmutación empleadas son las mismas que en las modulaciones previamente mencionadas.

5.5. Cuatro vectores medios M4V

Esta estrategia es propuesta en el presente trabajo, tiene como objetivo mantener el CMV constante en 0. El diagrama vectorial y la consideración de la posición angular son

los mismos que en la técnica M2V. En la síntesis de $\vec{V}_{REF}$, éste es recreado mediante el uso de los dos vectores medios más cercanos y dos vectores medios opuestos que no estén siendo utilizados como se visualiza en la Figura 5.14 donde $\vec{V}_{REF}$ se encuentra en el sector I; para este caso, los vectores más cercanos son $\vec{V}_{12}$, $\vec{V}_7$ y los dos vectores opuestos son $\vec{V}_8$ y $\vec{V}_{11}$ [57].

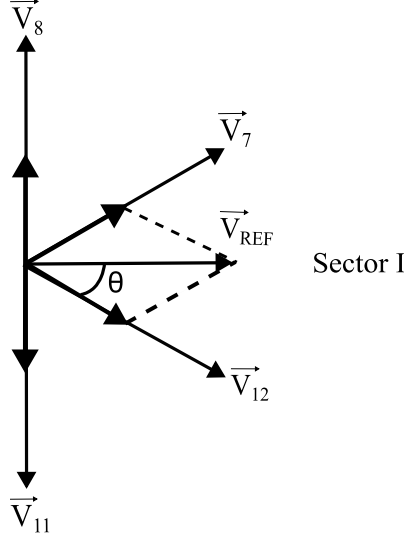


Figura 5.14. Síntesis de $\vec{V}_{REF}$ en sector I usando M4V.

Aplicando el balance volt-segundo, la aproximación de $\vec{V}_{REF}$ queda como se muestra en (5.18).

$$\vec{V}_{REF} \cdot T_S = \vec{V}_{12} \cdot T_a + \vec{V}_7 \cdot T_b + \frac{1}{2} \vec{V}_8 \cdot T_c + \frac{1}{2} \vec{V}_{11} \cdot T_c \quad (5.18)$$

El tiempo T_c se debe distribuir equitativamente entre los vectores $\vec{V}_8$ y $\vec{V}_{11}$. Resolviendo (5.18), los tiempos T_a , T_b y T_c obtenidos se muestran en (5.19).

$$\begin{aligned} T_a &= 2 \cdot \frac{|\vec{V}_{REF}|}{V_{DC}} \sin(60^\circ - \theta) \cdot T_S \\ T_b &= 2 \cdot \frac{|\vec{V}_{REF}|}{V_{DC}} \sin \theta \cdot T_S \\ T_c &= T_S - T_a - T_b \end{aligned} \quad (5.19)$$

La secuencia de conmutación empleada es la que se muestra en la Figura 5.15.

Se puede observar que existen más de dos cambios en los niveles de voltaje durante un ciclo de conmutación en cada una de las ramas. En consecuencia, se va a presentar un incremento en las pérdidas de potencia en los semiconductores, además que un incremento en el THD. Por otra parte, el m_a se encuentra limitado a un valor máximo de 0.866.

Las secuencias de conmutación correspondientes a los sectores restantes se encuentran

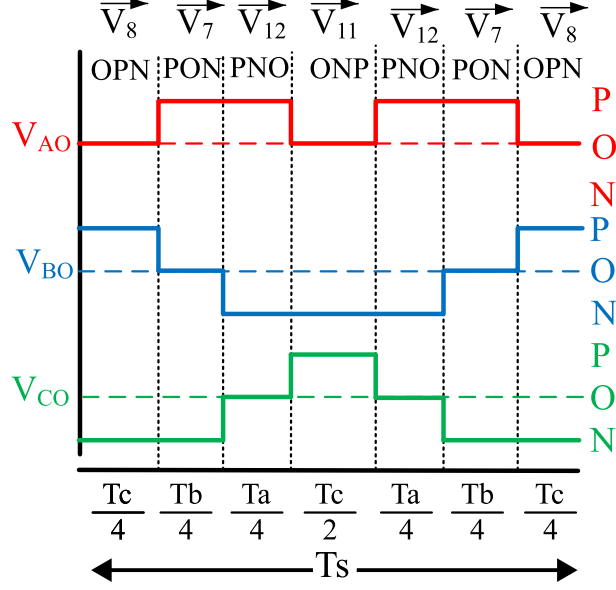


Figura 5.15. Secuencia de conmutación en sector I usando M4V.

en el Apéndice A.

5.6. Tres vectores cortos TSV

El objetivo de esta modulación es mantener CMV constante dentro de un rango de $\pm \frac{1}{6}V_{DC}$ durante intervalos prolongados, con el fin de minimizar la corriente parásita. Además, busca conservar el equilibrio de voltaje entre los dos capacitores [28].

Dependiendo de la condición del voltaje en los capacitores, $\vec{V}_{REF}$ se sintetiza empleando vectores cortos tipo P o vectores cortos tipo N, como se muestra en la Figura 5.16.

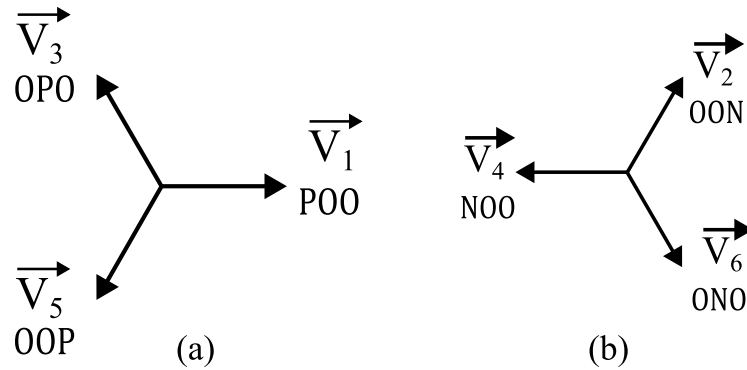


Figura 5.16. Diagrama vectorial para TSV usando vectores cortos (a) tipo P y (b) tipo N.

Cuando $\vec{V}_{REF}$ se genera utilizando vectores cortos $\vec{V}_1$, $\vec{V}_3$ y $\vec{V}_5$ tipo P, el balance volt-segundo queda definido como se muestra en la expresión 5.20.

$$\vec{V}_{REF} \cdot T_S = \vec{V}_1 \cdot T_a + \vec{V}_3 \cdot T_b + \vec{V}_5 \cdot T_c \quad (5.20)$$

Resolviendo para los tiempos T_a , T_b y T_c , se obtienen los tiempos de operación de cada vector, los cuales se muestran en la expresión (5.21).

$$\begin{aligned} T_a &= T_S - T_b - T_c \\ T_b &= \frac{\frac{1}{3}V_{DC} + |\vec{V}_{REF}|(\sqrt{3}\sin\theta - \cos\theta)}{V_{DC}} \cdot T_S \\ T_c &= \frac{\frac{1}{3}V_{DC} - |\vec{V}_{REF}|(\sqrt{3}\sin\theta + \cos\theta)}{V_{DC}} \cdot T_S \end{aligned} \quad (5.21)$$

Siguiendo el mismo análisis, cuando $\vec{V}_{REF}$ es generado usando los vectores $\vec{V}_2$, $\vec{V}_4$ y $\vec{V}_6$ tipo N, la ecuación del balance volt-segundo resulta en la expresión (5.22).

$$\vec{V}_{REF} \cdot T_S = \vec{V}_2 \cdot T_a + \vec{V}_4 \cdot T_b + \vec{V}_6 \cdot T_c \quad (5.22)$$

Resolviendo para los tiempos T_a , T_b y T_c .

$$\begin{aligned} T_a &= \frac{\frac{1}{3}V_{DC} + |\vec{V}_{REF}|(\sqrt{3}\sin\theta + \cos\theta)}{V_{DC}} \cdot T_S \\ T_b &= T_S - T_a - T_c \\ T_c &= \frac{\frac{1}{3}V_{DC} + |\vec{V}_{REF}|(-\sqrt{3}\sin\theta + \cos\theta)}{V_{DC}} \cdot T_S \end{aligned} \quad (5.23)$$

El ángulo de la posición angular θ no se desliza entre sectores, por lo tanto las fórmulas utilizadas en las expresiones (5.21) y (5.23) aplican por igual en todo momento, ya que θ abarca continuamente el rango de 0° a 360° . Además, debido al uso exclusivo de vectores cortos, el índice de modulación m_a se ve considerablemente limitado. La amplitud máxima del vector de referencia $\vec{V}_{REF}$ es de $\frac{1}{3}V_{DC} \cdot \cos 60^\circ = \frac{1}{6}V_{DC}$. Sustituyendo este valor en la ecuación (5.9) se obtiene que el índice de modulación máximo es.

$$m_{a,max} = \frac{\sqrt{3}|\vec{V}_{REF}|}{V_{DC}} = \frac{\sqrt{3}}{V_{DC}} \cdot \frac{V_{DC}}{6} \approx 0.289 \quad (5.24)$$

En la Figura 5.17 se muestra la comparativa del decremento en el índice de modulación con respecto a la técnica de modulación NTV, donde la zona color gris ilustra el rango de índice de modulación máximo que puede tomar $\vec{V}_{REF}$. La secuencia de conmutación se muestra en Figura 5.18. Para finalizar esta sección, esta estrategia de modulación garantiza que los capacitores del bus de continua se mantengan con un voltaje equilibrado, y que el CMV permanezca constante durante intervalos prolongados. Sin embargo, debido al limitado índice de modulación, el aprovechamiento de la potencia entregada por el inversor se ve reducido, lo que representa una desventaja importante en aplicaciones de alta exigencia energética.

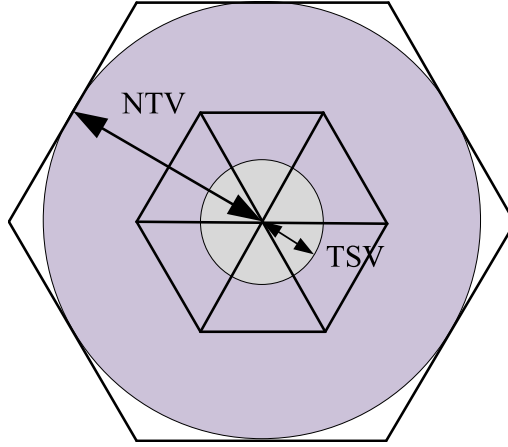


Figura 5.17. Rango de uso de las técnicas NTV (zona color morado) y TSV (zona color gris).

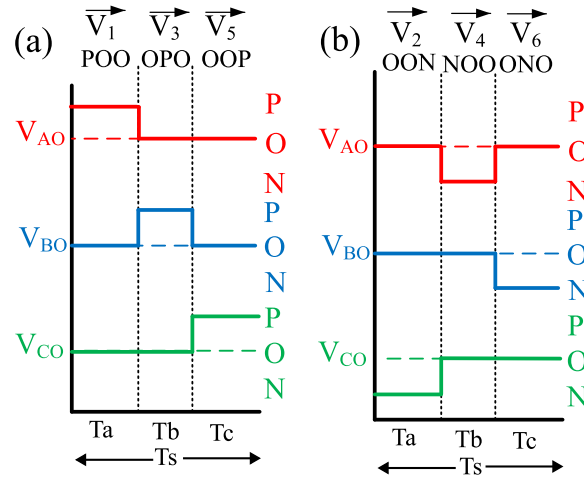


Figura 5.18. Secuencia de conmutación para TSV usando (a) vectores tipo P y (b) vectores tipo N.

5.7. Seis vectores cortos SSV

Esta estrategia de modulación es propuesta en el presente documento. Su funcionamiento es similar a la estrategia TSV y la citada en [57]. Tiene como objetivo principal de mantener CMV constante durante intervalos prolongados, mediante el uso combinado de vectores tipo P y tipo N. Utiliza únicamente los seis vectores cortos disponibles.

El diagrama vectorial es mostrado en la Figura 5.19, éste se divide nuevamente en seis sectores, cada uno ellos abarcando 60° y ubicados a 30° del vector más próximo. Para generar la secuencia de conmutación, en los sectores I, II y III se emplean vectores tipo P, mientras que en los Sectores IV, V y VI se utilizan vectores tipo N. Adicionalmente, en los Sectores I, III y V se emplean vectores cortos impares, y en los Sectores II, IV y VI se

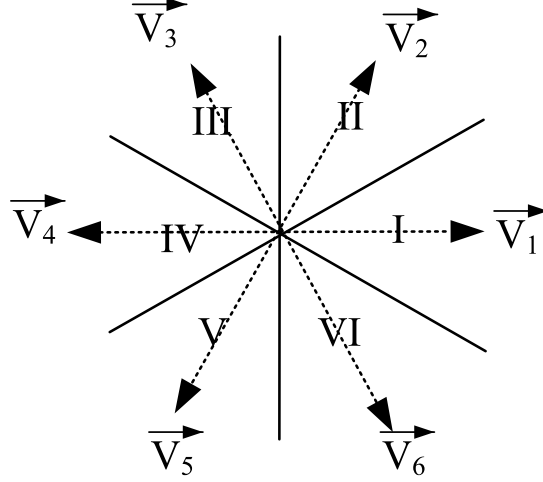


Figura 5.19. Diagrama vectorial para SSV.

utilizan vectores cortos pares.

La síntesis de $\vec{V}_{REF}$ se realiza de acuerdo con la ecuación (5.25)

$$\vec{V}_{ref} \cdot T_S = \begin{cases} \vec{V}_1 \cdot T_a + \vec{V}_3 \cdot T_b + \vec{V}_5 \cdot T_c, & \text{Sectores I, III, V} \\ \vec{V}_2 \cdot T_a + \vec{V}_4 \cdot T_b + \vec{V}_6 \cdot T_c, & \text{Sectores II, IV, VI} \end{cases} \quad (5.25)$$

Los tiempos de operación son los mismos empleados en la técnica TSV; en esta modulación, en los Sectores I, III y V, los tiempos de operación son el arreglo de ecuaciones de (5.26).

$$\begin{aligned} T_a &= T_S - T_b - T_c \\ T_b &= \frac{\frac{1}{3}V_{DC} + |\vec{V}_{REF}|(\sqrt{3} \sin \theta - \cos \theta)}{V_{DC}} \cdot T_S \\ T_c &= \frac{\frac{1}{3}V_{DC} - |\vec{V}_{REF}|(\sqrt{3} \sin \theta + \cos \theta)}{V_{DC}} \cdot T_S \end{aligned} \quad (5.26)$$

Los tiempos de operación en los sectores II, IV y VI son el arreglo de ecuaciones de (5.27).

$$\begin{aligned} T_a &= \frac{\frac{1}{3}V_{DC} + |\vec{V}_{REF}|(\sqrt{3} \sin \theta + \cos \theta)}{V_{DC}} \cdot T_S \\ T_b &= T_S - T_a - T_c \\ T_c &= \frac{\frac{1}{3}V_{DC} + |\vec{V}_{REF}|(-\sqrt{3} \sin \theta + \cos \theta)}{V_{DC}} \cdot T_S \end{aligned} \quad (5.27)$$

Similar a la modulación TSV, el índice de modulación está limitado a un valor de 0.289. Finalmente, las secuencias de conmutación en el sector I se muestra en la Figura 5.20.

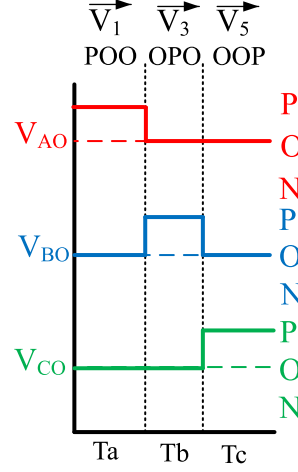


Figura 5.20. Secuencia de conmutación en sector I usando SSV.

Esta estrategia de modulación minimiza la corriente parásita debido a la baja cantidad de cambios en CMV. No obstante, esta modulación requiere forzosamente ser implementada con una fuente de alimentación independiente para cada capacitor del bus de DC, dado que el tipo de estados de operación utilizados no mantiene equilibrio en ningún momento. Adicionalmente, el aprovechamiento de la potencia se ve reducido, ya que la estrategia emplea exclusivamente vectores cortos. Las secuencias de conmutación correspondientes a los sectores restantes se presentan en el Apéndice A.

6. Simulaciones

6.1. Algoritmo de SVM

Todas las secuencias mencionadas en el Capítulo 5 fueron simuladas con el objetivo de validar su desempeño y analizar su comportamiento dinámico. Adicionalmente, cada técnica de modulación fue evaluada utilizando el índice de modulación máximo permitido. Antes de presentar en los resultados primero se debe explicar el algoritmo de SVM mostrado en la Figura 6.1.

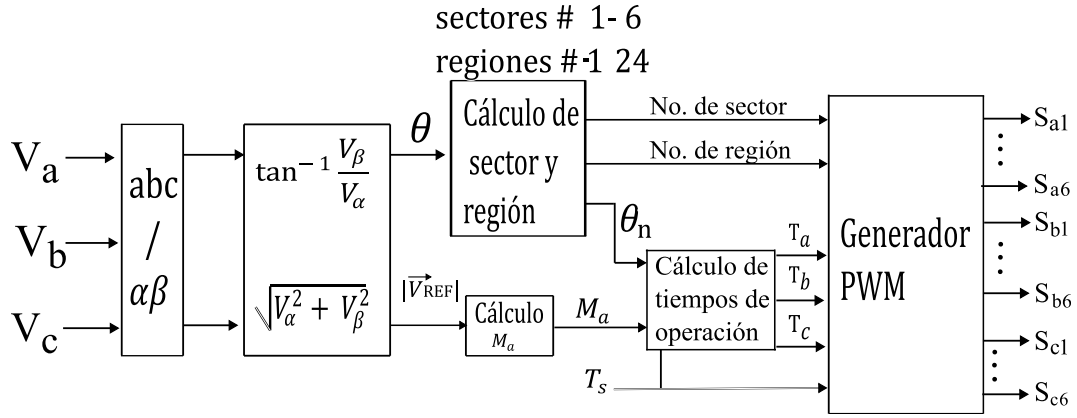


Figura 6.1. Algoritmo de diseño de la SVM.

Los principales pasos para realizar la modulación vectorial se listan a continuación:

1. Realizar la transformación de las componentes trifásicas de $\vec{V}_{REF}$ al marco $\alpha\beta$.
2. Determinar la magnitud ($|\vec{V}_{REF}|$) y la posición angular (θ) de $\vec{V}_{REF}$.
3. Identificar el sector y la región correspondiente según θ de $\vec{V}_{REF}$.
4. Calcular el ángulo equivalente al Sector I (θ_n).
5. Calcular el índice de modulación m_a .
6. Calcular los tiempos de operación T_a , T_b y T_c .
7. Generar los ciclos de trabajos correspondientes con base al sector y región.
8. Asignar los ciclos de trabajo netos a cada uno de los interruptores [1].

Todas las simulaciones se realizaron en el Software Power Electronics Simulator (PSIM). Dentro de este programa el diagrama esquemático simulado fue el mostrado en la Figura 6.2.

En este diagrama utilizó una carga resistiva inductiva RL equilibrada conectada en estrella. Para emular el comportamiento de CMV, se incorpora una red pasiva entre el punto O y el punto N de la carga, dicha red está conformada por una resistencia parásita

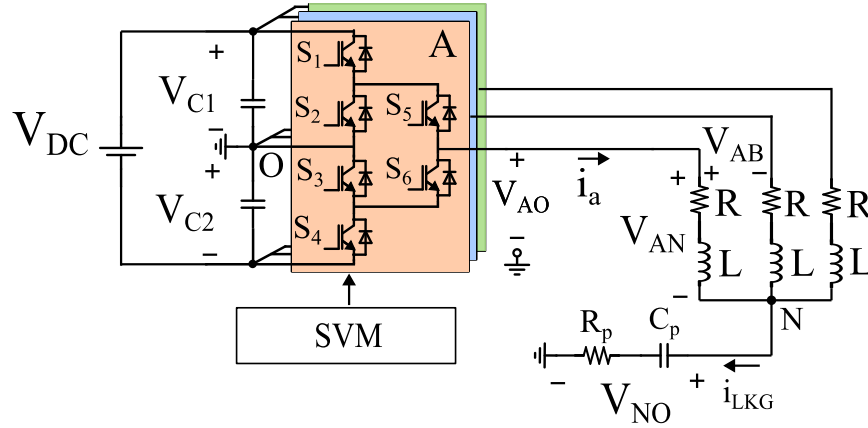


Figura 6.2. Diagrama esquemático simulado.

R_p en serie con un capacitor C_p . Esta configuración permite observar la circulación de la corriente parásita i_{lkg} .

Finalmente, el algoritmo de SVM fue hecho en lenguaje C. A partir de este código, se generó una biblioteca dinámica (.DLL), la cual puede ser vinculada dentro del entorno de simulación *PSIM*. Dicho código del algoritmo SVM para NTV se muestra en el Apéndice B. Concluyendo esta parte, cada esquema de modulación se desarrolló bajo la misma estructura de éste código.

6.2. Resultados

A continuación se muestran los resultados de cada uno de los esquemas de modulación. Los parámetros de simulación son los mostrados en la Tabla 6.1. Estos parámetros se usaron en todas las modulaciones y se eligieron tomando como base la corriente máxima que puede suministrar la fuente de alimentación utilizada en las pruebas experimentales (que es de 4 amperios). Por otra parte, los resultados serán comparados principalmente con la modulación convencional (NTV), con el fin de facilitar las explicaciones.

Tabla 6.1. Parámetros de simulación.

Potencia nominal	1 kW
Voltaje nominal	220 V
Capacitores de entrada (C_1 y C_2)	2200 μF
Resistencia de carga (R)	25 Ω
Inductancia de carga (L)	2 mH
Capacitancia parásita (C_p)	50 nF
Resistencia parásita (R_p)	5 Ω
Frecuencia de conmutación	10 kHz
Índice de modulación (m_a)	Máximo disponible de cada modulación

Cabe mencionar que todas las modulaciones a excepción de M2V+M3V y TSV se simularon con dos fuentes independientes, una para cada capacitor.

6.2.1. Resultados de simulación usando NTV

Después de realizar la simulación a continuación se muestran las formas de onda del inversor. En la Figura 6.3 se muestran las formas de onda del voltaje del inversor, se puede observar que la amplitud máxima de los voltajes con respecto al punto O (V_{AO} , V_{BO} , V_{CO}) es de 110 V. De las gráficas se puede apreciar que cada forma de onda presenta simetría adecuada del voltaje de salida de un inversor conmutado y el desfase de 120° . Además, se encuentran las formas de onda de los voltajes en las terminales de la carga con respecto al punto neutro N (V_{AN} , V_{BN} , V_{CN}). Es apreciable el mismo desfase en cada gráfica de voltaje. De los voltajes entre líneas de carga (V_{AB} , V_{BC} , V_{CA}) se observan los cinco niveles en cada voltaje, donde la amplitud máxima es de 220 V. Cada rama por si misma puede generar tres niveles de voltaje. Con respecto a las corrientes, se puede apreciar la forma senoidal de cada corriente, además el mismo desfase, visto anteriormente en las formas de onda de voltaje; además, su amplitud máxima es de 5.45 A.

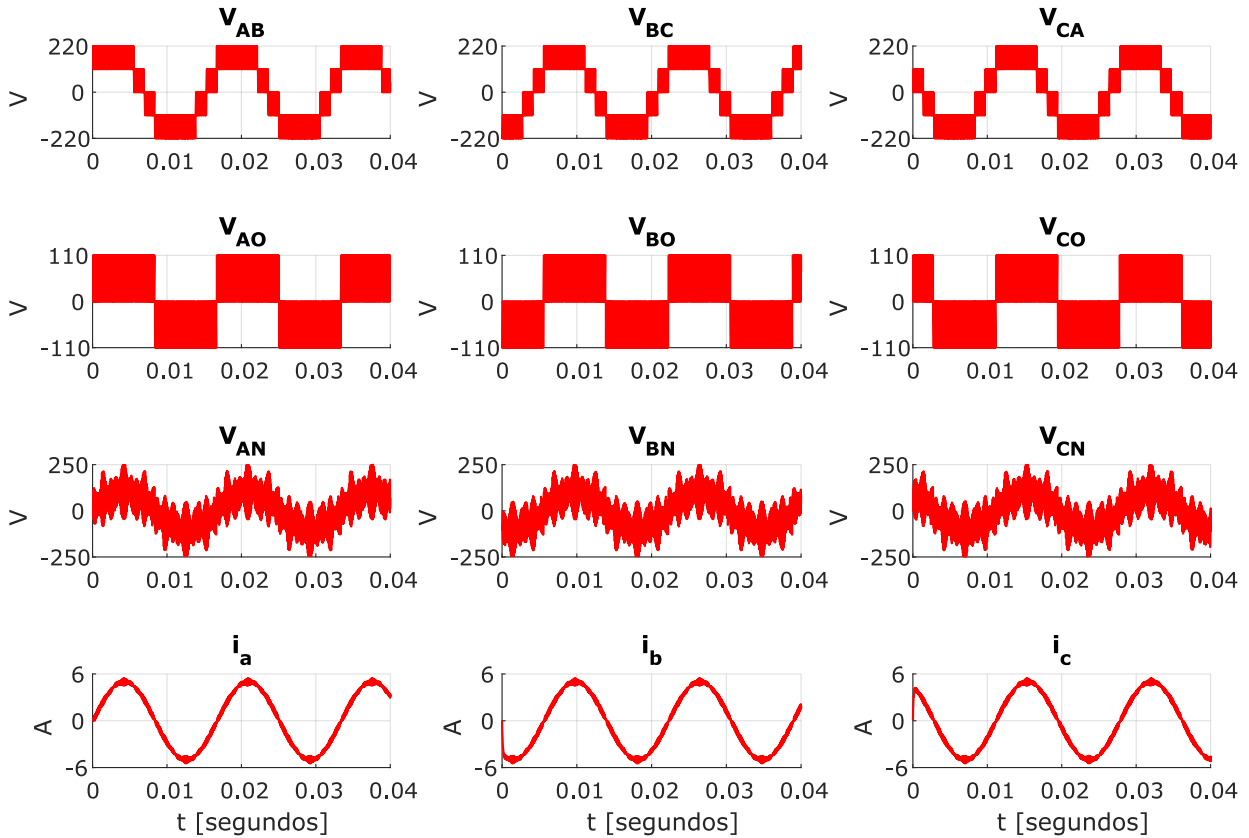


Figura 6.3. Voltajes y corrientes del inversor usando NTV.

Por su parte, en la Figura 6.4 se aprecia, CMV denotada por V_{NO} , junto con la corriente

parásita, denotada como i_{lkg} ; se puede apreciar que hay un V_{NO} variable lo que provoca una i_{lkg} de gran magnitud que alcanza a tener una amplitud máxima de 1.13 A.

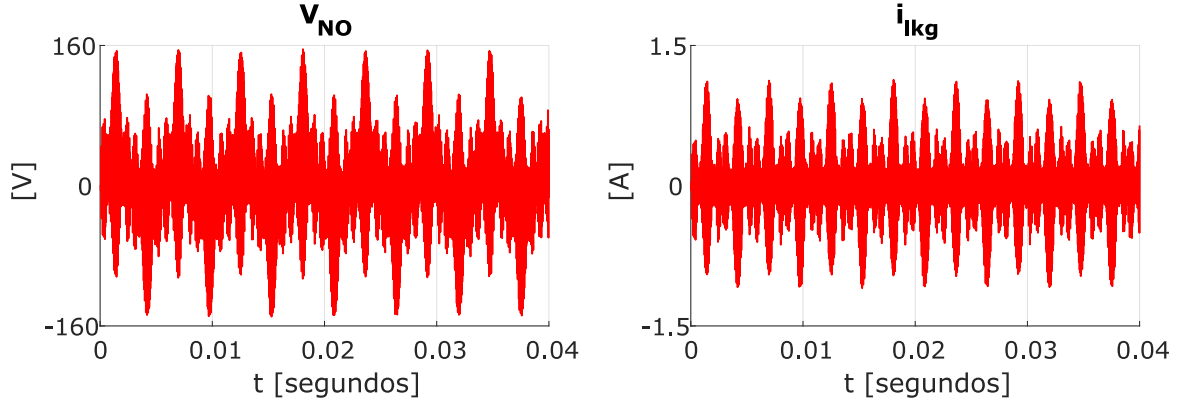


Figura 6.4. CMV y corriente parásita i_{lkg} usando NTV.

Finalmente, la Figura 6.5 muestra las señales de conmutación de los 18 interruptores; NTV hace conmutar el inversor de la forma más apropiada evitando exceso de pérdidas en los semiconductores y respetando las recomendaciones mencionadas en el Capítulo 3. También, se puede observar la operación de los pares complementarios de cada interruptor (S_{a2} de S_{a1} , S_{a4} de S_{a3} , ... , S_{c4} de S_{c3} y S_{c6} de S_{c5}). Cabe mencionar que los interruptores S_1, S_2, S_3 y S_4 de cada rama idealmente deben conmutar a la frecuencia del periodo de conmutación y S_5 y S_6 deben conmutar a baja frecuencia.

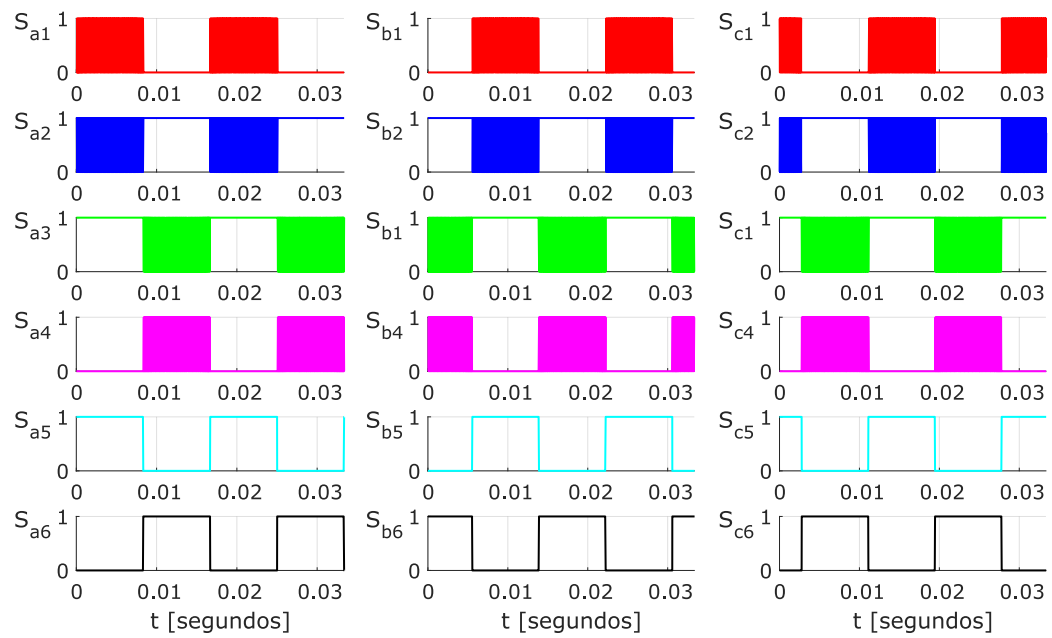


Figura 6.5. Señales de conmutación usando NTV.

6.2.2. Resultados de simulación usando M2V

Después de realizar la simulación, se presentan los resultados utilizando la técnica de modulación M2V. La Figura 6.6 muestra los voltajes y corrientes. Con respecto a los voltajes V_{AO} , V_{BO} y V_{CO} , se observa una simetría adecuada en el comportamiento del inversor, incluyendo el desfase de 120° . Además, dichos voltajes son idénticos a los voltajes V_{AN} , V_{BN} y V_{CN} , lo cual se debe a que el efecto del CMV en el sistema es nulo. De los voltajes V_{AB} , V_{BC} y V_{CA} se aprecian diferencias en comparación con respecto a NTV, sin embargo, las formas de onda son correctas debido a la simetría y el desfase característico de un sistema trifásico. Por otra parte, en las corrientes i_{abc} se puede apreciar las señales senoidales con un desfase de 120° entre ellas. Además, la amplitud es menor con respecto a NTV debido a que el índice de modulación m_a es de 0.866.

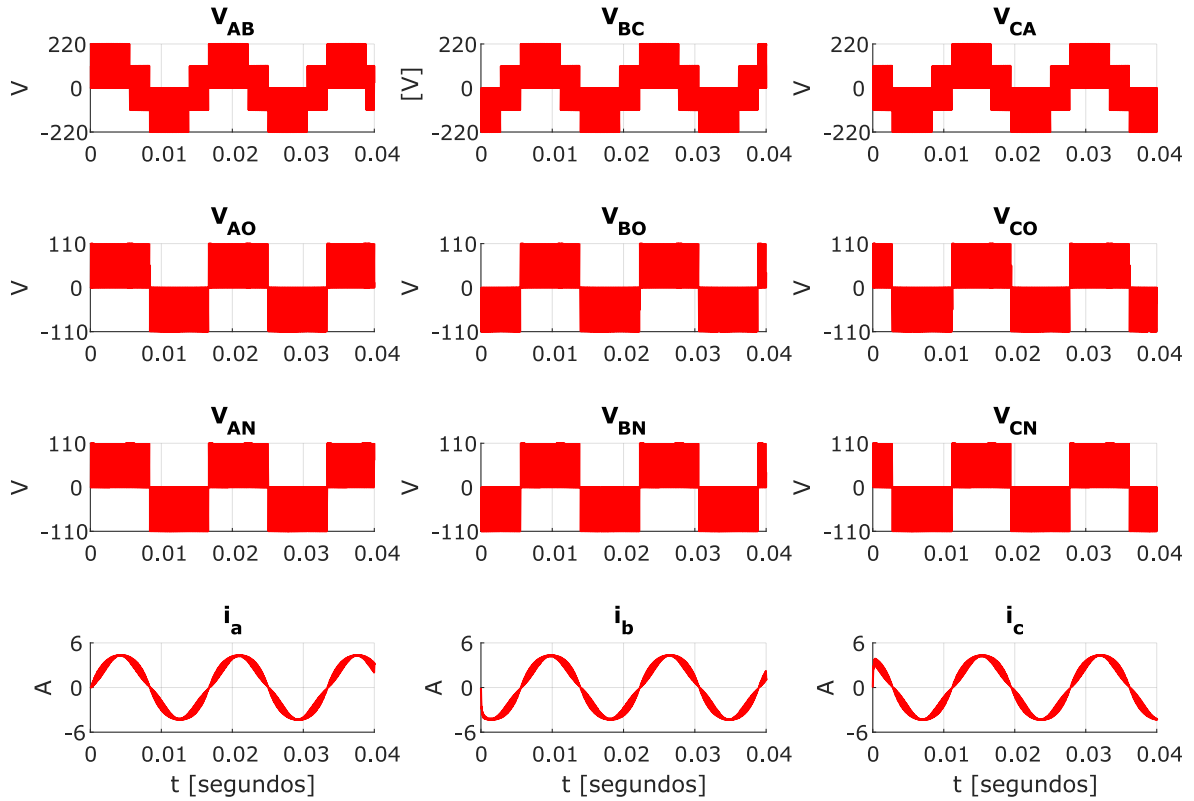


Figura 6.6. Voltajes y corrientes en el inversor usando M2V.

Por su parte, la Figura 6.7 muestra el voltaje V_{NO} y la corriente i_{lkg} . Debido a que esta modulación emplea únicamente estados que generan el mismo CMV (en este caso, 0), V_{NO} permanece constante en todo momento, lo que evita la generación de i_{lkg} .

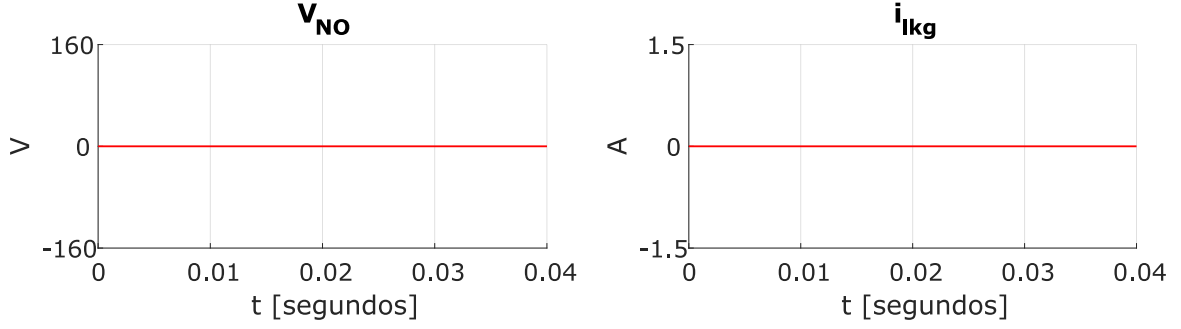


Figura 6.7. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando M2V.

Finalmente, la Figura 6.8 muestra las señales de conmutación del inversor; estas señales muestran similitud con las obtenidas en NTV, sin embargo, los ciclos de trabajo son diferentes ya que las formas de onda de voltaje y corriente son diferentes. Además, la forma de operar de conmutar sigue siendo la adecuada.

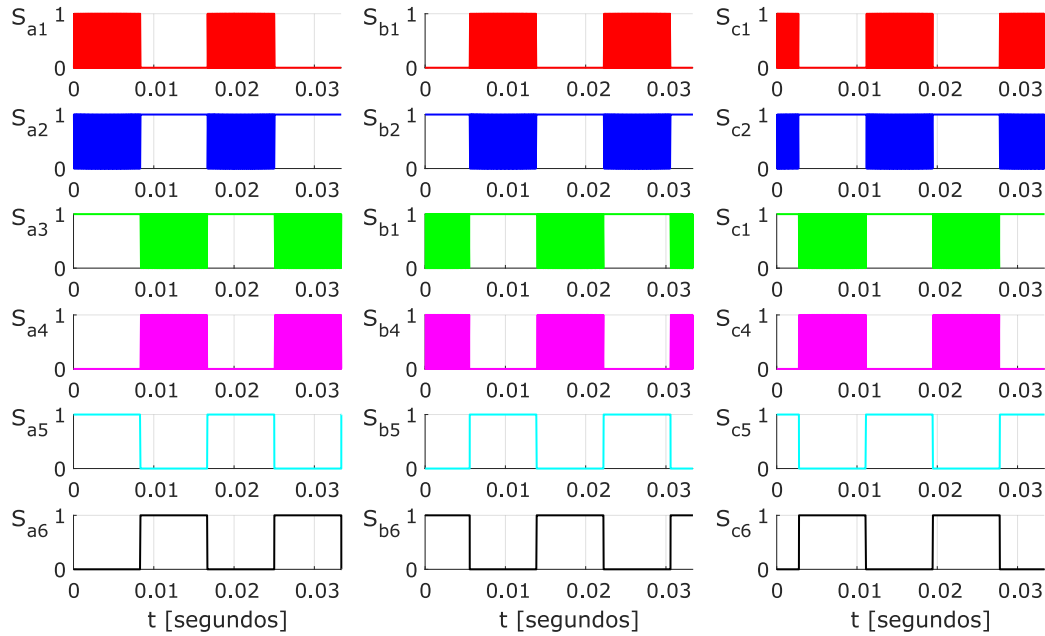


Figura 6.8. Señales de conmutación usando M2V.

6.2.3. Resultados de simulación usando M3V

En las Figuras 6.9 se muestran las formas de onda de los voltajes y las corrientes en el inversor. V_{AO} , V_{BO} , V_{CO} y V_{AN} , V_{BN} , V_{CN} son iguales debido a que mantienen un V_{NO} en 0. Por su parte, las formas de onda de los voltajes entre fases V_{AB} , V_{BC} y V_{CA} , éstas difieren respecto a las técnicas NTV y M2V, sin embargo, conservan la simetría y el desfase

correspondiente entre ellas. Nótese que ahora las corrientes i_{abc} presentan un mayor rizado de conmutación comparado con el presente en usando NTV, lo cual conlleva un aumento en el THD correspondiente a 15.77% en la corriente, mientras que el THD de corriente usando NTV es de 4.64%.

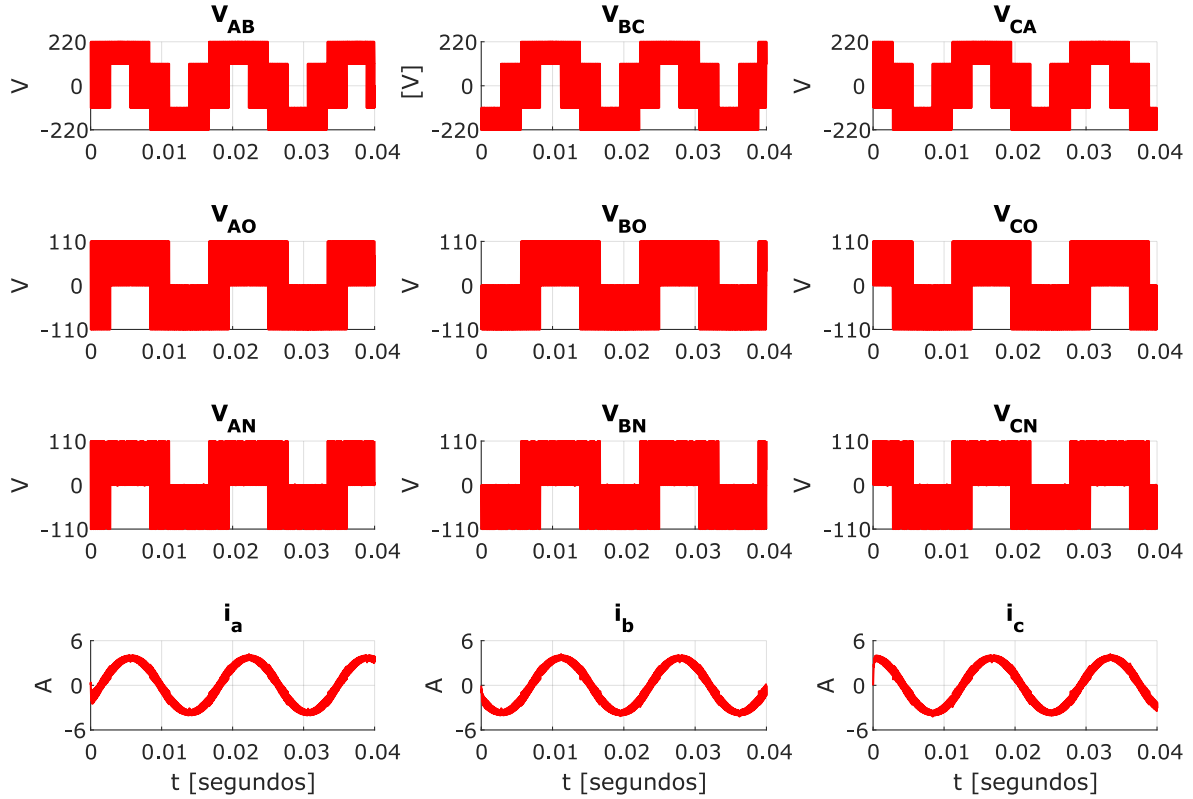


Figura 6.9. Voltajes y corrientes en el inversor usando M3V.

En la Figura 6.10 se se observan el voltaje V_{NO} y la corriente i_{lkg} . Es apreciable que V_{NO} permanece constante en cero en todo momento, lo que, como consecuencia, genera una i_{lkg} nula.

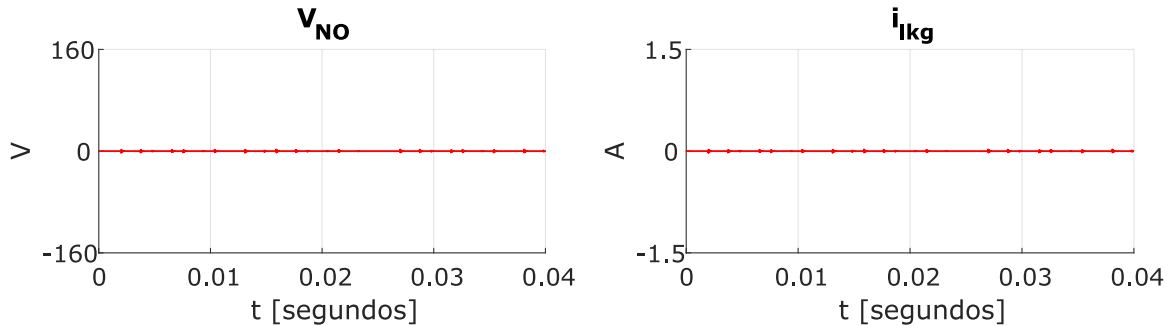


Figura 6.10. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando M3V.

Finalmente, la Figura 6.11 muestra las señales de conmutación del inversor. En este caso, los interruptores S_5 y S_6 de cada rama no conmutan a baja frecuencia en todo momento, debido a que dentro de cada ciclo de conmutación llegan a existir más de dos cambios de estado tipo P a tipo N en alguna de las ramas por periodo de conmutación.

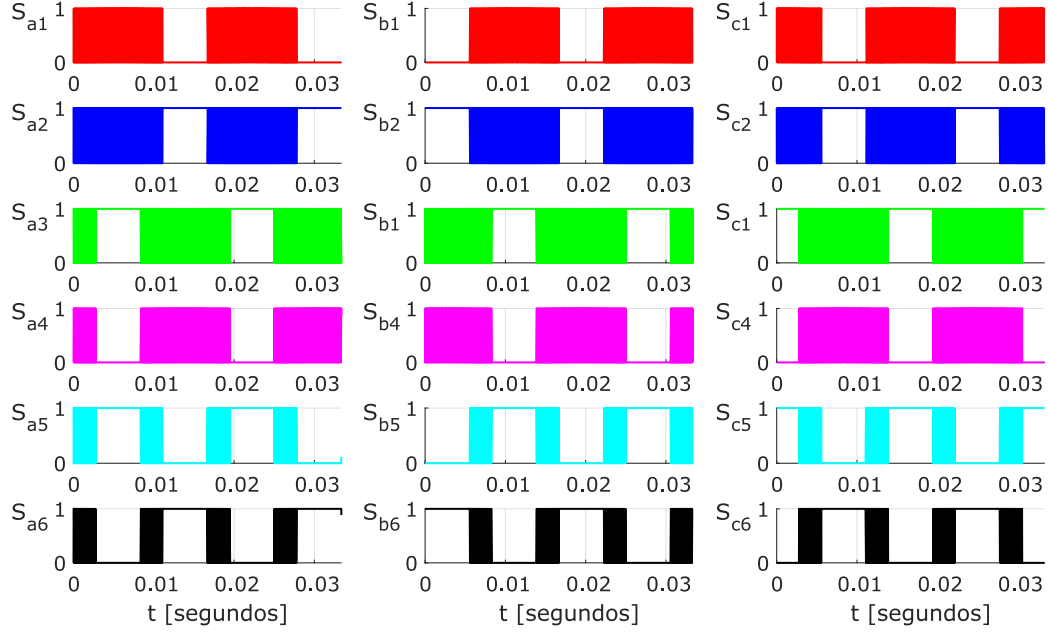


Figura 6.11. Señales de conmutación usando M3V.

6.2.4. Resultados de simulación usando M2V+M3V

La Figura 6.12 muestra los voltajes y corrientes del inversor. Los voltajes V_{AO} , V_{BO} y V_{CO} , juntos con los voltajes V_{AN} , V_{BN} y V_{CN} continúan siendo iguales entre sí debido a que se mantiene un CMV constante. Sin embargo, en este caso, las formas de onda ya no son iguales entre cada fase debido al cambio de modulación realizado por el algoritmo, lo que lleva al inversor a no operar con el mismo patrón en los estados de operación, como se observa en los voltajes V_{AB} , V_{BC} y V_{CA} . Este comportamiento también afecta al rizado de las corrientes i_{abc} . A pesar de esta situación, se mantiene la similitud con una forma senoidal y el desfase en cada una de las corrientes.

En la Figura 6.13 se puede apreciar que V_{NO} permanece constante en todo momento, lo que asegura que i_{lkg} sea nula. Asimismo, el voltaje en los capacitores mantienen un valor promedio de 110.45 V para V_{C1} y de 109.55 V para V_{C2} cada uno. Además, se agrega la corriente en un punto O, la cual se obtuvo con la diferencia entre las corrientes de ambos capacitores ($i_o = i_{C2} - i_{C1}$). Esta corriente describe el comportamiento de carga y descarga de cada capacitor. Bajo las condiciones en las que se opera el inversor el valor promedio

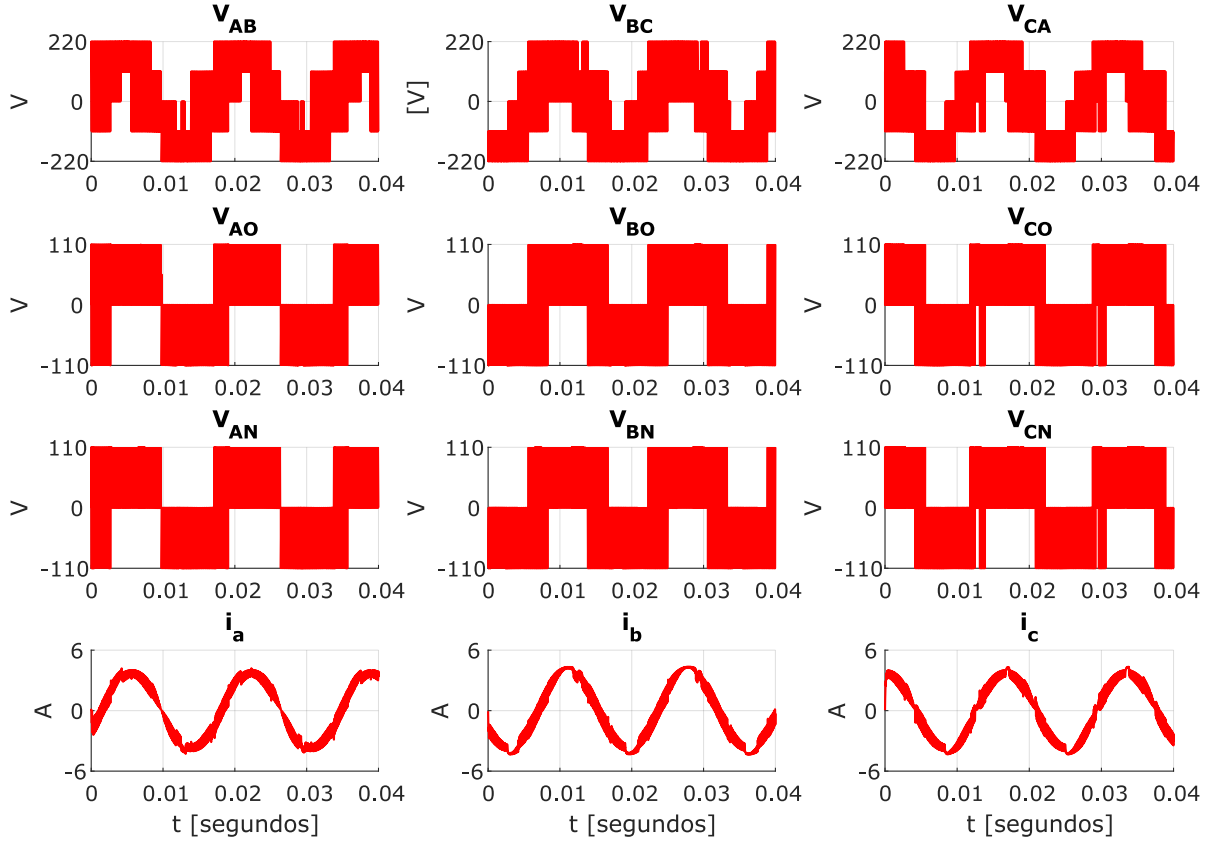


Figura 6.12. Voltajes y corrientes en el inversor usando M2V+M3V.

i_o es igual a -376 mA, lo que significa que V_{C1} es mayor que V_{C2} lo cual es apreciable en la misma Figura 6.13.

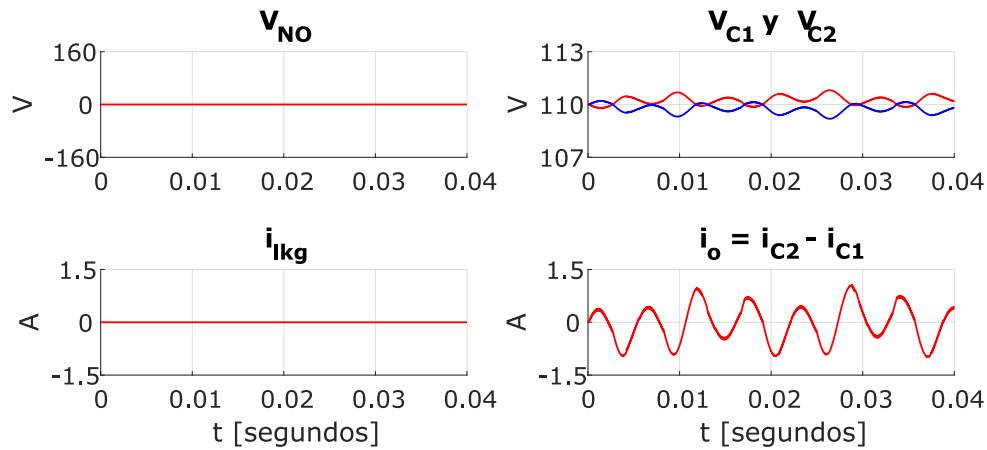


Figura 6.13. Voltaje de modo común V_{NO} , corriente parásita i_{lkg} , y voltaje en los capacitores V_{C1} y V_{C2} usando M2V+M3V.

La Figura 6.14 muestra el voltaje V_{C1} y V_{C2} bajo una condición de desequilibrio en C_1 y C_2 ,

donde C_1 tiene un voltaje inicial de 115 V y C_2 de 105 V; se aprecia que el algoritmo logra una convergencia adecuada del voltaje de cada capacitor, permitiendo que éstos converjan a los valores descritos anteriormente (110.45 V para V_{C_1} y 109.45 V para V_{C_2}) en régimen permanente. Sin embargo, ésta respuesta es lenta, lo cual se debe a los parámetros del sistema, tales como la capacitancia y los valores de la carga. Además, se añade la corriente i_o cuyo valor promedio en los primeros 0.2 segundos es de 272 mA y en 1.5 segundo empieza a ser de 47 mA.

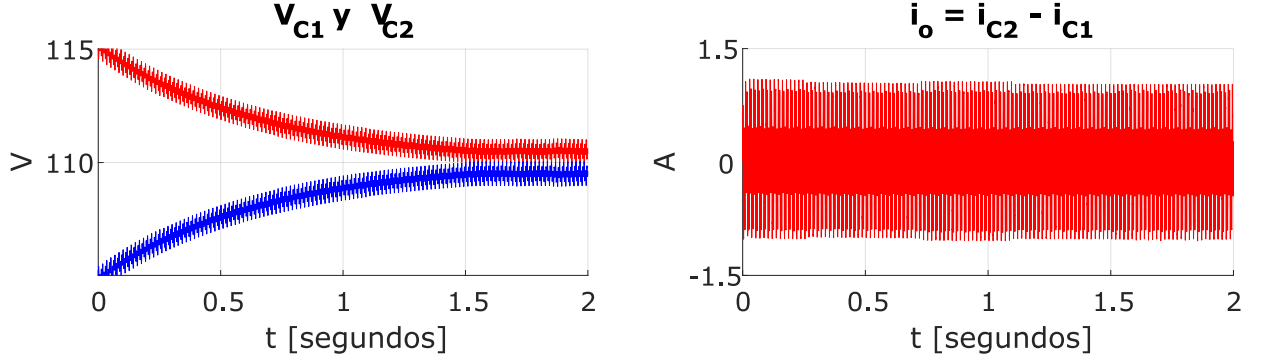


Figura 6.14. Voltaje en V_{C_1} y V_{C_2} y corriente i_o bajo condición de desequilibrio usando M2V+M3V.

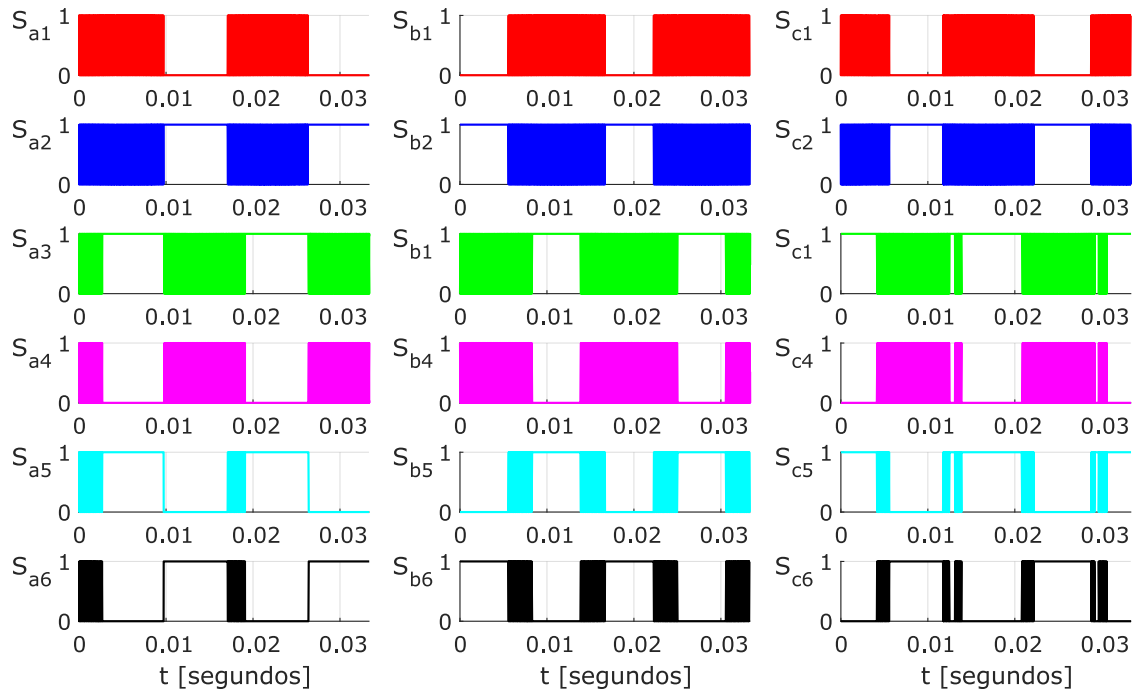


Figura 6.15. Señales de conmutación usando M2V+M3V.

Finalmente, la Figura 6.15 muestra las señales de conmutación del inversor. En este caso se aprecia que no hay una simetría en cada una de las ramas; esto es debido al cambio entre una secuencia de modulación y otra. Aún así, el inversor opera de manera adecuada.

6.2.5. Resultados de simulación usando M4V

En la Figura 6.16 se muestran los voltajes y las corrientes del inversor. Es apreciable un alto contenido armónico, causado por la presencia de múltiples cambios en los niveles de voltaje cada fase. Con respecto al voltaje V_{AB} se obtiene un THD de voltaje de 62.44 %, que es dos veces más que el THD de V_{AB} usando NTV. Las corrientes i_{abc} presentan una THD de 9.14 % que es un poco mayor al THD de corriente obtenido usando NTV. Nótese que en esta modulación, existe simetría en cada forma de onda correspondiente a un sistema trifásico.

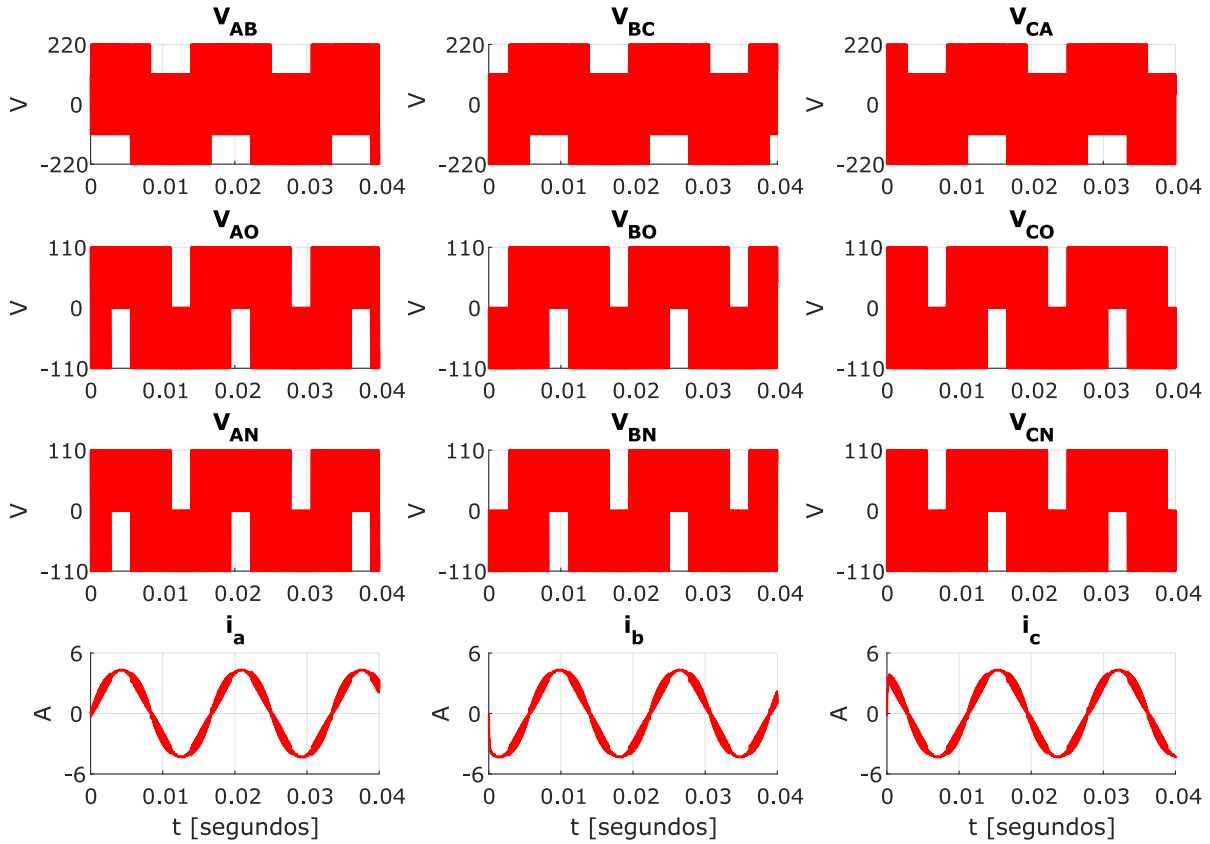


Figura 6.16. Voltajes y corrientes en el inversor usando M4V.

Finalmente, el voltaje V_{NO} mostrado en la Figura 6.17 permanece en cero y constante en todo momento, lo que genera una i_{lkq} nula. Por su parte, la Figura 6.18 muestra las señales de activación de los interruptores. Este caso existe una conmutación de alta frecuencia en cada uno de los interruptores en cada ciclo de la frecuencia fundamental, incluso en los interruptores S_5 y S_6 . Si bien, el inversor sí opera de la forma más adecuada, su desempeño

conlleva a un incremento en cuestiones de THD y reducción en la eficiencia del sistema, cuyos datos numéricos se mencionaron en el parrafo anterior.

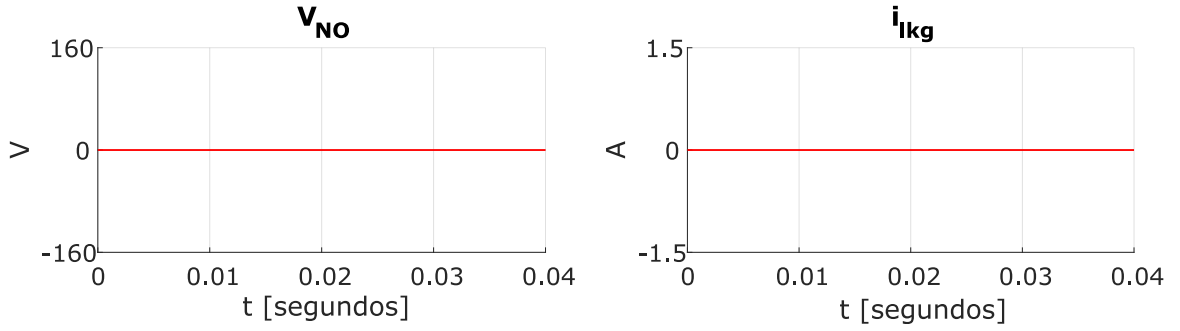


Figura 6.17. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando M4V.

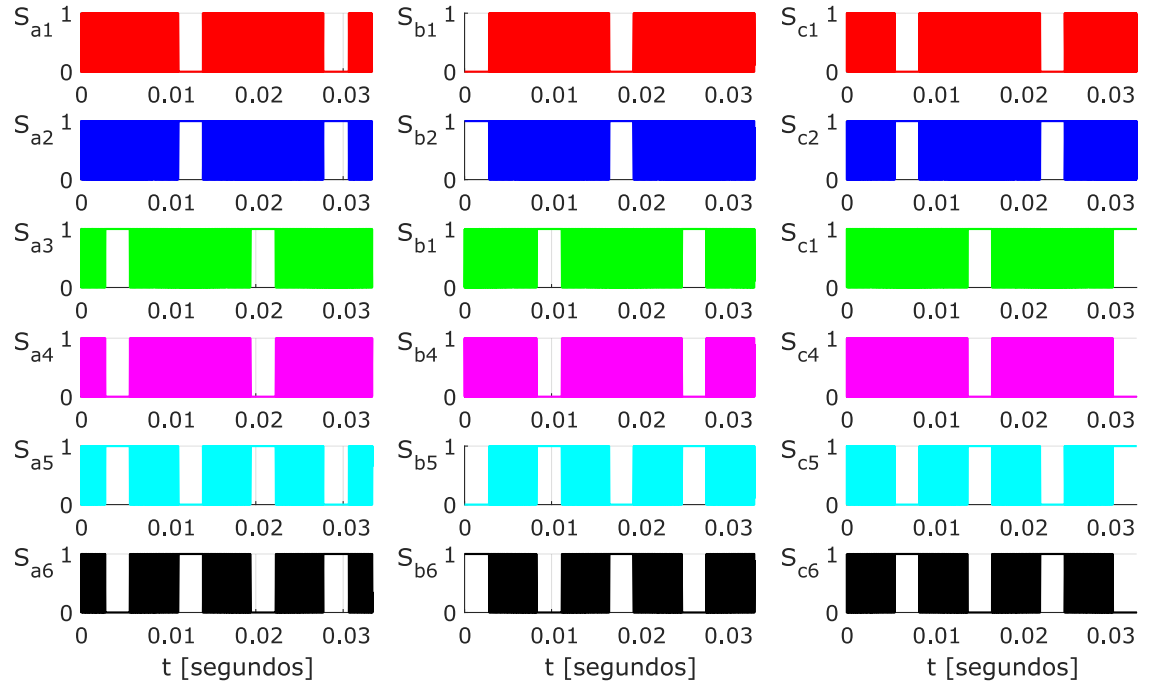


Figura 6.18. Señales de conmutación usando M4V.

6.2.6. Resultados de simulación usando TSV

En la Figura 6.19 se aprecian los voltajes y corrientes del inversor. V_{AO} , V_{BO} y V_{CO} están en fase y no se encuentran a la frecuencia esperada de 60 Hz. Esto se debe a que esta modulación opera el inversor con conexiones tipo P o tipo N en todas las ramas simultáneamente, dependiendo la condición de voltaje en los capacitores. Este mismo efecto se ve presente en los voltajes V_{AN} , V_{BN} y V_{CN} . En estas gráficas también se observa el cambio entre los estados tipo P y tipo N. Por su parte, las formas de onda de V_{AB} , V_{BC} y V_{CA} , se puede notar que no existe una señal periódica de voltaje de línea a línea; al utilizar únicamente dos secuencias de operación durante todo el periodo de conmutación, la forma de onda sólo refleja los cambios de nivel de voltaje correspondientes a dichas secuencias. Las gráficas de las corrientes i_{abc} contienen alto rizado de conmutación debido a los parámetros de la carga dando como resultado un THD en la corriente de 25.38 % , el cual es 5 veces mayor comparado con el THD de corriente utilizando NTV . Además, tienen baja amplitud, con un RMS de 1.04 A, comparado con el 3.55 A obtenido de NTV.

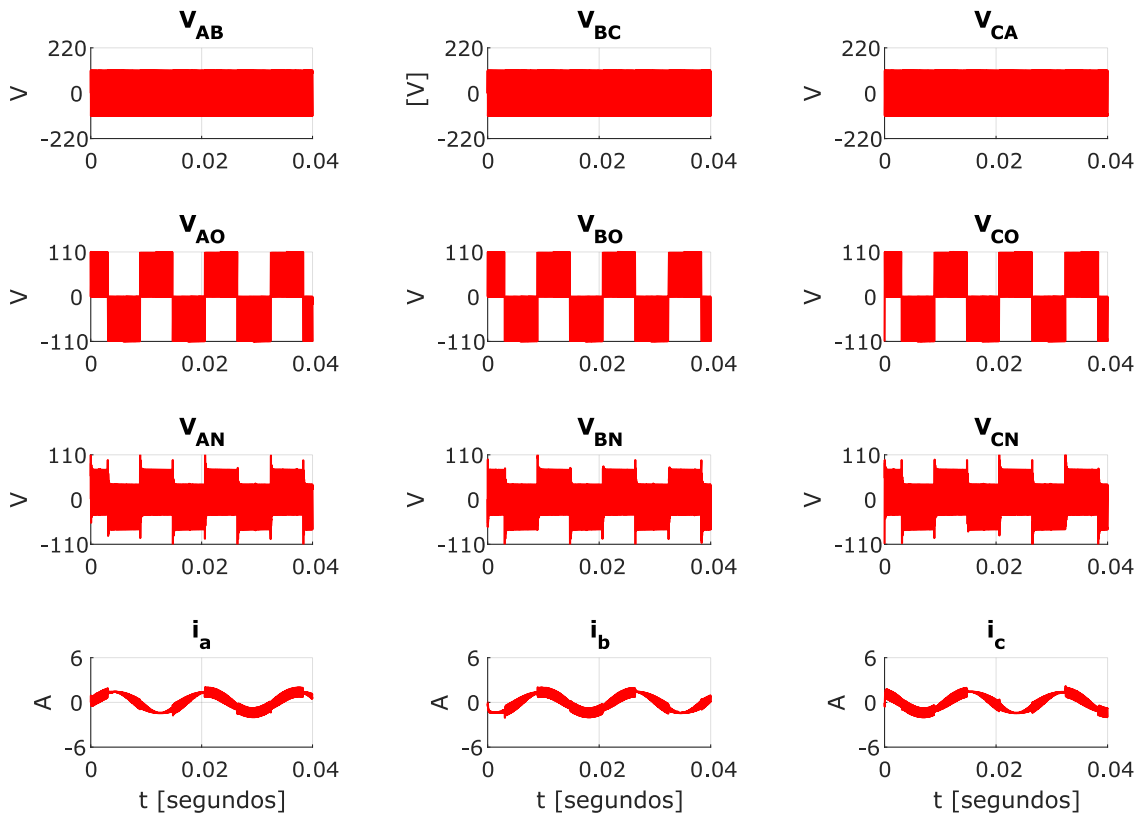


Figura 6.19. Voltajes y corrientes en el inversor usando TSV.

Por otra parte, la Figura 6.20 muestra que V_{NO} se mantiene constante durante largos intervalos de tiempo. En consecuencia, la corriente i_{lkg} presenta transitorios sólo en los instantes de cambio de V_{NO} , para después permanecer con una amplitud baja o nula. Asimismo, los voltajes de los capacitores V_{C_1} y V_{C_2} se mantienen con un valor promedio de

110 V. También, se añade la corriente i_o , esta corriente presentan un valor promedio de 12.8 mA, valor menor obtenido en la modulación M2V+M3V. Lo cual significa que TSV ofrece un mejor equilibrio de voltaje en los capacitores.

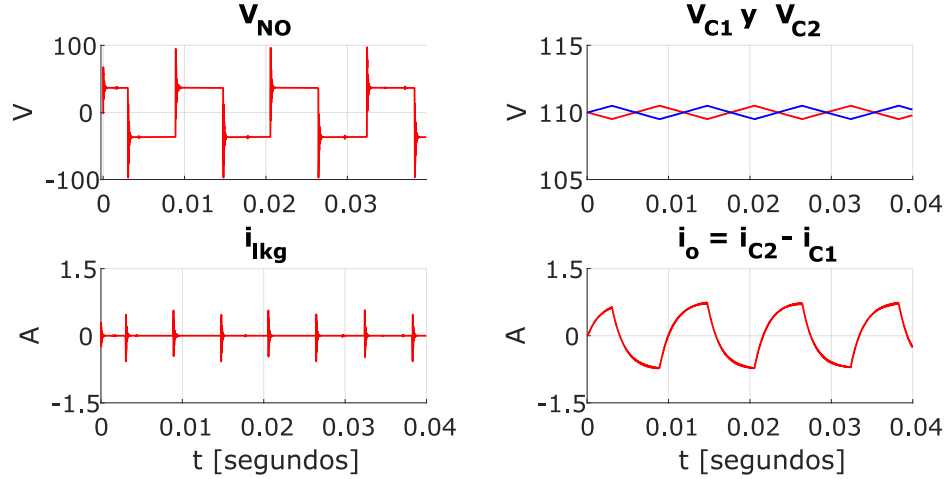


Figura 6.20. Voltaje de modo común V_{NO} , corriente parásita i_{lkg} , y voltaje en los capacitores V_{C1} y V_{C2} usando TSV.

Por su parte, TSV logra mantener el equilibrio de voltaje en los capacitores incluso bajo alguna condición en la que ambos capacitores no tengan el mismo voltaje, como se aprecia en la Figura 6.21, donde V_{C1} tiene un voltaje inicial de 115 V, mientras que V_{C2} de 105 V, y en el régimen permanente ambos voltajes convergen a un valor promedio de 110 V. Nótese, que el inversor bajo esta condición debe operar con estados tipo N para equilibrar V_{C1} y V_{C2} . La corriente i_o carga completamente el capacitor C_2 el lapso en el que el sistema se está equilibrando y posteriormente su voltaje promedio es de 4.62 mA.

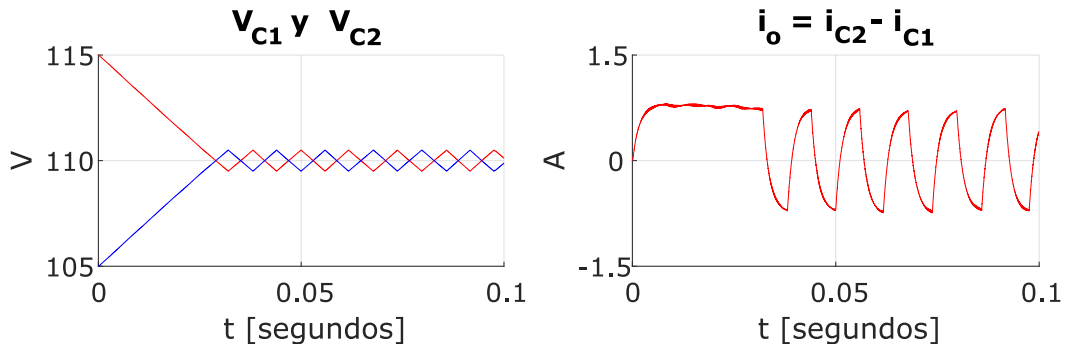


Figura 6.21. Voltaje en V_{C1} y V_{C2} y corriente i_o bajo condición de desequilibrio usando TSV.

Finalmente, la Figura 6.22 muestra las señales de conmutación de esta modulación. Se puede observar que las tres ramas parecieran estar en fase y con simetría. Cabe mencionar

que no son iguales, ya que el ciclo de trabajo que maneja cada rama es diferente debido al vector que se esté utilizando, aun así, esta operación del inversor es adecuada.

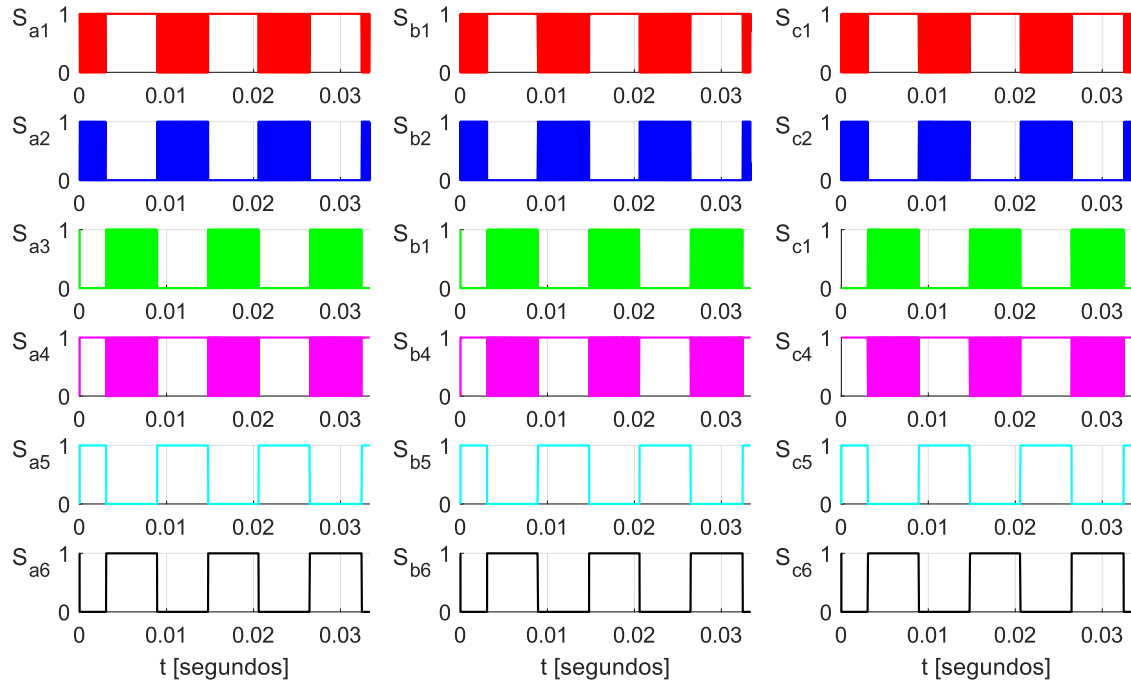


Figura 6.22. Señales de conmutación usando TSV.

6.2.7. Resultados de simulación usando SSV

En la Figura 6.23 se muestran las formas de onda de voltajes y corrientes en el inversor. Los voltajes V_{AO} , V_{BO} y V_{CO} , están en fase, debido a que durante medio ciclo, todas las ramas operan con un estado tipo P y, el otro medio ciclo, con un estado tipo N, dicho efecto también se encuentra presente en los voltajes V_{AN} , V_{BN} y V_{CN} . Los voltajes entre fases V_{AB} , V_{BC} y V_{CA} presentan un THD de 166.9 %, que es alto comparado con la modulación NTV, que es de 27.85 %, además que no es apreciable una forma periódica de la señal. Únicamente se visualizan cambios en los niveles de voltaje. De igual manera, las corrientes, presentan un alto rizado de conmutación y una baja amplitud, comparado con la modulación NTV, debido al índice de modulación limitado de esta técnica de modulación.

Además, en la Figura 6.24 muestra que V_{NO} permanece constante durante seis intervalos de tiempo dentro de un periodo completo de la forma de onda senoidal. Como resultado, la corriente i_{lkg} es nula, excepto en los instantes de cambio de V_{NO} . Nótese, el RMS de V_{NO} es de 52.064 V y el de la corriente i_{lkg} de 40 mA.

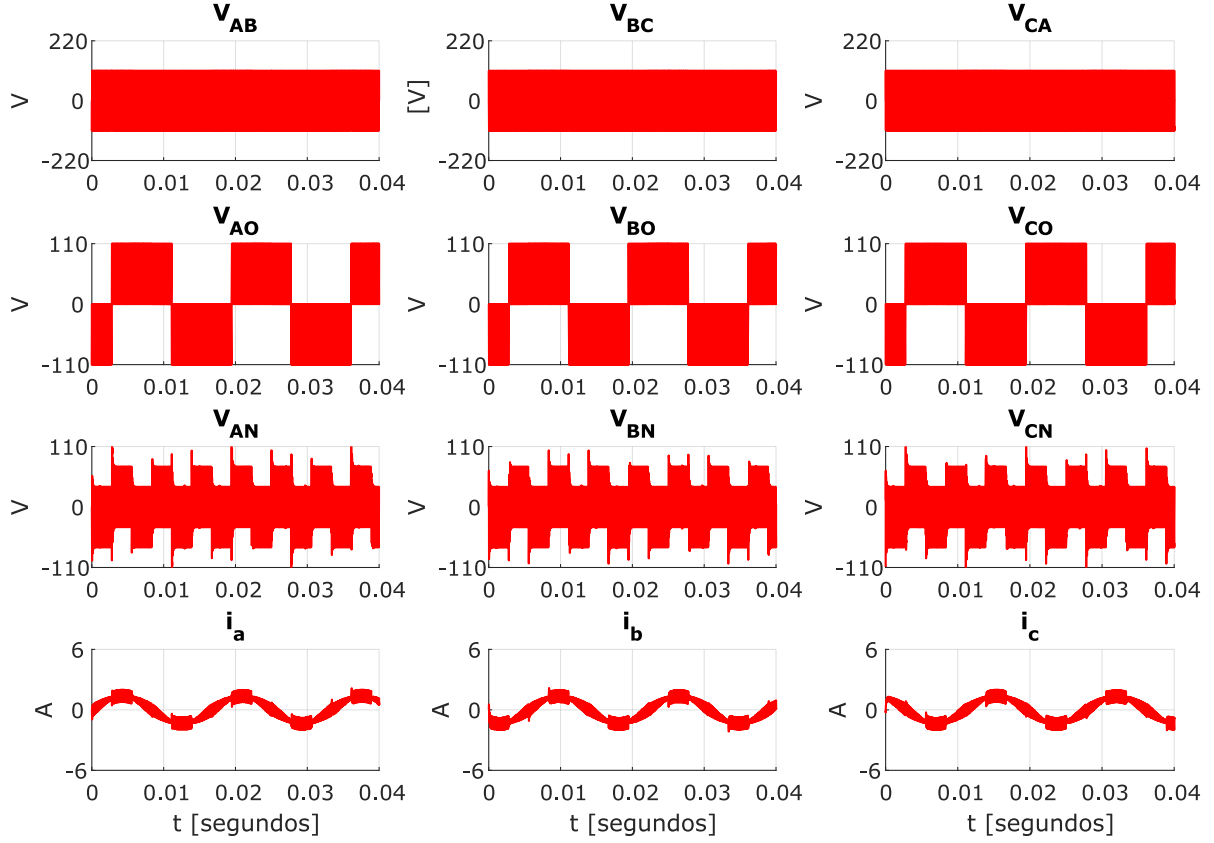


Figura 6.23. Voltajes y corrientes en el inversor usando SSV.

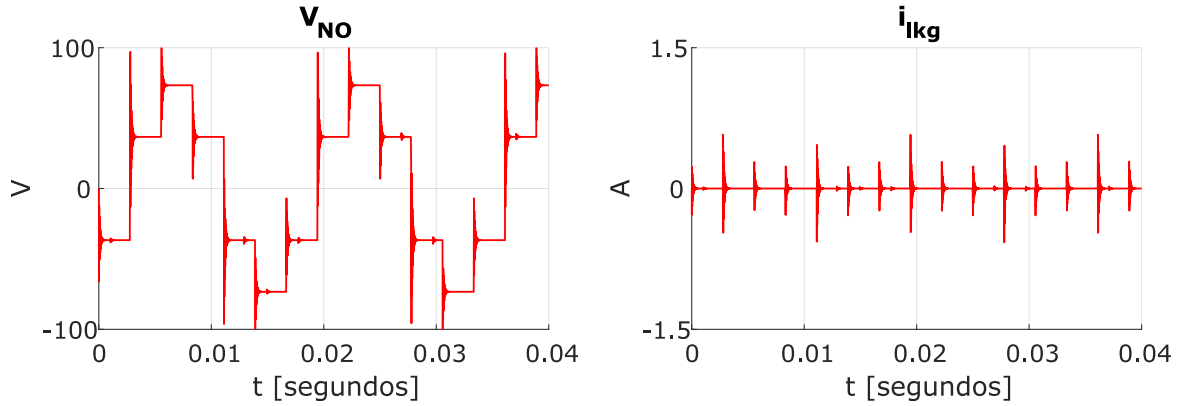


Figura 6.24. Voltaje de modo común V_{NO} y corriente parásita i_{lkg} usando SSV.

Finalmente, la Figura 6.25 muestra las señales de activación de los interruptores. Similar a TSV las señales parecieran estar en fase cada una de ellas, cabe recordar que no mantienen el mismo ciclo de trabajo cada rama. Por su parte, esta operación de los interruptores es la más apta para esta técnica de modulación.

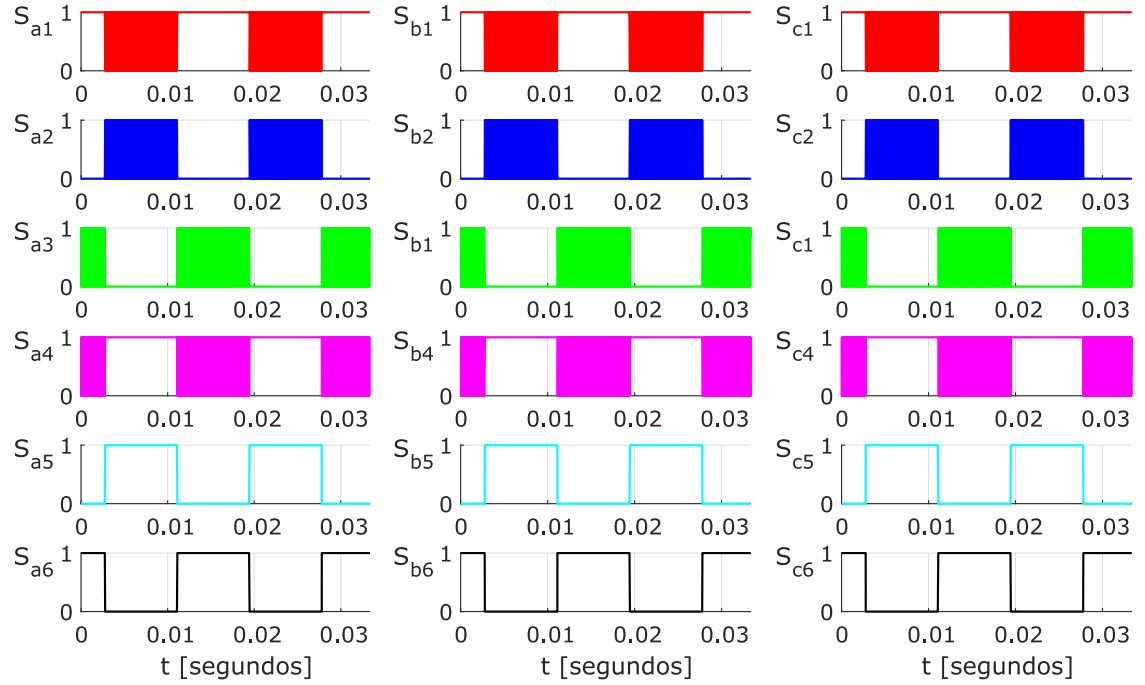


Figura 6.25. Señales de conmutación usando SSV.

6.3. Comparativa

En la Tabla 6.2 se presentan los resultados numéricos de los valores RMS de V_{AB} , i_a , V_{NO} y i_{lkg} correspondientes a los resultados presentados previamente. También, se incluyen los valores del THD de V_{AB} y i_a y la condición de equilibrio en el voltaje de los capacitores. Se puede apreciar que la modulación NTV es la que presenta el mayor valor RMS de V_{AB} e i_a , así como el valor más bajo de THD. Sin embargo, presenta un alto valor RMS de V_{NO} (en el orden de 45V), lo que genera una corriente i_{lkg} de aproximadamente 333mA RMS, y no puede mantener el equilibrio en los capacitores V_{C1} y V_{C2} .

Las modulaciones M2V, M3V, M4V y M2V+M3V pueden mantener un V_{NO} constante igual a cero en todo momento, que consecuentemente garantiza una i_{lkg} nula en el sistema, que comparado con la modulación NTV, resulta una mejora evidente. No obstante, presentan un menor aprovechamiento del voltaje de alimentación V_{DC} , ya que su índice de modulación m_a es de 0.866. Para el caso de M2V, cuyo RMS de la corriente i_a es de 3.067, se ve reducido éste valor en el orden de los 500 mA RMS. Por otra parte, la modulación M2V+M3V puede mantener el equilibrio de voltaje en los capacitores, lo cual NTV no puede hacer por sí sola.

La modulación TSV tiene un bajo aprovechamiento del bus de DC y un THD elevado tanto en V_{AB} como en i_a , con valores de 166.9 y 25.38, respectivamente, además de un valor RMS de i_a de 1.04A. Estos valores son muy altos en THD y bajos en valor RMS

comparado con NTV, lo que la hacen no apta o recomendada de utilizar. No obstante, mantiene un mejor equilibrio en V_{C1} y V_{C2} , comparado con la modulación M2V+M3V y una mejor respuesta a condiciones de desequilibrio. La corriente i_{lkg} se mantiene en el orden de 39mA, que sigue siendo bajo comparado con NTV.

Finalmente, la modulación SSV también presenta un bajo aprovechamiento de V_{DC} , con un valor RMS de i_a de 1.037A, cuyo valor es bajo comparado con el RMS de NTV. Asimismo, el THD de V_{AB} e i_a es alto, con valores de 181.39 y 28.94, respectivamente. La corriente de fuga i_{lkg} RMS tiene un valor bajo, en el orden de 40mA, a pesar de que el valor RMS de V_{NO} es de 52.06V. Sin embargo por el bajo desempeño en cuanto a aprovechamiento de energía y contenido armónico, SSV no es una modulación apta para utilizar.

Tabla 6.2. Tabla comparativa de los distintos esquemas de modulación.

Modulación	V_{AB} [V RMS]	i_a [A RMS]	THD V_{AB} [%]	THD i_a [%]	V_{NO} [V RMS]	i_{lkg} [mA RMS]	Equilibrio en V_{C1} y V_{C2}	m_a
NTV	159.56	3.55	27.85	4.64	45.59	333.128	NO	1
M2V	150.7	3.067	54.23	8.51	0	0	NO	0.866
M3V	155.55	2.67	91.88	15.77	0	0	NO	0.866
M4V	155.55	3.06	62.44	9.14	0	0	NO	0.866
TSV	88.68	1.04	166.9	25.38	37.11	39.9	SÍ	0.289
M2V+M3V	156.136	2.75	78.87	13.46	0	0	SÍ	0.866
SSV	89.81	1.037	181.39	28.94	52.064	40.07	NO	0.289

6.4. Análisis de eficiencia

En el análisis de eficiencia se considera la potencia de entrada suministrada por la fuente y las pérdidas en los dispositivos semiconductores. La expresión (6.1) muestra el cálculo de la potencia de entrada.

$$P_S = V_{DC} \cdot I_S \quad (6.1)$$

Donde, P_S es la potencia suministrada por parte de la fuente. V_{DC} es el voltaje de fuente de alimentación y I_S es la corriente promedio de la fuente. Las pérdidas (P_{loss}) consideradas en los semiconductores que incluyen las pérdidas por conducción y conmutación del diodo antiparalelo de los IGBT, así como las pérdidas por conducción y conmutación del propio transistor. Tomando estas consideraciones, la eficiencia en el sistema se puede calcular como en (6.2).

$$n = \frac{P_{load}}{P_S} \cdot 100 = \frac{P_S - P_{loss}}{P_S} \cdot 100 \quad (6.2)$$

El cálculo de P_{loss} se hace dentro de la simulación. PSIM ofrece la opción de agregar las características de los componentes IGBT que se estén utilizando, en este caso se usaron módulos IGBT modelo SKM75GB12V. Estos módulos vienen en pares de IGBT. Para hacer la conexión de una rama se usaron tres módulos como se ejemplifica en la Figura 6.26, en total se utilizaron nueve módulos para crear el inversor.

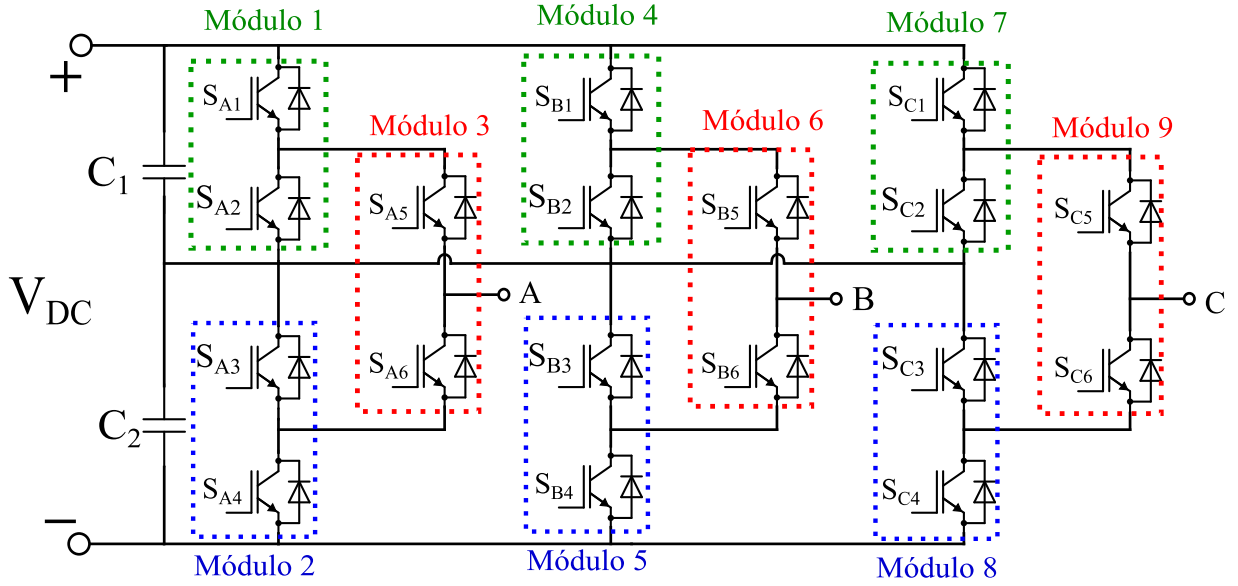


Figura 6.26. Diagrama esquemático de la ubicación de módulos SKM75GB12V en la topología ANPC.

La Figura 6.27 y la Tabla 6.3 resumen las pérdidas de potencia por conmutación (P_{sw}) y las pérdidas de potencia por conducción (P_{con}) en cada rama de cada modulación.

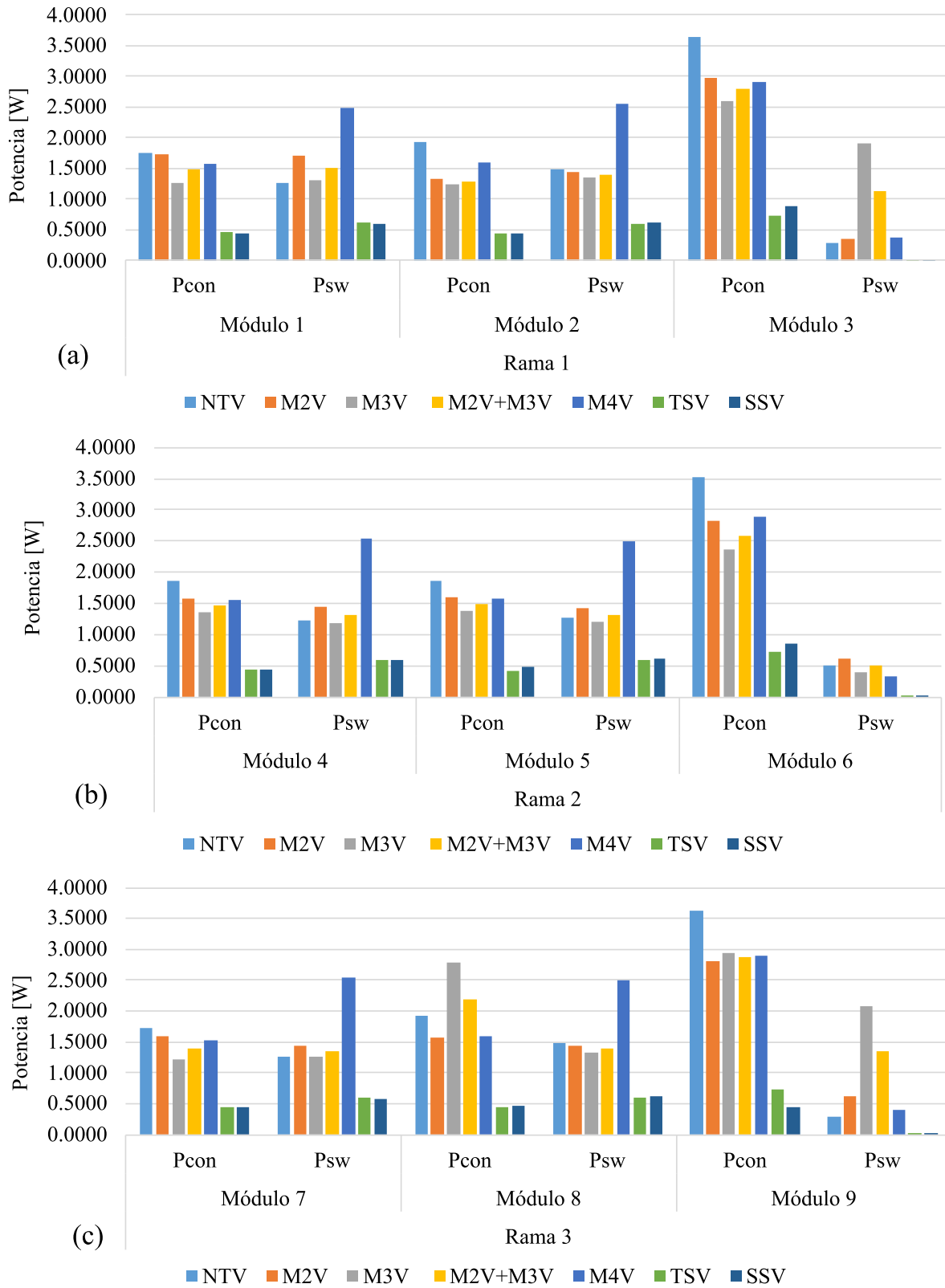


Figura 6.27. Pérdidas de potencia por conducción y conmutación en cada módulo para (a) rama 1, (b) rama 2 y (c) rama 3.

Tabla 6.3. Pérdidas de potencia por conducción y conmutación cada rama.

Rama 1						
Modulación	Módulo 1		Módulo 2		Módulo 3	
	P_{con} [W]	P_{sw} [W]	P_{con} [W]	P_{sw} [W]	P_{con} [W]	P_{sw} [W]
NTV	1.749	1.2627	1.936	1.4882	3.642	0.285
M2V	1.7248	1.7106	1.3252	1.4515	2.972	0.3627
M3V	1.2534	1.3141	1.2479	1.3475	2.6058	1.9122
M23V	1.4891	1.5124	1.2866	1.3995	2.7889	1.1375
M4V	1.572	2.4955	1.5897	2.5538	2.9133	0.3761
TSV	0.4561	0.6094	0.4474	0.596	0.7259	0.0169
SSV	0.4412	0.6024	0.4514	0.61	0.8777	0.0206
Rama 2						
Modulación	Módulo 4		Módulo 5		Módulo 6	
	P_{con} [W]	P_{sw} [W]	P_{con} [W]	P_{sw} [W]	P_{con} [W]	P_{sw} [W]
NTV	1.8524	1.2366	1.8504	1.263	3.5229	0.496
M2V	1.5801	1.4483	1.5878	1.4338	2.8177	0.6157
M3V	1.3659	1.1836	1.3802	1.1982	2.3657	0.4018
M23V	1.473	1.316	1.484	1.316	2.5917	0.5088
M4V	1.5605	2.541	1.5744	2.4902	2.8893	0.3349
TSV	0.4418	0.5884	0.4205	0.5917	0.7271	0.0156
SSV	0.4366	0.6005	0.4809	0.6085	0.8619	0.0061
Rama 3						
Modulación	Módulo 7		Módulo 8		Módulo 9	
	P_{con} [W]	P_{sw} [W]	P_{con} [W]	P_{sw} [W]	P_{con} [W]	P_{sw} [W]
NTV	1.7319	1.2668	1.9334	1.4873	3.627	0.2825
M2V	1.5896	1.4363	1.5776	1.4326	2.8174	0.6136
M3V	1.2178	1.263	2.791	1.3377	2.9294	2.0716
M23V	1.4037	1.3496	2.1843	1.3852	2.8734	1.3426
M4V	1.5213	2.5435	1.5867	2.5036	2.8974	0.4033
TSV	0.4406	0.5888	0.4412	0.5915	0.7287	0.0157
SSV	0.4337	0.5865	0.4604	0.6152	0.4544	0.0062

Los módulos 3, 6 y 9 presentan mayor cantidad de pérdidas por conducción y menor cantidad en conmutación, comparado con los demás módulos en cada una de las modulaciones, esto es debido a que dichos módulos conmutan a baja frecuencia en el sistema, salvo ciertos lapsos donde operan a la frecuencia de conmutación como en el caso de M3V, M2V+M3V y M4V. Por su parte, M4V contiene un alto valor tanto en pérdidas por conducción como en pérdidas por conmutación en cada uno de los módulos comparado con las otras estrategias a excepción de NTV, debido todo los interruptores operan a la frecuencia de conmutación. TSV y SSV tienen la menor cantidad de pérdidas de todas las modulaciones. La Figura 6.28 y la Tabla 6.4 resumen los resultados de la potencia consumida y la eficiencia de cada modulación.

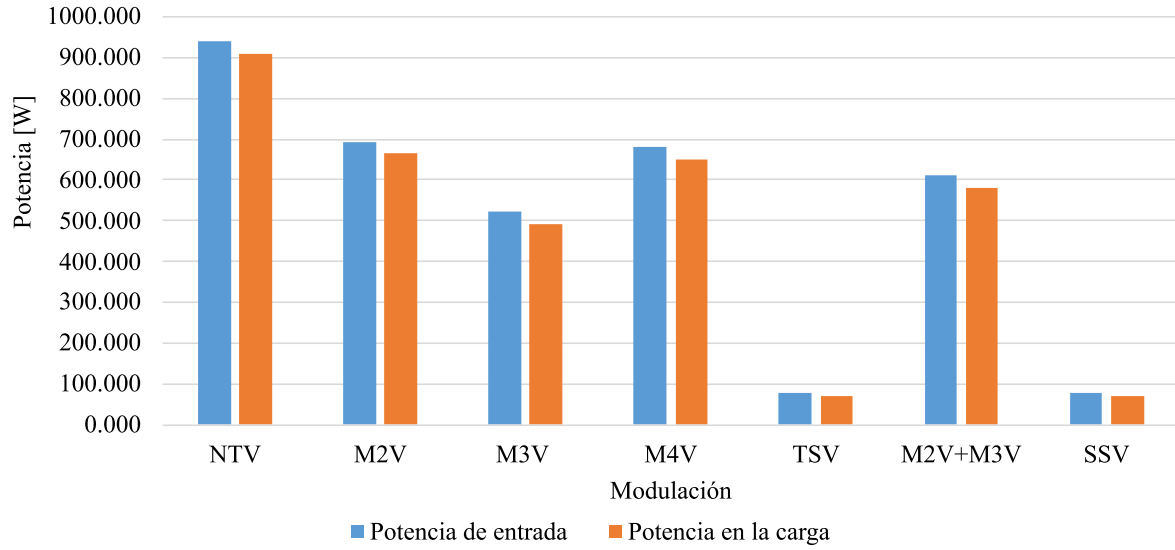


Figura 6.28. Consumo de potencia en cada modulación.

Tabla 6.4. Comparativa de potencia y eficiencia en cada modulación.

Modulación	Potencia de entrada [W]	Potencia en la carga [W]	Pérdidas en los semiconductores [W]	Eficiencia [%]
NTV	940.084	909.171	30.913	96.712
M2V	693.228	664.731	28.497	95.889
M3V	522.338	493.151	29.187	94.412
M4V	682.69	648.344	34.346	94.969
TSV	78.339	69.896	8.443	89.222
M2V+M3V	610.359	581.517	28.842	95.275
SSV	78.074	69.52	8.554	89.044

NTV otorga el mejor aprovechamiento de la potencia, al registrar el mayor consumo en la carga y la mayor eficiencia del sistema. En contraste, la modulación M4V es la que presenta mayores pérdidas, debido a la elevada cantidad de conmutaciones por periodo. Por otro lado, las modulaciones TSV y SSV muestran un menor consumo de potencia, atribuido a su índice de modulación limitado, y como consecuencia, presentan una eficiencia más baja en comparación con el resto de las estrategias, además, de un menor aprovechamiento de energía del bus de DC.

7. Resultados experimentales

7.1. Circuito emisor de fibra óptica

Se construyó un circuito con emisores de fibra óptica para activar los módulos IGBT. Dicho sistema integra el microcontrolador TMS320F28335, el cual es programado por medio MATLAB/Simulink para generar las señales de control con los ciclos de trabajo requeridos. Además, se incorpora un dispositivo CPLD modelo EPM240T100C5N, programado en lenguaje VHDL, encargado de distribuir las señales de control hacia los emisores de fibra óptica. El circuito también incluye una etapa de SET/RESET para verificación del funcionamiento correcto del sistema.

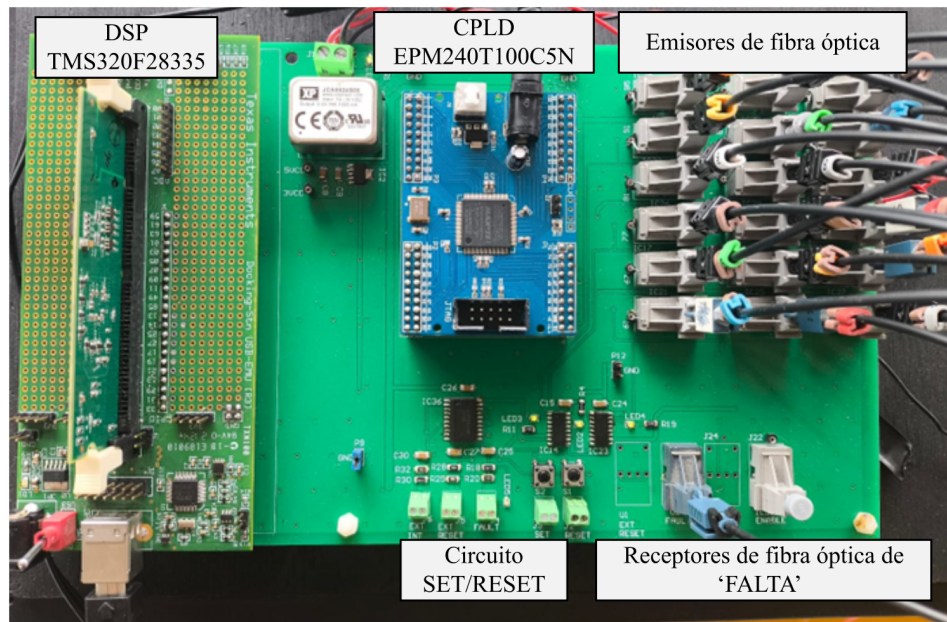


Figura 7.1. Circuito emisor de fibra óptica.

7.2. Prototipo experimental

Como ya se había mencionado, el prototipo experimental se construyó utilizando módulos SKM75GB12V, cada uno acoplado a un driver SKHI22A, el cual integra el circuito de activación. Estos drivers están conectados a receptores de fibra óptica, responsables de recibir las señales de control del inversor. En total, se emplearon nueve módulos, organizados en tres ramas de seis interruptores cada una. Las ramas se montaron sobre una base metálica de tres niveles, donde en cada nivel se acomoda cada rama, como es mostrado en la Figura 7.2. Las conexiones entre módulos se realizaron mediante placas metálicas de aluminio. Estas placas tienen como principal objetivo minimizar los efectos inductivos y evitar realizar cableado para hacer estas conexiones. Mas detalle sobre del acomodo de los módulos IGBT se puede ver en [58].

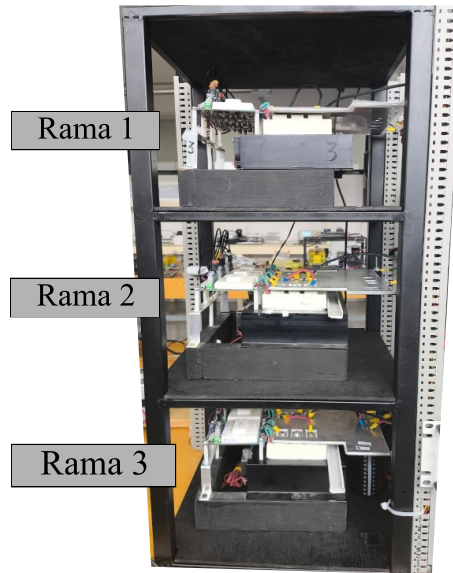


Figura 7.2. Prototipo Experimental - Inversor trifásico ANPC.

Se usaron dos fuentes para operar el inversor, cada una para alimentar cada capacitor, con excepción en las modulaciones M2V+M3V y TSV. Las fuentes utilizadas son el emulador de panel fotovoltaico E4351B y la fuente programable N8742A. El sistema completo probado se muestra en la Figura 7.3; dentro de esta imagen se señala el modo común, el cual fue emulado con un circuito impreso que contiene capacitores cerámicos y resistencias. Este arreglo está conformado por una resistencia parásita de 5Ω y una capacitancia de $50nF$. La elección de estos parámetros del modo común están basados en [59].

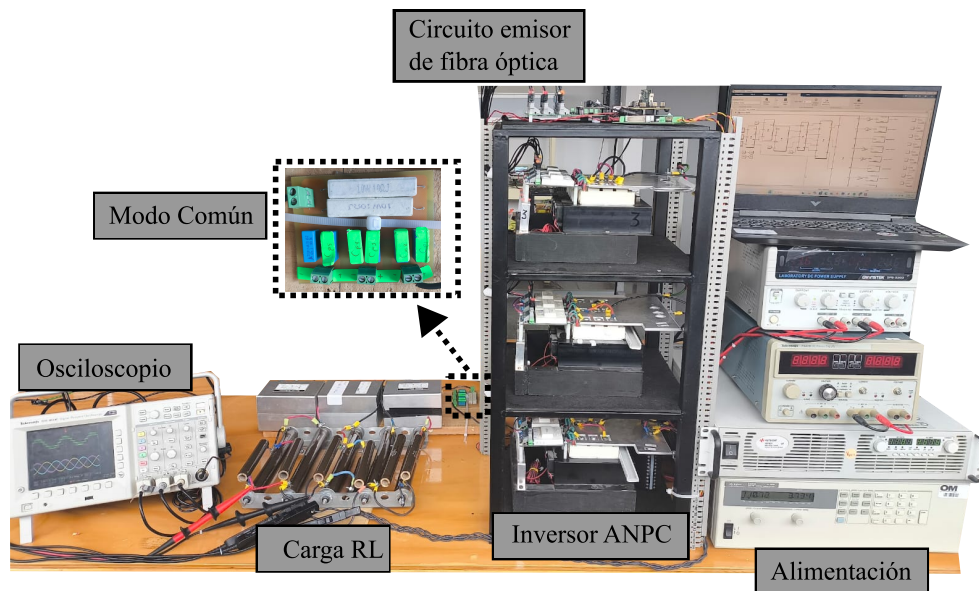


Figura 7.3. Montaje de laboratorio para pruebas del inversor trifásico ANPC.

7.3. Resultados experimentales

A continuación, se presentan los resultados experimentales. Los parámetros del sistema se muestran en la Tabla 7.1, estos parámetros se eligieron con el objetivo de aprovechar la máxima corriente posible las fuentes utilizadas, que es de 4 A.

Tabla 7.1. Parámetros del sistema.

Potencia nominal	1 kW
Voltaje nominal	220 V
Capacitores de entrada (C_1 y C_2)	2200 μF
Resistencia de carga (R)	25 Ω
Inductancia de carga (L)	2 mH
Capacitancia parásita (C_p)	50 nF
Resistencia parásita (R_p)	5 Ω
Frecuencia de conmutación	10 kHz
Índice de modulación (m_a)	Máximo disponible de cada modulación

7.3.1. Resultados para NTV

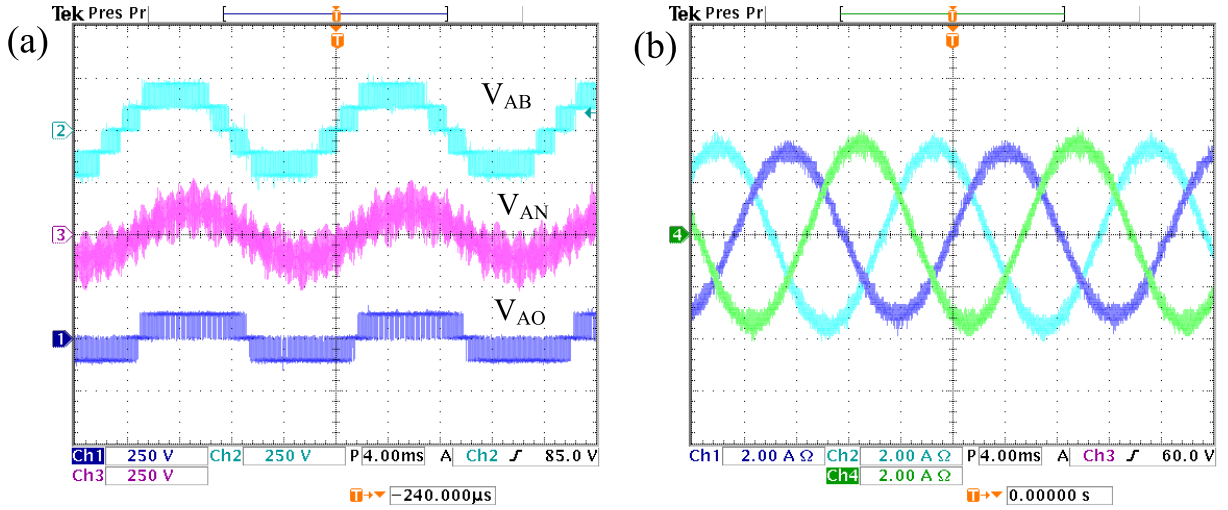


Figura 7.4. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando NTV.

Después de realizar las primeras pruebas, la Figura 7.4a muestra las formas de onda del voltaje entre fases V_{AB} , el voltaje en la carga V_{AN} y el voltaje respecto al punto común V_{AO} . Se puede observar que las formas de onda obtenidas experimentalmente son semejantes a las obtenidas en simulación. El voltaje V_{AB} presenta un valor RMS de 152.04 V, mientras que V_{AN} y V_{AO} alcanzan valores RMS de 100.88 V y 94.41 V, respectivamente. En la Figura 7.4b, se muestran las formas de onda de la corriente i_{abc} en la carga. En este caso,

se observa un desfase de 120° entre cada una de las corrientes, además de una notable simetría y la forma senoidal característica de este tipo de señales. El valor RMS de la corriente medida es de 3.3371 A.

La Figura 7.5 muestra el voltaje de modo común V_{NO} y la corriente parásita i_{lkg} , se observa que V_{NO} presenta variaciones significativas en magnitud a lo largo del tiempo, con un valor RMS de 55.35 V. En consecuencia, i_{lkg} alcanza un valor RMS de 443.3 mA cuyo valor supera las limitaciones que marcan las normas IEC 62109-2 y DIN VDE 0126-1-1.

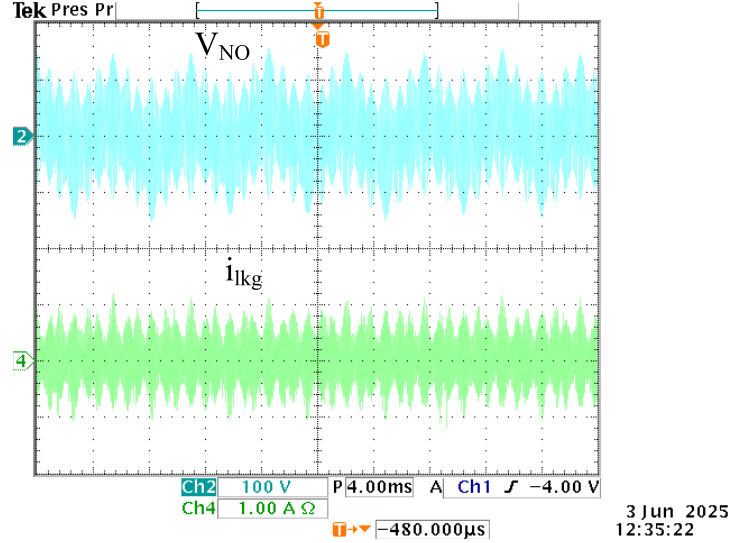


Figura 7.5. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} .

7.3.2. Resultados experimentales usando M2V

En la Figura 7.6a se muestra el voltaje V_{AB} , el voltaje V_{AN} y el voltaje V_{AO} , se puede observar que V_{AN} y V_{AO} presentan una alta similitud; idealmente deberían ser iguales, ya que se emplean estados de conmutación con el mismo CMV. Por otro lado, el valor RMS de V_{AB} es de 141.13 V, mientras que V_{AN} y V_{AO} alcanzan valores RMS de 83.25 V y 82.69 V, respectivamente. En la Figura 7.6b se muestran las corrientes i_{abc} . En este caso existe reducción en la amplitud de la corriente debido al uso de un índice de modulación menor para esta modulación, que es de 0.866. El valor RMS de corriente es de 2.7311 A.

El voltaje V_{NO} se reduce considerablemente, comparado con el valor obtenido en NTV, como se muestra en la Figura 7.7. Su valor RMS es de 17.58 V, mientras que la corriente i_{lkg} alcanza un valor RMS de 151.2 mA, dicho valor ya se encuentra dentro del rango permitido por las normas mencionadas.

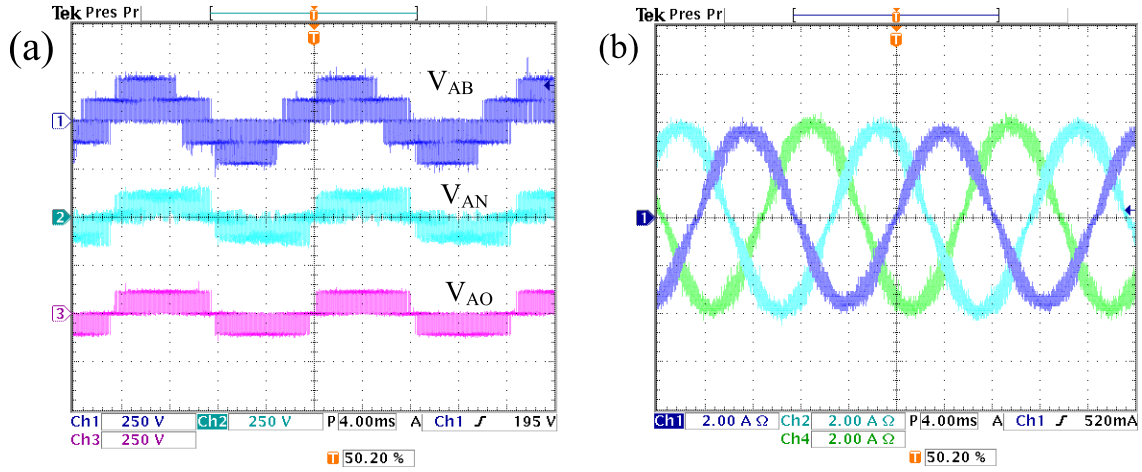


Figura 7.6. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M2V.

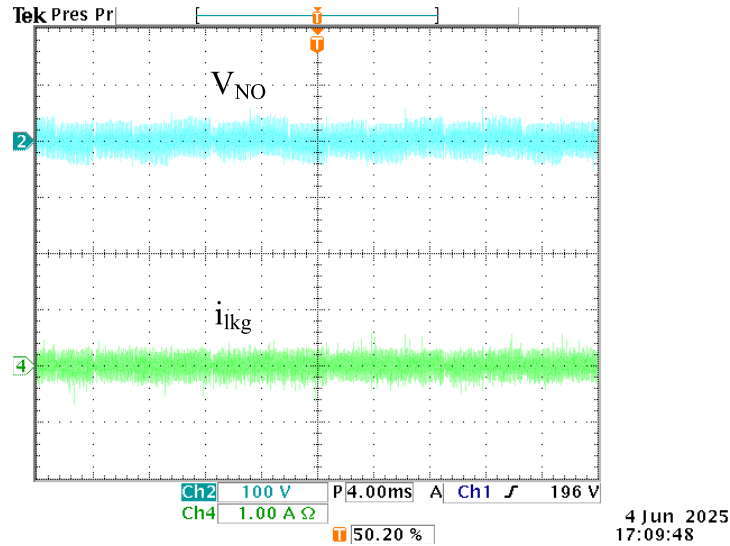


Figura 7.7. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M2V.

7.3.3. Resultados experimentales usando M3V

La Figura 7.8a muestra los voltajes V_{AB} , V_{AN} y V_{AO} ; en esta modulación los valores RMS obtenidos son de 89.21 V para V_{AN} , 89.23 V para V_{AO} y 151.95 V para V_{AB} , respectivamente. Por otro lado, los voltajes V_{AN} y V_{AO} presentan una alta similitud, aunque idealmente deberían de ser iguales. Cabe mencionar, que esta similitud se debe a que se utilizan estados de conmutación que generan un CMV de cero. El valor RMS de las corrientes i_{abc} de 2.34 A, siendo menor en comparación con la modulación M2V y con la modulación NTV. Asimismo, se observa un mayor rizado de conmutación en las formas de onda con respecto a las modulaciones NTV y M2V, como se muestra en la Figura 7.8b.

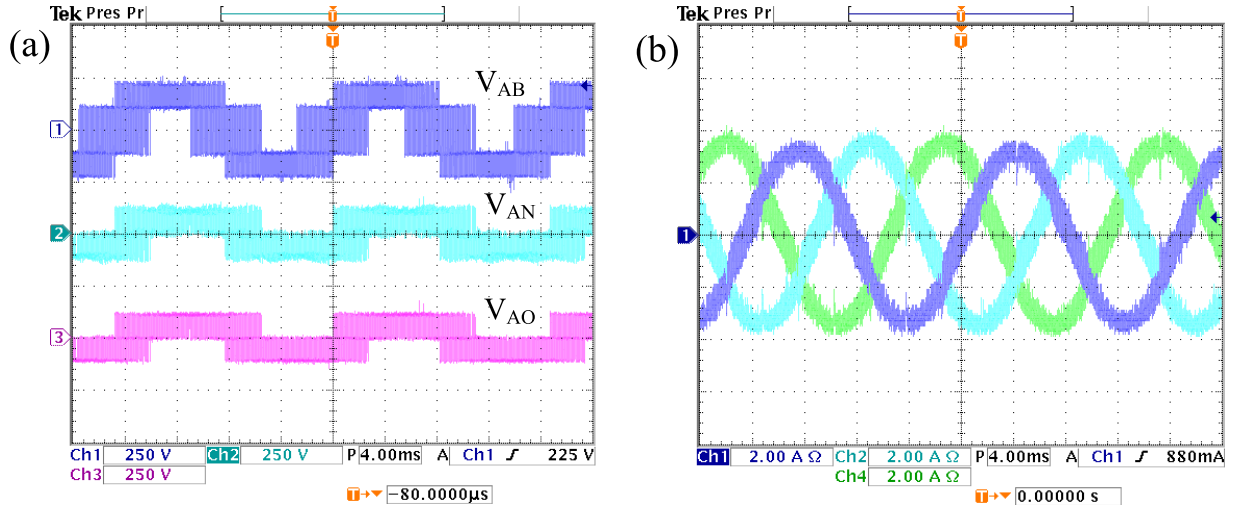


Figura 7.8. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M3V.

Finalmente, el voltaje V_{NO} , mostrado en la Figura 7.9 se ve reducido con un valor RMS es de 12.54 V, lo que resulta en una corriente i_{lkg} con un valor RMS de 112.8 mA dicho valor se encuentran dentro de rango permitido por las normativas ya antes mencionadas y es menor que las modulaciones anteriores en espacial NTV.

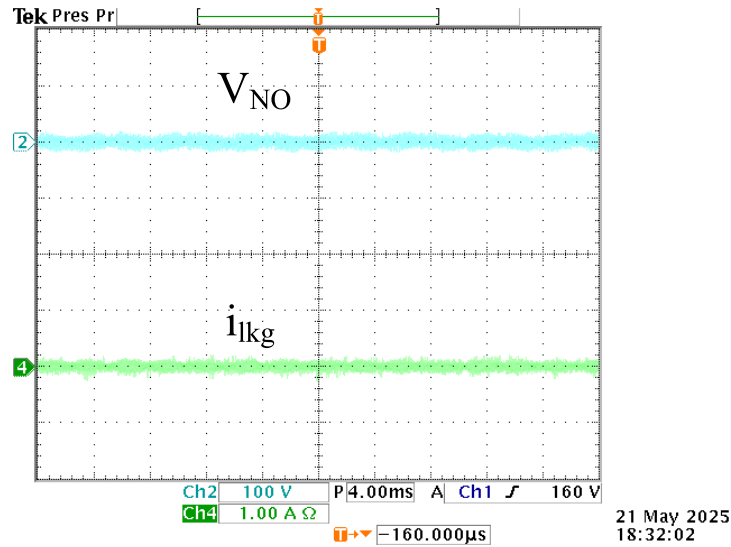


Figura 7.9. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M3V.

7.3.4. Resultados experimentales usando M4V

En la Figura 7.10a se muestran los voltajes V_{AB} , el voltaje V_{AN} y el voltaje V_{AO} utilizando la modulación M4V. Es apreciable un mayor THD, cuyo valor es de 62.27 % para V_{AB} . Este valor es mayor comparado con el obtenido usando NTV, que es de 24.55 %

correspondiente al mismo voltaje. Los valores RMS de los voltajes son: 152.47 V para V_{AB} , 91.40 V para V_{AN} y 88.55 V para V_{AO} . La forma de onda de las corrientes i_{abc} en la Figura 7.10b presenta un menor rizado en comparación con la modulación M3V. En este caso el THD de la corriente corresponde a un valor de 7.4 % que es cercano al obtenido usando NTV, donde su valor es de 5.28 % para la misma forma de onda. Por otra parte, su valor RMS es de 2.81 A, cercano al RMS de corriente de 3.33 A correspondiente a NTV.

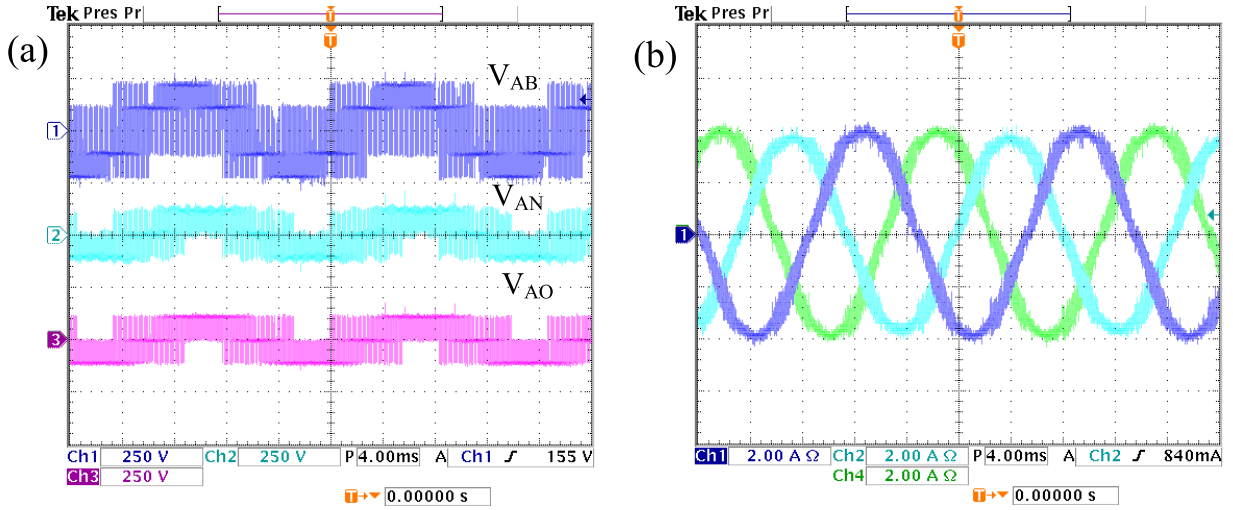


Figura 7.10. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M4V.

El voltaje V_{NO} mantiene un valor RMS de 11.4 V, lo que da como resultado una corriente i_{lkg} de 107.2 mA. Estos datos son los más bajos obtenidos con respecto a los otros esquemas de modulación. Dichas formas de onda se muestran en la Figura 7.11.

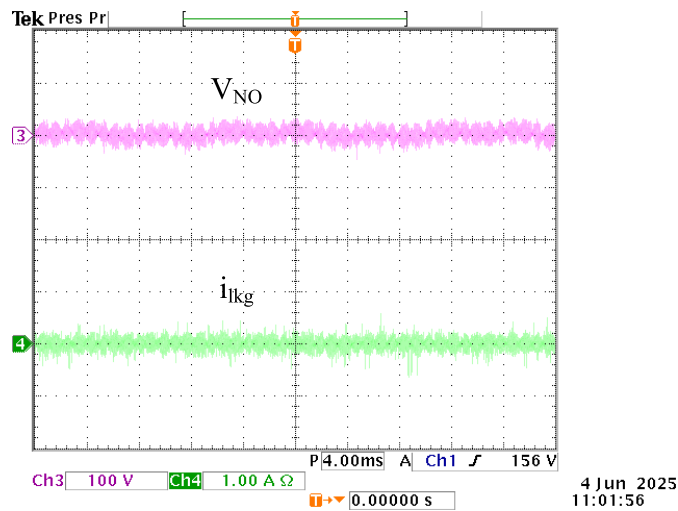


Figura 7.11. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M4V.

7.3.5. Resultados experimentales usando M2V + M3V

La Figura 7.12a muestra los voltajes V_{AB} , V_{AN} y V_{AO} utilizando la técnica de modulación M2V + M3V. Es notable que las formas de onda presentan una simetría diferente en comparación con las otras estrategias de modulación. Sin embargo, los resultados son acorde a los obtenidos en simulación. Los valores RMS de los voltajes son: 152.09 V para V_{AB} , 90.16 V para V_{AN} y 88.40 V para V_{AO} . Con respecto a las corrientes i_{abc} mostradas en la Figura 7.12b presentan diferencias entre sí en cuanto a su similitud, sin embargo, conservan su forma senoidal y el desfase de 120° entre cada una de ellas. Estas diferencias en las corrientes se deben al cambio en la secuencia de conmutación empleado por esta técnica de modulación. Los valores RMS de las corrientes son de 2.37 A para i_a , 2.49 A para i_b y 2.63 A para i_c .

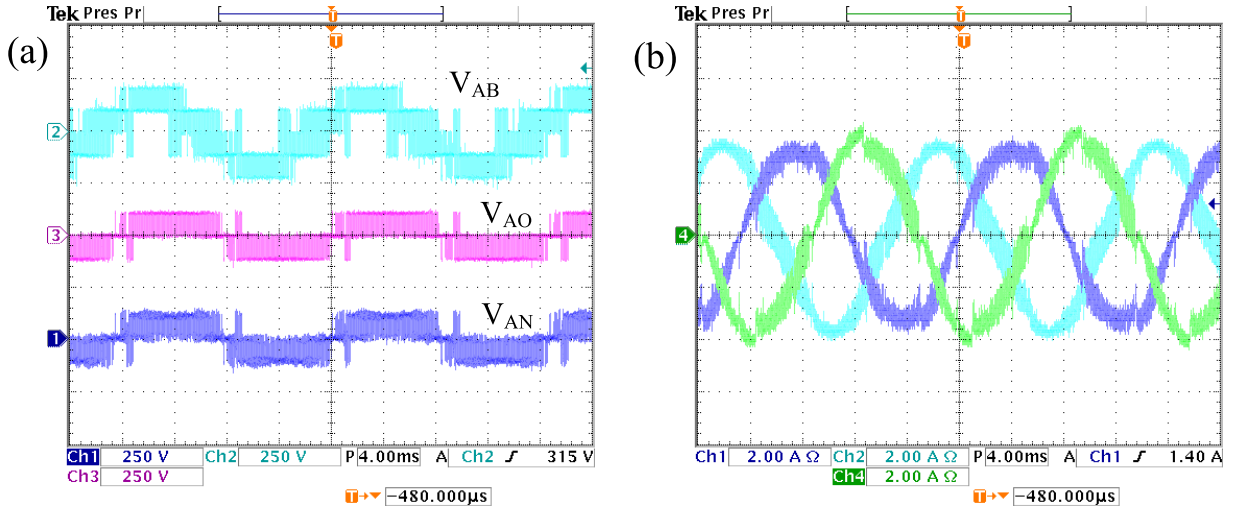


Figura 7.12. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando M2V + M3V.

En la Figura 7.13 se muestran las formas de onda de los voltajes en los capacitores V_{C1} y V_{C2} , el voltaje V_{NO} y la corriente i_{lkg} . Se puede apreciar que la técnica de modulación permite equilibrar adecuadamente los voltajes en los capacitores, manteniendo cada uno en un valor cercano a 110 V. V_{NO} presenta un valor RMS de 12.33 V, y la corriente i_{lkg} alcanza un valor RMS de 108 mA, dicho valor de corriente esta dentro del rango permitido por las normativas y , además, se corrobora que la modulación puede mantener equilibrio en el voltaje de los capacitores.

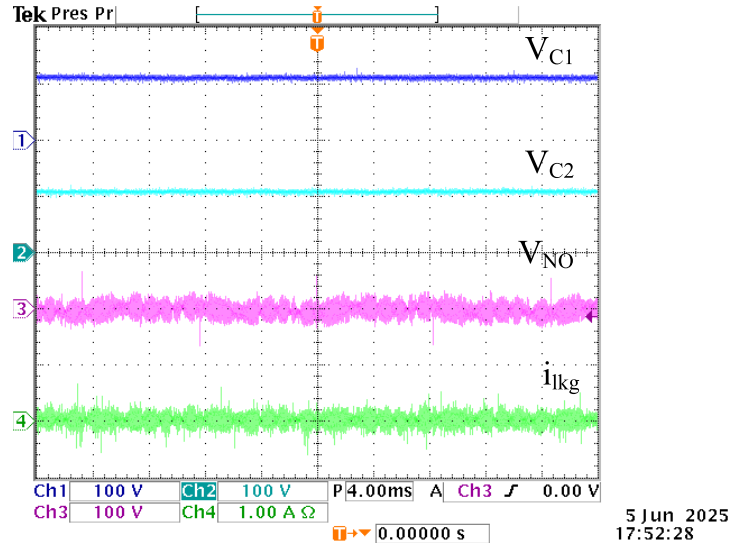


Figura 7.13. Voltaje en capacitores V_{C1} y V_{C2} , voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con M2V + M3V.

7.3.6. Resultados experimentales usando TSV

En la Figura 7.14a se muestran los voltajes V_{AB} , V_{AN} y V_{AO} usando TSV. Nótese que no existe simetría entre las formas de onda de V_{AN} y V_{AO} , debido a que esta modulación opera con estados de conmutación tipo P o N, dependiendo de la condición de voltaje en los capacitores. La magnitud de los voltajes es menor que la obtenida en NTV debido a un índice de modulación limitado a 0.289. Los valores RMS de los voltajes son de 91.05 V para V_{AB} y 52.71 V tanto para V_{AN} como para V_{AO} siendo valores bajos comparado con las demás modulaciones. Por su parte, las corrientes i_{abc} en la Figura 7.14b presentan un incremento en el THD dando un valor de 30.4 % para i_a , que es mayor que el obtenido en NTV. El valor RMS de la corriente i_a es de 0.8283 A.

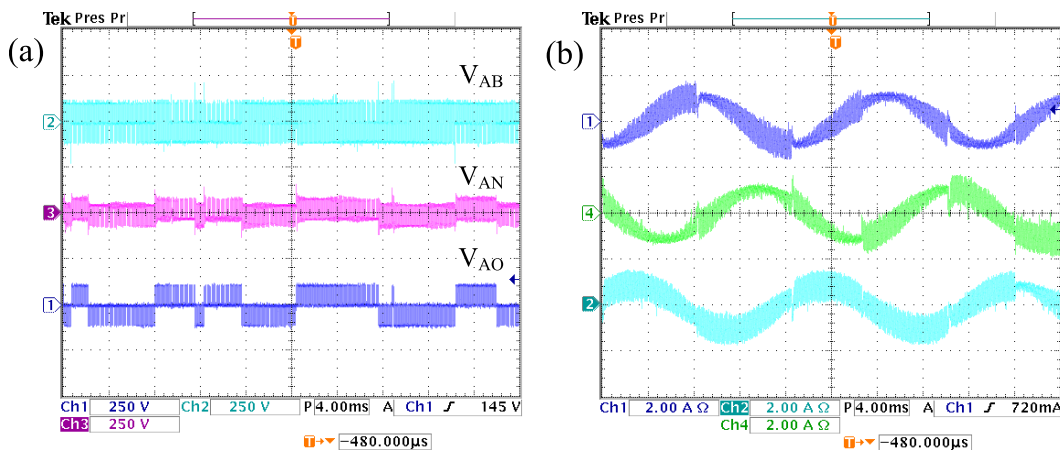


Figura 7.14. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando TSV.

La Figura 7.15a muestra que los voltajes V_{C1} y V_{C2} se mantienen equilibrados en un valor de 110 V cada uno. El voltaje V_{NO} oscila en un rango de $\pm V_{DC}/6$, aproximadamente ± 33.67 V. Estos valores los toma con base en las condiciones del voltaje de V_{C1} y V_{C2} . Por ejemplo, cuando V_{C1} sea mayor que V_{C2} , la modulación usará estados tipo P para equilibrar los capacitores, por lo tanto, V_{NO} será igual a $+V_{DC}/6$; caso contrario cuando V_{C2} sea mayor que V_{C1} . También, se puede apreciar que V_{NO} permanece constante durante intervalos prolongados, lo que otorga corriente i_{lkg} con un valor RMS bajo de 69.8 mA. Dicho valor se encuentra dentro de los rangos establecidos por las normativas, además, que es el valor más bajo obtenido en los resultados experimentales. Por otra parte, el cambio entre los distintos estados de operación puede observarse con mayor claridad en las formas de onda mostradas en la Figura 7.15b. Cuando el inversor opera en estados tipo P, el voltaje V_{AO} alcanza un pico de +110 V y V_{NO} es de +33.67 V; caso contrario cuando el inversor opera en estados tipo N, V_{AO} toma un valor de -110 V y V_{NO} es de -33.67 V.

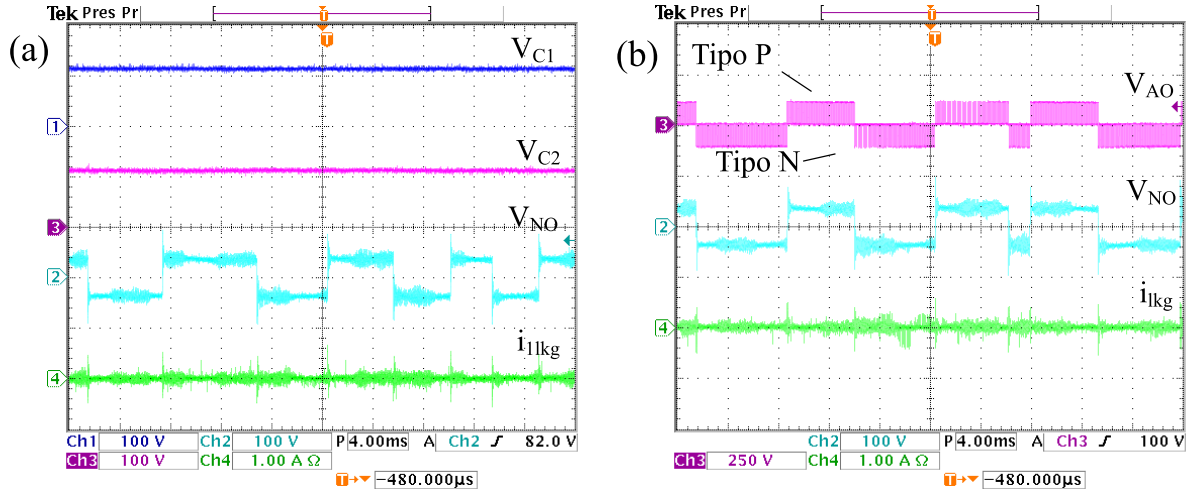


Figura 7.15. (a) Voltaje en capacitores V_{C1} y V_{C2} , voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con TSV y (b) ejemplificación de los estados de operación tipo P y tipo N en el inversor.

7.3.7. Resultados experimentales usando SSV

En la Figura 7.16a se muestran las formas de onda de voltaje utilizando la técnica de modulación SSV. Dichas formas de onda presentan similitud con las obtenidas usando la modulación TSV. Además, el índice de modulación está limitado a un valor de 0.289, lo que se refleja en los valores RMS obtenidos: 90.42 V para V_{AB} , 79.71 V para V_{AO} y 53.079 V para V_{AN} . Las corrientes i_{abc} de la Figura 7.16b presentan un rizado más alto comparado con las obtenidas mediante técnicas de modulación con un THD de 33.32 %, que es valor más alto obtenido. No obstante, se observa simetría entre las tres corrientes de fase y un valor RMS correspondiente a i_a es de 0.8521 A.

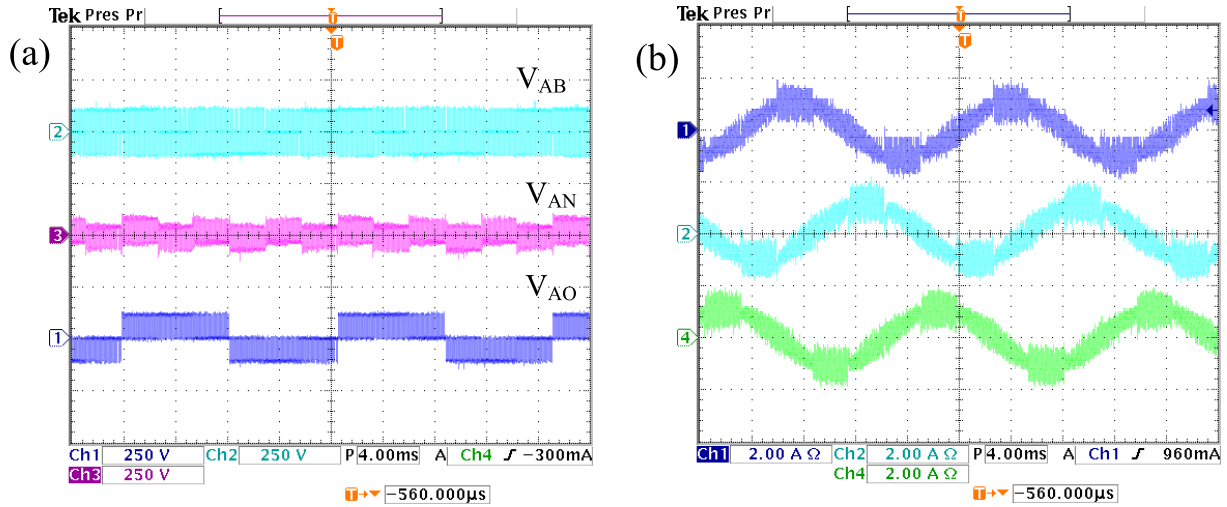


Figura 7.16. (a) Voltaje entre fases V_{AB} , voltaje en la carga V_{AN} y voltaje de salida con el punto O V_{AO} y (b) corrientes i_{abc} usando SSV.

El voltaje V_{NO} , mostrado en la Figura 7.17 permanece constante durante seis intervalos de tiempo, adoptando los valores de $+V_{DC}/3$, $+V_{DC}/6$, $-V_{DC}/6$ y $-V_{DC}/3$, que corresponden a 73.33 V, 36.67 V, -36.67 V y -73.33 V, respectivamente, otorgando un valor RMS de 52.09 V. Como resultado, la corriente i_{lkg} se mantiene en un valor RMS 73 mA, el cual es el segundo valor más bajo obtenido de los otros esquemas de modulación, y se encuentra dentro del rango permitido según las normativas.

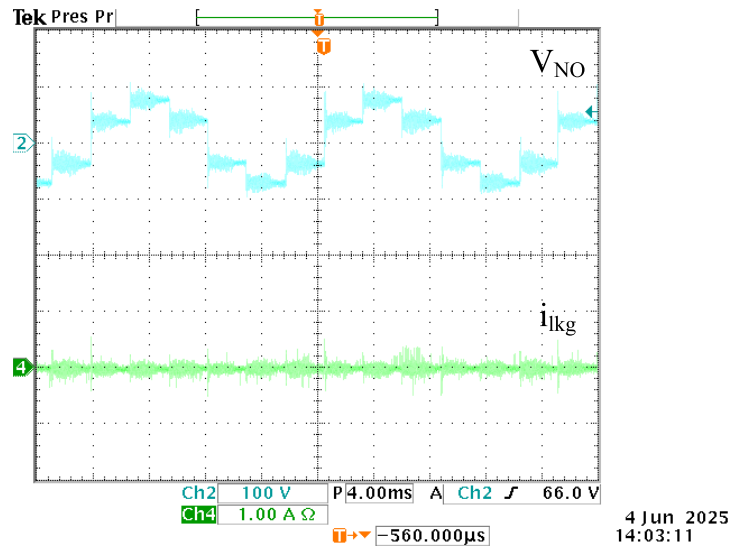


Figura 7.17. Voltaje de modo común V_{NO} y corriente de fuga i_{lkg} con SSV.

A continuación, se presenta una comparativa de cada una de las técnicas de modulación, incluyendo el análisis del espectro de frecuencia de las formas de onda de voltaje y corriente, así como la potencia consumida en la carga.

7.4. Comparativa

La Tabla 7.2 muestra una comparativa de los resultados obtenidos bajo distintos esquemas de modulación. Los valores mostrados fueron calculados a partir de datos extraídos del osciloscopio y posteriormente procesados en el software MATLAB, con el objetivo de determinar el valor RMS y el THD de las formas de onda analizadas.

Tabla 7.2. Tabla comparativa de los distintos esquemas de modulación experimentalmente.

Modulación	V_{AB} [V RMS]	i_a [A RMS]	THD V_{AB} [%]	THD i_a [%]	V_{NO} [V RMS]	i_{lkg} [A RMS]	Equilibrio en V_{C1} y V_{C2}	m_a
NTV	152.03	3.33	24.55	5.28	55.35	0.443	NO	1
M2V	141.134	2.73	49.03	9.73	17.58	0.151	NO	0.866
M3V	151.96	2.34	93.46	17.1	12.55	0.1128	NO	0.866
M4V	152.48	2.815	62.27	7.4	11.403	0.1072	NO	0.866
TSV	91.048	0.83	174.95	30.4	37.64	0.0698	SÍ	0.289
M2V+M3V	152.094	2.37	76.48	16.28	12.33	0.1088	SÍ	0.866
SSV	90.421	0.852	175.16	33.32	52.09	0.073	NO	0.289

La modulación NTV es la que presenta el mejor aprovechamiento del bus de DC, ya que el voltaje V_{AB} exhibe el RMS más alto. Además, muestra una menor THD en la forma de onda de la corriente i_a . No obstante, esta modulación también genera el mayor CMV, lo que da lugar a una mayor corriente i_{lkg} . Adicionalmente, no es capaz de mantener el equilibrio de voltaje en V_{C1} y V_{C2} .

Por su parte, la modulación propuesta M4V presenta un bajo nivel de THD en la corriente i_a y un buen aprovechamiento de energía de la fuente, tomando valores cercanos a la modulación NTV. Tiene un valor RMS de V_{AB} de 152.48 V y 2.815 en i_a , que es el más alto entre las modulaciones M2V, M3V y M2V + M3V. Además, M4V presenta el CMV más bajo entre las modulaciones de vectores medios y la menor corriente i_{lkg} , con valores de 11.403 V RMS y 107.2 A RMS, cuyo valor cumple con la normativa IEC 62109-2.

Las modulaciones TSV y M2V + M3V logran mantener el equilibrio de voltaje en los capacitores a un valor promedio de 110 V en cada capacitor, siendo TSV la que mejor respuesta tiene ante condiciones de desequilibrio en el voltaje. Por otro lado, TSV y SSV minimizan aún más la corriente de fuga i_{lkg} , comparado con las demás modulaciones; sin embargo, su aprovechamiento energético es limitado debido a su bajo índice de modulación.

Posteriormente, se evaluó el espectro de frecuencia (FFT) del voltaje V_{AB} y de la corriente i_a para cada esquema de modulación. En las Figuras 7.18 y 7.19 se presentan los análisis espectrales obtenidos, junto con el valor del THD correspondiente a cada forma de onda.

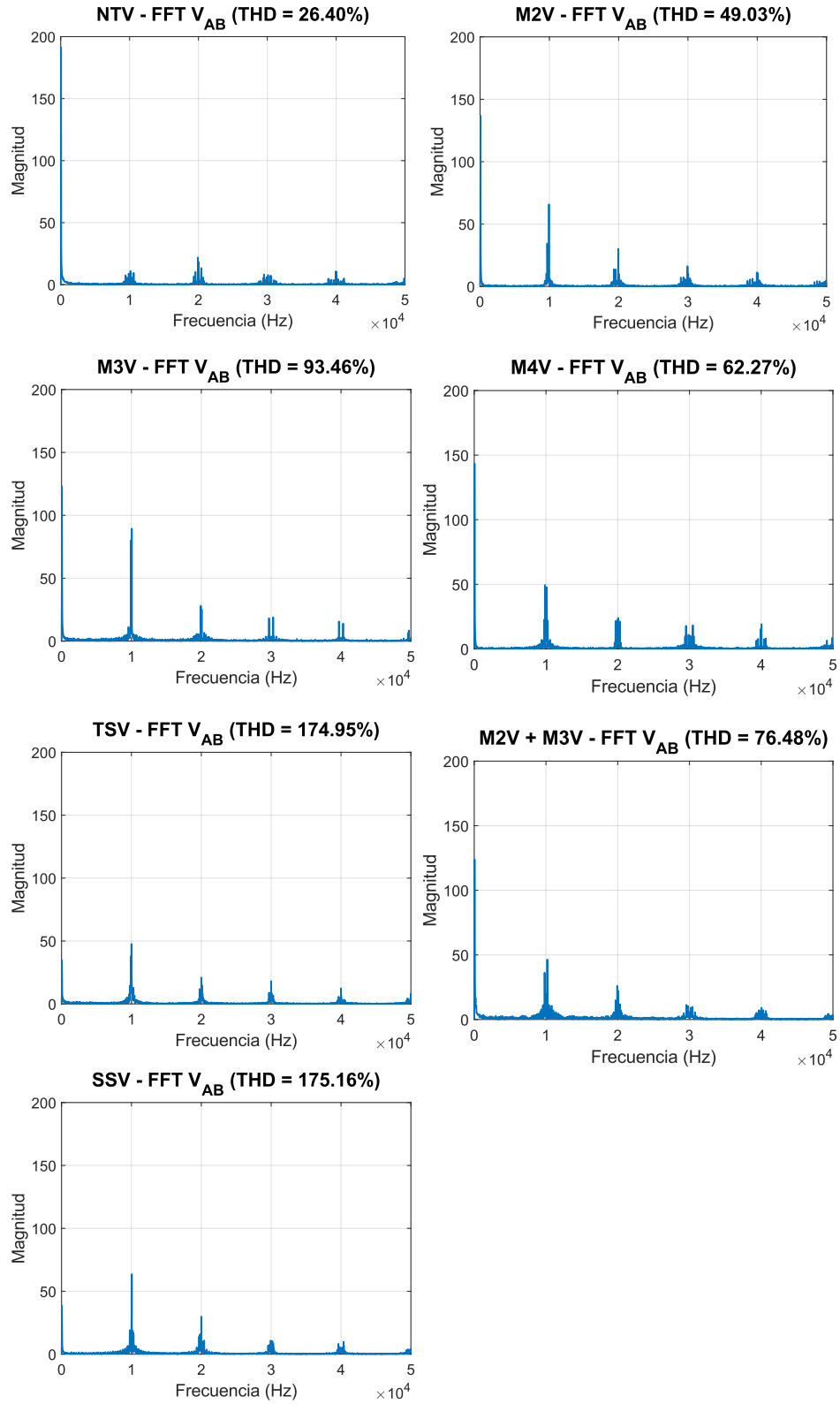


Figura 7.18. Espectro de frecuencia del voltaje V_{AB} de los distintos esquemas de modulación.

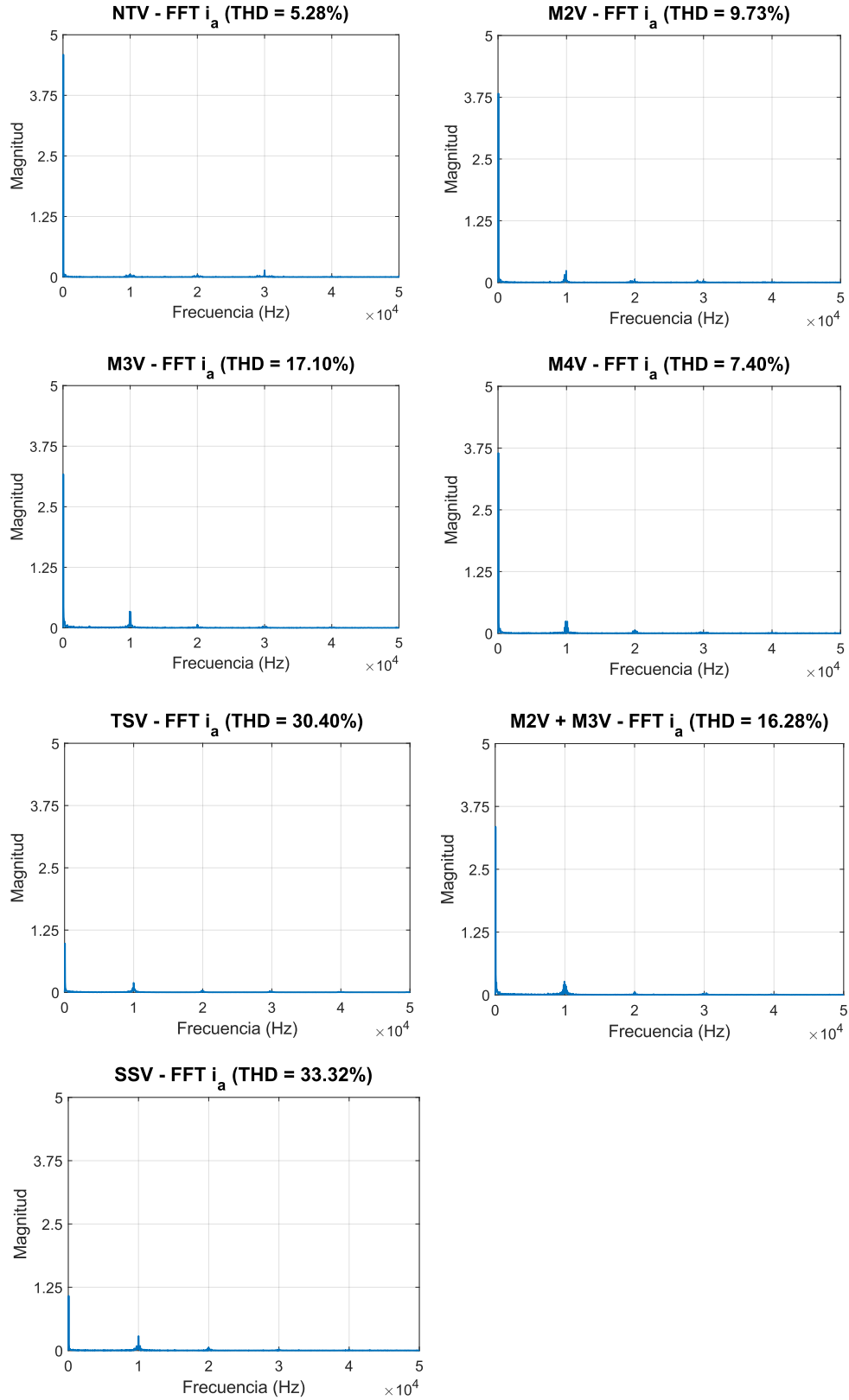


Figura 7.19. Espectro de frecuencia de corriente i_a de los distintos esquemas de modulación.

Las modulaciones con mayor THD de voltaje V_{AB} son TSV y SSV, con un valor de 174.95 % y 176.16 %, respectivamente. Por otro lado, la modulación NTV presenta el menor THD, con un valor de 26.4 %. La modulación propuesta, M4V, muestra un valor de THD de 62.27 %.

En el análisis FFT de la corriente, mostrado en la Figura 7.19, se observa que la modulación NTV presenta el menor THD, con un valor de 5.28 %. Le sigue la modulación M4V, con 7.4 %. Por el contrario, las modulaciones TSV y SSV presentan los valores más altos de distorsión, con un THD de 30.4 % y 33.32 %, respectivamente.

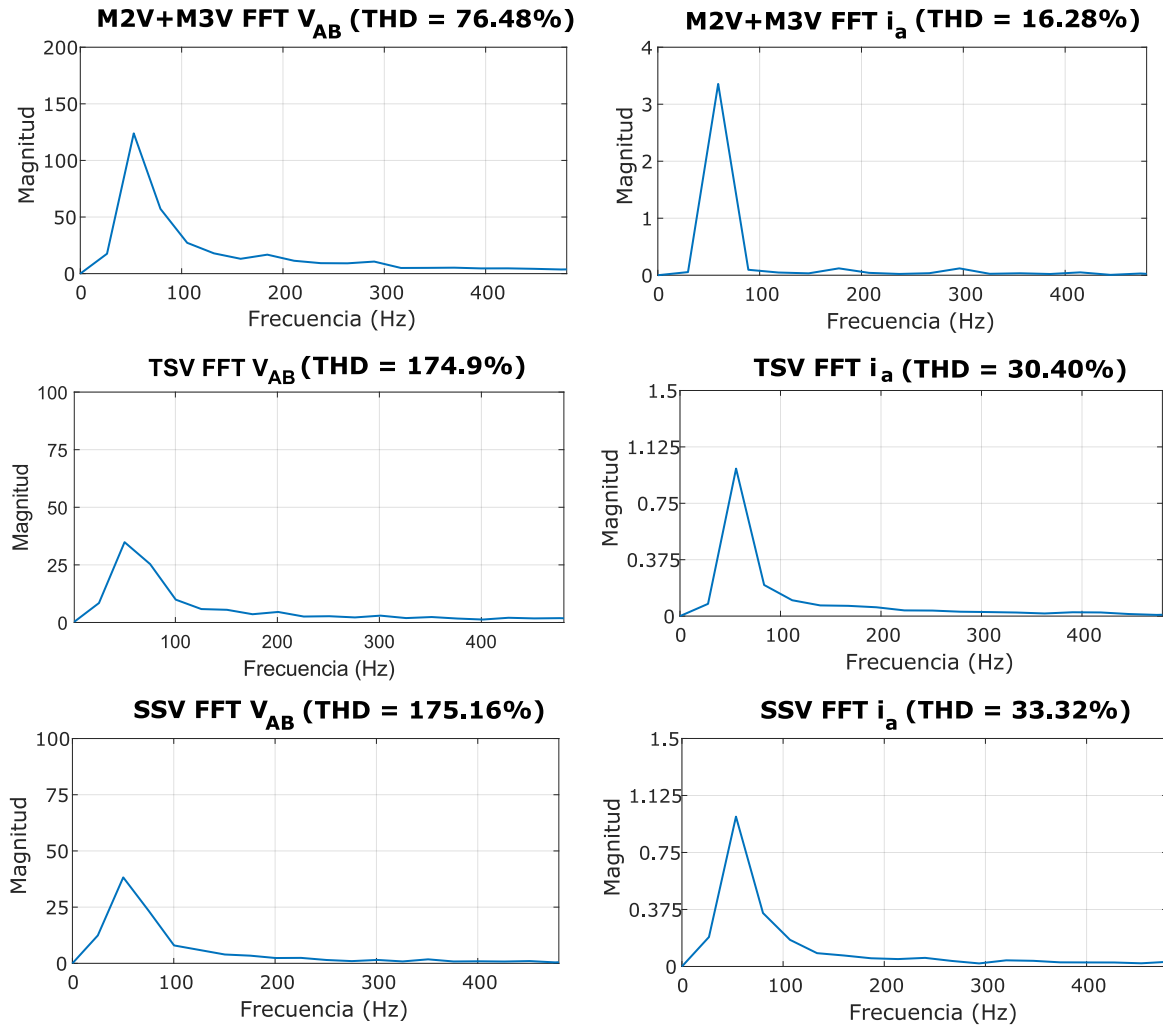


Figura 7.20. Espectro de frecuencia de bajo orden del voltaje V_{AB} y la corriente de corriente i_a para las modulaciones M2V+M3V, TSV y SSV.

Además, se agrego el análisis de contenido armónico de bajo orden para las modulaciones M2V+M3V, TSV y SSV como se muestra en la Figura 7.20. Se seleccionaron estas tres ya que cada una presenta alto THD en voltaje y corriente. De la Figura M2V+M3V presenta componentes armónica de tercer y quinto armónico con magnitudes de 16.76 y

10.54V, y una magnitud fundamental de 127.28 V para V_{AB} . Por su parte, la corriente i_a presenta valores de 120 y 119.88 mA para el tercer y quinto armónico, y su magnitud fundamental es de 3.35 A. Nótese que la presencia de estas componentes armónicas de bajo orden se debe a que el algoritmo M2V+M3V contiene una señal cuadrada que opera a la frecuencia del tercer armónico. Las modulaciones TSV y SSV presentan magnitudes menores en el orden de 39 V para la fundamental y de 3 V para el tercer y quinto armónico correspondiente al voltaje V_{AB} . Por su parte, la corriente i_a presenta valores en el orden de 900 mA para la fundamental, de 50 mA para el tercer armónico y de 20 mA para el quinto armónico.

Finalmente, se evaluó el aprovechamiento de la potencia en el sistema. Para calcular la potencia entregada a la carga, se utilizó la expresión (7.1).

$$P_{\text{carga}} = V_{AN} \cdot I_a + V_{BN} \cdot I_b + V_{CN} \cdot I_c \quad (7.1)$$

Donde las expresiones de voltaje y corriente deben de estar en su valor RMS. En la Figura 7.21 se muestra la gráfica de barras de la potencia consumida en la carga de cada modulación.

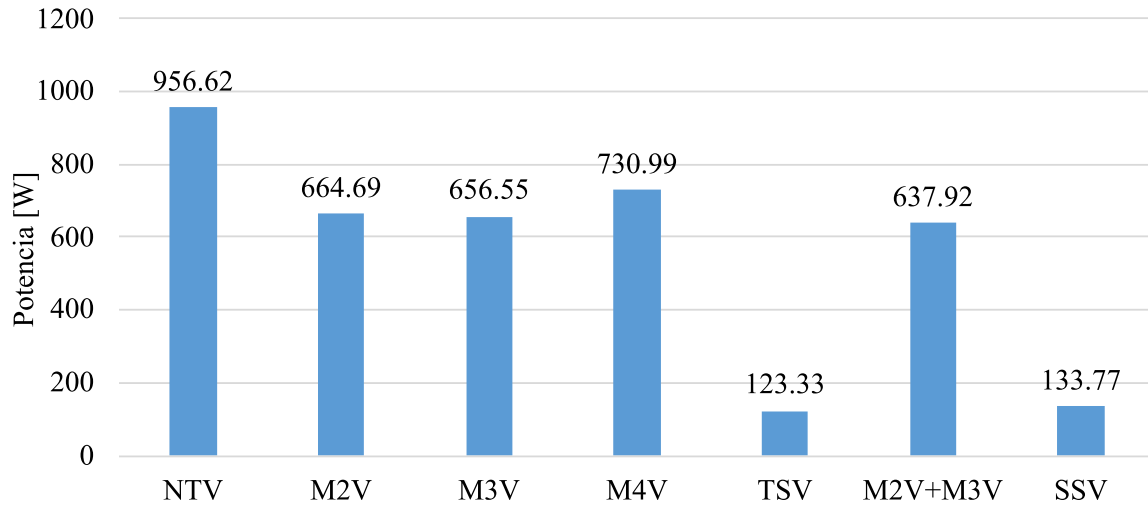


Figura 7.21. Potencia consumida de cada técnica de modulación.

La modulación NTV presenta el mayor consumo de potencia en la carga, con un valor de 956.62 W. Le sigue la modulación M4V, con una potencia de 730.99 W. Las modulaciones M2V, M3V y M2V + M3V muestran un consumo de potencia intermedio, con valores que oscilan entre 637.92 W y 664.69 W. Finalmente, las modulaciones TSV y SSV son las que presentan el menor consumo de potencia, con valores de 123.33 W y 133.74 W, respectivamente.

Conclusiones

La topología ANPC demuestra mayores ventajas en comparación con su predecesora, DNPC, ya que permite la existencia de múltiples estados de conmutación (muchos de ellos redundantes). Esto facilita la distribución equitativa de las pérdidas de potencia. No obstante, la gran cantidad de semiconductores incrementa tanto los costos de implementación como el tamaño del sistema.

La SVM resulta una estrategia adecuada para el control de inversores, ya que brinda la libertad de seleccionar los estados de operación. Sin embargo, no deja de ser un método complejo de programar debido a lo extenso de su procedimiento. En simulación, el algoritmo de SVM no suele ser difícil de programar, dado que los programas más comunes disponen de una amplia variedad de bloques para su desarrollo. En hardware, los sistemas embebidos modernos son capaces de procesar el algoritmo sin mayor dificultad. Se recomienda tener el algoritmo lo más optimizado posible para evitar tiempos de operación elevados en los procesadores, además de considerar aspectos asociados al tiempo muerto y la correcta distribución de los ciclos de trabajo.

De las siete secuencias analizadas, se puede resumir que la modulación NTV ofrece el mejor aprovechamiento del bus de DC, además de un THD más bajo en voltaje y en corriente, y presenta el mayor consumo de potencia. Sin embargo, no es capaz de mantener el equilibrio de voltaje en los capacitores y, adicionalmente, su valor RMS de CMV provoca que la corriente parásita quede fuera de la normativa. Las modulaciones M2V, M3V y M4V logran eliminar el CMV variable y mantener la corriente parásita dentro de los rangos normativos, aunque su aprovechamiento del bus de DC es menor en comparación con NTV y ninguna consigue mantener el equilibrio de voltaje en los capacitores. Por su parte, la combinación M2V+M3V logra tanto eliminar el CMV variable como mantener el equilibrio de voltaje en los capacitores, garantizando que la corriente parásita se mantenga dentro de la normativa y permitiendo el uso de una sola fuente de alimentación para todo el sistema. La modulación TSV, de igual forma, consigue mantener el equilibrio de voltaje en los capacitores y eliminar el CMV variable; sin embargo, su aprovechamiento energético es muy bajo debido al reducido índice de modulación disponible. Además, presenta un alto THD en voltaje y corriente, lo que la convierte en una técnica poco recomendable. Finalmente, la modulación SSV también elimina el CMV variable, pero, al igual que TSV, ofrece un bajo aprovechamiento del bus de DC y elevados niveles de THD, por lo que tampoco resulta recomendable.

Como trabajos futuros, se sugiere explorar posibles modificaciones a las modulaciones M4V y SSV, ya que ambas presentan un elevado THD en las formas de onda de voltaje. Por otra parte, sería conveniente iniciar el estudio de técnicas de VSVM o tridimensionales, pues estas innovaciones aún no han sido investigadas en profundidad en las topologías NPC.

Referencias

- [1] F. A. Silva, “Power Electronics Handbook, Third Edition (Rashid, M.H.; 2011) [Book News],” *IEEE Industrial Electronics Magazine*, vol. 5, no. 2, pp. 54–55, ene. 2011.
- [2] A. Nabae, I. Takahashi and H. Akagi, “A new neutral-point-clamped PWM inverter,” *IEEE Trans. Ind. Appl.*, vol. IA-17, no. 5, pp. 518–523, 1981.
- [3] Remus Teodorescu; Marco Liserre; Pedro Rodriguez, “Photovoltaic Inverter Structures,” *Grid Converters for Photovoltaic and Wind Power Systems*, IEEE, 2007, pp.5-29, doi: 10.1002/9780470667057.ch2.
- [4] T. Bruckner and D. G. Holmes, “Optimal pulse width modulation for three-level inverters,” *IEEE 34th Annual Conference on Power Electronics Specialist, 2003. PESC '03.*, Acapulco, Mexico, 2003, pp. 165-170 vol.1, doi: 10.1109/PESC.2003.1218290.
- [5] N. N. Lopatkin, “Voltage source multilevel inverter voltage quality comparison under multicarrier sinusoidal PWM and space vector PWM of two delta voltages,” *2017 International Multi-Conference on Engineering, Computer and Information Sciences (SIBIRCON)*, Novosibirsk, Rusia, 2017, pp. 439-444, doi: 10.1109/SIBIRCON.2017.8109923.
- [6] Zheng Wang, Shouting Fan, Zhixiang Zou, Yang Zheng and Ming Cheng, “Operation of interleaved voltage-source-converter fed wind energy systems with asymmetrical faults in grid,” *Proceedings of The 7th International Power Electronics and Motion Control Conference*, Harbin, 2012, pp. 2262-2266, doi: 10.1109/IPEMC.2012.6259199.
- [7] S. YunQuan, S. Ji, Y. Qiang and P. WenTing, “The Variable-frequency Carrier Bands Pulse Width Modulation Using in Cascade H-Bridge Converter,” *2010 International Conference on Electrical and Control Engineering*, Wuhan, China, 2010, pp. 2459-2462, doi: 10.1109/iCECE.2010.608.
- [8] A. El-Hosainy, H. A. Hamed, H. Z. Azazi, and E. El-Kholy, “A review of multilevel inverter topologies, control techniques, and applications,” *2017 Nineteenth International Middle East Power Systems Conference (MEPCON)*, 2017, pp. 1265-1275.
- [9] G. L. Skibinski, R. J. Kerkman and D. Schlegel, “EMI emissions of modern PWM AC drives,” *IEEE Ind. Appl. Mag.*, vol. 5, no. 6, pp. 47–81, nov.–dic. 1999.
- [10] T. -K. T. Nguyen, N. -V. Nguyen and N. R. Prasad, “Eliminated common-mode voltage pulsewidth modulation to reduce output current ripple for multilevel inverters,” *IEEE Transactions on Power Electronics*, vol. 31, no. 8, pp. 5952–5966, ago. 2016.

- [11] J. F. Martinez-Garcia, P. R. Martinez-Rodriguez, G. Escobar, G. Vazquez-Guzman, J. M. Sosa-Zuñiga and A. A. Valdez-Fernandez, “Effects of modulation techniques on leakage ground currents in a grid-tied transformerless HB-NPC inverter,” *IET Renewable Power Generation*, vol. 13, no. 8, pp. 1250–1260, 2019.
- [12] H. Schmidt, C. Siedle and J. Ketterer, “Wechselrichter zum unwandeln einer elektrischen Gleichspannung in einen Wechselstrom oder eine Wechselspannung,” EP 2086102 A2, 2003.
- [13] W. Yu, J. J. Lai, H. Qian and C. Hutchens, “High-efficiency MOSFET inverter with H6-type configuration for photovoltaic nonisolated AC module applications,” *IEEE Trans. Power Electron.*, vol. 26, no. 4, pp. 1253–1260, abr. 2011.
- [14] B. Yang, W. Li, Y. Gu, W. Cui and X. He, “Improved transformerless inverter with common-mode leakage current elimination for a photovoltaic grid-connected power system,” *IEEE Trans. Power Electron.*, vol. 27, no. 2, pp. 752–762, feb. 2012.
- [15] F. B. Libano, R. A. M. Braga and L. N. de Souza, “Introduction to electromagnetic compatibility in inverter-fed induction motor drives,” *Proc. 10th Int. Conf. Harmonics and Quality of Power*, Rio de Janeiro, Brasil, 2002.
- [16] DIN V VDE V 0126-1-1 Dispositivo de desconexión automática entre un generador y la red pública de baja tensión. Consultado: el 8 de agosto de 2023. [En línea]. Disponible en: <https://www.dinmedia.de/en/pre-standard/din-v-vde-v-0126-1-1/85740204>
- [17] T. K. S. Freddy, N. A. Rahim, W. P. Hew, and H. S. Che, “Modulation techniques to reduce leakage current in three-phase transformerless H7 photovoltaic inverter,” *IEEE Trans. Ind. Electron.*, vol. 62, no. 1, pp. 322–331, ene. 2015.
- [18] R. Rahimi, S. Farhangi, B. Farhangi, G. R. Moradi, E. Afshari, and F. Blaabjerg, “H8 inverter to reduce leakage current in transformerless three-phase grid-connected photovoltaic systems,” *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. 6, no. 2, pp. 910–918, jun. 2018.
- [19] E. Ün and A. M. Hava, “A near-state PWM method with reduced switching losses and reduced common-mode voltage for three-phase voltage source inverters,” *IEEE Trans. Ind. Appl.*, vol. 45, no. 2, pp. 782–793, 2009.
- [20] M. C. Cavalcanti, K. C. de Oliveira, A. M. de Farias, F. A. S. Neves, G. M. S. Azevedo, and F. C. Camboim, “Modulation techniques to eliminate leakage currents in transformerless three-phase photovoltaic systems,” *IEEE Trans. Ind. Electron.*, vol. 57, no. 4, pp. 1360–1368, abr. 2010.

- [21] C. Limones et al., “Single-Phase Grid-Connected Inverter With Predictive Control Cost Function for Leakage Current Mitigation and FAS Model” *IEEE Open Journal of the Industrial Electronics Society*, vol. 6, pp. 764-774, 2025, doi: 10.1109/O-JIES.2025.3566582.
- [22] F. B. Grigoletto, “Five-Level Transformerless Inverter for Single-Phase Solar Photovoltaic Applications” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 8, no. 4, pp. 3411-3422, dic. 2020, doi: 10.1109/JESTPE.2019.2891937.
- [23] G. Ren, G. Ma, C. Yao and S. Xu, “A non-nearest space vector modulation with reduced common-mode voltage for three-level ANPC inverter fed PMSM drives,” *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. PP, pp. 1–1, ene. 2025.
- [24] H. W. van der Broeck, H.-C. Skudelny and G. V. Stanke, “Analysis and realization of a pulsewidth modulator based on voltage space vectors,” *IEEE Trans. Ind. Appl.*, vol. 24, no. 1, pp. 142–150, 1988.
- [25] Chokkalingham, B., Padmanaban, S., Blaabjerg, F. (2018). “Investigation and Comparative Analysis of Advanced PWM Techniques for Three-Phase Three-Level NPC-MLI Drives.” *Electric Power Components and Systems*, 46(3), 258–269. <https://doi.org/10.1080/15325008.2018.1445142>
- [26] J. -S. Lee and K. -B. Lee, “New Modulation Techniques for a Leakage Current Reduction and a Neutral-Point Voltage Balance in Transformerless Photovoltaic Systems Using a Three-Level Inverter,” *IEEE Transactions on Power Electronics*, vol. 29, no. 4, pp. 1720-1732, abr. 2014, doi: 10.1109/TPEL.2013.2264954.
- [27] M. C. Cavalcanti *et al.*, “Eliminating leakage currents in neutral point clamped inverters for photovoltaic systems,” *IEEE Trans. Ind. Electron.*, vol. 59, no. 1, pp. 435–443, ene. 2012.
- [28] M. Swierczynski and A. Adamczyk, *Modulation of Three-Level Inverter with Common-Mode Voltage Elimination and DC-Link Balancing*, Master’s thesis, Aalborg University, 2009.
- [29] S. B. Monge, J. Bordonau, D. Boroyevich, and S. Somavilla, “The nearest three virtual space vector PWM—A modulation for the comprehensive neutral point balancing in the three-level NPC inverter,” *IEEE Power Electron. Lett.*, vol. 2, no. 1, pp. 11–15, mar. 2004.
- [30] H. Zhang, S. J. Finney, A. Massoud, and B. W. Williams, “An SVM algorithm to balance the capacitor voltages of the three-level NPC active power filter,” *IEEE Trans. Power Electron.*, vol. 23, no. 6, pp. 2694–2702, nov. 2008.

- [31] G. I. Orfanoudakis, A. Yuratich, and S. M. Sharkh, “Nearest-vector modulation strategies with minimum amplitude of low-frequency neutralpoint voltage oscillations for the neutral-point-clamped converter,” *IEEE Trans. Power Electron.*, vol. 28, no. 10, pp. 4485–4499, oct. 2013.
- [32] R. Maheshwari, S. M. Nielsen, and S. B. Monge, “Neutral-point current modeling and control for neutral-point clamped three-level converter drive with small DC-link capacitors,” *Proc. IEEE ECCE*, Phoenix, AZ, USA, sep. 2011, pp. 2087–2094.
- [33] M. Selvaperumal, D. Kirubakaran and C. Bharatiraja, “A hybrid space vector modulation for the near-zero common-mode voltage and common-mode current mitigation in diode-clamped multilevel-inverter-fed induction motor drive,” *Int. Trans. Electr. Energy Syst.*, vol. 30, no. 10, e12535, 2020.
- [34] S. Busquets-Monge *et al.*, “The nearest three virtual space vector PWM—a modulation for the comprehensive neutral-point balancing in the three-level NPC inverter,” *IEEE Power Electron. Lett.*, vol. 2, no. 1, pp. 11–15, 2004.
- [35] A. Choudhury and P. Pillay, “Space vector based capacitor voltage balancing for a three-level NPC traction inverter drive,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 8, pp. 1276-1286, 2019.
- [36] W. Jiang *et al.*, “A novel virtual space vector modulation with reduced common-mode voltage and eliminated neutral point voltage oscillation for neutral point clamped three-level inverter,” *IEEE Trans. Ind. Electron.*, vol. 67, no. 2, pp. 884–894, 2020.
- [37] S. Xia, X. Wu, J. Zheng, X. Li and K. Wang, “A Virtual Space Vector PWM With Active Neutral Point Voltage Control and Common Mode Voltage Suppression for Three-Level NPC Converters,” *IEEE Transactions on Industrial Electronics*, vol. 68, no. 12, pp. 11761-11771, dic. 2021, doi: 10.1109/TIE.2020.3048292.
- [38] F. Guo, T. Yang, A. M. Diab, S. S. Yeoh, S. Bozhko and P. Wheeler, “An enhanced virtual space vector modulation scheme of three-level NPC converters for more-electric-aircraft applications,” *IEEE Trans. Ind. Appl.*, vol. 57, no. 5, pp. 5239–5251, sep.–oct. 2021.
- [39] P. Ramasamy, V. Krishnasamy, M. A. J. Sathik, Z. M. Ali, and S. H. E. Abdel Aleem, “Three-Dimensional Space Vector Modulation Strategy for Capacitor Balancing in Split Inductor Neutral-Point Clamped Multilevel Inverters,” *Journal of Circuits, Systems and Computers*, vol. 27, no. 14, p. 1850232, 2018, doi: 10.1142/S0218126618502328.

- [40] M. M. Prats, L. G. Franquelo, R. Portillo, J. I. Leon, E. Galvan and J. M. Carrasco, "A 3-D space vector modulation generalized algorithm for multilevel converters," *IEEE Power Electronics Letters*, vol. 1, no. 4, pp. 110–114, dic. 2003, doi: 10.1109/LPEL.2004.825561.
- [41] J. Rodriguez, J.-S. Lai and F. Z. Peng, "Multilevel inverters: a survey of topologies, controls, and applications," *IEEE Trans. Ind. Electron.*, vol. 49, no. 4, pp. 724–738, ago. 2002.
- [42] T. Bruckner and S. Bernet, "The active NPC converter for medium-voltage applications," *Proc. IEEE IAS Annu. Meeting*, vol. 1, pp. 84–91, 2005.
- [43] T. Bruckner and S. Bernet, "Loss balancing in three-level voltage source inverters applying active NPC switches," *Proc. IEEE 32nd Annu. Power Electron. Specialists Conf. (PESC)*, vol. 2, pp. 1135–1140, 2001.
- [44] D. Florica, E. Florica and M. Dumitrescu, "Natural doubling of the apparent switching frequency using three-level ANPC converter," *Proc. 2008 International School on Nonsinusoidal Currents and Compensation*, Lagow, Poland, 2008.
- [45] Y. -S. Lai, Y. -K. Chou and S. -Y. Pai, "Simple PWM Technique of Capacitor Voltage Balance for Three-Level Inverter with DC-link Voltage Sensor Only," *Proc. IECON 2007 - 33rd Annual Conference of the IEEE Industrial Electronics Society*, Taipei, Taiwan, 2007, pp. 1749–1754.
- [46] A. Choudhury, P. Pillay and S. S. Williamson, "DC-link voltage balancing for a three-level electric vehicle traction inverter using an innovative switching sequence control scheme," *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. 2, no. 2, pp. 296–307, jun. 2014.
- [47] A. Prudenzi, U. Grasselli and R. Lamedica, "IEC Std. 61000-3-2 harmonic current emission limits in practical systems: need of considering loading level and attenuation effects," *Proc. IEEE Power Eng. Soc. Summer Meeting*, Vancouver, BC, Canada, 2001.
- [48] H. Gao, "High-frequency common-mode voltage mitigation for current-source inverter in transformerless photovoltaic system using active zero-state space vector modulation," *IET Electr. Power Appl.*, vol. 17, no. 2, pp. 245–255, 2023.
- [49] D. G. Holmes and T. A. Lipo, "Space vector PWM for multilevel converters," *Pulse Width Modulation for Power Converters: Principles and Practice*, IEEE, 2003.
- [50] R. W. Erickson and D. Maksimović, *Fundamentals of Power Electronics*, Springer, 2020.

- [51] J. H. Seo, C. H. Choi and D. S. Hyun, “A new simplified space-vector PWM method for three-level inverters,” *IEEE Transactions on Power Electronics*, vol. 16, no. 4, pp. 545–550, jul. 2001.
- [52] M. A. Tonelli, “Modulación vectorial de inversores de potencia,” Master’s thesis, Univ. Nac., La Plata, 2004.
- [53] V. Jayakumar, B. Chokkalingam and J. L. Munda, “A comprehensive review on space vector modulation techniques for neutral point clamped multi-level inverters,” *IEEE Access*, vol. 9, pp. 112104–112144, 2021.
- [54] S.-W. An, S.-M. Kim and K.-B. Lee, “Optimized space-vector modulation to reduce neutral point current for extending capacitor lifetime in three-level inverters,” *IEEE Access*, vol. 8, pp. 97689–97697, 2020.
- [55] G. I. Orfanoudakis, M. A. Yuratich and S. M. Sharkh, “Nearest-Vector Modulation Strategies With Minimum Amplitude of Low-Frequency Neutral-Point Voltage Oscillations for the Neutral-Point-Clamped Converter,” *IEEE Transactions on Power Electronics*, vol. 28, no. 10, pp. 4485–4499, oct. 2013.
- [56] D. W. Feng, B. Wu, S. Wei and D. Xu, “Space vector modulation for neutral point clamped multilevel inverter with even order harmonic elimination,” *Proc. Can. Conf. Electr. Comput. Eng.*, vol. 3, pp. 1471–1475, 2004.
- [57] A. M. Hava and E. Ün, “Performance analysis of reduced common-mode voltage PWM methods and comparison with standard PWM methods for three-phase voltage-source inverters,” *IEEE Trans. Power Electron.*, vol. 24, no. 1, pp. 241–252, ene. 2009.
- [58] G. O. Pérez Bustos, “Control basado en el modelo para un convertidor CHBN sin transformador para SFV con compensación de corrientes de fuga,” Tesis Maestría, Instituto Tecnológico Superior de Irapuato, Guanajuato, 2024.
- [59] J. Zhang, W. Chen, B. Zhang, X. Song and H. Huang, “Optimal design of EMI filters for PV system based on parasitic parameter and stability analysis,” *Proc. 9th Int. Conf. Power Electron. and ECCE Asia (ICPE-ECCE Asia)*, Seoul, South Korea, 2015.

A. Secuencias de conmutación

Tres vectores más cercanos NTV

Sector I											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON
$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{13}$	PNN	$\vec{V}_{14}$	PPN
$\vec{V}_{1N}$	ONN	$\vec{V}_{2P}$	PPO	$\vec{V}_{1N}$	ONN	$\vec{V}_{2P}$	PPO	$\vec{V}_{1N}$	ONN	$\vec{V}_{2P}$	PPO
$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{13}$	PNN	$\vec{V}_{14}$	PPN
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_7$	PON
$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{1P}$	OON	$\vec{V}_{1P}$	POO	$\vec{V}_{2N}$	OON

Sector II											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN
$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{14}$	PPN	$\vec{V}_{15}$	NPN
$\vec{V}_{2P}$	PPO	$\vec{V}_{3N}$	NON	$\vec{V}_{2P}$	PPO	$\vec{V}_{3N}$	NON	$\vec{V}_{2P}$	PPO	$\vec{V}_{3N}$	NON
$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{14}$	PPN	$\vec{V}_{15}$	NPN
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN
$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO	$\vec{V}_{2N}$	OON	$\vec{V}_{3P}$	OPO

Sector III											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO
$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{15}$	NPN	$\vec{V}_{16}$	NPP
$\vec{V}_{3N}$	NON	$\vec{V}_{4P}$	OPP	$\vec{V}_{3N}$	NON	$\vec{V}_{4P}$	OPP	$\vec{V}_{3N}$	NON	$\vec{V}_{4P}$	OPP
$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{15}$	NPN	$\vec{V}_{16}$	NPP
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO
$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO	$\vec{V}_{3P}$	OPO	$\vec{V}_{4N}$	NOO

Sector IV											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP
$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{16}$	NPP	$\vec{V}_{17}$	NNP
$\vec{V}_{4P}$	OPP	$\vec{V}_{5N}$	NNO	$\vec{V}_{4P}$	OPP	$\vec{V}_{5N}$	NNO	$\vec{V}_{4P}$	OPP	$\vec{V}_{5N}$	NNO
$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{16}$	NPP	$\vec{V}_{17}$	NNP
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP
$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP	$\vec{V}_{4N}$	NOO	$\vec{V}_{5P}$	OOP

Sector V											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP
$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{17}$	NNP	$\vec{V}_{18}$	PNP
$\vec{V}_{5N}$	NNO	$\vec{V}_{6P}$	POP	$\vec{V}_{5N}$	NNO	$\vec{V}_{6P}$	POP	$\vec{V}_{5N}$	NNO	$\vec{V}_{6P}$	POP
$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{17}$	NNP	$\vec{V}_{18}$	PNP
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP
$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO	$\vec{V}_{5P}$	OOP	$\vec{V}_{6N}$	ONO

Sector VI											
Región 1a		Región 1b		Región 2a		Región 2b		Región 3		Región 4	
$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_{12}$	PNO	$\vec{V}_{12}$	PNO	$\vec{V}_{12}$	PNO	$\vec{V}_{12}$	PNO
$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{18}$	PNP	$\vec{V}_{13}$	PNN
$\vec{V}_{6P}$	POP	$\vec{V}_{1N}$	ONN	$\vec{V}_{6P}$	POP	$\vec{V}_{1N}$	ONN	$\vec{V}_{6P}$	POP	$\vec{V}_{1N}$	ONN
$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{18}$	PNP	$\vec{V}_{13}$	PNN
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_{12}$	PNO	$\vec{V}_{12}$	PNO	$\vec{V}_{12}$	PNO	$\vec{V}_{12}$	PNO
$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO	$\vec{V}_{6N}$	ONO	$\vec{V}_{1P}$	POO

Dos vectores medios y un vector cero M2V

Caso 1											
Sector I		Sector II		Sector III		Sector IV		Sector V		Sector VI	
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO
$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP	$\vec{V}_{12}$	PNO
$\vec{V}_{12}$	PNO	$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO

Caso 2											
Sector I		Sector II		Sector III		Sector IV		Sector V		Sector VI	
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO
$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP	$\vec{V}_{12}$	PNO
$\vec{V}_{12}$	PNO	$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP
$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP	$\vec{V}_{12}$	PNO
$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO	$\vec{V}_0$	OOO

Tres vectores medios M3V

Sector I		Sector II		Sector III		Sector IV		Sector V		Sector VI	
$\vec{V}_{11}$	ONP	$\vec{V}_{12}$	PNO	$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP
$\vec{V}_{12}$	PNO	$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP
$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP	$\vec{V}_{12}$	PNO
$\vec{V}_{12}$	PNO	$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP	$\vec{V}_{11}$	ONP
$\vec{V}_{11}$	ONP	$\vec{V}_{12}$	PNO	$\vec{V}_7$	PON	$\vec{V}_8$	OPN	$\vec{V}_9$	NPO	$\vec{V}_{10}$	NOP

Cuatro vectores medios M4V

Sector I		Sector II		Sector III		Sector IV		Sector V		Sector VI	
$\vec{V}_8$	OPN	$\vec{V}_{12}$	PNO	$\vec{V}_{10}$	NOP	$\vec{V}_8$	OPN	$\vec{V}_{12}$	PNO	$\vec{V}_{10}$	NOP
$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP
$\vec{V}_{12}$	PNO	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP	$\vec{V}_{12}$	PNO
$\vec{V}_{11}$	ONP	$\vec{V}_9$	NPO	$\vec{V}_7$	PON	$\vec{V}_{11}$	ONP	$\vec{V}_9$	NPO	$\vec{V}_7$	PON
$\vec{V}_{12}$	PNO	$\vec{V}_8$	OPN	$\vec{V}_8$	OPN	$\vec{V}_{10}$	NOP	$\vec{V}_{10}$	NOP	$\vec{V}_{12}$	PNO
$\vec{V}_7$	PON	$\vec{V}_7$	PON	$\vec{V}_9$	NPO	$\vec{V}_9$	NPO	$\vec{V}_{11}$	ONP	$\vec{V}_{11}$	ONP
$\vec{V}_8$	OPN	$\vec{V}_{12}$	PNO	$\vec{V}_{10}$	NOP	$\vec{V}_8$	OPN	$\vec{V}_{12}$	PNO	$\vec{V}_{10}$	NOP

Tres vectores cortos TSV

Tipo P		Tipo N	
$\vec{V}_1$	POO	$\vec{V}_2$	OON
$\vec{V}_3$	OPO	$\vec{V}_4$	NOO
$\vec{V}_5$	OOP	$\vec{V}_6$	ONO

Seis vectores cortos SSV

Sector I		Sector II		Sector III		Sector IV		Sector V		Sector VI	
$\vec{V}_1$	POO	$\vec{V}_2$	PPO	$\vec{V}_1$	POO	$\vec{V}_2$	OON	$\vec{V}_1$	ONN	$\vec{V}_2$	OON
$\vec{V}_3$	OPO	$\vec{V}_4$	OPP	$\vec{V}_3$	OPO	$\vec{V}_4$	NOO	$\vec{V}_3$	NON	$\vec{V}_4$	NOO
$\vec{V}_5$	OOP	$\vec{V}_6$	POP	$\vec{V}_5$	OOP	$\vec{V}_6$	ONO	$\vec{V}_5$	NNO	$\vec{V}_6$	ONO

B. Algoritmo de SVM en lenguaje C

```
1  /*****
2  /*          Miguel Angel Puga Ortega          */
3  /*          Maestria en Ing. Electronica      */
4  /*          Algoritmo de implementaci n de modulacion vectorial*/
5  /*          para inversor trifasico tipo ANPC */
6  /*          ABRIL 2024                        */
7  *****/
8
9  #include <math.h>
10 #include <stdio.h> // Opcional, para depuracion
11
12 __declspec(dllexport) void simuser(double t, double delt, double *in,
13 double *out)
14 {
15     /* DECLARACION DE VARIABLES */
16     static double Va, Vb, Vc, Vdc, tri;
17     static double Valfa, Vbeta;
18     static double Vref, theta, ang = 0, theta_n = 0, ang_n = 0;
19     static double sector = 0, region = 0;
20     static double Ma = 0, pi = 3.141592654;
21     static double lim_12 = 0, lim_32 = 0, lim_24 = 0;
22     static double Ta = 0, Tb = 0, Tc = 0;
23     static double t1 = 0, t2 = 0, t3 = 0, t4 = 0, t5 = 0, t6 = 0;
24     static double d1 = 0, d2 = 0, d3 = 0;
25     static double Da = 0, Db = 0, Dc = 0;
26     static int sa1 = 0, sa2 = 0, sa3 = 0, sa4 = 0, sa5 = 0, sa6 = 0;
27     static int sb1 = 0, sb2 = 0, sb3 = 0, sb4 = 0, sb5 = 0, sb6 = 0;
28     static double sc1 = 0, sc2 = 0, sc3 = 0, sc4 = 0, sc5 = 0, sc6 = 0;
29     static int s1 = 0, s2 = 0, s3 = 0, s11 = 0, s22 = 0, s33 = 0;
30
31     /* Entradas desde PSIM */
32     Va = in[0];
33     Vb = in[1];
34     Vc = in[2];
35     Vdc = in[3];
36     tri = in[4];
37
38     /* Transformada ABC a alfa/beta */
39     Valfa = (2.0/3.0) * (Va - (1.0/2.0)*(Vb + Vc));
40     Vbeta = (2.0/3.0) * (sqrt(3.0)/2.0 * (Vb - Vc));
41
42     /* Magnitud y ngulo */
43     Vref = sqrt(pow(Valfa,2)+pow(Vbeta,2));
44     theta = atan(Vbeta/Valfa)*(180/3.14159);
```

```

45     if (Valfa >= 0 && Vbeta >= 0) ang = theta;
46     else if (Valfa <= 0 && Vbeta >= 0) ang = 180 + theta;
47     else if (Valfa <= 0 && Vbeta <= 0) ang = 180 + theta;
48     else if (Valfa >= 0 && Vbeta <= 0) ang = 360 + theta;
49
50     Ma = sqrt(3)*Vref/Vdc;
51
52     /* Calculo del sector */
53     if (ang > 0 && ang <= 30) sector = 1;
54     else if (ang > 30 && ang <= 90) sector = 2;
55     else if (ang > 90 && ang <= 150) sector = 3;
56     else if (ang > 150 && ang <= 210) sector = 4;
57     else if (ang > 210 && ang <= 270) sector = 5;
58     else if (ang > 270 && ang <= 330) sector = 6;
59     else if (ang > 330) sector = 1;
60
61
62     /*ANGULO EQUIVALENTE ENTRE 0 Y 60 */
63
64     if ( ang > 0 && ang <= 60 ){
65         theta_n = ang;}
66     if ( ang > 60 && ang <= 120 ){
67         theta_n = ang - 60;}
68     if ( ang > 120 && ang <= 180 ){
69         theta_n = ang - 120;}
70     if ( ang > 180 && ang <= 240 ){
71         theta_n = ang - 180;}
72     if ( ang > 240 && ang <= 300 ){
73         theta_n = ang - 240;}
74     if ( ang > 300 ){
75         theta_n = ang - 300;}
76
77     /* ANGULO RELACIONADO A CADA REGION */
78
79     ang_n = theta_n * pi/180;
80
81     lim_12 = Vdc*sqrt(3) / (6*( cos( pi/6 - ang_n ))); /* amplitud
82         entre region 1 y 2*/
83
84     lim_32 = pi/3 - ( asin( Vdc*sqrt(3) / (6*Vref) ) ); /* angulo maximo
85         entre region 3 y 2 */
86
87     lim_24 = asin( Vdc*sqrt(3) / (6*Vref) ); /* angulo maximo entre
88         region 2 y 4*/
89
90     /* CALCULO DE REGION */

```

```

89         if (Vref <= lim_12) {
90         if (ang_n >= pi / 6) {
91             region = 2;                      /* region 1b */
92         } else {
93             region = 1;                      /* region 1a */
94         }
95     } else {
96         if (ang_n <= lim_32) {
97             region = 5;                      /* region 3 */
98         } else if (ang_n <= pi/ 6) {
99             region = 3;                      /* region 2a*/
100        } else if (ang_n <= lim_24) {
101            region = 4;                      /* region 2b*/
102        } else {
103            region = 6;                      /* region 4*/
104        }
105    }
106
107    /* TIEMPOS DE OPERACION DE CADA VECTOR */
108
109    if( region == 1 || region == 2 ){
110
111        Ta = ( 2*Ma*sin( pi/3 - ang_n ) );
112        Tb = ( 1-2*Ma*sin( pi/3 + ang_n ) );
113        Tc = 2*Ma*sin(ang_n);
114    }
115    else if ( region == 3 || region == 4 ){
116
117        Ta = ( 1-2*Ma*sin( ang_n ) );
118        Tb = ( 2*Ma*sin( pi/3 + ang_n ) -1 );
119        Tc = ( 1-2*Ma*sin( pi/3 - ang_n ) );
120    }
121    else if ( region == 5 ){
122
123        Ta = ( 2 - 2*Ma*sin( pi/3 + ang_n ) );
124        Tb = ( 2*Ma*sin( ang_n ) );
125        Tc = ( 2*Ma*sin( pi/3 - ang_n ) - 1 );
126    }
127    else if ( region = 6 ){
128
129        Ta = ( 2*Ma*sin( ang_n ) - 1 );
130        Tb = ( 2*Ma*sin( pi/3 - ang_n ) );
131        Tc = ( 2 - 2*Ma*sin( pi/3 + ang_n ) );
132    }
133
134    /*DISTRIBUCION DE TIEMPOS EN CADA REGION */
135    t1 = Tb + Tc + Ta/2;

```

```

136     t2 = Tc + Ta/2;
137     t3 = Ta /2;
138
139     t4 = Ta + Tb + Tc/2 ;
140     t5 = Ta + Tc/2 ;
141     t6 = Tc / 2;
142
143     if (region == 1){          /*region 1a*/
144     d1 = t1;
145     d2 = t3;
146     d3 = t2;
147     }
148     else if (region == 2){/*region 1b*/
149     d1 = t4;
150     d2 = t5;
151     d3 = t6;
152     }
153     else if (region == 3){/*region 2a*/
154     d1 = t2;
155     d2 = t3;
156     d3 = t1;
157     }
158     else if (region == 4){/*region 2b*/
159     d1 = t5;
160     d2 = t4;
161     d3 = t6;
162     }
163     else if (region == 5){/*region 3*/
164     d1 = t3;
165     d2 = t2;
166     d3 = t1;
167     }
168     else if (region == 6){/*region 4*/
169     d1 = t6;
170     d2 = t4;
171     d3 = t5;
172     }
173
174     /* DISTRIBUCION DE TIEMPOS EN CADA SECTOR */
175
176     if (sector == 1){
177     Da = d1;
178     Db = d2;
179     Dc = d3;
180     }
181     else if (sector == 2){
182     Da = d2;

```

```

183     Db = d3;
184     Dc = d1;
185     }
186     else if (sector == 3){
187     Da = d3;
188     Db = d1;
189     Dc = d2;
190     }
191     else if (sector == 4){
192     Da = d1;
193     Db = d2;
194     Dc = d3;
195     }
196     else if (sector == 5){
197     Da = d2;
198     Db = d3;
199     Dc = d1;
200     }
201     else if (sector == 6){
202     Da = d3;
203     Db = d1;
204     Dc = d2;
205     }
206
207     /* GENERACION DE PWM's PARA CADA SWITCH */
208
209     if (Da > tri){
210     s1 = 1;
211     s11 = 0;}
212     else {
213     s1 = 0;
214     s11 = 1;}
215
216     if (Db > tri){
217     s2 = 1;
218     s22 = 0;}
219     else {
220     s2 = 0;
221     s22 = 1;}
222
223     if (Dc > tri){
224     s3 = 1;
225     s33 = 0;}
226     else {
227     s3 = 0;
228     s33 = 1;}
229

```

```

230      /* DISTRIBUCION DE CADA PWM EN CADA SWITCH */
231
232      if (sector == 1){
233
234          sa1 = s11;
235          sa2 = s1;
236          sa3 = 1;
237          sa4 = 0;
238          sa5 = 1;
239          sa6 = 0;
240
241          sb1 = 0;
242          sb2 = 1;
243          sb3 = s22;
244          sb4 = s2;
245          sb5 = 0;
246          sb6 = 1;
247
248          sc1 = 0;
249          sc2 = 1;
250          sc3 = s33;
251          sc4 = s3;
252          sc5 = 0;
253          sc6 = 1;
254      }
255      if (sector == 2){
256
257          sa1 = s1;
258          sa2 = s11;
259          sa3 = 1;
260          sa4 = 0;
261          sa5 = 1;
262          sa6 = 0;
263
264          sb1 = s2;
265          sb2 = s22;
266          sb3 = 1;
267          sb4 = 0;
268          sb5 = 1;
269          sb6 = 0;
270
271          sc1 = 0;
272          sc2 = 1;
273          sc3 = s3;
274          sc4 = s33;
275          sc5 = 0;
276          sc6 = 1;

```

```

277     }
278     if (sector == 3){
279
280         sa1 = 0;
281         sa2 = 1;
282         sa3 = s11;
283         sa4 = s1;
284         sa5 = 0;
285         sa6 = 1;
286
287         sb1 = s22;
288         sb2 = s2;
289         sb3 = 1;
290         sb4 = 0;
291         sb5 = 1;
292         sb6 = 0;
293
294         sc1 = 0;
295         sc2 = 1;
296         sc3 = s33;
297         sc4 = s3;
298         sc5 = 0;
299         sc6 = 1;
300     }
301     if (sector == 4){
302
303         sa1 = 0;
304         sa2 = 1;
305         sa3 = s1;
306         sa4 = s11;
307         sa5 = 0;
308         sa6 = 1;
309
310         sb1 = s2;
311         sb2 = s22;
312         sb3 = 1;
313         sb4 = 0;
314         sb5 = 1;
315         sb6 = 0;
316
317         sc1 = s3;
318         sc2 = s33;
319         sc3 = 1;
320         sc4 = 0;
321         sc5 = 1;
322         sc6 = 0;
323     }

```

```
324     if (sector == 5){
325
326         sa1 = 0;
327         sa2 = 1;
328         sa3 = s11;
329         sa4 = s1;
330         sa5 = 0;
331         sa6 = 1;
332
333         sb1 = 0;
334         sb2 = 1;
335         sb3 = s22;
336         sb4 = s2;
337         sb5 = 0;
338         sb6 = 1;
339
340         sc1 = s33;
341         sc2 = s3;
342         sc3 = 1;
343         sc4 = 0;
344         sc5 = 1;
345         sc6 = 0;
346     }
347     if (sector == 6){
348
349         sa1 = s1;
350         sa2 = s11;
351         sa3 = 1;
352         sa4 = 0;
353         sa5 = 1;
354         sa6 = 0;
355
356         sb1 = 0;
357         sb2 = 1;
358         sb3 = s2;
359         sb4 = s22;
360         sb5 = 0;
361         sb6 = 1;
362
363         sc1 = s3;
364         sc2 = s33;
365         sc3 = 1;
366         sc4 = 0;
367         sc5 = 1;
368         sc6 = 0;
369     }
370
```

```

371      /* DECLARACION DE SALIDAS */
372      out[0] = sa1;
373      out[1] = sa2;
374          out[2] = sa3;
375          out[3] = sa4;
376          out[4] = sa5;
377          out[5] = sa6;
378
379          out[6] = sb1;
380          out[7] = sb2;
381          out[8] = sb3;
382          out[9] = sb4;
383          out[10] = sb5;
384          out[11] = sb6;
385
386          out[12] = sc1;
387          out[13] = sc2;
388          out[14] = sc3;
389          out[15] = sc4;
390          out[16] = sc5;
391          out[17] = sc6;
392      }
393
394      /* Tri es una senal triangular que se debe generar en PSIM a la
395         frecuencia de conmutacion */

```

Listado 1. Algoritmo de implementación de modulación vectorial para inversor trifásico tipo ANPC

C. Definiciones

Transformada de Clarke

Las magnitudes de voltaje o corriente de un sistema trifásico equilibrado deben cumplir la siguiente condición (C.1).

$$v_a(t) + v_b(t) + v_c(t) = 0 \quad (\text{C.1})$$

Dichas variables pueden representarse como un vector $\vec{v}$ de tres componentes y con un ángulo θ , que corresponde al ángulo de fase de la componente v_a . Este vector gira a una frecuencia angular ω , la cual corresponde a la frecuencia fundamental del sistema, dentro de un sistema de coordenadas tridimensional abc , donde cada componente representa el voltaje instantáneo de cada fase. Cada eje se encuentra desplazado 120° con respecto del otro. La Figura C.1 representa mejor este principio.

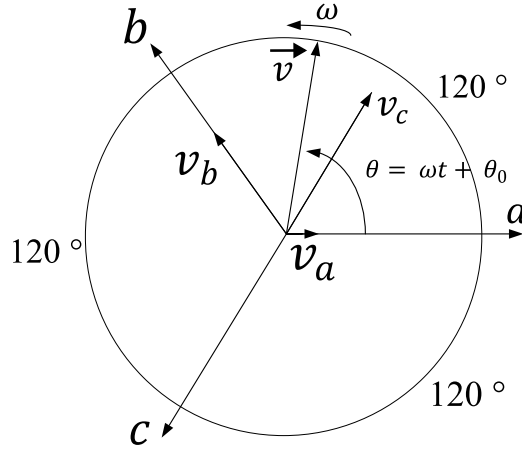


Figura C.1. Representación del vector $\vec{v}$ en el marco abc .

El vector $\vec{v}$ puede ser graficado en un marco ortogonal estacionario, donde gira a la misma frecuencia angular ω , como se muestra en la Figura C.2.

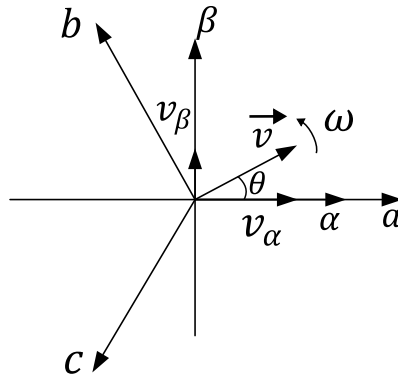


Figura C.2. Representación del vector $\vec{v}$ en el marco $\alpha\beta$.

Para realizar esta transformación, se lleva a cabo un cambio de base de $\vec{v}$ del marco abc al marco $\alpha\beta$. Para ello, se utiliza la matriz de transformación mostrada en la Ecuación (C.2). A dicha transformación se le conoce como la Transformada de Clarke.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (\text{C.2})$$

El resultado es un vector de dos componentes, cada una de ellas desfasada 90° entre sí, lo que permite representarlo en forma cartesiana como un número complejo con parte real y parte imaginaria.

$$\vec{v} = v_\alpha + jv_\beta \quad (\text{C.3})$$

donde v_α es la parte real y v_β la parte imaginaria del vector en el plano $\alpha\beta$, y j es la unidad imaginaria. De igual manera, la Ecuación (C.3) cumple con la identidad de Euler mostrada en (C.4).

$$|v|\angle\theta^\circ = v_\alpha + jv_\beta = |v|\cos\theta + j|v|\sin\theta \quad (\text{C.4})$$

Distorsión Armónica Total (THD)

La distorsión armónica total (THD) mide la similitud de una forma de onda periódica con su componente fundamental. Para encontrar la THD de una forma de onda se utiliza la expresión (C.5).

$$THD = \frac{1}{V_{o1}} \left(\sqrt{\sum_{n=2}^{\infty} V_{on}^2} \right) \cdot 100 \quad (\text{C.5})$$

Donde V_{o1} es la magnitud del armónico de la componente fundamental, y V_{on} es la magnitud del armónico de orden n

Valor cuadrático medio (RMS)

El valor eficaz, valor cuadrático medio o valor RMS (por sus denominación en ingles “Root Mean Square”) se define como la raíz cuadrada del valor medio al cuadrado de una forma de onda. Se puede calcular con la expresión (C.6).

$$V_{RMS} = \sqrt{\frac{1}{T} \int_0^T V^2(t) \cdot dt} \quad (\text{C.6})$$

Donde T es el periodo de la función a evaluar.