

DIVISIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN



***“CONTROL DIGITAL PARA REGULAR VOLTAJE EN UN SEP
ANTE VARIACIONES DE CARGA, POR MEDIO DE UN RCT/CCT”***

TESIS

PARA OBTENER EL GRADO DE
MAESTRO EN INGENIERIA ELECTRICA

PRESENTA:

ING. JUAN GUILLERMO BERNAL CERON

DIRECTOR DE TESIS:

MC. HERMENEGILDO CISNEROS VILLEGAS

CODIRECTOR DE TESIS:

MC. AARÓN GONZÁLEZ RODRÍGUEZ.

CD. MADERO, TAM.,

JUNIO 2013

"2013, Año de la Lealtad Institucional y Centenario del Ejército Mexicano"

Ciudad Madero, Tamps; a 29 de Mayo de 2013.

OFICIO No.: U2.112/13
AREA: DIVISIÓN DE ESTUDIOS
DE POSGRADO E INVESTIGACIÓN
ASUNTO: AUTORIZACIÓN DE IMPRESIÓN DE TESIS

C. ING. JUAN GUILLERMO BERNAL CERÓN
PRESENTE

Me es grato comunicarle que después de la revisión realizada por el Jurado designado para su examen de grado de Maestría en Ingeniería Eléctrica, se acordó autorizar la impresión de su tesis titulada:

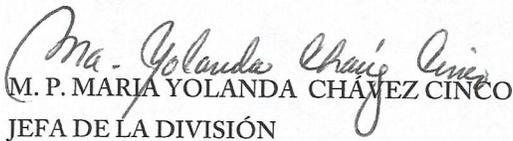
"CONTROL DIGITAL PARA REGULAR VOLTAJE EN UN SEP ANTE VARIACIONES DE CARGA POR MEDIO DE UN RCT/CCT"

Es muy satisfactorio para la División de Estudios de Posgrado e Investigación compartir con Usted el logro de esta meta.

Espero que continúe con éxito su desarrollo profesional y dedique su experiencia e inteligencia en beneficio de México.

ATENTAMENTE

"Por mi patria y por mi bien"


M. P. MARÍA YOLANDA CHÁVEZ CINCO
JEFA DE LA DIVISIÓN



S.E.P.
DIVISION DE ESTUDIOS
DE POSGRADO E
INVESTIGACION
ITCM

c.c.p.- Minuta
Archivo

MYCHC  jar



Dedicatoria

Dedico esta tesis

*A mi hijo Evan Zair Bernal Nieto
que desde que llego a sido un impulso más para seguir adelante*

*A mi esposa Yuridia Thalia Nieto Martir
que siempre ha estado para alentarme y seguir adelante*

Mis padres

Elvira Cerón García

Guillermo Bernal Carrillo

Mi hermana

Karina Elizabeth Bernal Cerón

que siempre me han apoyado en las diferentes etapas de mi desarrollo

Agradecimientos

Agradezco

Al Instituto Tecnológico de cd. Madero y al Departamento de Estudios de Posgrado e Investigación por la oportunidad de seguir adelante con mi preparación.

A la DGEST y CONACYT por el apoyo económico otorgado durante la realización de mi maestría.

A la Comisión Federal de Electricidad en especial al Departamento de Protecciones y Medición por la oportunidad de realizar mis estancia profesionales en sus instalaciones.

A mi asesor y coasesor de tesis el MC Hermenegildo Cisneros Villegas y Aarón González Rodríguez por el tiempo y esfuerzo dedicado para la realización de este proyecto.

A los profesores de la maestría

Dr Rubén Salas Cabrera
M.C. José de Jesús Duron Mendoza
Dr. Gastón Hernández Martínez
Dr. Julio Cesar Rosas Caro
M.C. Rafael Castillo Gutiérrez
M.C. Eduardo Nacú Salas Cabrera
M.C. Juan de Dios Rodríguez Cartagena

A mis compañeros que están o estuvieron realizando la maestría conmigo.

Resumen

Los Sistemas Eléctricos de Potencia se han convertido por mucho en los sistemas más complejos creados por el hombre. Cada vez se vuelven más grandes y difíciles de mantener operando en condiciones de estabilidad. Desde su aparición a finales de la década de los 60's los FACTS (Flexible AC Transmisión Systems) han sido y continúan siendo estudiados e implementados en todas las redes eléctricas alrededor del mundo, convirtiéndose en un elemento esencial para la estabilidad, control y máxima explotación de las mismas. Uno de los dispositivos FACTS más utilizados es el Compensador Estático de VARS ó CEV.

En este trabajo de tesis se realizó un prototipo de un CEV en LAB-VOLT con su control digital mediante una tarjeta de adquisición de datos y así comprender mejor el funcionamiento del mismo.

Se muestran resultados obtenidos en tiempo real mediante la herramienta RTAI-LAB.

Abstract

Electric Power Systems have become by far the most complex systems created by man. It has become increasingly larger and difficult to maintain stable operating conditions. Since its emergence from the late 60's, the FACTS (Flexible AC Transmisi3n Systems) have been and continue to be studied and implemented in all electrical networks around the world, becoming an essential element for stability, control and maximum exploitation of the same. One of the most widely used FACTS devices is the Static VAR Compensator, or SVC.

In this thesis work was a prototype of a CEV in LAB-VOLT with digital control via a data acquisition card and thus better understand the operation.

Results are displayed in real time using RTAI-LAB tool.

Índice general

Dedicatoria	II
Agradecimientos	III
Resumen	IV
Abstract	V
Índice general	VI
Índice de figuras	IX
Índice de tablas	XII
1. Introducción	1
1.1. Antecedentes	2
1.2. Planteamiento del Problema	3
1.3. Justificación	5
1.4. Objetivos	6
1.4.1. Objetivo General	6
1.4.2. Objetivos específicos	6
1.5. Hipótesis	7
1.6. Alcances y Limitaciones	8
2. Compensador Estático de Potencia Reactiva	9
2.1. Sistemas de Transmision Flexibles de CA (FACTS)	10

2.2.	Clasificación de FACTS por tipo de conexión	10
2.2.1.	Controladores conectados en derivación	10
2.2.2.	Controladores conectados en serie	11
2.2.3.	Controladores combinados serie-derivación	12
2.3.	Principios y aplicaciones de los semiconductores	13
2.4.	Potencia reactiva	14
2.4.1.	Control de voltaje	16
2.5.	Reactor Controlado por Tiristores (RCT)	17
2.5.1.	Armónicos:	20
2.6.	Capacitor Conmutado por Tiristores (CCT)	22
2.6.1.	Respuesta dinámica	24
2.7.	Compensador Híbrido (RCT/CCT)	25
2.8.	Sistema de control del CEV	26
2.8.1.	Sistema de medición de voltaje	27
2.8.2.	Regulador de voltaje	29
2.8.3.	El sistema de sincronización	32
2.9.	Características en estado estable para control discreto	34
3.	Software para el control digital	36
3.1.	Las herramientas	37
3.1.1.	Linux-RTAI	37
3.1.2.	Rtai-Lab	37
3.1.3.	Scilab/Scicos	40
3.1.4.	COMEDI	41
3.2.	La interacción Scicos-Rtai	42
3.3.	RTAI-Knoppix	45
4.	Hardware para el CEV y su control digital	48
4.1.	Equipo LAB-VOLT	49
4.2.	Tarjeta de adquisición de datos	52
5.	Prototipo del CEV y su control digital	58
5.1.	Diseño del control digital	59
5.1.1.	Medición de voltaje	60

5.1.2. Rectificador de voltaje	61
5.1.3. Regulador de voltaje	61
5.1.4. Unidad de distribución	63
5.1.5. Salidas del control	66
5.2. Implementación del equipo	67
6. Resultados y conclusiones	71
6.1. Resultados	72
6.2. Conclusiones	80
6.3. Recomendaciones para trabajos futuros	81
Referencias	82

Índice de figuras

1.1. Compensadores estáticos de VAR'S en México	3
2.1. Aplicaciones de un tiristor conmutado para CA: (a) como interruptor (b) reactor controlado	14
2.2. Parámetros eléctricos en una red de CA	16
2.3. Reactor Controlado por Tiristores	18
2.4. Característica voltaje-corriente del RCT	20
2.5. Arreglos del RCT trifásicos	21
2.6. Capacitor conmutado por tiristores (CCT)	23
2.7. Operaciones de conexión del CCT	23
2.8. Esquema del CCT	24
2.9. Características V/I del CCT y del sistema	25
2.10. CEV combinado tipo RCT/CCT.	26
2.11. Condiciones de operación del CEV en estado estable	27
2.12. Esquema del sistema de control del CEV	28
2.13. Método de transformación de coordenadas para medición instantánea de voltaje trifásico	29
2.14. Métodos de implementación de la pendiente de corriente en el regulador de voltaje del CEV, (a) lazo de retroalimentación de la corriente, (b) retroalimentación de la susceptancia y (c) ganancia-tiempo constante	31
2.15. Modelo básico 1 para CEV de la IEEE	32
2.16. Modelo básico 2 para CEV de la IEEE	33
2.17. Un modelo general del PLL representación de sistemas de control digital	34
2.18. Características del CEV con pasos discretos de susceptancias	35

3.1. RTAI-Lab interfaz grafica	39
3.2. La aplicación jrtaillab	39
3.3. El software scilab y su herramienta scicos	41
3.4. Libreria Scicos-RTAI	43
3.5. Escritorio RTAI-Knoppix	47
4.1. Diagrama esquemático del sistema simulado y componentes del CEV con equipo de LAB-VOLT	52
4.2. Tarjeta de adquisición de datos NI PCI-6024E	55
4.3. Distribucion de terminales de tarjeta NI PCI-6024E	56
4.4. Diagrama de conexión y características del iso122	57
5.1. Diagrama de bloques del control	59
5.2. Conexion de transformadores de medición	60
5.3. Transformadores utilizados para la medición.	61
5.4. Entradas utilizadas para la medición de voltaje.	62
5.5. Bloques en Scicos utilizados para la medición.	63
5.6. Diagrama de bloques del rectificador por el método de transformación de coordenadas.	63
5.7. Diagrama de bloques del regulador de voltaje utilizado.	64
5.8. Diagrama de bloques de la unidad de distribución.	64
5.9. Bloques y parámetros de la unidad de distribución.	65
5.10. Bloques de salida del control.	66
5.11. Salidas utilizadas de la tarjeta de adquisición de datos	67
5.12. Diagramas de las fuentes y bases para los amplificadores aisladores	68
5.13. Circuito impreso de los amplificadores aisladores	68
5.14. Hardware completo para tarjeta de adquisición de datos	69
5.15. diagrama trifilar de las conexiones del equipo de Lab-volt.	69
5.16. Sistema armado por completo.	70
6.1. Señal en los inductores de RCT con un ángulo de 90 grados	73
6.2. Señal en los inductores de RCT con un ángulo de 135 grados	73
6.3. Señal en los inductores de RCT con un ángulo de 180 grados	74
6.4. Puntos de medición del sistema con la interfaz de adquisición de Lab-volt	75

6.5. Captura de pantalla del control con carga de 1200, 600 y 300 ohms	77
6.6. Captura de pantalla del control con carga de 600 y 300 ohms	77
6.7. Captura de pantalla del control con carga de 300 ohms	78
6.8. Captura de pantalla del control con carga de 600 ohms	78
6.9. Captura de pantalla del control con carga de 1200 ohms	79
6.10. Captura de pantalla del control con carga de 1200 y 300 ohms	79
6.11. Captura de pantalla del control con carga de 1200 y 600 ohms	80

Índice de tablas

1.1.	Lista de CEV's de CFE instalados en Mexico.	4
1.2.	Lista de CEV's en proyectos de instalación por la CFE	4
2.1.	Parámetros típicos del regulador de voltaje del CEV	32
4.1.	Especificaciones de la fuente de poder LAV-VOLT modelo 8821	49
4.2.	Especificaciones módulo resistencia LAB-VOLT modelo 8311	50
4.3.	Especificaciones módulo resistencia LAB-VOLT modelo 8321	50
4.4.	Especificaciones módulo de capacitores LAB-VOLT modelo 8331	50
4.5.	Especificaciones módulo de líneas de transmisión LAB-VOLT modelo 8329 .	51
4.6.	Especificaciones de módulo de Tiristores de potencia LAV-VOLT modelo 8841	51
4.7.	Especificaciones de la unidad de disparo de Tiristores LAV-VOLT modelo 9030	51
4.8.	Especificaciones de Interfaz adquisición de datos LAV-VOLT modelo 9062 .	53
4.9.	Especificaciones del Software LVDAM-EMS	54
4.10.	Especificaciones tarjeta NI PCI-6024E	54
4.11.	Descripción de terminales de entrada y salida de NI PCI-6024E	54
6.1.	Valores de carga obtenidos de prueba con conexiones manuales	72
6.2.	Valore obtenidos de prueba de ángulo de disparo del banco de reactores . . .	74
6.3.	Valore obtenidos de prueba de conexión y desconexión del banco de capacitores	74
6.4.	Valores obtenidos de prueba con CCT Y RCT apagados	75
6.5.	Valores obtenidos de prueba del CEV en lazo abierto	76
6.6.	Valores obtenidos de prueba del CEV en lazo cerrado	76
6.7.	Valores obtenidos de prueba del CEV en lazo cerrado variando voltaje de fuente	81

CAPÍTULO

1

Introducción

Debido a la importancia que representa la energía eléctrica en nuestra vida, para su uso en la iluminación, la operación de diversos equipos, vídeo, aire acondicionado, sistemas de cómputo y en general en los equipos y aparatos que ocupamos en nuestra vida diaria. Por consiguiente, los disturbios y variaciones de voltaje que se producen, tienden a afectarnos de alguna u otra manera.

1.1. Antecedentes

Según el Instituto de Ingenieros Eléctricos y Electrónicos (IEEE por sus siglas en inglés), las variaciones en el voltaje de alimentación de los sistemas eléctricos que duran más de 1 minuto pueden causar problemas en los equipos. Por eso se busca mantener el voltaje en un rango del 5 % del valor nominal[1]; una de las formas de lograrlo es a través de la compensación de reactivos.

La tecnología FACTS (del inglés Flexible AC Transmission Systems) es la aplicación de la electrónica de potencia para el control de la potencia activa y reactiva en un Sistema Eléctrico de Potencia (SEP). Los FACTS se están convirtiendo en un componente importante en los SEP modernos. La mayoría de los FACTS actualmente en uso están basados en tiristores [2].

Los Compensadores Estáticos de VARS, o CEV, representan la primera generación de controles FACTS y han sido ampliamente usados por todo el mundo desde 1970 hasta la actualidad [2]. También utilizados para resolver varios problemas para la calidad de energía reduciendo variaciones de voltaje después de eliminar fallos, regulación de voltaje, las tensiones de secuencia negativa, etc. Las variaciones de voltaje en un sistema de energía se deben a las cargas monofásicas, que en muchos casos tiene que reducirse a menos del 2 % con la ayuda de los CEV. [3]

Además del avance de los semiconductores de potencia, la electrónica aplicada al control ha evolucionado enormemente. La electrónica utilizada para el control de las compuertas de tiristores en los primeros CEV's era totalmente analógica, utilizando circuitos integrados de amplificadores operacionales. El sistema de control de los CEV's actuales utiliza técnicas de procesamiento digital de señales basados en el uso de procesadores y microcontroladores. Mucha de la electrónica antigua ha sido sustituida por programación, lo cual ha hecho a los equipos más compactos y confiables [2].

En México, la instalación de CEV's inició en la década de los 80's en la Comisión Federal de Electricidad (CFE). En la actualidad cuenta con 20 CEV's instalados a lo largo y ancho del territorio nacional en las redes de 115kV, 230kV y 400kV como se muestra en la figura 1.1 y en la tabla 1.1. La Tabla 1.2 muestra los CEV's que la Comisión Federal de Electricidad

(CFE) tiene como proyectos futuros [4].



Figura 1.1: Compensadores estáticos de VAR'S en México

En el posgrado en Ingeniería Eléctrica del ITCM se han desarrollado prototipos atendiendo el control del voltaje, así como simulaciones tanto para reactores controlados por tiristores (RCT) como para condensadores conmutados por tiristores (CCT)[5, 6, 7, 8].

1.2. Planteamiento del Problema

El control de voltaje (V) y potencia reactiva (Q) constituye uno de los objetivos de mayor interés en la planeación y operación de un sistema eléctrico de potencia. La importancia del control Q - V proviene básicamente de la necesidad de satisfacer los requerimientos de calidad en el suministro de energía eléctrica.

Algunas de las razones para el aumento del interés en la calidad de la energía puede ser resumido de la siguiente forma:

Tabla 1.1: Lista de CEV's de CFE instalados en Mexico.

GERENCIA	SUBESTACION	MARCA	RED (kV)	CAPACIDAD (MVARs)	
				INDUCTIVOS	CAPACITIVOS
NOROESTE	CULIACAN III	ABB	230	100	100
	SANTA ANA	FUJI	230	56	0
	CANANEA	FUJI	230	0	80
	MOCTEZUMA	ABB	230	90	300
NORTE	CAMARGO	ABB	230	50	200
	DURANGO(JOM)	ABB	230	50	150
NORESTE	GÜEMEZ	ABB	230	90	300
	ACATLAN	ABB	400	200	0
OCCIDENTE	CAÑADA	ABB	400	90	300
	LA PILA	SIEMENS	230	70	200
	TEXCOCO	ABB	400	90	300
	TOPILEJO	ABB	400	90	300
CENTRAL	NOPALA	SIEMENS	400	90	300
	PIE DE LA CUESTA	ABB	230	50	150
	CERRO GORDO	SIEMENS	230	75	300
ORIENTE	TEMASCAL	ABB	400	300	300
	CERRO DE ORO	ABB	400	300	300

Tabla 1.2: Lista de CEV's en proyectos de instalación por la CFE

GERENCIA	SUBESTACION	MARCA	RED (kV)	CAPACIDAD (MVARs)	
				INDUCTIVOS	CAPACITIVOS
BAJA CALIFORNIA	EL PALMAR	ABB	230	50	150
	TECNOLOGICO	AREVA	230	75	200
CENTRAL	LA PAZ	ABB			
SURESTE	LA VENTOSA	ABB	400	300	300
PENINSULAR	ESCARCEGA	ABB	400	300	300

Medición: La baja calidad de la energía puede afectar la exactitud de las mediciones.
Relevadores de protección: La baja calidad de la energía puede obligar a los relevadores de protección a funcionar incorrectamente.

Tiempo de inactividad: La baja calidad de la energía puede producir tiempo de inactividad y/o daño de equipo, produciendo una pérdida de productividad.

Costo: La baja calidad de la energía puede producir aumentos de costos debidos a los anteriores efectos.

Compatibilidad electromagnética: La baja calidad de la energía puede producir problemas con la compatibilidad electromagnética y ruido [9]

Debido a lo anteriormente expuesto, es necesario e importante desarrollar un control digital para mantener un voltaje en un rango del $\pm 5\%$ del voltaje nominal, utilizando un CEV del tipo híbrido RCT/CCT.

1.3. Justificación

A pesar de que los CEV's basados en el uso de los tiristores corresponden a la primera generación de FACTS, su uso se ha extendido notablemente ya que permiten controlar la potencia reactiva y realizar una regulación confiable del voltaje en el nodo donde se encuentran conectados. En nuestro país la CFE los ha instalado en sus redes de transmisión debido a su confiable tecnología y a su favorable balance entre el costo y el beneficio que aportan en relación con otros tipos de FACTS. La vida útil de estas instalaciones se mide en décadas [2].

La aplicación de CEV's en redes eléctricas presenta ventajas en los siguientes aspectos [10]

- Aumentar la cargabilidad de sistemas de transmisión.
- Mejorar el límite de estabilidad transitoria.

- Mejorar la estabilidad dinámica amortiguando oscilaciones.
- Controlar los sobre voltajes temporales y de estado estable.
- Amortiguar oscilaciones subsincronas.
- Permiten la compensación por fase en cargas monofásicas variables.
- Mejorar el funcionamiento de terminales convertidoras de CD.
- Proporcionan la compensación inductiva necesaria para el recierre monopolar.

El esquema básico de un compensador híbrido CCT/RCT consiste de bancos de unidades CCT conectadas en paralelo con una o más unidades RCT. Una de las ventajas que se tiene respecto a los esquemas CCT y RCT consiste en que el esquema híbrido proporciona los dos tipos de compensación reactiva (inductiva y capacitiva)[10].

1.4. Objetivos

1.4.1. Objetivo General

Realizar un control digital fiable para regular el voltaje por medio de un CEV híbrido utilizando los prototipos existentes RCT y CCT en el laboratorio del Maestría en Ingeniería Eléctrica del ITCM.

1.4.2. Objetivos específicos

Iniciar con la etapa de adquisición de datos donde se obtienen lecturas de voltajes del sistema eléctrico.

Transformarlas y enviarlas al sistema de control donde se compara el voltaje medido de la red (V_r) con el voltaje de referencia (V_{nom}) y ahí se determina si existe o no necesidad de compensar.

Cuando exista un sobre voltaje que sea superior al 5 % del V_{nom} el circuito de control envía la orden para activar el RCT controlando el ángulo de disparo del tiristor y situar el voltaje dentro del rango de aceptación.

Si se encuentra que existe en la red un bajo voltaje por debajo del 5 % del V_{nom} se conectará el CCT por medio del tiristor, siempre y cuando este no sobrepase la potencia reactiva requerida; de lo contrario también a la par entrará en funcionamiento el RCT para disminuir la potencia suministrada y que no sobrepase el nivel de voltaje deseado.

Si no se encuentra ningún disturbio en el voltaje de la red y su voltaje se encuentra dentro del rango de aceptación el sistema solo seguirá monitoreando la red.

1.5. Hipótesis

Utilizando un circuito de detección de voltajes y corrientes, se tendrán las lecturas de las mismas.

Al comparar las lecturas del voltaje del sistema con el voltaje de referencia, se podrá determinar si requiere o no compensación.

Si existe bajo voltaje deberá conectarse el CCT para suministrar reactivos.

Si existe sobre voltaje deberá conectarse el RCT para consumir reactivos.

Por medio del desarrollo del modelo matemático del CEV se podrá determinar la cantidad de VAR's requeridos para las condiciones de sobre y bajo voltaje.

1.6. Alcances y Limitaciones

El prototipo podrá compensar tanto sobre voltajes como bajos voltajes para mantener un nivel óptimo del mismo en el rango deseado de $\pm 5\%$ del voltaje nominal.

Los prototipos a los que se les aplicará el control digital, son trifásicos y funcionan para un voltaje de 220 v de línea a línea.

El control digital se realiza por medio de una tarjeta de adquisición de datos y una PC.

El prototipo se instalará con el modelo de laboratorio de un sistema eléctrico de potencia implementado en Lab-Volt para observar su comportamiento ante diferentes disturbios ante cargas trifásicas balanceadas y solo se utilizarán los valores de módulos incluidos en el mismo.

Compensador Estático de Potencia Reactiva

Uno de los dispositivos FACTS más importantes es el CEV o compensador estático de potencia reactiva, el cual puede ser utilizado para el control del voltaje y mejorar la estabilidad de los SEP.

Un CEV puede aportar la potencia reactiva necesaria para el control dinámico del voltaje compensando así los desvíos de potencia reactiva de la red, provocados por grandes variaciones de carga que podrían provocar variaciones inaceptables de voltaje, inestabilidad o hasta colpaso del sistema.

2.1. Sistemas de Transmision Flexibles de CA (FACTS)

Los equipos FACTS comenzaron a ser implementados al final de la década de los 60's y principios de los 70's por diversos grupos, pero la denominación FACTS (Flexible Alternating Current Transmission Systems) nació en 1988. El concepto de FACTS agrupa un conjunto de dispositivos basados en la Electrónica de Potencia que permiten una mayor flexibilidad en el control de los sistemas eléctricos de potencia. Entiéndase por flexibilidad como la capacidad para una interacción rápida y continua de los parámetros que controlan la dinámica del funcionamiento del sistema eléctrico.

La IEEE da las siguientes definiciones [11]

Flexibilidad de la transmisión de potencia eléctrica *La habilidad de acomodar los cambios en el sistema de transmisión eléctrica o condiciones de funcionamiento manteniendo el estado estacionario y los márgenes de transitorios.*

Sistemas de transmisión flexibles de CA (FACTS) *Sistemas de transmisión de corriente alterna que incorporan componentes estáticos de electrónica de potencia basados en otros controladores estáticos para mejorar la capacidad de control y la capacidad de aumento de potencia de transferencia.*

Controlador FACTS *Un sistema en electrónica y otro equipo estático para proveer el control de uno o más parámetros del sistema de transmisión de corriente alterna.*

Los controladores FACTS se pueden clasificar de varias maneras, una de ellas es tomando como referencia la función de sus principales elementos, también se pueden clasificar en función de la conexión de los dispositivos.

2.2. Clasificación de FACTS por tipo de conexión

2.2.1. Controladores conectados en derivación

Consiste de una impedancia variable, fuente variable o una combinación de ambas. El principio de operación de todos los controladores en derivación es inyectar corriente al sistema en el punto de conexión. Una impedancia variable conectada al voltaje de línea causa un

flujo de corriente variable y de esta manera representa una inyección de corriente a la línea. Mientras que la corriente inyectada esté en cuadratura con el voltaje de línea, el controlador en derivación sólo aporta o consume potencia reactiva; cualquier otro ángulo de fase representa manejo de potencia activa..[11]

Compensador estático síncrono (STATCOM) *Un generador síncrono estático operado como un compensador estático de vars's cuya corriente de salida capacitiva o inductiva puede ser controlada independiente de la tensión de CA del sistema.*

Generador estático síncrono (SSG) *Convertidor estático de potencia autoconmutado alimentado de una fuente de energía eléctrica apropiada y operado para producir un conjunto de voltajes de salida multifase ajustables, que puede ser acoplado a un sistema de potencia de CA con el propósito de intercambiar independientemente y de manera controlada potencia activa y reactiva.*

Compensador Estático de VAR's (CEV) *Este dispositivo genera o absorbe potencia reactiva. La salida se ajusta para intercambiar corriente capacitiva o inductiva y así mantener o controlar parámetros específicos (típicamente el voltaje en una barra) del sistema eléctrico de potencia.*

Reactor Controlado por Tiristores (RCT) *Reactor controlado por tiristores que varía su reactancia efectiva de manera continua mediante control parcial de conducción de los tiristores.*

Capacitor Conmutado por Tiristores (TSC) *Capacitor en derivación conmutado por tiristores cuya reactancia efectiva varía de acuerdo a la operación de los tiristores de conducción total o nula.*

2.2.2. Controladores conectados en serie

Consiste en una impedancia variable como un capacitor y/o reactor o una fuente variable basada en electrónica de potencia a frecuencia fundamental. El principio de operación de todos los controladores serie es el de inyectar un voltaje en serie con la línea. Una impedancia variable multiplicada por la corriente que fluye a través de ella representa un voltaje en serie

inyectado a la línea. Mientras el voltaje esté en cuadratura con la corriente de línea el controlador serie sólo aporta o consume potencia reactiva; cualquier otro ángulo de fase representa manejo de potencia activa.[11]

Compensador Serie Estático Síncrono(SSSC) *Generador estático síncrono operado sin una fuente de poder externa al igual que un compensador serie, cuya salida de voltaje está en cuadratura y controlada independientemente de la corriente de línea con el propósito de incrementar o decrementar la caída de voltaje reactivo a través de la línea, y así controlar la potencia eléctrica transmitida. El SSSC puede incluir dispositivos de almacenamiento de energía para transitorios o dispositivos de absorción de energía para mejorar el comportamiento dinámico del sistema de potencia a través de compensación temporal adicional de potencia activa, para incrementar o decrementar momentáneamente la caída resistiva de voltaje a través de la línea.*

Capacitor Serie Controlado por Tiristores (TCSC) *Compensador de reactancia capacitiva que consiste de un banco de capacitores en serie, en paralelo con un reactor controlado por tiristores a fin de proveer una reactancia capacitiva serie variable.*

Capacitor Serie Conmutado por Tiristores (TSSC) *Compensador de reactancia capacitiva que consiste de un banco de capacitores en serie, en paralelo con un reactor conmutado por tiristores para proveer control de reactancia capacitiva.*

Reactor Serie Controlado por Tiristores(TCSR) *Compensador de reactancia inductiva que consiste de un reactor serie en paralelo con un RCT a fin de proveer una reactancia variable.*

Reactor Serie Conmutado por Tiristores (TSSR) *Compensador de reactancia inductiva que consiste de un reactor conmutado por tiristores, a fin de proveer control de reactancia inductiva serie.*

2.2.3. Controladores combinados serie-derivación

Este dispositivo puede ser una combinación de controladores en derivación y serie separados, controlados de manera coordinada, o un controlador de flujo de potencia unificado con elementos en serie y en derivación. El principio de operación de los controladores

serie-derivación es inyectar corriente al sistema a través de la componente en derivación del controlador, y un voltaje en serie con la línea utilizando la componente en serie. Cuando los controladores en serie y en derivación son unificados puede haber un intercambio de potencia activa entre ellos a través de su enlace.[11]

Controlador de Flujos de Potencia Unificado (UPFC) *Es una combinación del compensador estático síncrono (STATCOM) y el compensador serie estático síncrono (SSSC), acoplados a través de un enlace de cd, para permitir el flujo bidireccional de potencia activa entre las terminales serie de salida del SSSC y las terminales en derivación de salida del STATCOM, controlados para proveer compensación activa y reactiva serie sin una fuente de energía eléctrica externa. El UPFC a través de la inyección de voltaje en serie, es capaz de controlar el voltaje de línea, impedancia, y ángulo, o alternativamente el flujo de potencia activa y reactiva de la línea. El UPFC puede también proporcionar compensación reactiva en derivación con control independiente.*

Transformador Cambiador de Fase Controlado por Tiristores (TCPST) *Transformador cambiador de fase ajustado por tiristores para proporcionar un ángulo de fase que varía rápidamente.*

2.3. Principios y aplicaciones de los semiconductores

En aplicaciones de potencia, los dispositivos semiconductores son usados principalmente como interruptores. Para la conmutación en un sistema de CA, dos dispositivos de conexión unidireccional son conectados en configuración antiparalelo, como se muestra en la figura 2.1(a). Dicho interruptor puede ser empleado por fase para conectar o desconectar un elemento en derivación, como un capacitor o un reactor. Un tiristor polarizado inversamente se apaga automáticamente a corriente cero, por esta razón un tiristor en antiparalelo es usado para el control de corriente a través de un reactor como se muestra en la figura 2.1(b). Esto es fácil de entender dado que la corriente a través de un reactor puede ser controlada de un valor máximo a cero ajustando el ángulo de retraso, α , de la señal de disparo de la compuerta de 90° a 180° . De esta manera un tiristor conmutado ofrece control de corriente en un reactor, haciendo de él un reactor controlado por tiristores. Sin embargo, puesto que la corriente de un capacitor provoca el adelanto del voltaje por aproximadamente 90° y la conexión del capacitor causa corriente transitoria de in-rush que debe ser minimizada mediante la conexión de

los capacitores cargados en el instante cuando el voltaje a través del interruptor es cercano a cero. Por lo tanto la conmutación del tiristor es solamente usada para conectar o desconectar un capacitor, implementando así un capacitor conmutado por tiristores.[12]

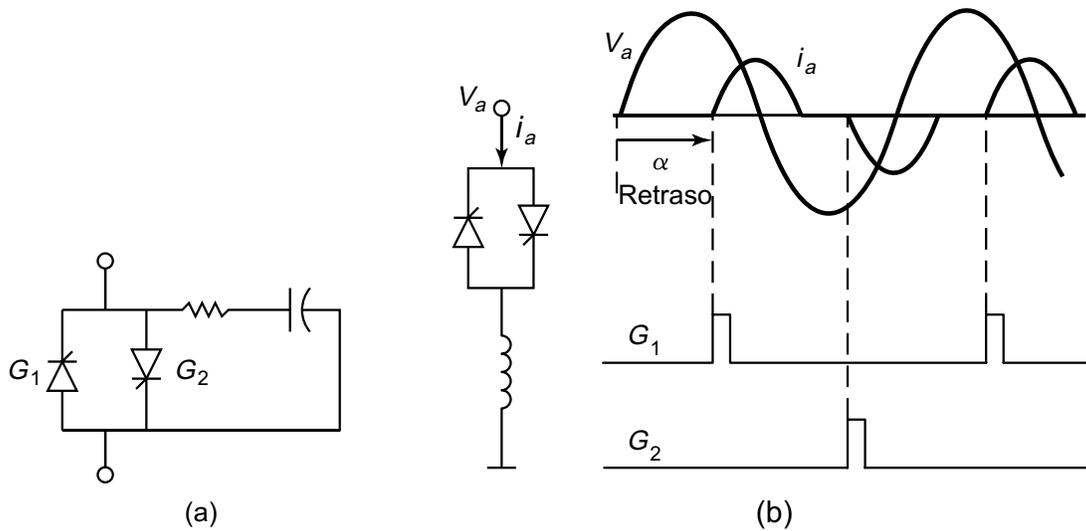


Figura 2.1: Aplicaciones de un tiristor conmutado para CA: (a) como interruptor (b) reactor controlado

2.4. Potencia reactiva

Para que las redes de transmisión operen dentro de los límites de tensión deseado, son usados los métodos de suministro y consumo de potencia reactiva (control de potencia reactiva). Para el circuito de corriente alterna que se muestra en la figura 2.2(a), la potencia instantánea de la fuente de voltaje a la carga $Z \angle \phi$, en función del voltaje v y la corriente instantánea i , se da como:

$$p = vi \tag{2.1}$$

En estado estacionario donde: $v = V_{max} \cos(\omega t)$ y $i = I_{max} \cos(\omega t - \phi)$:

$$\begin{aligned}
 p &= \frac{V_{max}I_{max}}{2} [\cos \phi + \cos(2\omega t - \phi)] \\
 &= VI \cos \phi (1 + \cos 2\omega t) + VI \sin \phi \sin 2\omega t
 \end{aligned} \tag{2.2}$$

donde V e I son los respectivos valores RMS del voltaje y la corriente.

Las ecuaciones 2.1 y 2.2 son representados por la figura 2.2 (b). La ecuación 2.2 consta de dos componentes de doble frecuencia (2ω). El primer término tiene un valor medio, así como una magnitud máxima de $VI \cos \phi$. Este valor medio es la potencia activa (P), que fluye de la fuente a la carga. El segundo término tiene un valor promedio de cero, pero su valor pico es $VI \sin \phi$. Escrito fasorialmente, la potencia compleja en la red de la figura 2.2 (a) está dada por:

$$\begin{aligned}
 S &= \bar{V} \cdot \bar{I}^* \\
 &= P + jQ = VI \cos \phi + VI \sin \phi
 \end{aligned} \tag{2.3}$$

donde P se le llama potencia activa, que se mide en wats (W), y Q se denomina como la potencia reactiva, que se mide en volts-ampers reactivos (VAR). Comparando las ecuaciones 2.3 y 2.2, el valor máximo del segundo componente de la potencia instantánea en la ecuación 2.2 se identifica como la potencia reactiva.

La potencia reactiva es esencial para crear los campos de acoplamiento necesarios para los dispositivos de energía, que constituyen la carga del voltaje y corriente de los circuitos, pero no resulta en un consumo medio de potencia (activa) y es, de hecho, un componente importante en todas las redes de alimentación de CA. La figura 2.2 (c) muestra un triángulo de potencia de uso común.

Los dispositivos electromagnéticos almacenan energía en sus campos magnéticos. Estos dispositivos generan corrientes en atraso, lo que resulta en valores positivos de Q , por lo tanto se refieren con frecuencia como los consumidores de potencia reactiva. Los dispositivos electrostáticos, por otro lado, almacenan energía eléctrica en los campos, estos dispositivos generan corrientes en adelanto y el resultado es un valor negativo de Q , por lo que son como

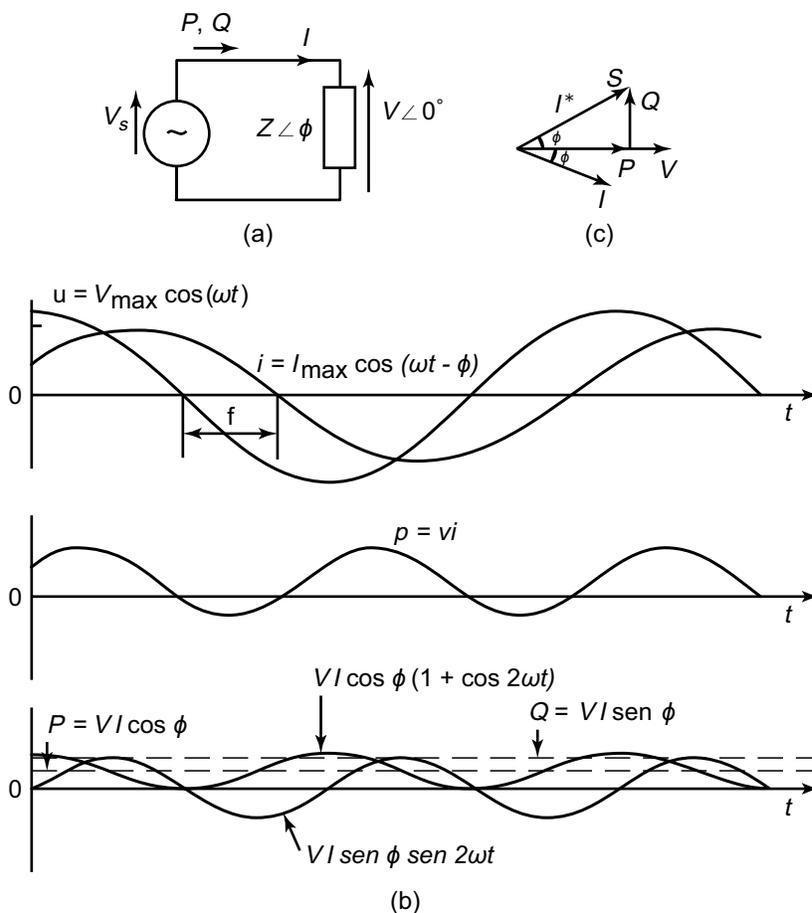


Figura 2.2: Parámetros eléctricos en una red de CA

los generadores de energía reactiva. [12]

2.4.1. Control de voltaje

El control del nivel de voltaje es logrado por la producción, absorción, y flujo de potencia reactiva en todos los niveles del sistema. Las unidades de generación proveen los medios básicos para el control de voltaje. Medios adicionales son usualmente requeridos para el control de voltaje a través del sistema. Los dispositivos usados para este propósito pueden ser clasificados como sigue:

- a) Fuentes de potencia reactiva como son capacitores en paralelo, reactores en paralelo, com-

pensadores síncronos y compensadores estáticos de vars(CEV's)

- b) Compensadores de reactancia de linea como son los capacitores serie.
- c) Transformadores de regulación como transformadores con cambios de taps.

Capacitores y reactores en paralelo y capacitores series proveen compensacion pasiva ya sea conectados permanentemente o conmutados. Ellos contribuyen al control de voltaje modificando las características de la red.

Condensadores síncronos y CEV,s proveen compensacion activa, la potencia reactiva absorbida/suministrada por ellos se ajusta automáticamente para mantener el voltaje de los buses a los que están conectados. Junto con las unidades de generación, establecen el voltaje en puntos específicos en el sistema. El voltaje en otras ubicaciones en el sistema está determinado por los flujos de potencia activa y reactiva a través de diversos elementos de circuito, incluyendo los dispositivos de compensación pasiva. [13]

2.5. Reactor Controlado por Tiristores (RCT)

Los elementos básicos de un RCT son un reactor en serie con un par de tiristores conectados en antiparalelo como se muestra en la figura 2.3 (a).

Los tiristores conducen alternando medios ciclos de la frecuencia de alimentación dependiendo del ángulo de disparo α , que es medido apartir del cruce por cero del voltaje. La conducción completa se obtiene cuando el ángulo de disparo es 90° . La corriente es esencialmente reactiva y senosoidal. La conducción parcial se obtiene con ángulos de disparo entre 90° y 180° , como se muestra en la figura 2.3(b).Ángulos de disparo entre 0 y 90° no son permitidos ya que producen corrientes asimétricas con un componente de CD.

Donde σ es el ángulo de conducción, relacionado con α por:

$$\sigma = 2(\pi - \alpha) \tag{2.4}$$

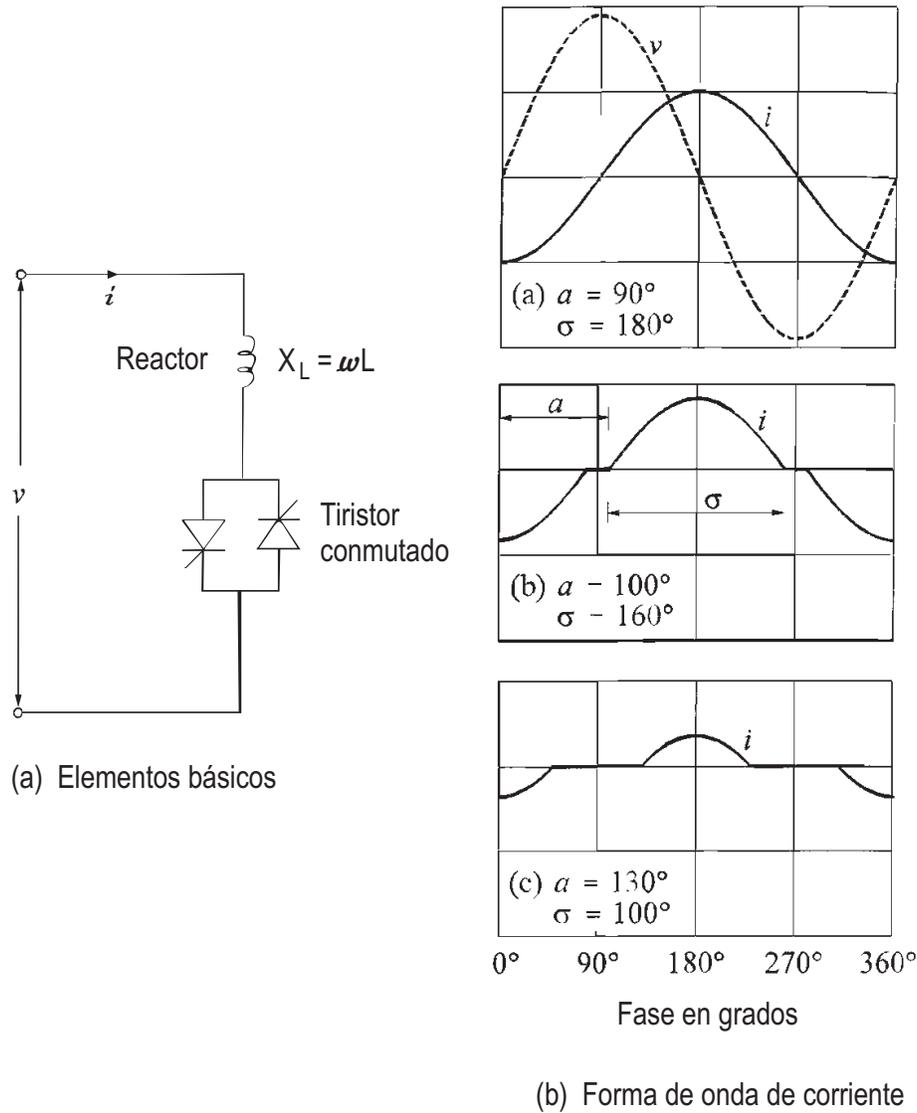


Figura 2.3: Reactor Controlado por Tiristores

La corriente instantánea i esta dado por:

$$i = \begin{cases} \frac{\sqrt{2}V}{X_L} (\cos \alpha - \cos \omega t) & \text{para } \alpha < \omega t < \alpha + \sigma \\ 0 & \text{para } \alpha + \sigma < \omega t < \alpha + \pi \end{cases} \quad (2.5)$$

Del análisis de Fourier de la señal de corriente se tiene la componente fundamental:

$$I_1 = \frac{V}{X_L} \frac{\sigma - \text{sen } \sigma}{\pi} \quad (2.6)$$

donde I_1 y V son valores RMS, y X_L es la reactancia del reactor a frecuencia fundamental.

El efecto de aumentar α (es decir disminuyendo σ) es la reducción de la componente fundamental I_1 . Esto es equivalente al aumento de la inductancia efectiva de el reactor.

A medida que la componente de corriente es modificada, el RCT es una susceptancia controlable. La susceptancia efectiva como función del ángulo de disparo α es:

$$\begin{aligned} B(\alpha) &= \frac{I_1}{V} = \frac{\sigma - \text{sen } \sigma}{\pi X_L} \\ &= \frac{2(\pi - \alpha) + \text{sen } 2\alpha}{\pi X_L} \end{aligned} \quad (2.7)$$

El máximo valor de la susceptancia efectiva es a conducción total ($\alpha = 90^\circ$, $\sigma = 180^\circ$), y es igual a $\frac{1}{X_L}$; el mínimo valor es cero, obtenido con $\alpha = 180^\circ$ o $\sigma = 0^\circ$.

Este principio de control de susceptancia es conocido como control de fase. La susceptancia es conmutada dentro del sistema por una fracción controlable cada medio ciclo.

El RCT requiere un sistema de control que determine los instantes de disparo (es decir el ángulo de disparo α) medido desde el último cruce con cero del voltaje (sincronización de ángulos de disparo). En algunos diseños de sistemas el control responde a las señales que representan directamente la susceptancia deseada. En otros, el control responde a señales de error, tales como desviaciones de voltaje, señales auxiliares estabilizadoras, etc. El resultado es una característica de estado estacionario V/I mostrada en la figura 2.4 la cual puede ser descrita por:

$$V = V_{ref} + X_{SL} I_1 \quad (2.8)$$

donde X_{SL} es la pendiente de reactancia determinada por la ganancia del sistema de control.[13]

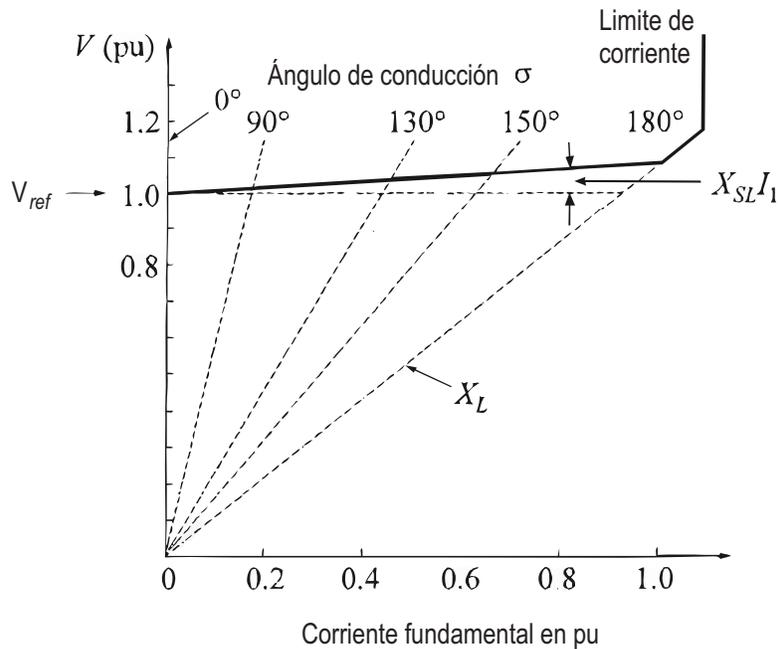
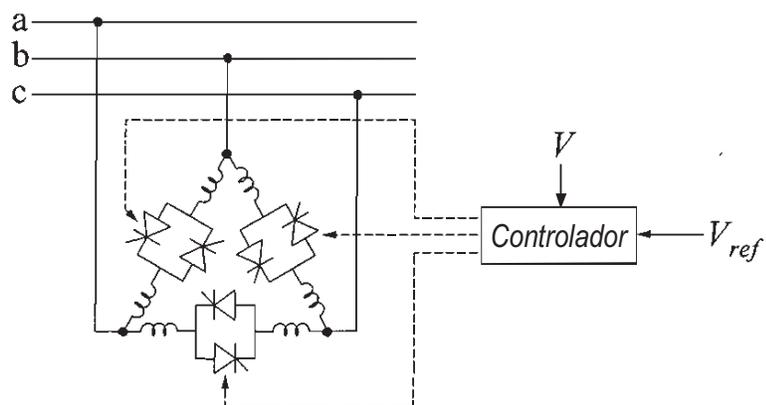


Figura 2.4: Característica voltaje-corriente del RCT

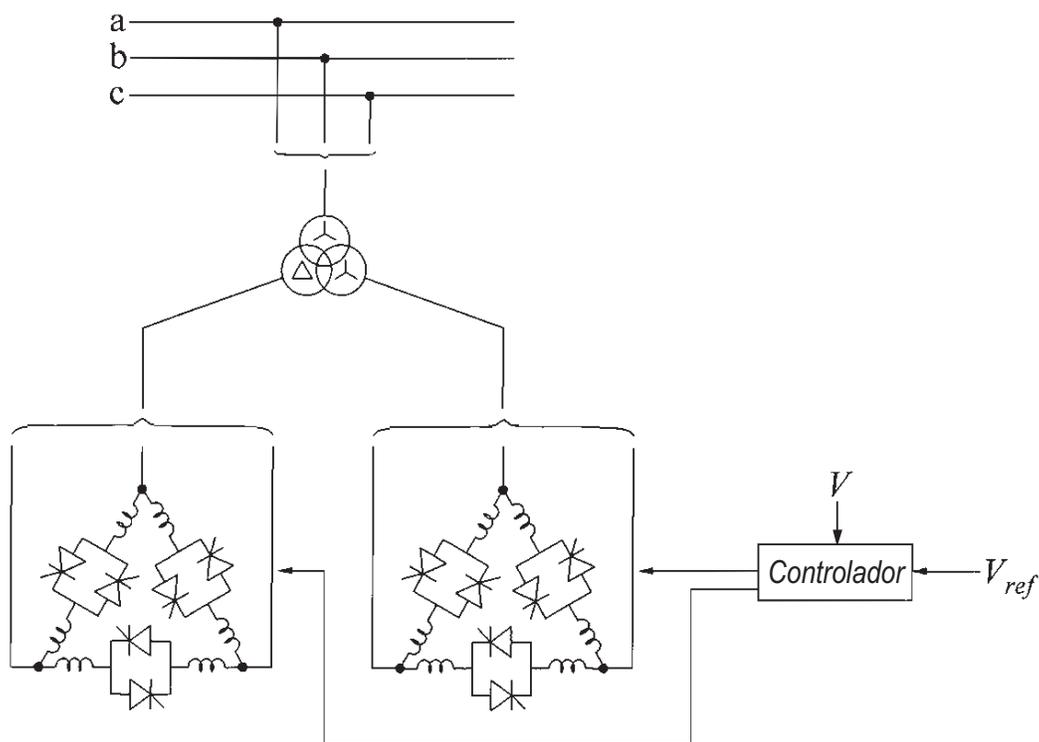
2.5.1. Armónicos:

Mientras α se incrementa de (90° a 180°) la onda de corriente cada vez es menos senosoidal; en otras palabras, el RCT genera armónicos. Para el dispositivo monofásico, el disparo de los tiristores es simétrica (igual para ambos tiristores), solo armónicos impares son generados. Para el sistema trifásico el arreglo preferido es tener los tres elementos monofásicos conectados en delta (RCT de 6 pulsos), como se muestra en la figura 2.5 (a). Para condiciones balanceadas todos los armónicos triples (3,9, ...) circulan dentro de la delta cerrada y por lo tanto ausentes de las corrientes de línea.

La eliminación de la 5^a y 7^a armónica se puede lograr mediante el uso de dos RCT de 6 pulsos de igual rango, alimentados de dos devanados secundarios del transformador reductor,



(a) RCT de 6 pulsos



(b) RCT de 12 pulsos

Figura 2.5: Arreglos del RCT trifásicos

uno conectado en Y y otro en Δ como muestra la figura 2.5 (b).

Dado que el voltaje aplicado a los RCT tiene una diferencia de 30° , la 5^a y 7^a armónicas son eliminadas de la corriente de línea del lado primario. Esto se conoce como un arreglo de 12 pulsos porque se tienen 12 tiristores disparándose cada ciclo del voltaje de línea trifásico. Con el esquema de 12 pulsos, los armónicos encontrados de más bajo orden son el 11^a y 13^a . Estos pueden ser filtrados con un simple banco de capacitores.[13]

Respuesta dinámica

El RCT responde en aproximadamente 5 a 10 ms, pero los retrasos son introducidos por la medición y circuitos de control. Para asegurar la estabilidad del control la respuesta puede ser limitada. Por estas razones, los tiempos de respuesta son normalmente alrededor de 1 a 5 ciclos de frecuencia de suministro.[13]

2.6. Capacitor Conmutado por Tiristores (CCT)

El esquema de un capacitor conmutado por tiristores consta de un banco de capacitores dividido en unidades de tamaño adecuado, cada uno de los cuales es encendido o apagado mediante la conmutación de tiristores. Cada unidad monofásica consta de un capacitor (C) en serie con un par de tiristores en antiparalelo y un pequeño inductor (L) como se muestra en la figura 2.6 (a). El propósito del inductor es el de limitar los transitorios por conmutación, para amortiguar las corrientes de inrush, y prevenir la resonancia con la red. En aplicaciones trifásicas, las unidades básicas son conectadas in Δ como se muestra en la figura 2.6 (b).

Con la conmutación de los capacitores existen transitorios que pueden ser grandes o pequeños dependiendo de la frecuencia de resonancia del capacitor con el sistema externo. El control de disparo de tiristores es diseñado para minimizar los transitorios. Esto se consigue mediante la elección del instante de conmutación cuando el voltaje a través del tiristor conmutado es mínimo, idealmente cero. La figura 2.7 muestra el principio de operación. El instante de conexión (t_1) se elige cuando el voltaje del bus esta en su máximo y tiene la misma polaridad que el voltaje del capacitor. Lo que garantiza una conmutacion libre de transitorios. El instante de desconexión (t_2) corresponde a una corriente cero. El capacitor entonces perma-

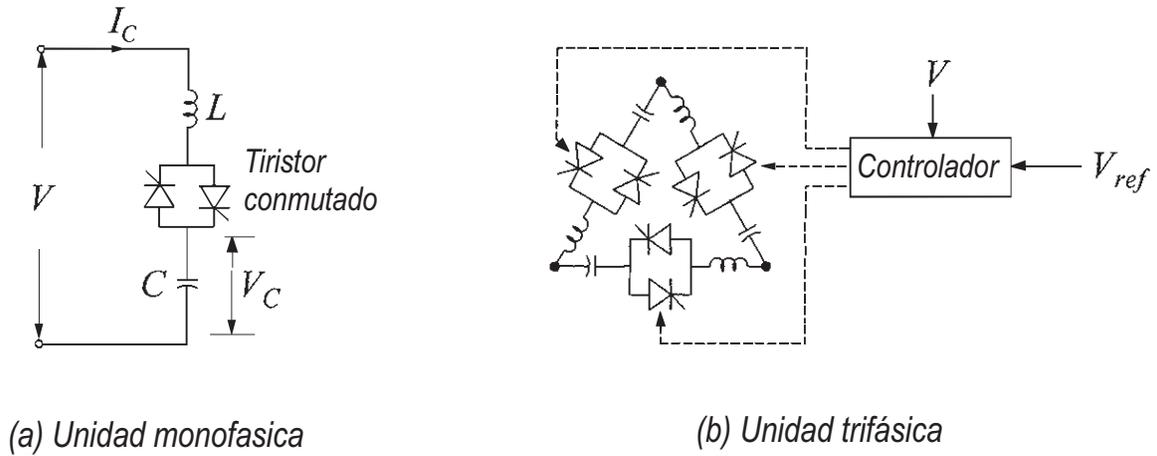


Figura 2.6: Capacitor conmutado por tiristores (CCT)

necerá cargado a voltaje pico, ya sea positivo o negativo, listo para la conexión en la siguiente operación.

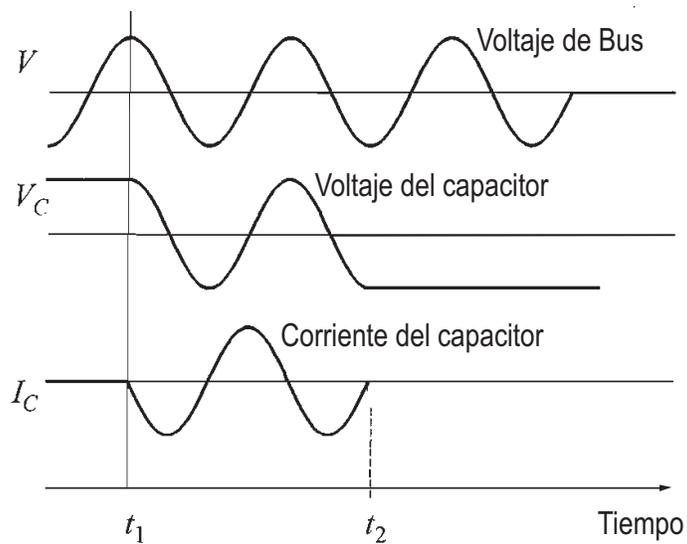


Figura 2.7: Operaciones de conexión del CCT

El principio de control de susceptancia usado para el CCT se conoce como control de ciclo integral; la susceptancia es conmutada por medios ciclos exactos. La susceptancia es dividida en varias unidades en paralelo, y la susceptancia es variada controlando el número de unidades

en conducción. Un cambio puede obtenerse cada medio ciclo. Esta forma de control no genera armónicos.

La figura 2.8 muestra el esquema básico de un CCT, consiste en CCT en Δ conectados en paralelo y un control. Cuando el voltaje de bus es diferente que el valor de referencia (V_{ref}) mas allá de la banda muerta en cualquier dirección, el control conecta (o desconecta) uno o varios bancos de capacitores hasta que el voltaje regrese dentro de la banda muerta, con la limitación de que todos los bancos hayan sido conectados (o desconectados).[13]

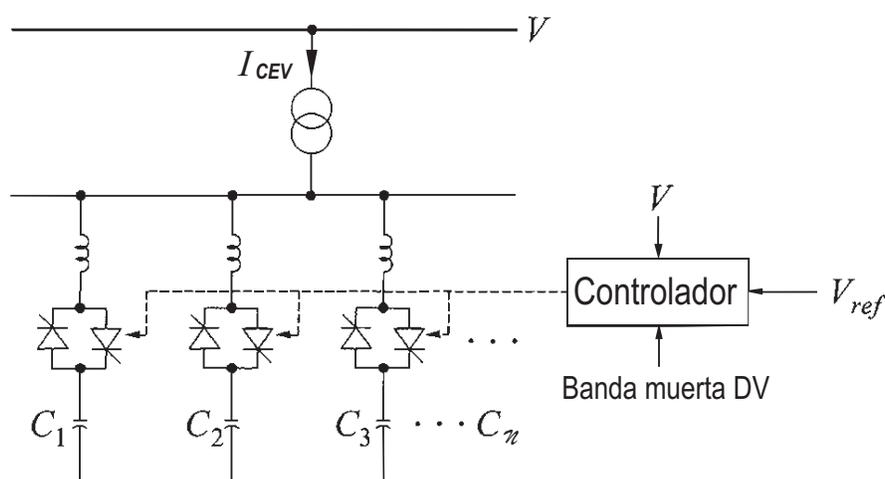


Figura 2.8: Esquema del CCT

2.6.1. Respuesta dinámica

La característica V/I del compensador CCT se muestra en la figura 2.9. Como vemos el control de voltaje es discontinuo o en pasos. Eso es determinado por el rango y el número de unidades conectados en paralelo. En aplicaciones de alto voltaje, el número de bancos capacitores es limitada por el alto costo de los tiristores. La característica V/I del sistema de potencia, como sistema de cambio de condiciones, se intersecta con la característica V/I del CCT en puntos discretos. El voltaje de bus V es controlado dentro del rango $V_{ref} \pm DV/2$, donde DV es la banda muerta.

Cuando el sistema está operando de manera que su característica es representada por la

línea S_1 , entonces el capacitor C_1 es conectado y el punto de operación A prevalece. Si la característica del sistema cambia repentinamente a S_2 , el voltaje del bus cae inicialmente al valor representado por el punto de operación B . El control de conmutación del CCT en el banco C_2 cambia el punto de operación a C , con lo que vuelve al rango deseado. Así la corriente del capacitor puede cambiar en pasos discretos. El tiempo que toma para ejecutarse un comando del controlador varía de medio a un ciclo.[13]

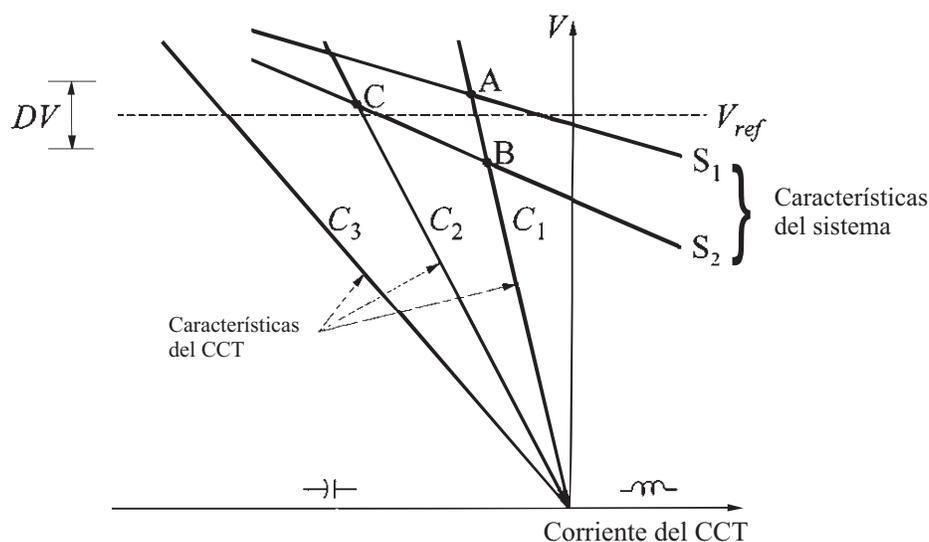


Figura 2.9: Características V/I del CCT y del sistema

2.7. Compensador Híbrido (RCT/CCT)

El esquema básico de un compensador híbrido CCT/RCT consiste de bancos de unidades CCT conectadas en paralelo con una o más unidades RCT figura 2.10. Una de las ventajas que se tiene respecto a los esquemas CCT y RCT consiste en que el esquema híbrido proporciona los dos tipos de compensación reactiva. Otra ventaja es que contiene un control continuo de la compensación reactiva capacitiva, debido al control de las unidades inductivas, control que no se puede tener en el esquema CCT donde la compensación se hace de forma discreta.

Cuando solo se requiere compensación inductiva la unidad CCT no opera y el compensador funciona con la unidad RCT. Se tendrá un control continuo de la compensación inductiva desde un valor cero hasta un valor QL_{max} controlando el ángulo de disparo de los tiristores

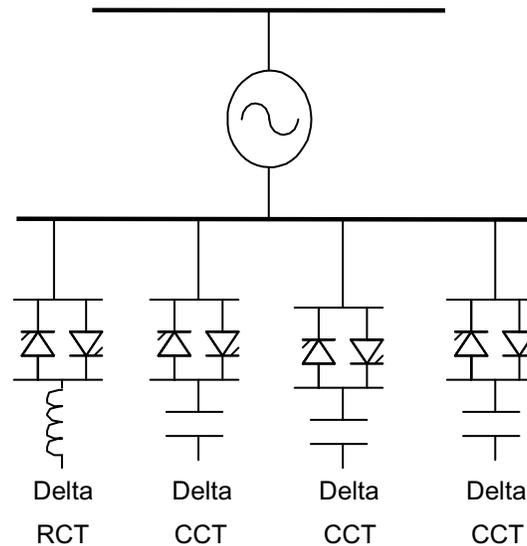


Figura 2.10: CEV combinado tipo RCT/CCT.

del RCT. Cuando se requiere compensación capacitiva entonces entran en operación ambas unidades. El control continuo de la compensación capacitiva se logra controlando el ángulo de disparo de la unidad RCT.[10]

El análisis en estado estacionario del CEV una vez que se conecta al sistema de potencia utiliza las características del CEV y el SEP (Sistema Eléctrico de Potencia) simultáneamente, como se observa en la figura 2.11. La pendiente de la característica del SEP es el negativo del inverso de la potencia de corto circuito del nodo terminal del CEV. Los cambios realizados por la operación del SEP y los parámetros ajustables del CEV se pueden analizar sobre la combinación de ambas característica determinando el punto de operación. [13]

2.8. Sistema de control del CEV

EL sistema control (figura 2.12) consta de:

- Un sistema de medición para medir el voltaje de secuencia positiva para ser controlado.
- Un regulador de voltaje que utiliza el error de voltaje (diferencia entre el voltaje medido V_m y el voltaje de referencia V_{ref}) para determinar la susceptancia B_{cev} necesaria

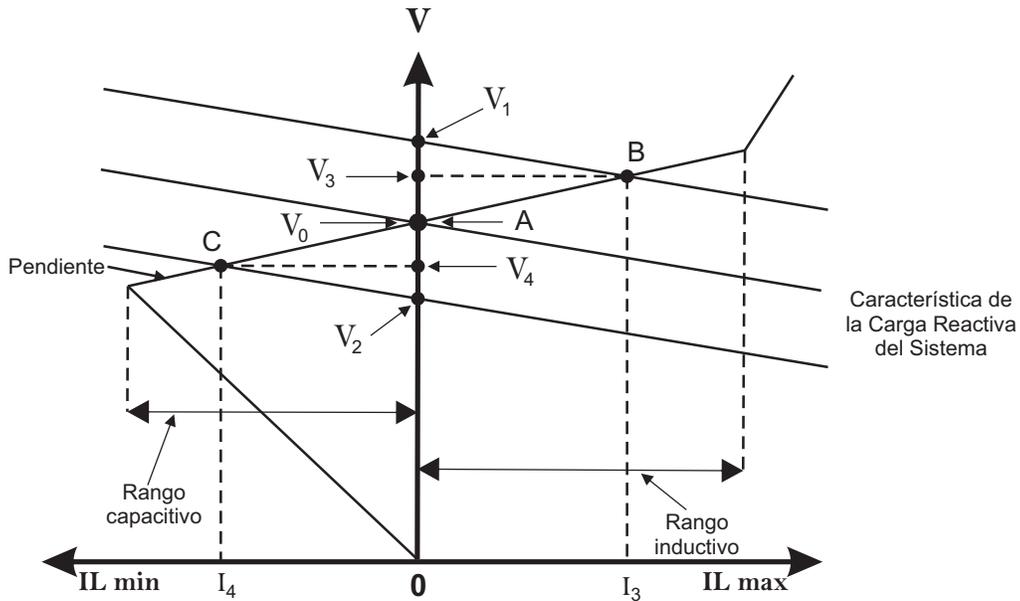


Figura 2.11: Condiciones de operación del CEV en estado estable

para mantener constante el voltaje del sistema

- Una unidad de distribución que determina los CCT que deben estar conectados o desconectados, y calcula el ángulo de disparo α del RCT
- Un sistema de sincronización utilizando un bucle de enganche de fase (PLL) sincronizando los voltajes y un generador de pulsos que envía los correspondientes pulsos a los tiristores

2.8.1. Sistema de medición de voltaje

El propósito de la medición de voltaje es generar una señal de CD proporcional al valor rms del sistema trifásico a la frecuencia fundamental. El voltaje del bus del CEV es bajado a niveles adecuados mediante transformadores de potencial para aplicar alguna de las siguientes técnicas[12]:

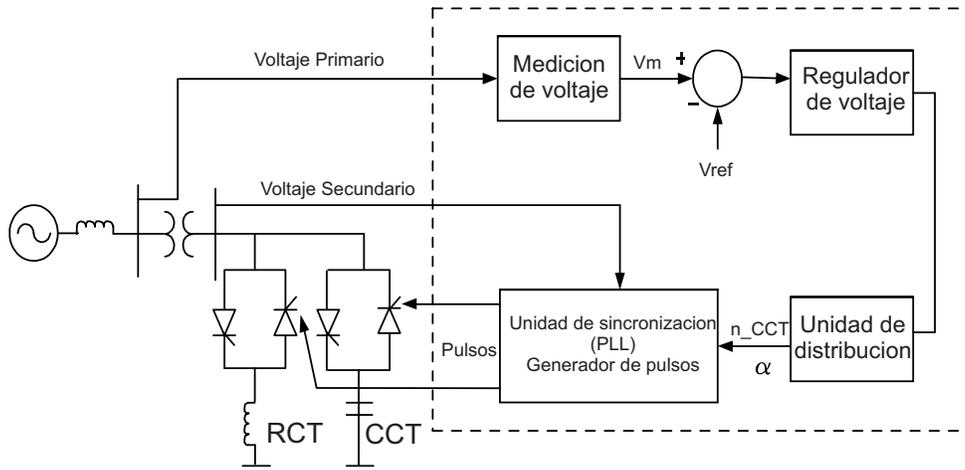


Figura 2.12: Esquema del sistema de control del CEV

Rectificación

Este método es muy usado. Consiste en la rectificación de onda completa del voltaje trifásico mediante el uso de un puente de 6 pulsos a diodos. También se pueden usar dos puentes con desplazamiento de fase de 30° para una operación del rectificador a 12 pulsos. Como los puentes de diodos de orden $6n$ pulsos, donde $n = 1, 2, \dots$, producen armónicos de orden $6n f_0$ en el lado de CD, donde f_0 es la frecuencia fundamental del sistema. Por este motivo es necesario instalar un filtro pasa bajas para eliminar el rizo de alta frecuencia.[12]

Transformación de coordenadas

Este método es basado en una transformación escalar del voltaje trifásico (a, b, c) a una voltaje de 2 fases (α, β) , definida como:

$$\begin{bmatrix} v_\alpha(t) \\ v_\beta(t) \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ 0 & \sqrt{3} & -\sqrt{3} \end{bmatrix} \begin{bmatrix} v_a(t) \\ v_b(t) \\ v_c(t) \end{bmatrix} \quad (2.9)$$

donde los subíndices a, b, c, α y β denotan los valores instantáneos de los respectivos

componentes de voltajes. El valor rms del voltaje de bus V_{rms} se calcula como sigue:

$$V_{rms} = \sqrt{v_{\alpha}^2 + v_{\beta}^2} \quad (2.10)$$

Una representación gráfica de esta técnica de medición es presentada en la figura 2.13. Esto es asumiendo que no existe en la tres fases componente de secuencia cero.[12]

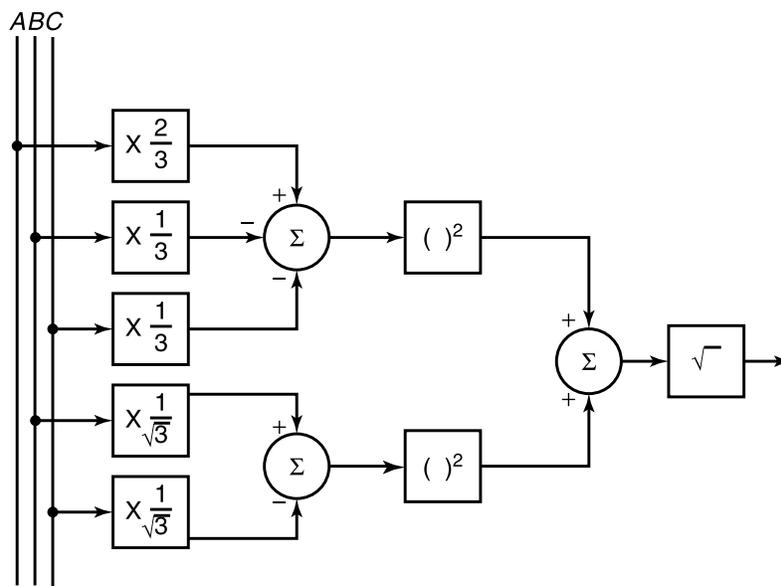


Figura 2.13: Método de transformación de coordenadas para medición instantánea de voltaje trifásico

2.8.2. Regulador de voltaje

El regulador de voltaje del CEV procesa las variables medidas del sistema (voltaje y corriente), para generar una salida proporcional a la compensación de potencia reactiva deseada. Las variables del sistema son comparadas con una señal de referencia V_{ref} , generando una señal de error la cual es aplicada al controlador tipo integral. La señal de salida del controlador integral es una señal de control de susceptancia B_{ref} , la cual debe reducir la señal de error a cero en estado estacionario. La señal de susceptancia es aplicada a los controles de las válvulas de tiristores. También se introduce una pendiente típicamente del 3% al 5%

para el funcionamiento del CEV en estado estacionario. La figura 2.14 a muestra como la corriente del CEV I_{CEV} es multiplicada por un factor K_{SL} (pendiente), generando una señal V_{SL} que entra al punto suma. La señal V_{resp} es la medición del voltaje en el lado primario del transformador del CEV. El control integral es el usado en reguladores de voltaje, ya que cuando la señal de error es cero, el control integral mantiene una salida constante. El término R_R es la constante del integrador y representa el tiempo que tarda el CEV en moverse del límite capacitivo al límite inductivo y viceversa, esto en estado estacionario y en respuesta a un voltaje de error grande.[12]

Otro método para obtener la pendiente es el mostrado en la figura 2.14 b. En este método se considera que el voltaje V_{resp} del CEV se mantiene muy cercano a 1 p.u., con lo cual la corriente $I_{CEV} = V_{resp}B_{resp}$ se puede expresar solo como B_{ref} . El lazo cerrado de control de la figura 2.14 b se puede reducir fácilmente al bloque mostrado en la figura 2.14 c. El término K_R es denominado ganancia estática, la cual es el inverso de la pendiente de corriente [12]:

$$K_R = \frac{1}{K_{SL}} \quad (2.11)$$

y

$$T_R = \frac{R_R}{K_{SL}} \quad (2.12)$$

El lazo de corriente del regulador de voltaje asegura la linealidad entre el voltaje en terminales de CEV y la corriente en el rango de control del CEV. Mientras tanto, el lazo de retroalimentación de la susceptancia provee linealidad entre la susceptancia del CEV y el voltaje.

El modelo de ganancia-tiempo constante ha sido ampliamente utilizado como modelado del CEV en estudio y simulaciones, aunque el integrador con modelo de lazo de corriente representa el control más instalado en CEVs. La tabla 2.1 presenta ciertos ejemplos que demuestran la relación entre los diferentes parámetros y su rango típico de magnitudes.

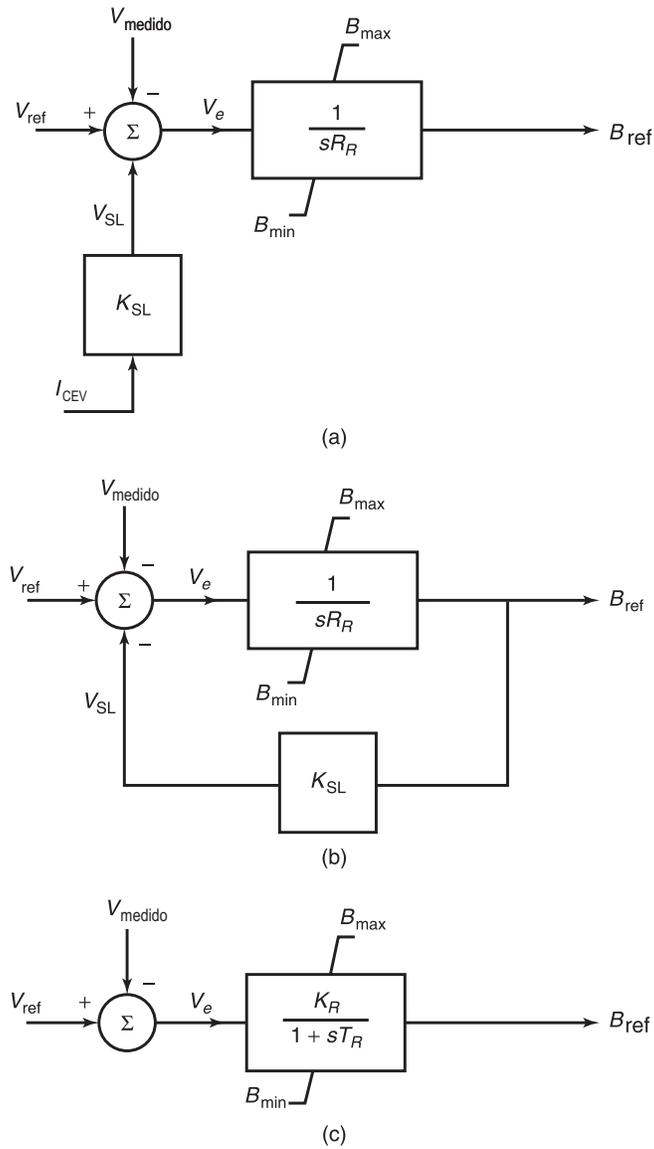


Figura 2.14: Métodos de implementación de la pendiente de corriente en el regulador de voltaje del CEV, (a) lazo de retroalimentación de la corriente, (b) retroalimentación de la susceptancia y (c) ganancia-tiempo constante

La IEEE ha propuesto dos modelos básicos para CEV: el modelo IEEE básico 1 y el modelo IEEE básico 2. El modelo básico 1 se muestra en la figura 2.15 utiliza el método ganancia-tiempo constante en el regulador de voltaje, mientras que el modelo básico 2 utiliza

Tabla 2.1: Parámetros típicos del regulador de voltaje del CEV

	Ganancia-tiempo constante			Lazo integrador	
	KR	TR	KT	DR	RR
Regulación y velocidad	(pu)	(s)	(pu/s)	(%)	(ms/pu)
Estrecho y lento	100	2.0	50	1	20
Estrecho y rápido	100	0.2	500	1	2
Intermedio y lento	20	0.4	50	5	20
Intermedio y rápido	20	0.04	500	5	2

el método de retroalimentación de corriente en el regulador de voltaje y se muestra en la figura 2.16.[12]

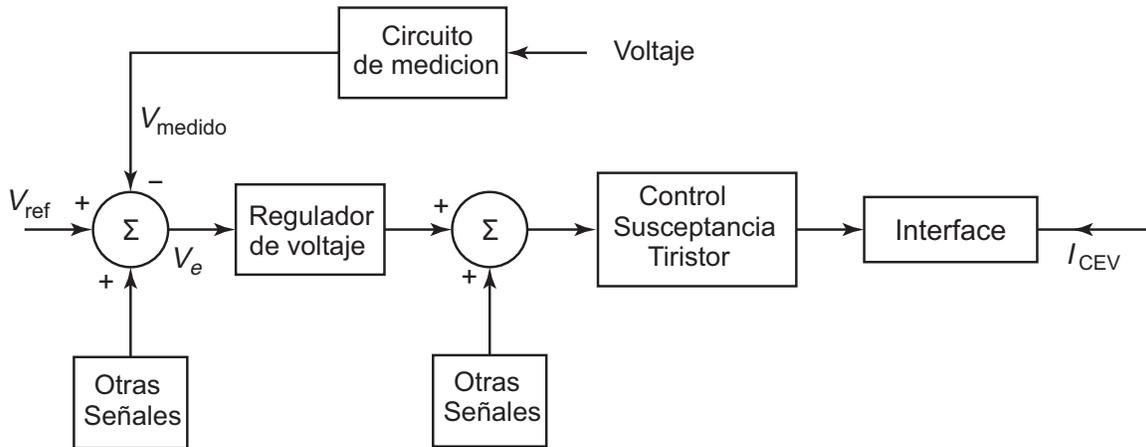


Figura 2.15: Modelo básico 1 para CEV de la IEEE

2.8.3. El sistema de sincronización

El propósito del sistema de sincronización es el de generar pulsos en sincronismo con la componente fundamental del voltaje del sistema. Estos pulsos son los usados para poner a tiempo los pulsos de disparo del RCT y CCT's. El sistema de sincronización debe poseer los siguientes atributos:

1. insensibilidad a las distorsiones en el voltaje de alimentación;
2. mínima generación de armónicos noes;

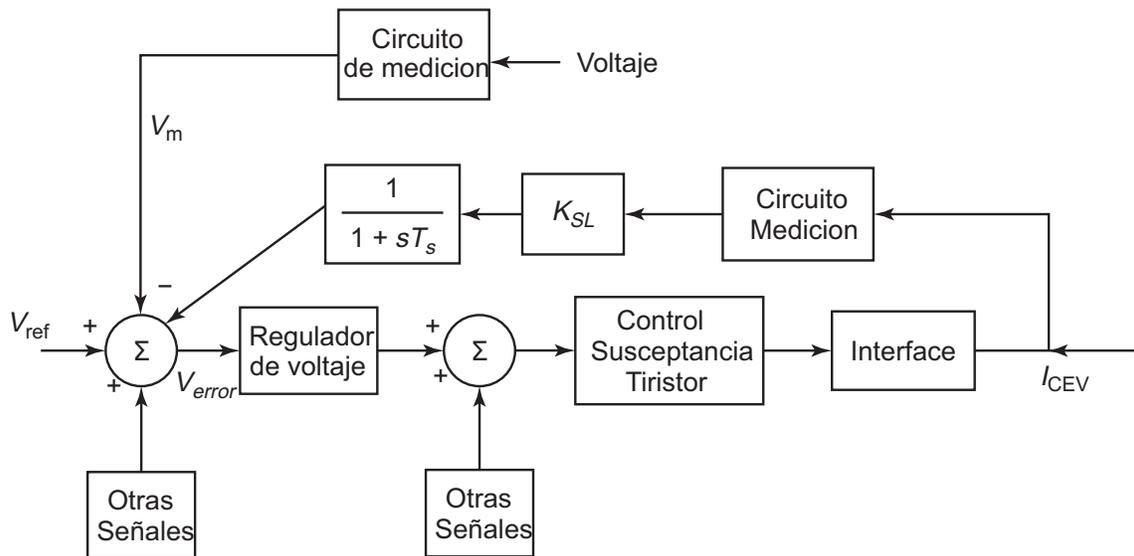


Figura 2.16: Modelo básico 2 para CEV de la IEEE

3. correcto funcionamiento durante fallas severas en el sistema;
4. un seguimiento preciso de la frecuencia del sistema y ángulo de fase; y
5. capacidad de rápida resincronización en la reaparición del voltaje del sistema posterior al claro de la falla.

Un sistema comúnmente empleado para satisfacer los requerimientos del sistema de sincronización en la lista anterior se basa en el lazo de seguimiento de fase o PLL (del inglés phase-locked loop) se muestra en la figura 2.17 . El PLL no sólo proporciona una señal en el instante de cruce por cero del voltaje fundamental, sino que también genera las señales necesarias de reloj que son el seguimiento de fase de la frecuencia fundamental para los contadores digitales que cuentan el ángulo de disparo.

Otra técnica de sincronización emplea los voltajes actuales de la válvula de tiristores para la producción de rampas de referencia de ángulo de disparo con las que los ángulos de disparo se sincronizan. Este esquema satisface fuertemente los criterios 4 y 5 de la lista anterior, pero no el criterio 1 especialmente durante los fallos y perturbaciones en el sistema cuando los voltajes presentan variaciones y distorsiones significativas. Este problema puede, no obstante, superarse recurriendo a técnicas de equilibrio para la igualación de los ángulos de

disparo en las tres fases y la igualación de los impulsos positivos y negativos de corriente.

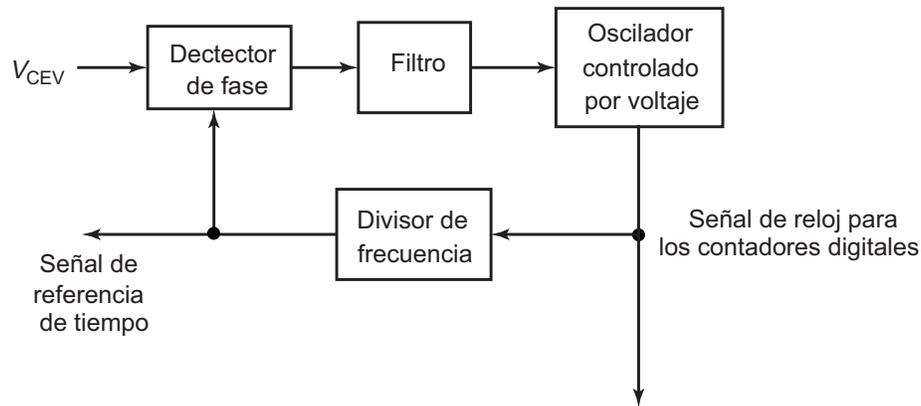


Figura 2.17: Un modelo general del PLL representación de sistemas de control digital

2.9. Características en estado estable para control discreto

En el caso de un control discreto sobre las susceptancias de capacitores o reactores, la característica del CEV se ve afectada ya que no existe un control continuo de voltaje. La figura 2.18 presenta las características V-I para un CEV con cuatro capacitores que se conectan o desconectan por pasos. Se puede observar que se tienen puntos de operación discretos de acuerdo a los valores de susceptancia mostrados.

Con este tipo de control se tiene necesariamente una banda de tolerancia alrededor de la característica ideal (continua), donde se localiza el punto de operación. El ancho de la banda depende de la magnitud de los pasos y de las características del sistema de potencia. En la figura 2.18, por facilidad de ilustración, se muestra la banda para el caso de control plano de voltaje, sin embargo la banda de tolerancia también existe en el caso de un control polarizado.[10]

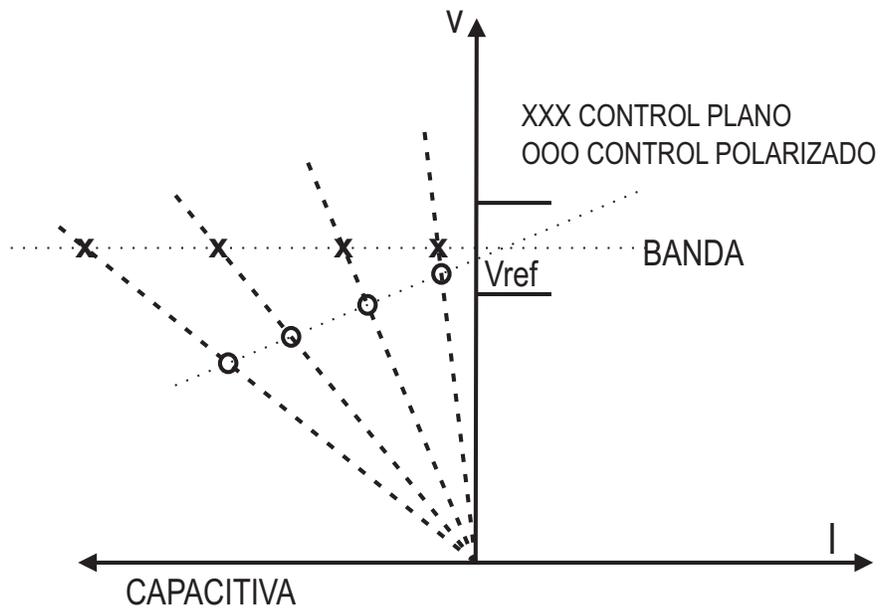


Figura 2.18: Características del CEV con pasos discretos de susceptancias

Software para el control digital

Actualmente existen diversas opciones en software para la implementación de un control digital, pero existe el inconveniente de que su costo es muy elevado y la mayoría de las veces requieren hardware especial que encarece aun más el uso de ellos. Por suerte existen herramientas en código abierto que pueden ser utilizadas para satisfacer casi las mismas necesidades pero por un costo mucho menor.

GNU/Linux con la extensión RTAI se utiliza como un sistema operativo en tiempo real. La suite Scilab/Scicos permite un rendimiento de todas las fases del diseño del sistema de control. Un generador de código Scicos genera directamente el código C para el entorno Linux RTAI. Por último, la tarea más difícil se ejecuta como una aplicación en un PC estándar utilizando los controladores Comedi para la interfaz con la planta. Una aplicación de interfaz gráfica que facilita al usuario interactuar con las tareas en tiempo real (visualización de datos, recopilación de datos, ajuste de parámetros) directamente desde cualquier PC de la red.

3.1. Las herramientas

3.1.1. Linux-RTAI

Paolo Mantegazza del Politécnico de Milán comenzó el proyecto RTAI (Real Time Application Interface), en el año 1999. Desde la versión 3.1, Linux RTAI se basa en Adeos (Adaptive Domain Environment for Operating Systems) de Philippe Gerum. Adeos proporciona una capa simple que está sometido a un sistema operativo (OS) (llamado dominio) y, posteriormente proporciona las primitivas y los mecanismos para permitir que múltiples sistemas operativos compartan el entorno del mismo hardware. Adeos utiliza una segmentación (pipeline) para propagar las interrupciones a través de los distintos ámbitos que se ejecutan en el hardware. Uno de estos dominios es el sistema operativo Linux. Cuando los módulos en tiempo real de RTAI se cargan, un nuevo dominio RTAI es registrado y se inserta en la segmentación.

La extensión RTAI fue creado como un medio para aplicaciones de adquisición de datos y sistemas digitales de control de bajo costo. El software se distribuye bajo la Licencia Pública General de GNU (GPL) para la parte del kernel y bajo la Licencia Pública General Reducida de GNU (LGPL) para la parte del usuario. El sistema ya ha alcanzado la madurez y se ha explotado en varias áreas. En la actualidad, los diferentes proyectos de investigación y comercial aprovechan el entorno Linux-RTAI.

Una de las características más importantes de Linux-RTAI es la capacidad de utilizar código en tiempo real tanto en kernel como en espacio de usuario, utilizando un único programador RTAI. Así que una aplicación que se inició en el espacio de usuario puede abrir varios procesos en tiempo real.[14]

3.1.2. Rtai-Lab

RTAI-Lab es un proyecto de código abierto con el objetivo de proporcionar un marco común estructurado para la integración en los entornos de RTAI. La implementación actual incluye soporte para la suite comercial MATLAB/Simulink/RealTime-Workshop (RTW) y la suite código abierto Scilab/Scicos. Básicamente, RTAI-Lab se basa completamente en el

diseño del sistema de control y de generación de código. Sólo proporciona algunos bloques específicos y opciones de construcción. El código generado se inserta en un marco RTAI y puede ser ejecutado en tiempo real y controlados por una aplicación externa.

En la actualidad, existen dos aplicaciones GUI (Graphical User Interface). Ambos se pueden ejecutar de forma local o remota en la red.

1. *xrtailab*: El entorno Linux-RTAI proporciona la aplicación *xrtailab*. Esta herramienta permite la monitorización y el ajuste de tareas en tiempo real desde cualquier PC. La interfaz gráfica de la aplicación *xrtailab* ofrece tres tipos de instrumentos de visualización: osciloscopios digitales, LEDs y medidores. Cada instrumento se define por un bloque específico en la biblioteca Scicos.

La figura 3.1 muestra la interfaz de la aplicación en ejecución. *Xrtailab* se ha implementado utilizando OpenGL (MesaLib) y EFLTK (Extended Fast Light Toolkit).

2. *ARTIST*: Del inglés "A Real-Time Interactive Simulink-based Telelab" es un proyecto que nace en el departamento de Sistemas e informática de la Universidad de Florencia. Una de las limitaciones de la aplicación original de *xrtailab* es que la red de protocolo RPC utilizado entre la tarea de tiempo real y la aplicación GUI requerida para que el SO Linux-RTAI sea instalado en el cliente. *ARTIST* presenta una interfaz entre la tarea de tiempo real y la red con el fin de enrutar todos los mensajes de la red RPC al xml-rpc y el protocolo de socket. Esta solución permite la creación de una aplicación de cliente bajo cualquier sistema operativo.

El servidor RTAI-XML ha sido implementada para iniciar desde el código original de *xrtailab* y mediante la sustitución de todas las partes gráficas con el enrutador de protocolo de red.

Un applet de Java llamada *jrtilab* se da como ejemplo para una aplicación de cliente. Se puede iniciar usando un navegador web estándar (ver figura 3.2).

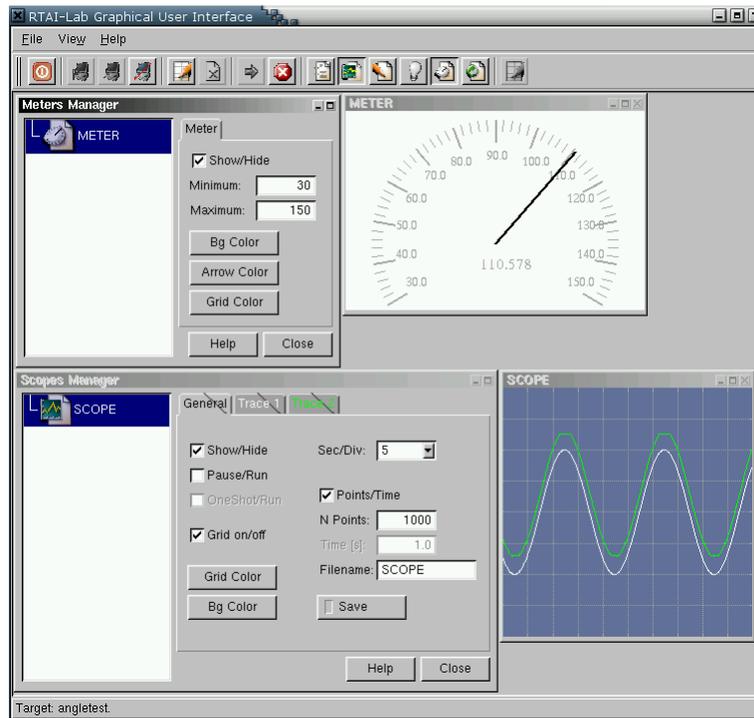


Figura 3.1: RTAI-Lab interfaz grafica

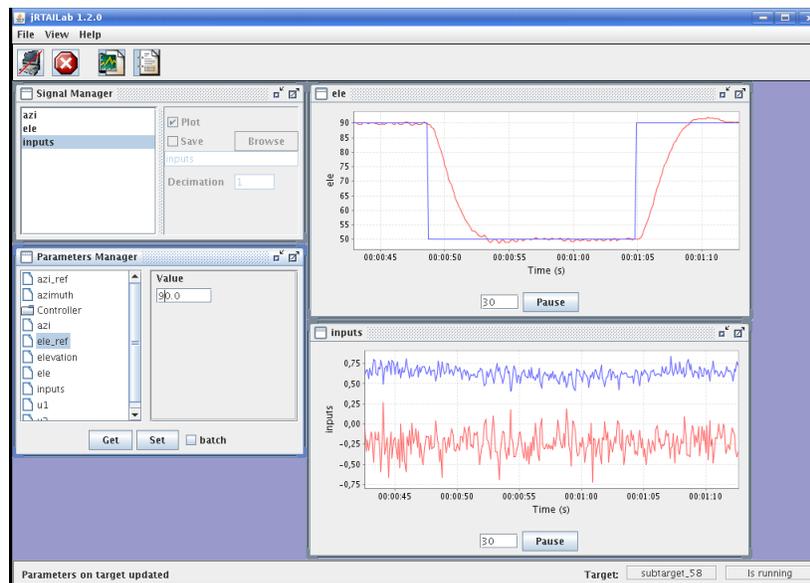


Figura 3.2: La aplicación jrtaillab

3.1.3. Scilab/Scicos

Scilab es un paquete de software científico para cálculos numéricos que proporcionan un amplio conjunto de funciones para aplicaciones científicas y de ingeniería. Ha sido desarrollado desde 1990 por investigadores de INRIA (Institut National de Recherche on Informatique et on Automatique) y por ENPC (Ecole Nationale des Ponts et Chaussee) y puede ser descargado libremente desde internet. Scilab se utiliza actualmente en los entornos educativos e industriales de todo el mundo.

Actualmente Scilab incluye diferentes y muy variadas cajas de herramientas y la posibilidad de añadir programas escritos en varios idiomas (C, Fortran, ...). Contiene un alto nivel de estructuras de datos como matrices, listas, polinomios, funciones racionales y sistemas lineales. La sintaxis es muy similar a la de Matlab y la conservación de las aplicaciones escritas para este entorno es muy fácil.

Scilab integra diferentes cajas de herramientas para el diseño del control:

- Sistema General y cuadro de controles
- Caja de herramientas de control robusto
- Modelado y simulación de cajas de herramientas
- Identificación de caja de herramientas

Scilab incluye una herramienta llamada "Scicos", que permite la implementación de diagramas de bloques de un modo gráfico. La simulación del esquema diseñado se puede realizar directamente desde la ventana Scicos. Desde la versión 2.6, Scicos se ha completado con un generador de código que se traduce del esquema gráfico a código C. Este generador de código C ("CodeGeneration...sci") produce dos tipos de objetos:

- Una librería dinámica utilizada en el esquema Scicos para sustituir los bloques con el código compilado.
- Un conjunto de archivos de C que son usados para producir un código ejecutable.

Scilab no entrega un archivo "principal" necesario para producir un ejecutable. Las señales de entrada y de salida tienen que integrarse a mano con el código porque los estándares de bloques scicos de entrada y salida (I/O) no puede ser manejada por el generador de código.

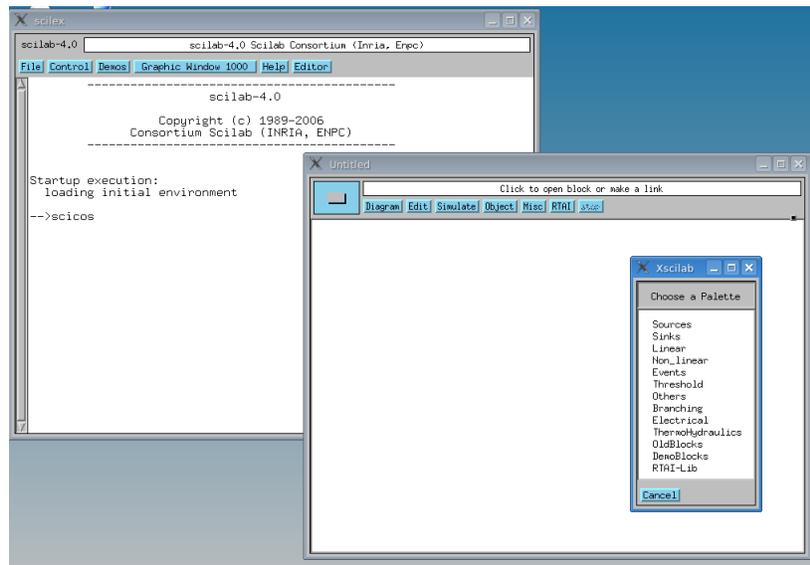


Figura 3.3: El software scilab y su herramienta scicos

En la Figura 3.3 se muestran las ventanas de scilab y su herramienta scicos desplegando el menu de algunas paletas de bloques que lo integran.

3.1.4. COMEDI

El proyecto COMEDI tiene como objetivo desarrollar controladores, herramientas y librerías en código abierto para la adquisición de datos. Una colección de controladores para una gran variedad de tarjetas de adquisición de datos han sido aplementadas. Los controladores son implementados como un módulo de núcleo Linux que proporciona una funcionalidad común y controladores de bajo nivel individuales.

Junto a los controladores de bajo nivel de tarjetas de adquisición, COMEDI proporciona dos módulos básicos:

Comedilib: es una librería de espacio de usuario que proporciona una interfaz de programador amigable para dispositivos Comedi. Documentación, configuración y calibración, y programas de demostración son incluidos con la distribución Comedilib.

Kcomedilib: es un módulo de Linux que proporciona la misma interfaz que Comedilib adecuado para tareas en tiempo real.[14]

3.2. La interacción Scicos-Rtai

El proyecto RTAI proporciona todos los archivos necesarios para la interacción con Scilab/Scicos.

A. EL archivo RTAICodegen.sci

El entorno RTAI se ha extendido con el nuevo generador de código RTAICodegen.sci. Esta es una versión modificada del archivo CodeGeneration.sci proporcionado por Scicos. Las modificaciones más importantes son:

- Sólo los archivos para ejecución independiente se generan. La generación de la librería dinámica para Scicos ha sido eliminada en el nuevo generador de código.
- El archivo generado se ha adaptado con el fin de producir código para Linux RTAI.
- Las funciones del actuador y de los sensores producen código más detallado para cada entrada y salida del superbloque para permitir una fácil integración con el código personalizado. Los bloques de entrada y salida deben ser normalmente aplicados dentro del superbloque.
- La función estática independiente crea una matriz con los nombres de los bloques Scicos que se encuentran en el campo de identificación. Estos nombres se utilizan para identificar los parámetros del bloque en las aplicaciones GUI.
- El código ejecutable independiente de RTAI se genera y compila directamente desde el entorno Scicos.

B. La librería RTAI-Lib.cosf

El directorio ... /macros/RTAI contiene una biblioteca de módulos específicos para el nuevo entorno RTAI. La figura 3.4 muestra los bloques contenidos en esta librería.

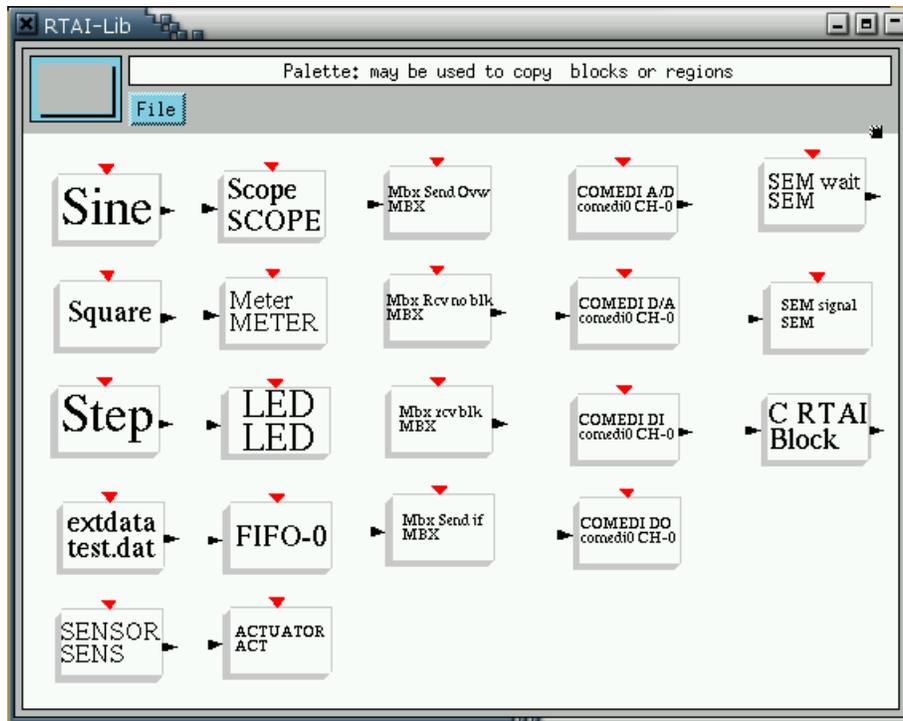


Figura 3.4: Librería Scicos-RTAI

Hay tres tipos de bloques:

Señales de entrada: Debido a la imposibilidad de generar código mediante los bloques de entrada normales de Scicos, esta librería contiene una nueva versión de las señales de entrada más comúnmente utilizadas (senoidal, cuadrada, escalón y datos genéricos de un archivo).

Bloques COMEDI: Para la interfaz entre el código generado y el hardware controlador se utiliza los dispositivos proporcionados por el proyecto COMEDI. Esto permite la interacción del código generado con numerosas tarjetas de adquisición.

Bloques RTAI-Lab: RTAI-Lab pone a disposición del usuario tres tipos de representación de datos: osciloscopios digitales, LEDs y medidores. Para cada uno de estos instrumentos un bloque Scicos debe ser aplicado. Los bloques MBX se puede utilizar para la comunicación entre tareas en tiempo real y permiten la realización de controles distribuidos complejos.

El usuario puede agregar fácilmente otros bloques específicos (por ejemplo, para tarjetas de adquisición de datos aún no cubiertas por el proyecto COMEDI).

C. La librería libsciblk

Esta biblioteca contiene el código de los bloques Scicos que necesitan recursos específicos de RTAI. SU utilidad es ayuda a crear un esqueleto para estos bloques de la librería.

D. El archivo rtmain.c

Este archivo es el núcleo de la interfaz Scicos-RTAI. Contiene el procedimiento principal que se inicia con un hilo llamado `rt_BaseRate`. Este hilo realiza la inicialización del código generado, cambia a tiempo real y luego activa la tarea periódica. Esta tarea periódica está sincronizada con la ayuda del procedimiento *WaitTimingEvent*.

El código por defecto de este procedimiento viene dada por la función `rt task_wait_period` para el modo síncrono, pero puede ser sustituido por otras funciones para implementar las tareas asíncronas.

E. Generar, construir y correr código ejecutable

Para crear un código independiente ejecutable usando el software Scilab/Scicos y RTAI Linux, el usuario debe ejecutar tres pasos distintos.

1. Definición del modelo: El diseñador crea un modelo Scicos apropiado usando bloques standard y bloques adicionales de una determinada librería RTAI-Lab. Por lo general, el esquema Scicos utilizado para validar el controlador puede ser modificado sustituyendo el modelo de la planta, las entradas y los osciloscopios con los bloques proporcionados por la librería RTAILib.cosf. En particular, el modelo de la planta es sustituido por bloques I/O específicos.
2. La generación de código: El segundo paso consiste en la generación de código C. Primero, el esquema tiene que ser integrado en un superbloque. Entonces, el código ejecutable se obtiene simplemente haciendo clic en el nuevo botón RTAI en la ventana Scicos.
3. La ejecución de código: Finalmente, el ejecutable independiente se puede iniciar directamente o transferidos a cualquier equipo ejecutando la misma versión de RTAI utilizado para la compilación.

3.3. RTAI-Knoppix

Dado que para la instalación de las herramientas ya mencionadas anteriormente se necesita un amplio conocimiento de programación en Linux el proceso para la aplicación de estas herramientas puede ser muy complicado y largo. Sin embargo existe una distribución de Linux como es Knoppix LIVECD basada en RTAI la cual es llamada RTAI-Knoppix.

RTAI-Knoppix está basada en KNOPPIX 5.0, una compilación de GNU/Linux que se ejecuta completamente desde un CD o DVD. Automáticamente reconoce muchos tipos de tarjetas gráficas, tarjetas de sonido, dispositivos SCSI y otros periféricos. RTAI-Knoppix puede ser adaptado y usado como una demo en entorno de tiempo real de desarrollo Linux, un CD de entrenamiento, un sistema de rescate o como plataforma comercial de demos de productos. No es necesario instalar nada en el disco fijo. Usando descompresión transparente, hasta 2 gigabytes de software ejecutable se puede poner en un CD.

RTAI-Knoppix cuenta con las siguientes herramientas preinstaladas:

- Linux kernel version 2.6.17

- RTAI version 3.4
- Scilab/Scicos 4.0
- soporte para comedi
- interfaz grafica xrtailab
- ejemplos de aplicaciones en tiempo real

Para la ejecucion de este sistema son necesarios los siguientes requisitos:

- CPU Intel o compatible(i586 o superior),
- 32 MB de RAM para el modo de texto, y al menos 82 MB para modo gráfico con KDE. (Para ejecutar varias aplicaciones de Office, por lo menos 128 MB es lo recomendado),
- una unidad booteable de CD-ROM/DVD (IDE/ATAPI,Firewire,USB o SCSI),
- una tarjeta grafica estándar SVGA o compatible,
- y una serial estándar o PS/2 para ratón, o ratón USB IMPS/2 o compatible.

Como se puede observar los requerimientos en hardware del CPU son minimos. En la figura 3.5 se muestra una captura del escritorio principal al iniciar el SO.

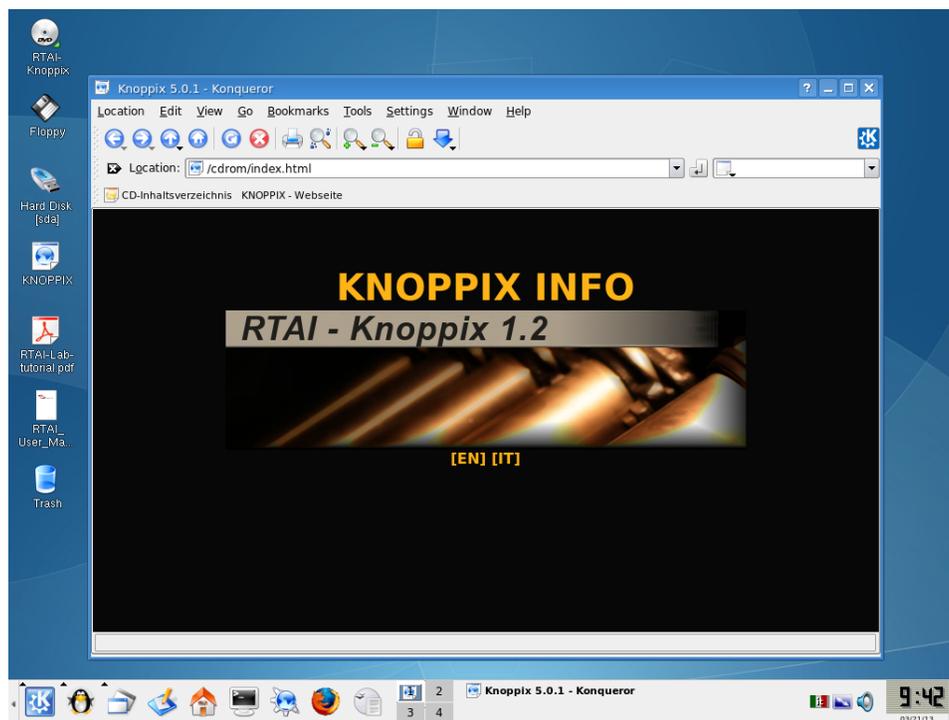


Figura 3.5: Escritorio RTAI-Knoppix

Hardware para el CEV y su control digital

Para la realización del prototipo se simulo una red con equipo LAB-VOLT, además de usarse un banco de bobinas y capacitores como parte del CEV, se implementaron diferentes etapas de control para así lograr interactuar entre la PC por medio de la tarjeta de adquisición de datos y el ya mencionado equipo de LAB-VOLT.

4.1. Equipo LAB-VOLT

Lab-volt es una empresa dedicada a desarrollar sistemas de aprendizaje basados en computadoras, software de entrenamiento de simulación, y programas multimedia educativos modulares. Lab-Volt actualmente cuenta con más de 300 productos en las áreas de Electricidad y Electrónica, Automatización y Robótica, Telecomunicaciones, Tecnología de la Información, Instrumentación y Control de Procesos, Energía Eléctrica y Control.

Para la implementación del prototipo del CEV se simulo un sistema con el equipo LAB-VOLT el cual consta de una fuente, inductancias como lineas de transmisión y diferentes combinaciones de resistencia, inductancias y capacitores como carga variable. De la tabla 4.1 a la 4.5 se muestran las especificaciones técnicas de los módulos utilizados para la simulación del SEP y en la figura 4.1 muestra el diagrama del arreglo.

Tabla 4.1: Especificaciones de la fuente de poder LAV-VOLT modelo 8821

Model 8821 Fuente de poder		120/208 V - 60 Hz
Entradas	Voltaje de linea	120/208 V
	Corriente de linea	15 A
Salidas	CA trifasica fija	120/208 V 15 A
	CA trifasica variable	0-120/208 V 5 A
	CD variable	0-120 V 8 A
	CD fija	120 V 2 A
	CA de baja potencia	24 V 3 A
Toma corriente incluido		NEMA L21-20
Cable de alimentacion		3 m (10 ft)
Características físicas	Dimenciones	308 x 287 x 500 mm (12.1 x 11.3 x 19.7 in)
	Peso neto	18.4 kg (40.5 lb)

Además para la simulación del SEP se utilizaron del equipo LAB-VOLT el módulo de tiristores de potencia para la conmutación de los capacitores y el control de fase de los reactores y además de la unidad de disparos de tiristores como un PLL para la sincronización de los disparos y la interacción con la tarjeta de Adquisición de Datos (DAQ). En las tablas 4.6 y 4.7 se muestran las especificaciones de dichos módulos.

Tabla 4.2: Especificaciones módulo resistencia LAB-VOLT modelo 8311

Modelo 8311 Carga resistiva		120/208 V 60 Hz
Resistencias	Cantidad	Tres grupos de tres resistencias
	Resistencia (grupo)	300/600/1200 Ω
	Voltaje nominal	120 V CA/CD
	Precision	$\pm 5\%$
Carga por rama a voltaje nominal	Potencia	12-84 W
	Corriente	0.1-0.7 A
	Numero de pasos	Siente en incrementos iguales
	Incremento de corriente	0.1 A
Características físicas	Dimensiones	154 x 287 x 410 mm (6.1 x 11.3 x 16.1 in)
	Peso neto	4.5 kg (9.9 lb)

Tabla 4.3: Especificaciones módulo resistencia LAB-VOLT modelo 8321

Modelo 8321 Carga Inductiva		120/208 V 60 Hz
Inductores	Cantidad	Tres grupos de tres inductores
	Inductancia (grupo)	0.8/1.6/3.2 H
	Reactancia (grupo)	300/600/1200 Ω
	Voltaje nominal	120 V CA/CD
Carga a voltaje nominal	Precision	$\pm 5\%$
	Potencia reactiva	12-84 var
	Corriente	0.1-0.7 A
	Numero de pasos	Siente en incrementos iguales
Características físicas	Incremento de corriente	0.1 A
	Dimensiones	154 x 287 x 410 mm (6.1 x 11.3 x 16.1 in)
	Peso neto	10.1 kg (22.3 lb)

Tabla 4.4: Especificaciones módulo de capacitores LAB-VOLT modelo 8331

Modelo 8331 Carga capacitiva		120/208 V 60 Hz
Capacitores	Cantidad	Tres grupos de tres capacitores
	Capacitancia (grupo)	2.2/4.4/4.4 μF
	Reactancia (grupo)	300/600/1200 Ω
	Voltaje nominal	120 V CA/CD
Carga a voltaje nominal	Precision	$\pm 5\%$
	Potencia reactiva	12-84 var
	Corriente	0.1-0.7 A
	Numero de pasos	Siente en incrementos iguales
Características físicas	Incremento de corriente	0.1 A
	Dimensiones	154 x 287 x 410 mm (6.1 x 11.3 x 16.1 in)
	Peso neto	5.7 kg (12.6 lb)

Tabla 4.5: Especificaciones módulo de líneas de transmisión LAB-VOLT modelo 8329

Modelo 8329 Línea de transmisión trifásica		120/208 V 60 Hz
Clasificación	Reactancia de línea Corriente nominal de línea	0,60,120,180 Ω 1 A
Características físicas	Dimensiones Peso neto	154 x 287 x 440 mm; (6.1 x 11.3 x 17.3 in) 8.2 kg (18 lb)

Tabla 4.6: Especificaciones de módulo de Tiristores de potencia LAV-VOLT modelo 8841

Model 8841 Tiristores de potencia		120/240 V - 60 Hz
Características	Voltaje de pico inverso Corriente máxima Señales de control de compuerta	600 V 2 A pulsos de 0-5 v
Características físicas	Dimensiones Peso neto	154 x 287 x 440 mm (6.1 x 11.3 x 17.3 in) 5.6 kg (12.35 lb)

Tabla 4.7: Especificaciones de la unidad de disparo de Tiristores LAV-VOLT modelo 9030

Model 9030 Unidad de disparo de tiristores		120/208 V - 60 Hz
Entradas de control	Nivel	-10 a +10 V
	Impedancia de entrada	1 ME
Fuente de CD	Nivel	-10 a +10 V
	Impedancia de salida	1K Ω
Salidas de control	Numero de señales de salida	7
	Nivel	0-5 v
	Frecuencia de operación	50/60 Hz
	Impedancia de salida	300 Ω
Características físicas	Dimensiones Peso neto	143 x 63 x 240 mm (5.6 x 2.5 x 9.4 in) 0.6 kg (1.3 lb)

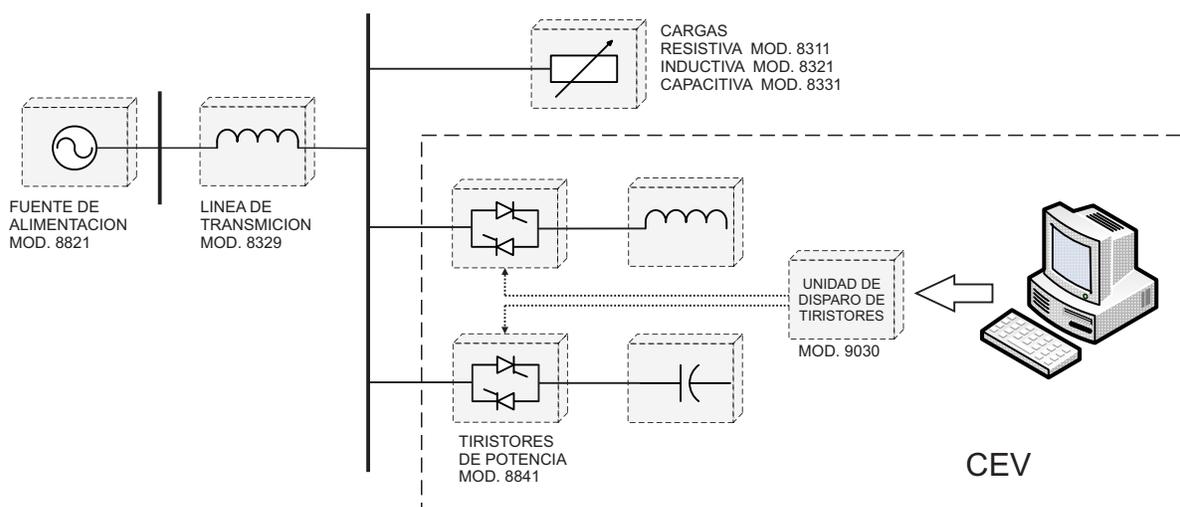


Figura 4.1: Diagrama esquemático del sistema simulado y componentes del CEV con equipo de LAB-VOLT

Adicionalmente se utilizó el módulo de adquisición y gestión de datos modelo 9062 y su software LVDAM-EMS para tomar diferentes mediciones permitidas por este módulo. En las tablas 4.8 y 4.9 se muestran las especificaciones de dichas herramientas.

4.2. Tarjeta de adquisición de datos

La tarjeta de adquisición de datos (DAQ) que se utilizó para la implementación de control digital del CEV fue el modelo NI PCI-6024E de National Instruments. En la figura 4.2 se muestra ya la mencionada tarjeta y en la tabla 4.10 sus principales características.

Algo muy importante para poder trabajar con la tarjeta de adquisición de datos es la distribución de sus terminales en la figura 4.3 se muestran dichas distribuciones y en la tabla 4.11 se muestra una pequeña descripción de las terminales más importantes.

Además como un complemento de la tarjeta de adquisición de datos en la implementación del control digital se utilizaron los amplificadores seguidores ISO122 para aislar la salida de la tarjeta con la entrada de las unidades de disparo de tiristores del equipo Lab-volt ya descrito anteriormente. En la figura 4.4 se muestran el diagrama de conexión y las características

Tabla 4.8: Especificaciones de Interfaz adquisición de datos LAV-VOLT modelo 9062

Model 9062 Interfaz adquisición de datos		120/208 V - 60 Hz
Entradas de voltaje (3)	Rango (programable por software)	-400 a +400 V, -100 a +100 V
	Ancho de banda de frecuencia	CC a 10 kHz
	Precisión	1 %
	Aislamiento	750 V
Entradas de corriente (3)	Rango (programable por software)	-12 a +12 A, -3 a +3 A
	Ancho de banda de frecuencia	CC a 10 kHz
	Precisión	1 %
Entrada de par fuerza	Rango	-3 a +3 NAm (27 a +27 lbf.pulg.)
	Factor de par fuerza a voltaje	0,3 N.m/V (2,66 lbf.pulg./V)
	Precisión	0,1 % de la lectura \pm 1 bit
Entrada de velocidad	Rango	-5000 a +5000 r/min.
	Factor de velocidad a voltaje	500 r/min. /V
	Precisión	0,1 % de la lectura \pm 1 bit
Entradas analógicas auxiliares (8)	Rango de voltaje	-10 a +10 V
	Tipo del parámetro medido	seleccionable desde el software
	Factor del parámetro a voltaje	seleccionable desde el software
	Precisión	0,1 % de la lectura \pm 1 bit
Entrada de sincronización	Nivel	TTL
Salidas analógicas (2)	Rango de voltaje	-10 a +10 V
Convertidor A/D	Número de canales multiplexados	16
	Resolución	12 bits
	Tasa máxima de muestreo	180 kmuestras/s
Convertidor D/A	Número	2
	Resolución	12 bits
Alimentación		24 V – 0,4 A – 50/60 Hz
Características físicas	Dimensiones (Al x An x P)	154 x 287 x 440 mm
	Peso neto	7,2 kg (15,9 lb)

Tabla 4.9: Especificaciones del Software LVDAM-EMS

Software LVDAM-EMS		120/208 V - 60 Hz
Aparatos de medición	Número de medidores	18
	Ventana de muestreo	250 ms o ajustado por software
	Frecuencia de muestreo (cada medidor)	3,84 kHz o ajustado por software
	Tipo de visualizador	digital o analógico
Osciloscopio	Número de canales	8
	Sensibilidad vertical	2 V/div. a 200 V/div.
	Base de tiempo	0,2 ms/div. a 10 s/div.
	Ventana de muestreo	20 x base de tiempo seleccionada
	Frecuencia de muestreo	301 muestras por parámetro medido

Tabla 4.10: Especificaciones tarjeta NI PCI-6024E

Entradas analógicas	Resolucion de entrada	Fecuencia maxima de muestreo	Rango de entrada	Salidas analógicas	Resolucion de salida	Frecuencia de salida	Rango de salida	Digital I/O
16 SE/8 DI	12 bits	200 kS/s	± 0.05 a ± 10 V	2	12 bits	10 kS/s	± 10 V	8

Tabla 4.11: Descripcion de terminales de entrada y salida de NI PCI-6024E

Nombre de la señal	Referencia	Direccion	Descripcion
AI GND	—	—	AI Ground - Estos pines son el punto de referencia para las señales de entrada AI. Las tres tierras de referencia AI GND, AO GND y D GND-son conectadas en el dispositivo.
AI < 0.,15 >	AI GND	Entrada	Canal de entrada analogica del 0 al 15 - Se pueden configurar un par de canales AI < i , $i + 8$ > ($i = 0.,7$) ya sea como una entrada diferencial o dos entradas de una sola terminal.
AO 0	AO GND	Salida	Canal analogico de salida 0 - Este pin provee el voltaje de salida del canal AO 0.
AO 1	AO GND	Salida	Canal analogico de salida 1 - Este pin provee el voltaje de salida del canal AO 1.
AO GND	—	—	AO Ground -Los voltajes de los AO son referenciados a estos pines. Las tres tierras de referencia AI GND, AO GND y D GND-son conectadas en el dispositivo.



Figura 4.2: Tarjeta de adquisición de datos NI PCI-6024E

principales.

AI 8	34	68	AI 0
AI 1	33	67	AI GND
AI GND	32	66	AI 9
AI 10	31	65	AI 2
AI 3	30	64	AI GND
AI GND	29	63	AI 11
AI 4	28	62	AI SENSE
AI GND	27	61	AI 12
AI 13	26	60	AI 5
AI 6	25	59	AI GND
AI GND	24	58	AI 14
AI 15	23	57	AI 7
AO 0	22	56	AI GND
AO 1	21	55	AO GND
NC	20	54	AO GND
P0.4	19	53	D GND
D GND	18	52	P0.0
P0.1	17	51	P0.5
P0.6	16	50	D GND
D GND	15	49	P0.2
+5 V	14	48	P0.7
D GND	13	47	P0.3
D GND	12	46	AI HOLD COMP
PFI 0/AI START TRIG	11	45	EXT STROBE
PFI 1/AI REF TRIG	10	44	D GND
D GND	9	43	PFI 2/AI CONV CLK
+5 V	8	42	PFI 3/CTR 1 SRC
D GND	7	41	PFI 4/CTR 1 GATE
PFI 5/AO SAMP CLK	6	40	CTR 1 OUT
PFI 6/AO START TRIG	5	39	D GND
D GND	4	38	PFI 7/AI SAMP CLK
PFI 9/CTR 0 GATE	3	37	PFI 8/CTR 0 SRC
CTR 0 OUT	2	36	D GND
FREQ OUT	1	35	D GND

NC = No Connect

Figura 4.3: Distribucion de terminales de tarjeta NI PCI-6024E

DIAGRAMA DE CONEXION

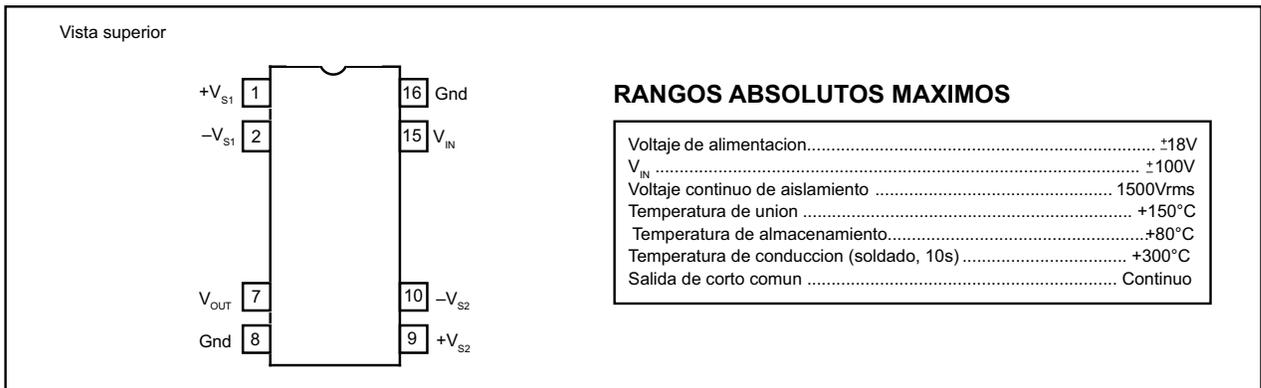


Figura 4.4: Diagrama de conexión y características del iso122

Prototipo del CEV y su control digital

En este capítulo se describe la construcción del prototipo del CEV con su respectivo control digital, así como la forma de interacción del software y hardware mencionados en capítulos anteriores así como la validación de los mismos ante diversas pruebas y experimentos.

5.1. Diseño del control digital

El control digital de CEV es el encargado de controlar la conexión y desconexión del banco de capacitores (CCT), así como el control del ángulo de disparo del banco de reactores (RCT) como ya se mencionó con anterioridad, ahora durante el transcurso de este subcapítulo se describe como se fue formando dicho control, describiendo cada una de las etapas que lo conforman tomando como referencia lo ya mencionado en el capítulo 2 con las herramientas de software descritas en el capítulo 3, como son Scicos, Rtaí ambos bajo el sistema operativo Knoppix. En la figura 5.1 se muestra el control utilizado implementado en Scicos y más adelante se describen cada una de las diferentes etapas.

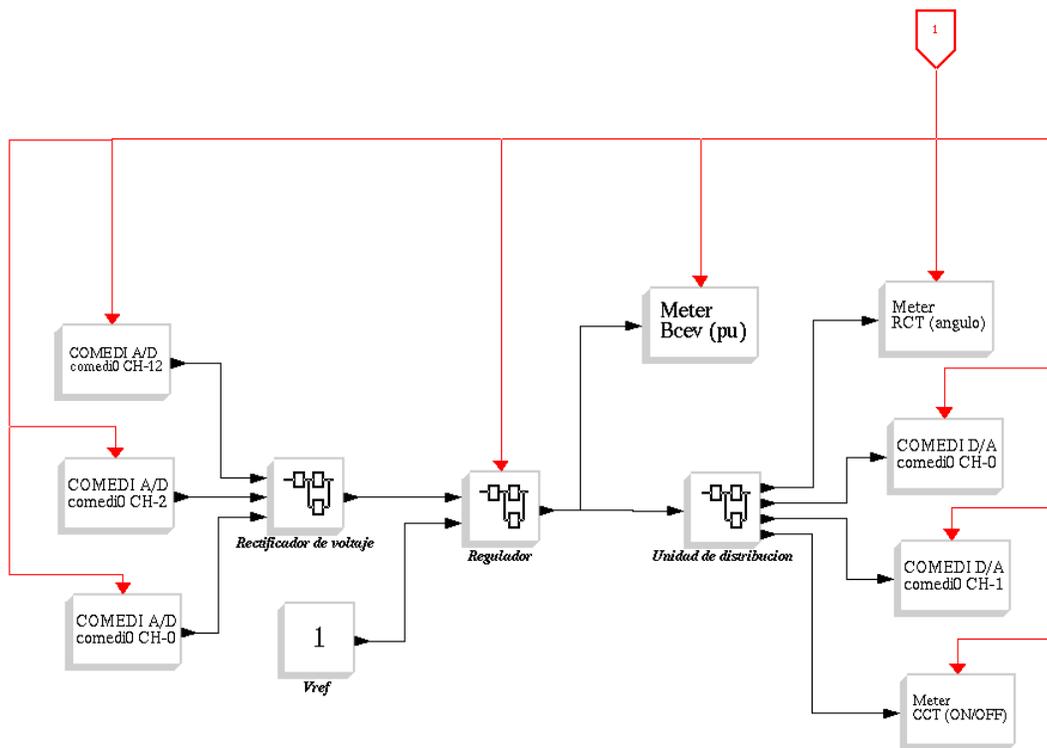


Figura 5.1: Diagrama de bloques del control

5.1.1. Medición de voltaje

La tarjeta de adquisición de datos solo trabaja con voltajes de entrada de ± 10 v por lo cual se tiene que reducir el voltaje de la carga que sería 110 (nominal) a un voltaje el cual puede ser manipulado para trabajar con la tarjeta. Para ello se utilizarán 3 transformadores conectados en estrella con relación de 120 a 6 v con derivación central a 3 v. En la figura 5.2 se muestra el diagrama de conexión de los transformadores y en la figura 5.3 se muestra una fotografía de los mismos. Cabe resaltar que se utilizó la derivación central para tener un voltaje nominal en baja de 3 v.

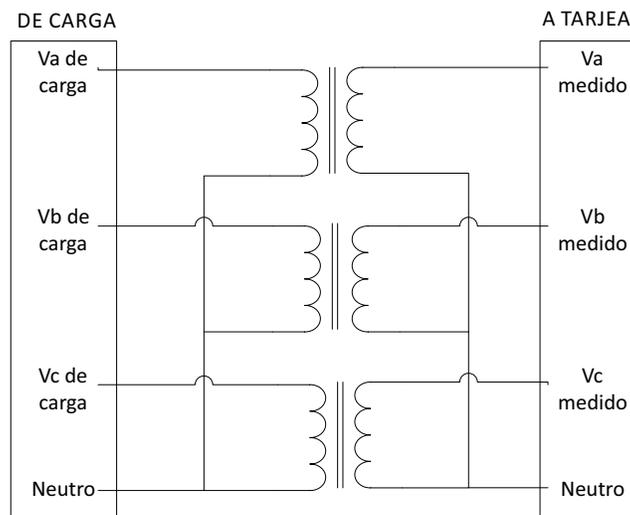


Figura 5.2: Conexión de transformadores de medición

Como entrada del control digital se utilizaron los 3 voltajes instantáneos de cada fase los cuales son adquiridos cada uno por un canal de la tarjeta de adquisición de datos los cuales son resaltados en la figura 5.4.

En el código del control en scicos esas entradas son representadas por el bloque COMEDI de su respectivo canal, los cuales son mostrados en la figura 5.5.

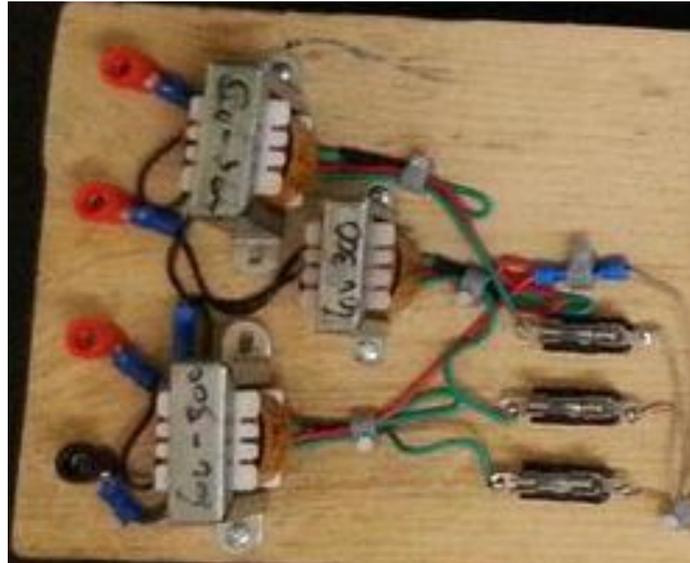


Figura 5.3: Transformadores utilizados para la medición.

5.1.2. Rectificador de voltaje

En esta etapa del control se adquieren los 3 voltajes instantaneos (V_a , V_b y V_c) de fase del sistema en el punto de la carga a compensar y por medio del método de transformación de coordenadas y así se obtiene un el valor de voltaje rms de la carga. En la figura 5.6 se muestra el diagrama de bloques implementado en SCICOS del rectificador de voltaje.

5.1.3. Regulador de voltaje

Como se vió en el capítulo 2 existen diferentes tipos de reguladores de voltaje para el CEV para este trabajo se utilizó el modelo básico 2 de la IEEE, pero en forma discreta ya que la tarjeta toma muestras cada cierto tiempo discretizando así la señal. En la figura 5.7 se muestra el control diseñado en Scicos para este control.

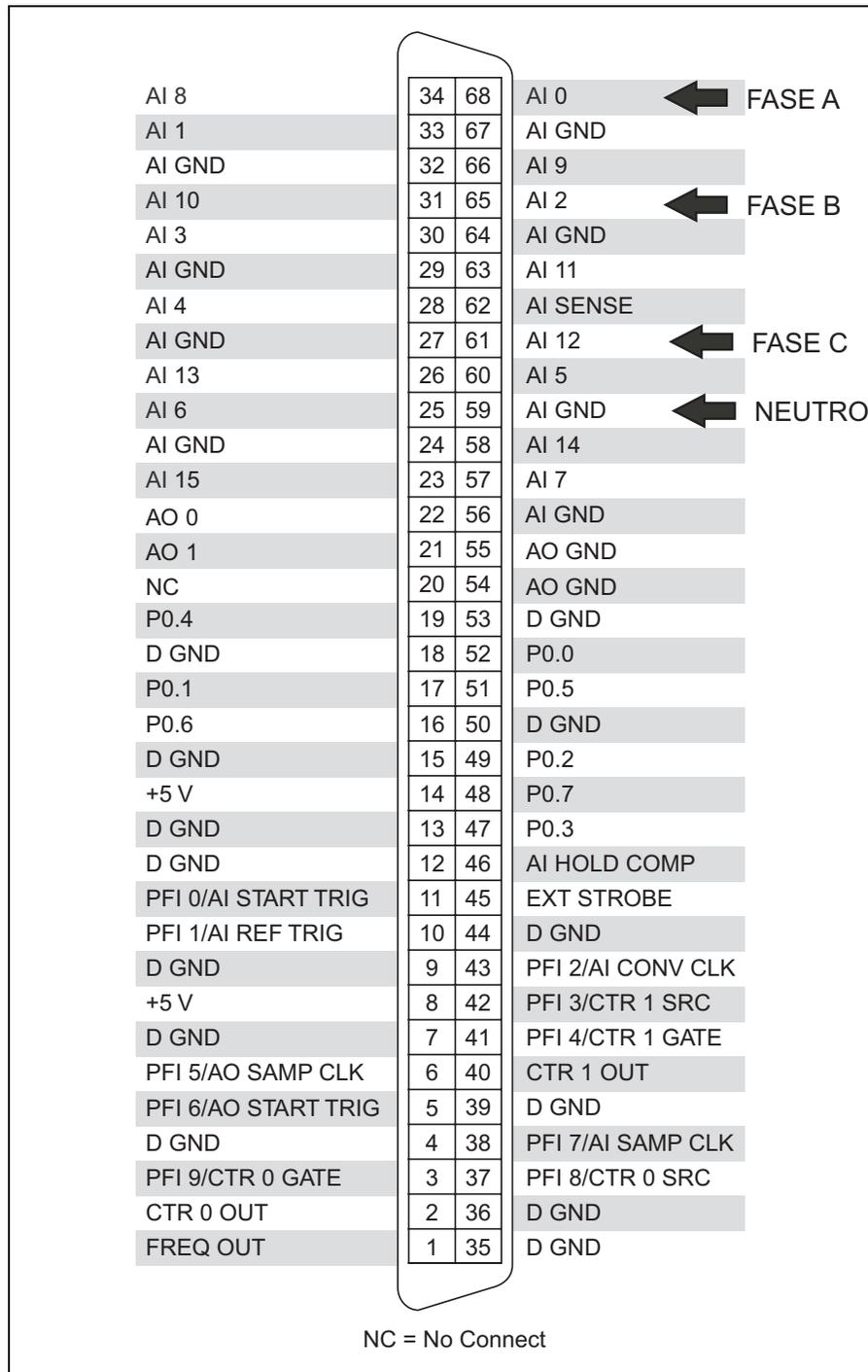


Figura 5.4: Entradas utilizadas para la medición de voltaje.

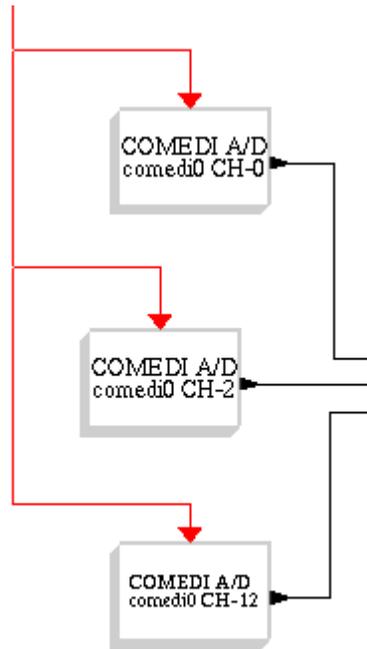


Figura 5.5: Bloques en Scicos utilizados para la medición.

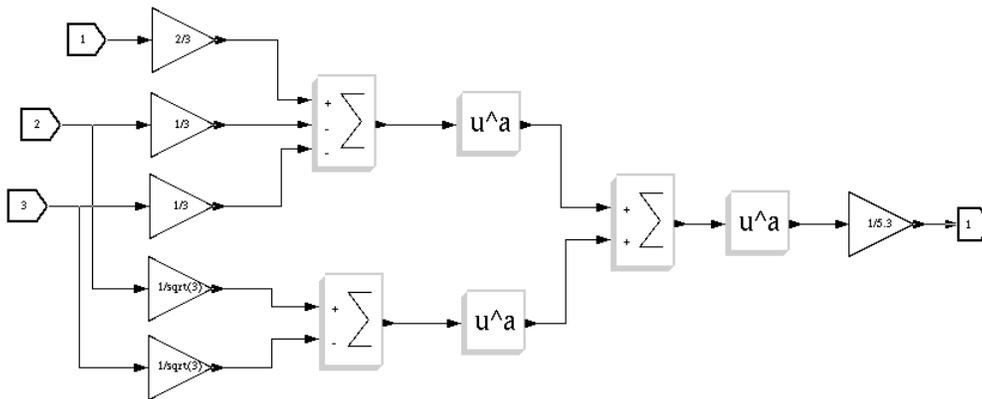


Figura 5.6: Diagrama de bloques del rectificador por el método de transformación de coordenadas.

5.1.4. Unidad de distribución

El regulador de voltaje del CEV en el control entrega la susceptancia en pu necesaria para compenazar y esta etapa del control lo que se hace es una lógica para que el control sepa cuan-

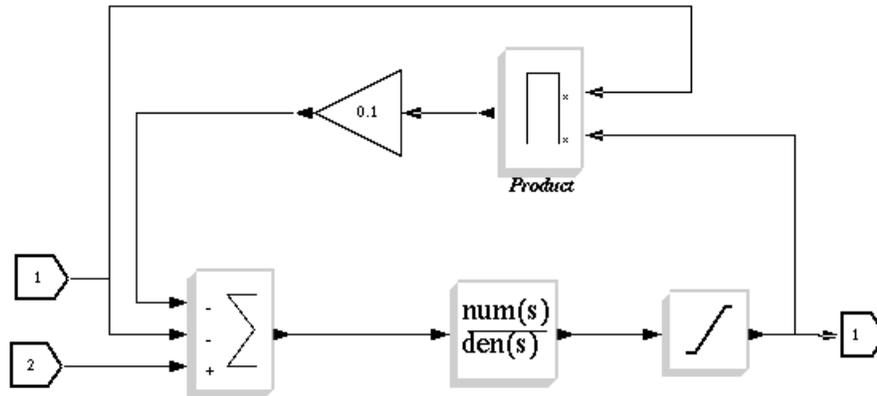


Figura 5.7: Diagrama de bloques del regulador de voltaje utilizado.

do se debe conectar o desconectar el CCT o que ángulo requiere el RCT. En la figura 5.8 se muestra el diagrama de bloques en Scicos y en la figura 5.9 se muestran el nombre de cada uno de los bloques y los parámetros utilizados.

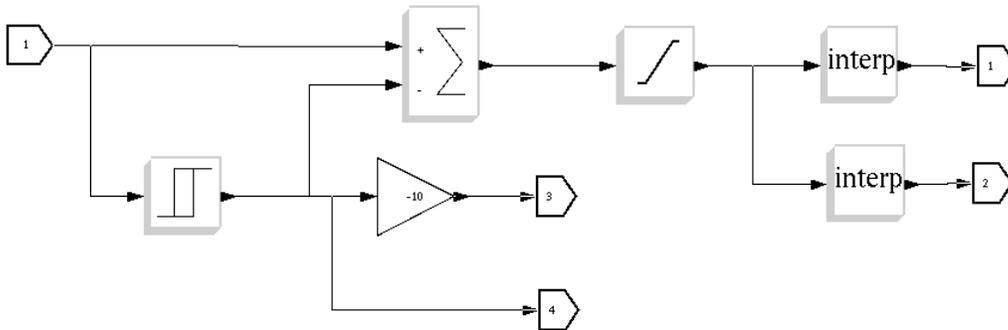


Figura 5.8: Diagrama de bloques de la unidad de distribución.

Cuando se obtiene el valor de la susceptancia en pu se divide en dos líneas una va al bloque de hystheresis en el cual cuando entra un valor positivo de susceptancia a la salida da un 1 el cual indica que el CCT debe encenderse y asu ves va a otro bloque que lo convierte a un valor de 10 el cual es mandado a una salida de la tarjeta de adquisicion de datos, de lo contrario si la susceptancia es negativa a la salida del bloque da un 0 al igual que en la salida de la tarjeta. El valor obtenido de este bloque ya sea 1 o 0, se resta al valor de susceptancia original por medio

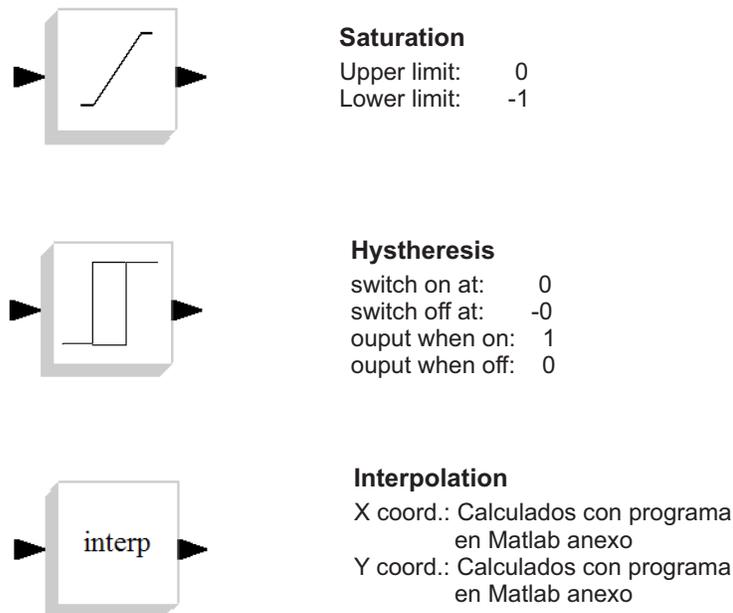


Figura 5.9: Bloques y parámetros de la unidad de distribución.

de un bloque sumador y así se obtiene la susceptancia que debe consumir el RCT; ya con esta susceptancia se va al bloque Saturation el cual solo es para asegurarse que esta susceptancia se obtenida tenga un valor mínimo de 0 y un valor máximo de 1 ya que solo se cuenta con un banco de reactores. Ya con este valor de susceptancia entra al bloque de Interpolation el cual calcula el ángulo de disparo para el RCT por medio de la fórmula 2.7 descrita en el capítulo 2; ya que esta ecuación es no lineal se utilizó el siguiente código implementado en Matlab para poner los valores en los bloques de Interpolation y así calcular el ángulo de disparo.

```
clear
clc
x1=1;
a=[90:1:180];
ar=deg2rad(a);
B=-(2*(pi-ar)+sin(2*ar))/(pi*x1);
n=-10/90;
v=[0:n:-10];
```

En el primer bloque de Interpolation se colocan los valores obtenidos del vector B el cual indica el ángulo al cual debe dispararse el RCT y el segundo bloque lleva los valores del vector v el cual a su vez va a una salida de la tarjeta de adquisición de datos e indica el valor en volts (en un rango de 0 a -10) necesarios para disparar los tiristores al ángulo deseado.

5.1.5. Salidas del control

Los canales de salida utilizados por la tarjeta se muestran en la figura 5.11. y adicionalmente se desplegarán valores en pantalla por los bloques de Meter como se muestra en la figura 5.10.

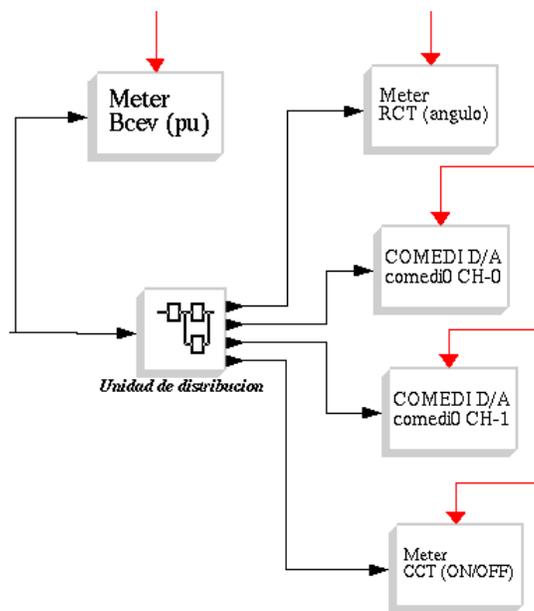


Figura 5.10: Bloques de salida del control.

Para poder interactuar el control con la unidad de disparo del equipo Lab.volt fue necesario implementar los amplificadores seguidores para protección de la tarjeta y del equipo y así aislar eléctricamente la interacción de los mismos, En la figura 5.12 se muestra el diagrama utilizado para construir la tarjeta impresa necesaria para el funcionamiento de los ISO y en la figura 5.13 se muestra dicha tarjeta.

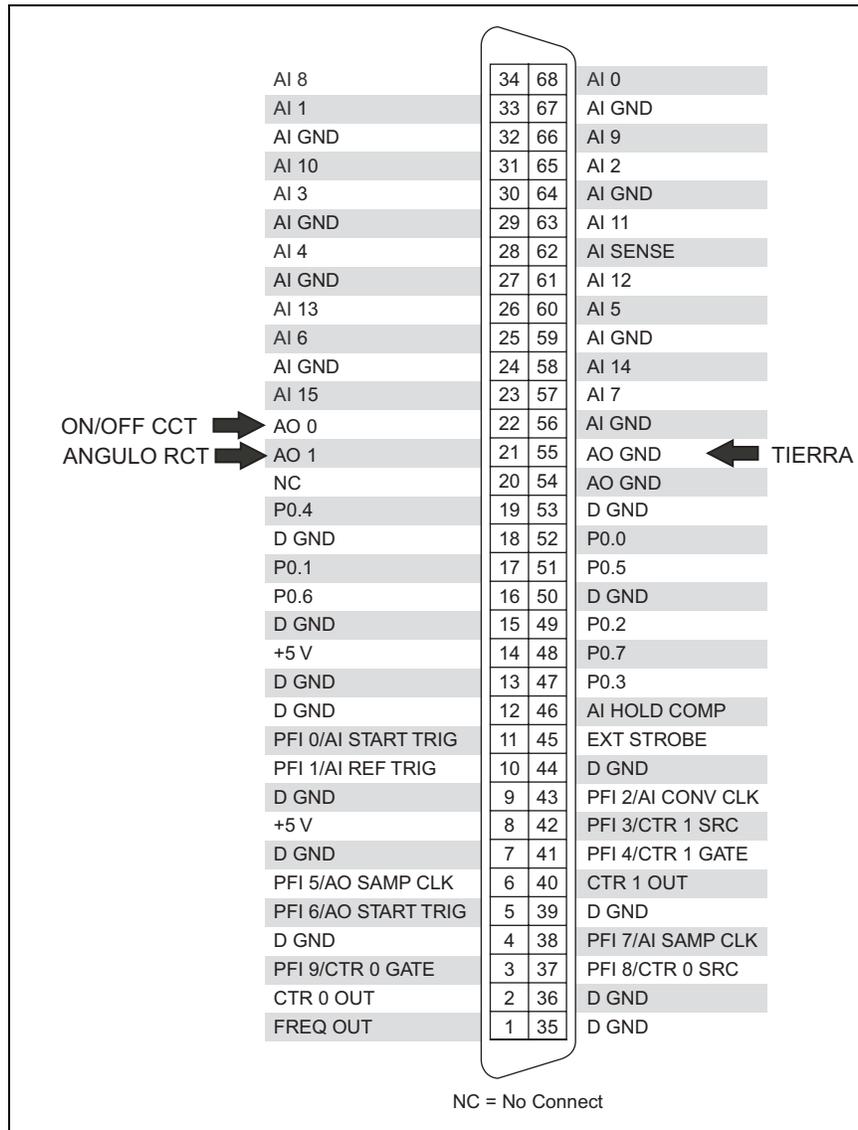


Figura 5.11: Salidas utilizadas de la tarjeta de adquisición de datos

5.2. Implementacion del equipo

Ya con todo el hardware necesario para poder utilizar correctamente la tarjeta de adquisición de datos como se muestra en la figura 5.14, También se procedió a alambrear como se

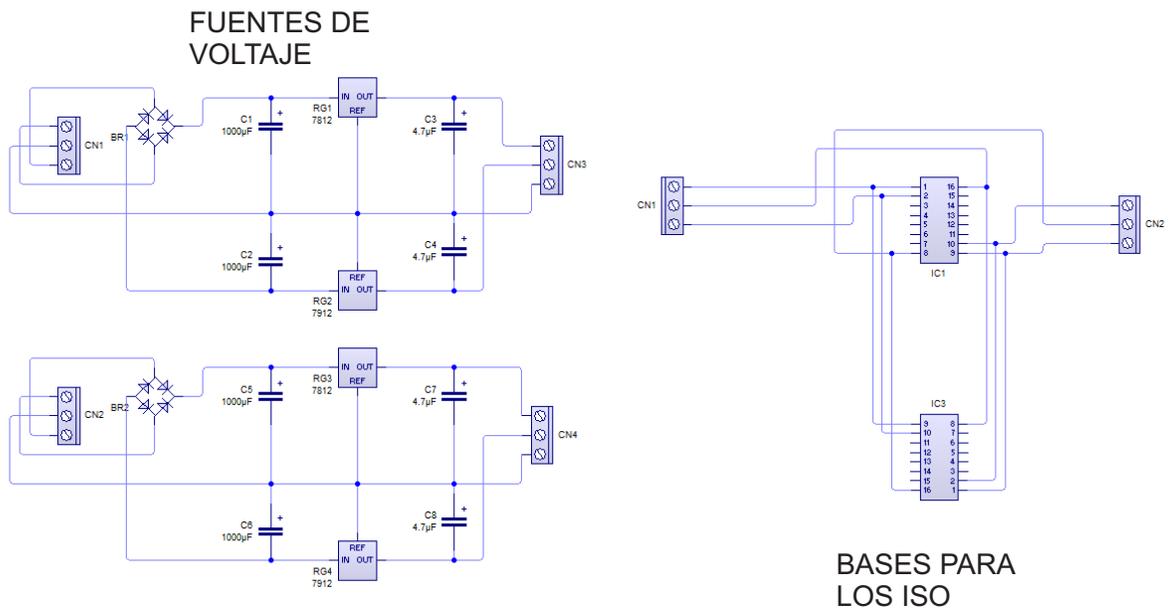


Figura 5.12: Diagramas de las fuentes y bases para los amplificadores aisladores

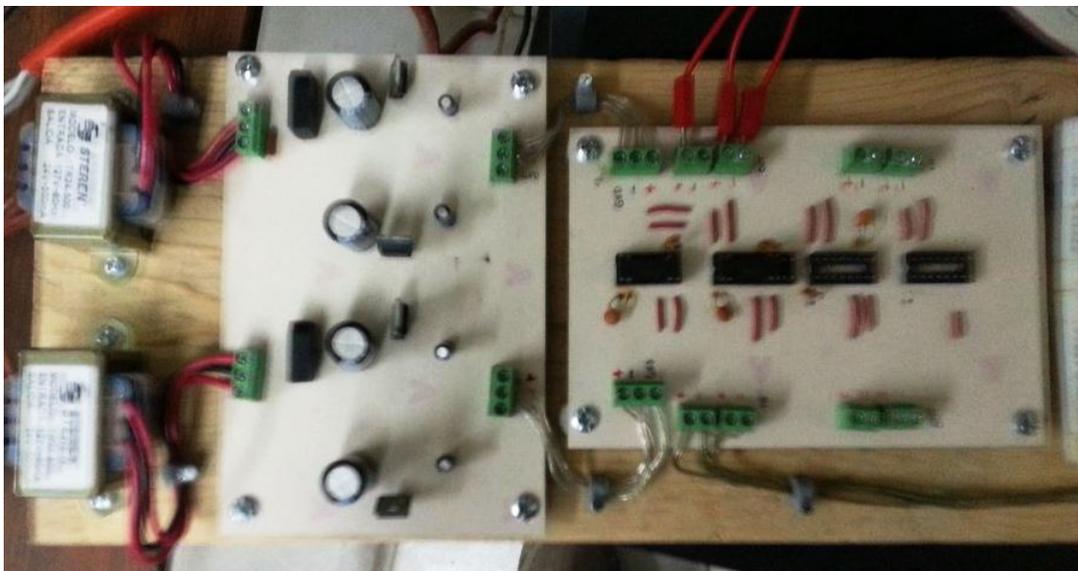


Figura 5.13: Circuito impreso de los amplificadores aisladores

muestra en la figura 5.15 donde se muestra el diagrama trifilar del equipo de Lab-volt y en la figura 5.16 se muestra como quedó montado todo el sistema.

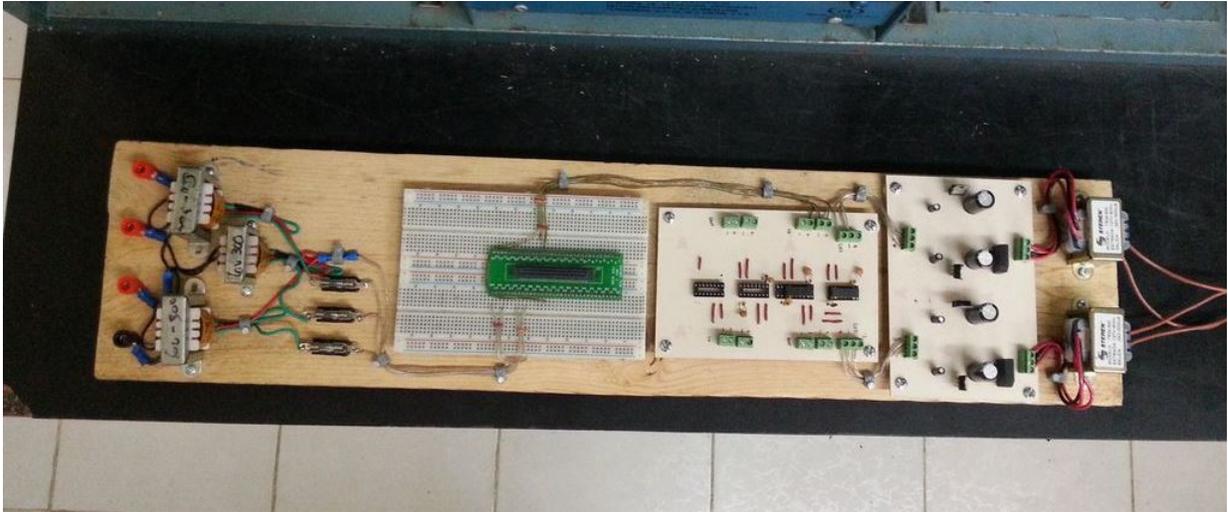


Figura 5.14: Hardware completo para tarjeta de adquisición de datos

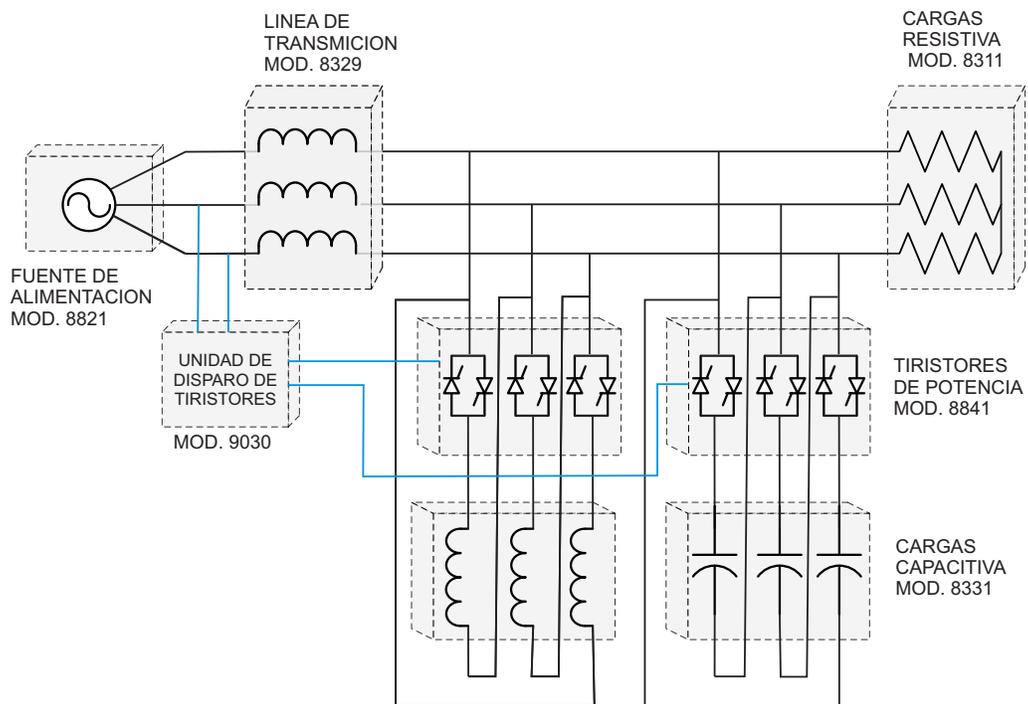


Figura 5.15: diagrama trifilar de las conexiones del equipo de Lab-volt.

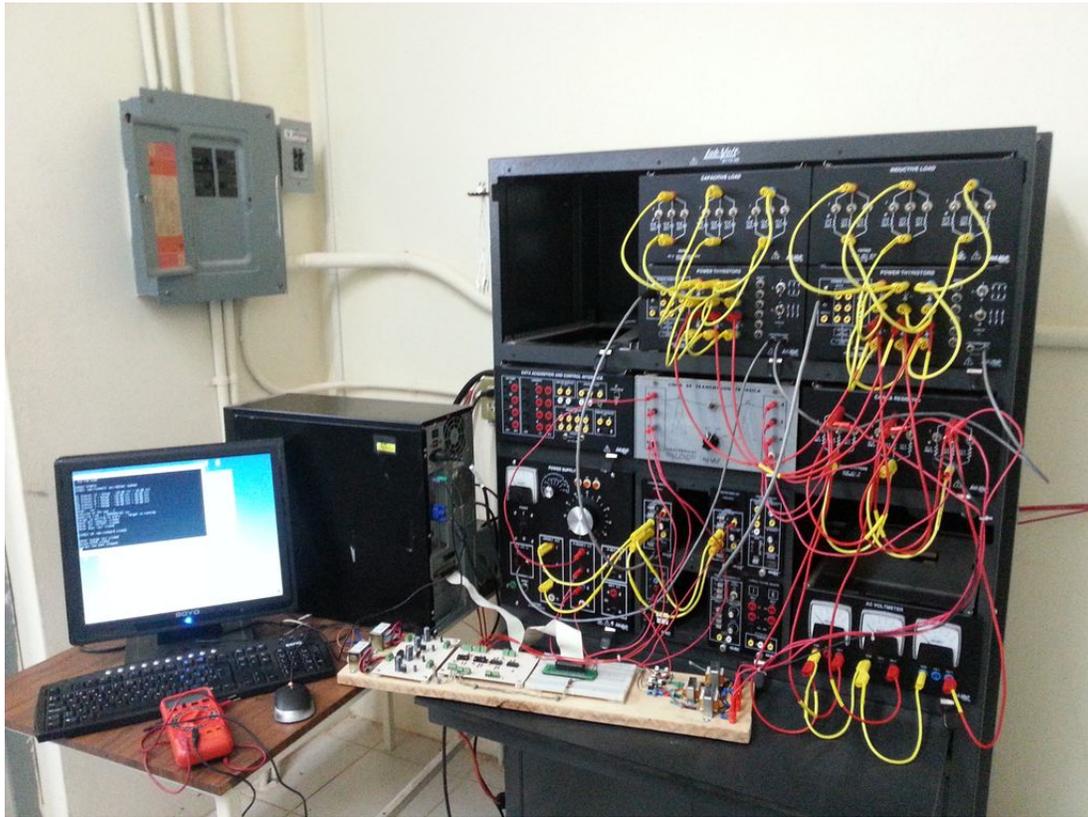


Figura 5.16: Sistema armado por completo.

Resultados y conclusiones

En este capítulo se obtendrán los resultados de algunas pruebas realizadas con el control digital del CEV CCT/RCT así como a cada una de las partes que lo componen y se analizan dichos resultados para llegar a conclusiones de si dichos resultados son satisfactorios o no y así saber si el CEV cumple con todo los requerimientos para un buen funcionamiento ante variaciones de carga.

6.1. Resultados

Ya con el sistema montado en su totalidad se procedió a iniciar con algunas pruebas aisladas para comprobar el correcto funcionamiento de cada uno de los equipos a utilizar. Primeramente se midieron los voltajes en la carga conectando o desconectando independientemente sin las unidades de tiristores el banco de capacitores el banco de reactores u ambos con el sistema base utilizado que es el voltaje de carga a 120 v., las líneas de transmisión con un valor de 120Ω y la carga en estrella con un valor de 300Ω . Los valores obtenidos se muestran en la tabla 6.1.

Tabla 6.1: Valores de carga obtenidos de prueba con conexiones manuales

	Vf	Vc
Sin reactor y sin capacitor	120 v	106.5 v
Con reactor y sin capacitor	120 v	90 v
Sin reactor y con capacitor	120 v	150 v
Con reactor y con capacitor	120 v	106 v

Lo que se puede ver con estos primeros resultados es que existe una caída de voltaje cuando se conecta una carga de 300Ω y cuando se conecta el banco de reactores en paralelo con la carga en voltaje en dicha carga baja ya que el banco de reactores consume reactivos y a la inversa cuando se conecta el banco de capacitores el voltaje en la carga aumenta ya que suministra reactivos; cuando se conectan ambos el voltaje en la carga se comporta como si no estuviera conectado nada ya que ambos bancos son del mismo valor 120Ω solo que uno reactivo y otro capacitivo.

En una segunda prueba ahora si se conectaron las unidades de los tiristores pero el voltaje con el que se regula el ángulo de disparo de estos se controló manualmente con la fuente interna de la unidad de disparo de tiristores, esto se realizó para ver las señales de voltaje en los inductores y verificar que si se estuviera llevando a cabo el control de fase de estos. En las figuras 6.1, 6.2, 6.3 mostrando la señal de voltaje en los inductores a 90, 135, y 180 grados; también se muestran las tablas 6.2 y 6.3 donde se puede observar también los valores del voltaje de la fuente de la unidad de disparo de tiristores necesario para dar esos valores

de ángulo y conexión y desconexión del banco de capacitores.

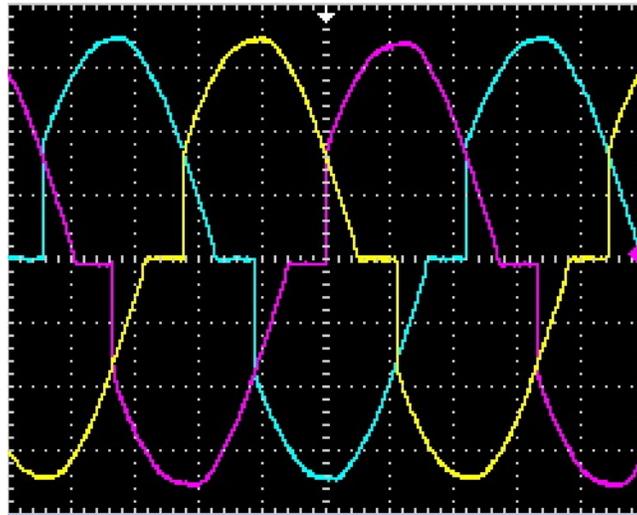


Figura 6.1: Señal en los inductores de RCT con un ángulo de 90 grados

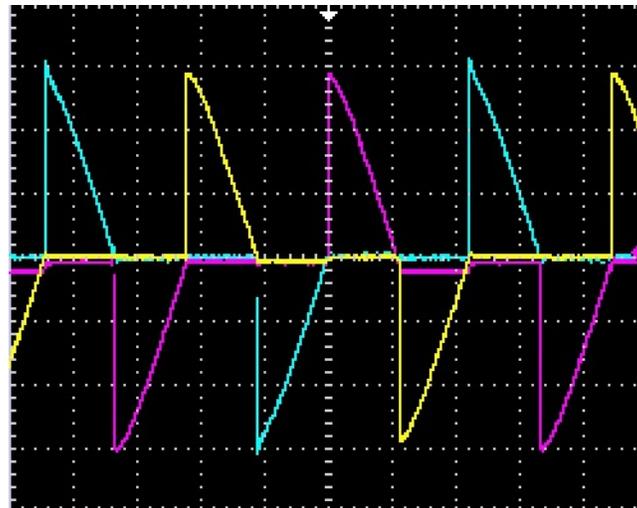


Figura 6.2: Señal en los inductores de RCT con un ángulo de 135 grados

Lo que se puede observar en estos resultados es que la unidad de disparo de los tiristores funcionó correctamente ya que un ángulo de 90 indica que el banco está dentro en su totalidad (B_{max}) y un ángulo de 180 indica que está fuera (B_{min}) y también se observa el valor de

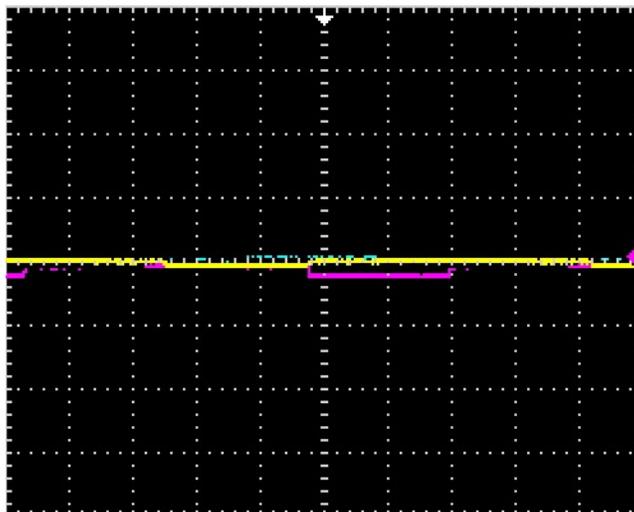


Figura 6.3: Señal en los inductores de RCT con un ángulo de 180 grados

Tabla 6.2: Valore obtenidos de prueba de ángulo de disparo del banco de reactores

Angulo de disparo	Vf	Vc	V unidad
90	120 v	90 v	0 v
135	120 v	100 v	-4.95 v
180	120 v	112 v	-10.11 v

voltaje de CD necesario para variar este angulo que es de 0 a -10 v.

Para las siguientes pruebas se midieron voltajes y corrientes con la interfaz de adquisición de datos de Lab-volt (modelo 9062) en los puntos marcados en la figura 6.4.

Las siguientes pruebas, consistieron en probar la interacción del control digital realizado con la tarjeta y el sistema solo que sin retroalimentar el valor de la salida de la tarjeta a la unidad de disparo de tiristores, estos funcionaran con su fuente interna por lo cual se dice que

Tabla 6.3: Valore obtenidos de prueba de conexión y desconexión del banco de capacitores

Angulo de disparo	Vf	Vc	V unidad
90	120 v	150 v	0 v
180	120 v	115 v	-10 v

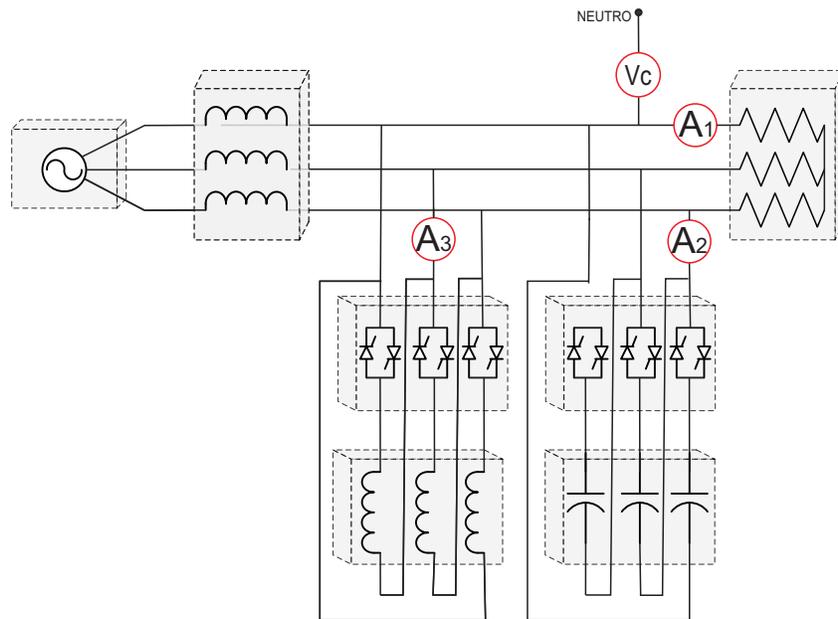


Figura 6.4: Puntos de medición del sistema con la interfaz de adquisición de Lab-volt

el control se encuentra en lazo abierto.

En la tabla 6.4 se muestran resultados con diferentes cargas con el RCT y CCT apagados (180°).

Tabla 6.4: Valores obtenidos de prueba con CCT Y RCT apagados

Carga	Vf	Vc	A1	A2	A3	Angulo RCT	CCT
1200, 600, 300	125	97.25	0.59	0.009	0.007	180	OFF
600, 300	125	101.4	0.531	0.01	0.007	180	OFF
300	125	109.9	0.389	0.01	0.007	180	OFF
600	125	118	0.209	0.009	0.007	180	OFF
1200	125	121.3	0.114	0.01	0.007	180	OFF
1200, 300	125	105.6	0.463	0.009	0.007	180	OFF
1200, 600	125	114.4	0.298	0.01	0.007	180	OFF
0	125	123.6	0.027	0.009	0.007	180	OFF

En la tabla 6.5 se muestran los resultados del sistema con diferentes cargas con el control digital en lazo abierto.

Tabla 6.5: Valores obtenidos de prueba del CEV en lazo abierto

Carga	Vf	Vc	A1	A2	A3	Angulo RCT	CCT
1200, 600, 300	125	97.47	0.59	0.009	0.007	124	ON
600, 300	125	101.1	0.528	0.01	0.007	101	ON
300	125	109.5	0.388	0.009	0.008	112	OFF
600	125	117.7	0.209	0.01	0.007	90	OFF
1200	125	120.9	0.114	0.009	0.007	90	OFF
1200, 300	125	105.5	0.461	0.009	0.007	140	OFF
1200, 600	125	114	0.297	0.01	0.007	94	OFF
0	125	122.8	0.033	0.008	0.007	90	OFF

La prueba principal constó de realizar las variaciones de carga con el control en funcionamiento y en lazo cerrado, esto es que el voltaje de salida de la tarjeta de adquisición de datos se retroalimenta a la unidad de disparo de tiristores y controla el CCT y RCT. La figura 6.6 muestra los valores obtenidos de esta prueba y de la figura 6.5 a la figura 6.11 se muestran captura de pantallas de la computadora que ejecuta el control digital donde se ven las mediciones de salida del control (meters).

Tabla 6.6: Valores obtenidos de prueba del CEV en lazo cerrado

Carga	Vf	Vc	A1	A2	A3	Angulo RCT	CCT
1200, 600, 300	125	106.9	0.671	0.291	0.134	140	ON
600, 300	125	108.3	0.594	0.267	0.163	120	ON
300	125	102.3	0.346	0.153	0.202	123	OFF
600	125	105.2	0.21	0.153	0.261	104	OFF
1200	125	107.3	0.181	0.154	0.284	180	OFF
1200, 300	125	108.9	0.522	0.256	0.19	109	ON
1200, 600	125	103.7	0.268	0.154	0.236	113	OFF
0	125	110.9	0.164	0.16	0.276	90	OFF

Como se puede ver el voltaje de la carga en la mayoría de los casos se mantiene en el voltaje nominal desado o dentro del margen permitido $\pm 5\%$ y cumple satisfactoriamente con objetivo para el cual fue diseñado.

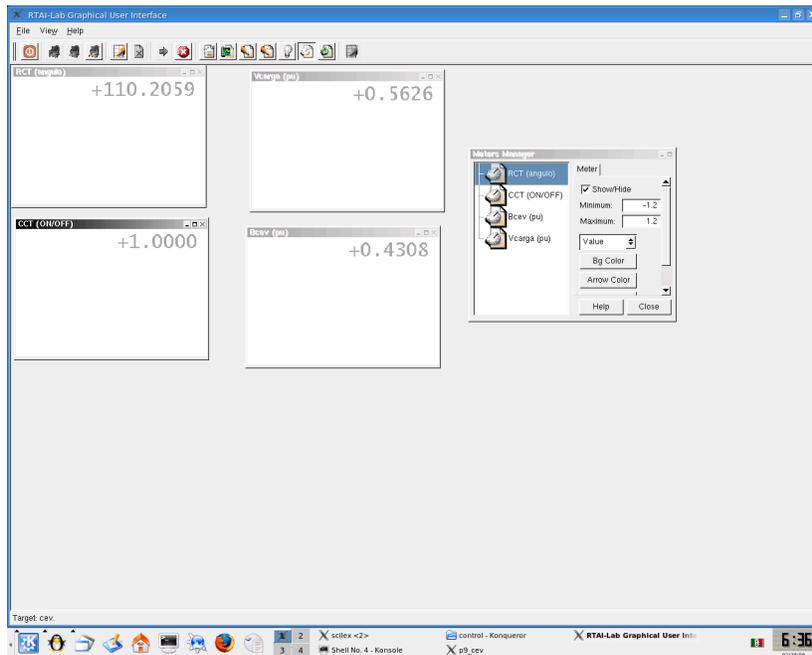


Figura 6.5: Captura de pantalla del control con carga de 1200, 600 y 300 ohms

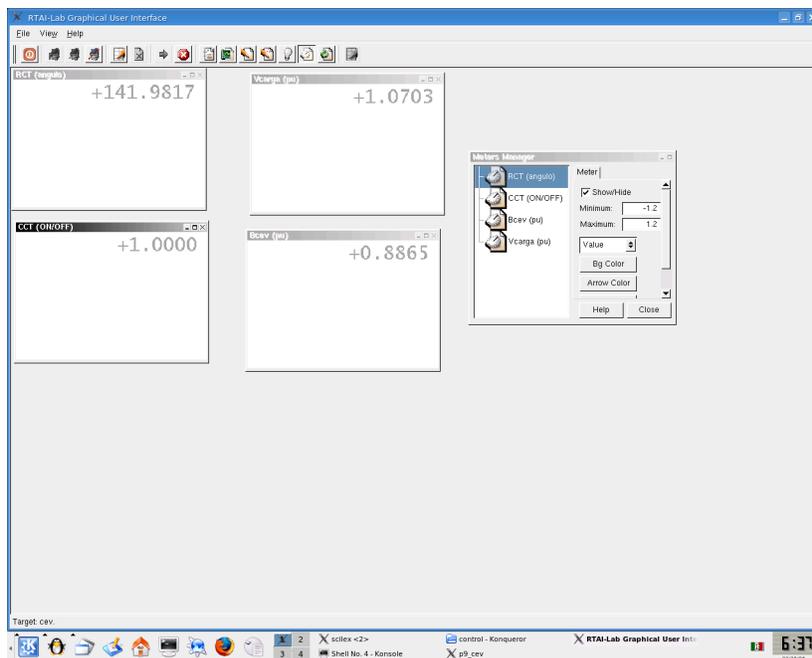


Figura 6.6: Captura de pantalla del control con carga de 600 y 300 ohms

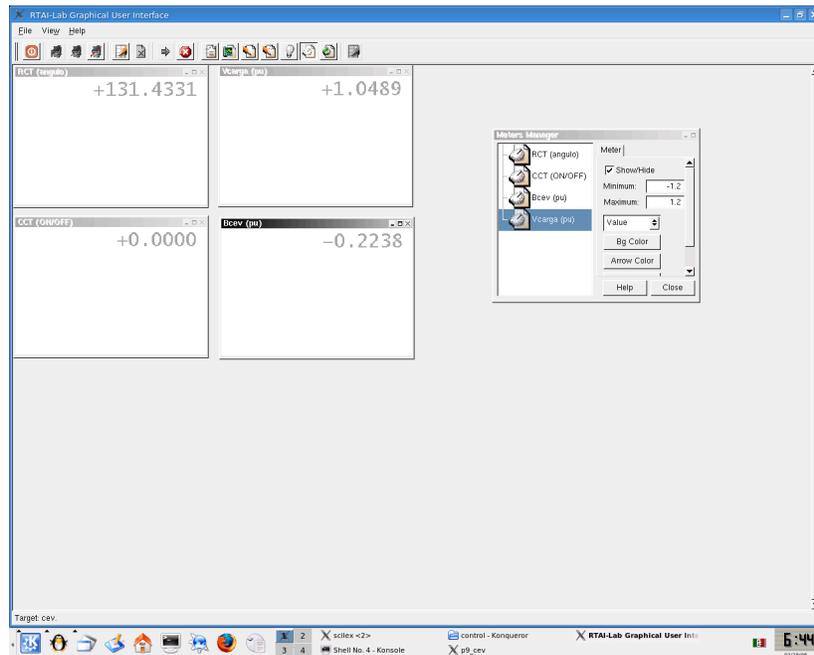


Figura 6.7: Captura de pantalla del control con carga de 300 ohms

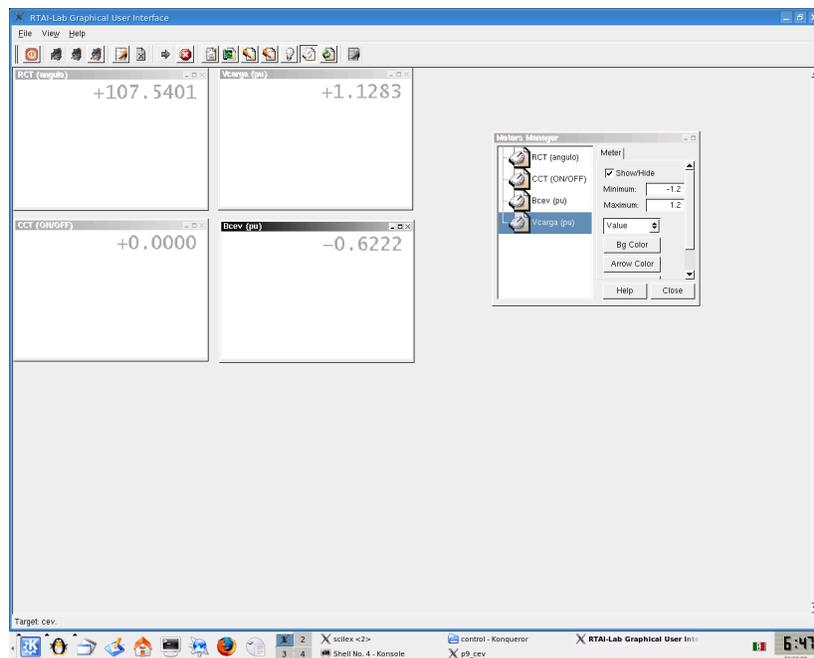


Figura 6.8: Captura de pantalla del control con carga de 600 ohms

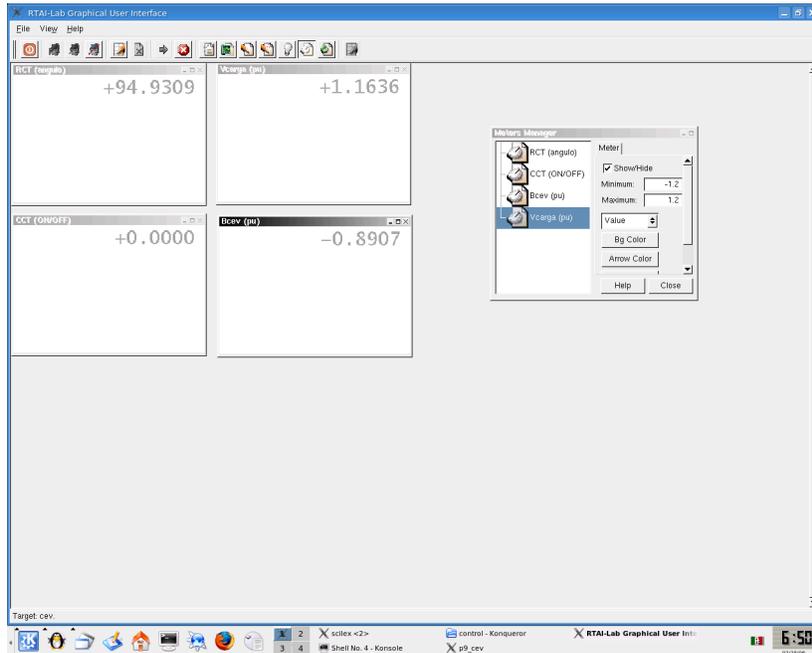


Figura 6.9: Captura de pantalla del control con carga de 1200 ohms

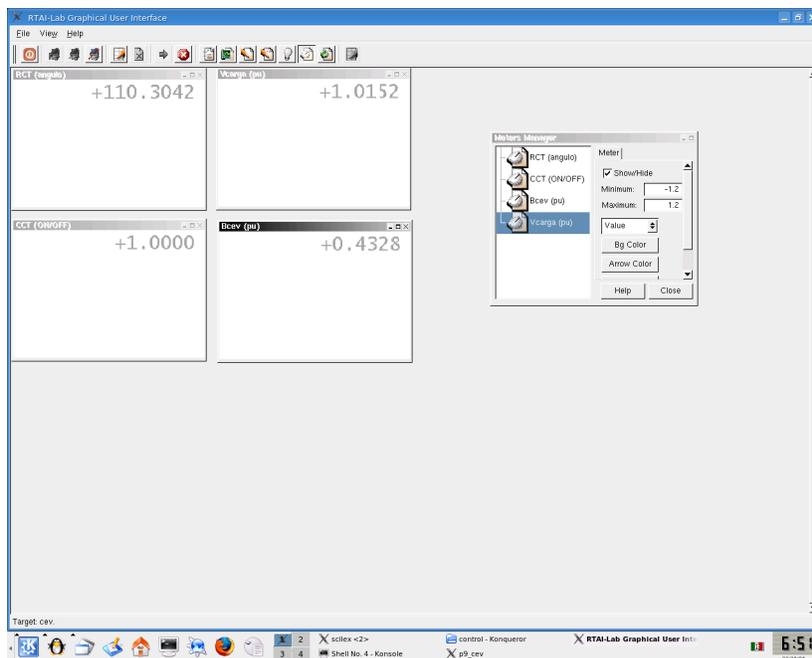


Figura 6.10: Captura de pantalla del control con carga de 1200 y 300 ohms

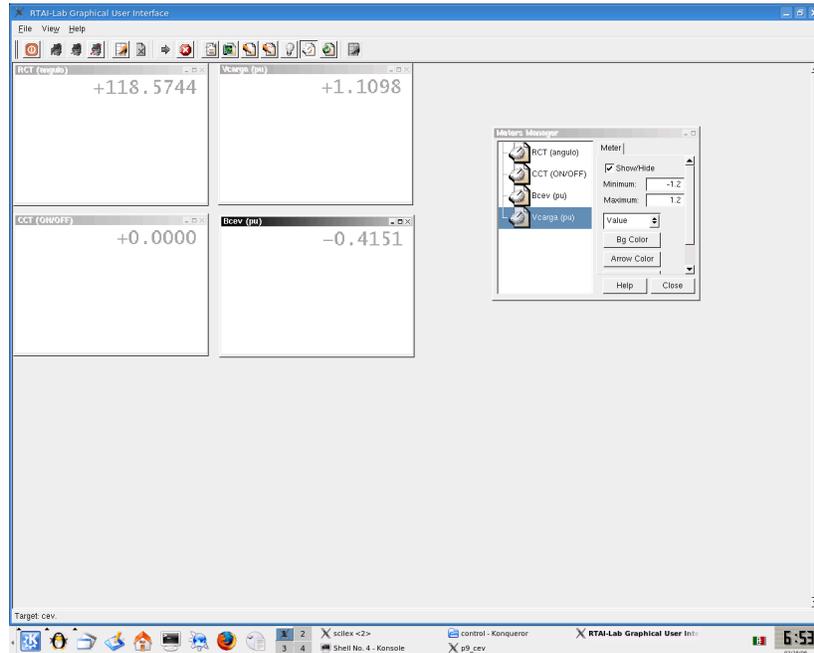


Figura 6.11: Captura de pantalla del control con carga de 1200 y 600 ohms

Adicionalmente se presenta la tabla 6.7 donde se muestran resultados del control del CEV con una carga fija (300Ω) pero variando el voltaje de fuente (V_f) y se corrobora nuevamente el buen funcionamiento del prototipo.

6.2. Conclusiones

En la mayoría de las pruebas realizadas se puede observar como el voltaje de la carga se mantiene dentro del margen del $\pm 5\%$ del voltaje nominal, excepto cuando la carga se vuelve muy grande y no alcanza a ser compensada aunque el banco de reactores o capacitores según sea el caso este completamente conectado, en ese caso el voltaje se sale de los límites preestablecidos.

Por lo cual se comprueba que la conexión del CCT inyecta reactivos con lo cual aumenta el voltaje en el punto de conexión y mediante el control de fase variando el ángulo de disparo de los tiristores del RCT se consume cierto número de reactivos lo cual provoca el decre-

Tabla 6.7: Valores obtenidos de prueba del CEV en lazo cerrado variando voltaje de fuente

Vf	Vc	A1	A2	A3	Angulo RCT	CCT
125	102.4	0.344	0.154	0.2	120	OFF
120	101.2	0.331	0.153	0.158	132	OFF
115	110.5	0.428	0.244	0.164	140	ON
110	110.4	0.428	0.25	0.134	142	ON
105	109	0.414	0.248	0.103	145	ON
100	109.4	0.426	0.253	0.058	150	ON
95	109.1	0.436	0.249	0.023	180	ON
90	103.9	0.413	0.237	0.022	180	ON
85	97.08	0.389	0.222	0.021	180	ON

mento del voltaje en el punto de conexión.

Lo cual muestra y comprueba el funcionamiento y la utilidad que un CEV híbrido puede tener cuando se presenta alguna contingencia en la red o por el simple hecho de cambios de cargas como cuando se presentan las horas de demanda máxima o mínima en un sistema interconectado como el nuestro.

Además del funcionamiento del prototipo del CEV se comprobó la utilidad y versatilidad que tienen en conjunto la tarjeta de adquisición de datos y la plataforma RTAI.

6.3. Recomendaciones para trabajos futuros

Añadir más bancos de capacitores para que el CEV tenga un alcance mayor de compensación.

Realizar el control digital para que trabaje en estado dinámico y así lograr compensar no solo variaciones de cargas si no también fluctuaciones de voltaje rápidos como son los sags y swells, con lo cual se tendría que rediseñar la unidad de disparo de tiristores, método de adquisición de voltajes entre otros.

Referencias

- [1] IEEE Std.1159-1995. *Recommended Practice for Monitoring Electric Power Quality*, R2001.
- [2] Luis Enrique Coronel Mercado. *Modelado del compensador estático de vars de cut para análisis de transitorios electromagnéticos*. Master's thesis, Instituto Politecnico Nacional, Octubre 2010.
- [3] Mulukutla S. Sarma R. Sastry Vedam. *POWER QUALITY VAR Compensation in Power Systems*. Taylor & Francis Group, 2009.
- [4] Coordinación de Protecciones Comunicaciones y Control Comisión Federal de Electricidad Subdirección de Transmisión. *Relación de Compensadores Estáticos de VARS*. www.cfe.gob.mx, 2010.
- [5] Miguel Barrón Gutiérrez. *Implementación de un prototipo para reactor controlado por tiristores monofásico*. Master's thesis, Instituto Tecnológico de cd. Madero, 2007.
- [6] Rolando Demes Jasso. *Diseño e implementación del control de dos bancos de capacitores conmutados por tiristores (CCT) utilizando electrónica digital*. Master's thesis, Instituto Tecnológico de cd. Madero, 2007.
- [7] Ramón Irak Hernández Meza. *Implementación de un prototipo de un reactor trifásico controlado por tiristores para control de voltaje*. Master's thesis, Instituto Tecnológico de cd. Madero, 2009.
- [8] Usbaldo Edgar Robles de Leon. *Análisis y simulación de compensadores estáticos de VARS*. Master's thesis, Instituto Tecnológico de cd. Madero, 2005.

- [9] Marc T.Thompson Alexander Kusko. *Power Quality in Electrical Systems*. McGraw-Hill, 2007.
- [10] Florencio Aboytes García. *Control de voltaje en sistemas eléctricos de potencia*. Centro Nacional de Control de Energía de la Comisión Federal de Electricidad de México, 1991.
- [11] Narain G. Hingoranl. *Understanding FACTS. Concepts and Technology of Flexible AC Transmission Systems*. IEEE, 2000.
- [12] Rajiv K. Varma R. Mohan Mathur. *Thyristor-Based FACTS Controllers for Electrical Transmission Systems*. IEEE Series on Power Engineering, 2002.
- [13] P. Kundur. *Power System Stability and Control*. McGraw-Hill, 1994.
- [14] Silvano Balemi Roberto Bucher. Scilab/scicos and linux rtai - a unified approach. In *Conference on Control Applications*, Toronto, Canada, August 2005. IEEE.