



SEP

SECRETARÍA DE
EDUCACIÓN PÚBLICA



TECNOLÓGICO
NACIONAL DE MÉXICO

Tecnológico Nacional de México

Centro Nacional de Investigación y Desarrollo Tecnológico

Tesis de Maestría

Estudio del desempeño del conjunto motor-inversor
multinivel en cascada trifásico

presentada por

Ing. Yesenia Reyes Severiano

como requisito para la obtención del grado de
Maestra en Ciencias en Ingeniería Electrónica

Director de tesis

Dr. Jesús Aguayo Alquicira

Codirector de tesis

Dr. Abraham Claudio Sánchez

Cuernavaca, Morelos, México. Septiembre de 2018.

Cuernavaca, Mor., 27 de agosto de 2018.

OFICIO No. DIE/088/2018

Asunto: Aceptación de documento de tesis

DR. GERARDO VICENTE GUERRERO RAMÍREZ
SUBDIRECTOR ACADÉMICO
PRESENTE

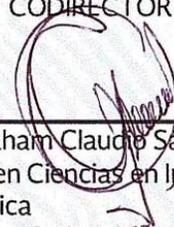
Por este conducto, los integrantes de Comité Tutorial de la **C. Yesenia Reyes Severiano**, con número de control **M16CE103** de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado **“Estudio del Desempeño del Conjunto Motor-Inversor Multinivel en Cascada Trifásico”** y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

DIRECTOR DE TESIS



Dr. Jesús Aguayo Aquicira
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 4706315

CODIRECTOR DE TESIS



Dr. Abraham Claudio Sánchez
Doctor en Ciencias en Ingeniería
Electrónica
Cédula profesional 7675050

REVISOR 1



Dr. Gabriel Calzada Lara
Doctor en Ingeniería Eléctrica
Cédula profesional 7599980

REVISOR 2



Dr. Jesús Darío Mina Antonio
Doctor en Ingeniería
Cédula profesional 6094069

C.p. M.T.I. María Elena Gómez Torres- Jefa del Departamento de Servicios Escolares

Estudiante
Expediente
RFEJ/Irr.

Cuernavaca, Mor., 27 de agosto de 2018

OFICIO No. SAC/358/2018

Asunto: Autorización de impresión de tesis

**ING. YESENIA REYES SEVERIANO
CANDIDATA AL GRADO DE MAESTRA EN CIENCIAS
EN INGENIERÍA ELECTRÓNICA
P R E S E N T E**

Por este conducto, tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado "**Estudio del Desempeño del Conjunto Motor-Inversor Multinivel en Cascada Trifásico**", ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

ATENTAMENTE

EXCELENCIA EN EDUCACIÓN TECNOLÓGICA®
"CONOCIMIENTO Y TECNOLOGÍA AL SERVICIO DE MÉXICO"



**DR. GERARDO VICENTE GUERRERO RAMÍREZ
SUBDIRECTOR ACADÉMICO**



SEP TecNM
CENTRO NACIONAL
DE INVESTIGACIÓN
Y DESARROLLO
TECNOLÓGICO
SUBDIRECCIÓN
ACADÉMICA

C.p. M.T.I. María Elena Gómez Torres- Jefa del Departamento de Servicios Escolares.
Expediente

GVGR/mcr

Dedicatorias

A Dios

Por siempre estar presente en mi vida, por cuidarme en todo momento y guiarme en mis decisiones.

A mi madre

Por su gran amor y apoyo incondicional para realizar mis sueños a lo largo de mi vida; por enseñarme valores y ser mi ejemplo de mujer fuerte y admirable.

A mi padre y Hermana Sara (†)

Porque aunque no estén físicamente conmigo, sé que desde el cielo me guían y me protegen.

A mi abuela

Por ser mi segunda madre, por cuidarme desde pequeña y darme su amor incondicional e incansable.

A mi hermana Dani

Por darme siempre su apoyo y sacarme una sonrisa en los momentos difíciles.

A mi novio

Mauricio Carrillo, porque juntos hemos logrado grandes cosas y a lo largo de los años siempre me ha impulsado a salir adelante en los momentos difíciles, por ser mi apoyo, mi mejor amigo y mi amor.

Agradecimientos

Al Dr. Jesús Aguayo Alquicira, por su dedicación y paciencia para dirigirme en el trabajo de tesis. Por el gran apoyo brindado tanto en lo personal como en lo académico.

Al Dr. Abraham Claudio Sánchez por sus comentarios y observaciones en la realización de la tesis.

A mis revisores, el Dr. Jesús Darío Mina Antonio y el Dr. Gabriel Calzada Lara por sus consejos, aportaciones y correcciones en la realización de este trabajo de tesis.

Al Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET) por darme la oportunidad de llevar a cabo mis estudios de posgrado.

Al personal del departamento de Electrónica, por el apoyo brindado durante mi estancia en CENIDET. En especial, a la Lic. Lorena Ruiz Ramírez por ayudarme y guiarme en el proceso de titulación.

Al laboratorio de Electrónica de Potencia y Energías Renovables por proporcionarme los recursos requeridos por el trabajo de tesis.

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por brindarme apoyo económico para realizar la maestría.

Resumen

En este trabajo de tesis se realiza la comparación de las cuatro variantes de la técnica de modulación PWM multiportadora con diferentes índices de modulación, las cuales se emplean en la modulación de un inversor multinivel en cascada de siete niveles, teniendo como carga un motor de inducción trifásico de 1Hp. Lo anterior con el objetivo de realizar un análisis del comportamiento de parámetros relacionados con la señal de salida del inversor, tales como la distorsión armónica total (THD, *por sus siglas en inglés Total Harmonic Distortion*) y la distorsión armónica total ponderada (WTHD, *por sus siglas en inglés Weighted Total Harmonic Distortion*), así como también parámetros pertenecientes al motor de inducción, tales como ruidos, vibraciones, velocidad nominal y temperatura y, con ello destacar al índice de modulación y a la técnica de modulación que presente mejor desempeño en dichos parámetros de medición.

Abstract

In this thesis work is made the comparison of the four variants of the multi-carrier PWM modulation technique with different modulation indexes, which are used in the modulation of a seven levels cascade multilevel inverter, having as load an 1Hp three-phase induction motor. The above with the objective of performing an analysis of the behavior of parameters related to the output signal of the inverter, such as total harmonic distortion (THD) and total weighted harmonic distortion (WTHD), as well as parameters belonging to the induction motor, such as noise, vibrations, nominal speed and temperature and, with this, highlight the modulation index and the modulation technique that presents the best performance with regard to such parameters.

Contenido

Nomenclatura	ix
Acrónimos	x
CAPÍTULO 1:	1
1. INTRODUCCIÓN	1
1.1. Antecedentes.....	2
1.2. Estado del arte.....	3
1.3. Planteamiento del problema.....	6
1.4. Propuesta solución	7
1.5. Objetivos.....	8
1.5.1 Objetivo general	8
1.5.2 Objetivos específicos.....	8
1.6. Alcances	8
1.7. Organización del documento.....	8
CAPÍTULO 2:	10
1. CONJUNTO MOTOR-INVERSOR MULTINIVEL EN CASCADA	10
2.1 Inversores multinivel	10
2.1.1. Inversor multinivel con diodos de enclavamiento (DCMLI)	11
2.1.2. Inversor multinivel con capacitores flotantes	12
2.1.3. Inversor multinivel en cascada	13
2.1.3.1. Inversor multinivel en cascada asimétrico	13
2.1.3.2. Inversor multinivel en cascada simétrico.....	13
2.1.4. Comparación de topologías	14
2.2 Estrategias de modulación	16
2.2.1. Estrategia de modulación de eliminación selectiva de armónicos	16
2.2.2. Estrategia de modulación PWM de espacio vectorial	17
2.2.3. Estrategia de modulación PWM multiportadora.....	18

2.2.3.1.	PWM de disposición de portadoras.....	19
2.2.3.2.	PWM de portadoras con corrimiento de fase.....	20
2.2.4.	Comparación de técnicas de modulación.....	21
2.3	Carga.....	22
2.3.1.	Circuito equivalente del motor de inducción.....	24
2.3.2.	Determinación de los parámetros del circuito equivalente.....	25
CAPÍTULO 3:		30
1. IMPLEMENTACIÓN DE ESTRATEGIAS DE MODULACIÓN EN FPGA.....		30
3.1	Descripción general	30
3.2	Lenguaje de programación VHDL	31
3.3	Tarjeta Altera Cyclone II	32
3.4	Descripción de código.....	34
CAPÍTULO 4:		36
1. RESULTADOS EN SIMULACIÓN		36
4.1	Descripción general	36
4.2	Programas de simulación.....	36
4.2.1.	PSIM ®.....	36
4.2.2.	MatLab Simulink®	37
4.2.3.	PSpice®	37
4.3	Resultados en simulación	37
4.4	Discusión de resultados	47
CAPÍTULO 5:		53
1. RESULTADOS EXPERIMENTALES		53
5.1	Descripción general	53
5.2	Plataforma experimental	53
5.3	Resultados experimentales.....	55
5.4	Discusión de resultados	62
CAPÍTULO 6		65
1. CONCLUSIONES Y TRABAJOS FUTUROS.....		65
6.1	Conclusiones.....	65

6.2	Trabajos futuros.....	67
	REFERENCIAS.....	68
	ANEXOS.....	73

Índice de figuras

Figura 1.1. Tipos de conversión de energía.....	1
Figura 1.2. Clasificación de inversores según el nivel de tensión de salida	2
Figura 1.3. Topología multinivel en cascada empleado en [11].....	4
Figura 1.4. Esquema de propuesta solución.....	7
Figura 2.1. Diagrama esquemático de convertidor multinivel de tres y n niveles	10
Figura 2.2. Inversor multinivel con diodos de enclavamiento (DCMLI)	11
Figura 2.3. Inversor multinivel con capacitores flotantes (FCMLI)	12
Figura 2.4. Inversor multinivel en cascada (CMLI)	14
Figura 2.5. Clasificación de estrategias de modulación según su frecuencia de conmutación	16
Figura 2.6. Simetría de un cuarto de onda; ángulos de disparo	17
Figura 2.7. Variantes de estrategia de modulación PWM de disposición de portadoras. A) PD, B) APOD, C) POD.....	20
Figura 2.8. Estrategia de modulación PWM de portadoras con corrimiento de fase	21
Figura 2.9. Circuito equivalente del motor de inducción	24
Figura 2.10. Diagrama de conexión de prueba de corriente directa	25
Figura 2.11. Diagrama de conexión de prueba en vacío	28
Figura 2.12. Diagrama de conexión de prueba a rotor bloqueado.....	28
Figura 3.1. Arquitectura básica de un FPGA	31
Figura 3.2. FPGA Altera Cyclone II EP2C5T144	33
Figura 3.3. Módulo de comparación de señales digitales.....	34
Figura 3.4. Señal monofásica implementada en FPGA Altera® Cyclone II, estrategia de modulación PD, $m=0.8$	35
Figura 4.1. Diagrama de señales moduladoras y portadoras.....	40
Figura 4.2. Diagrama esquemático de inversor multinivel en cascada trifásico.....	40
Figura 4.3. Espectro de Fourier de señal trifásica de salida, modulación PD.....	41
Figura 4.4. Espectro de Fourier de señal trifásica de salida, modulación APOD	41
Figura 4.5. Espectro de señal trifásica de salida, modulación POD.....	42
Figura 4.6. Espectro de Fourier de señal trifásica de salida, modulación PSC	42
Figura 4.7. Circuito equivalente de motor de inducción.....	44
Figura 4.8. Diagrama esquemático completo del conjunto motor–inversor multinivel en cascada trifásico.....	45

Figura 4.9. Velocidad nominal en vacío y corriente de motor de inducción empleando técnica de modulación, PD $m=1$	46
Figura 4.10. Velocidad nominal a plena carga y corriente de motor de inducción empleando técnica de modulación, PD $m=1$	46
Figura 4.11. Variación de velocidad a plena carga vs índice de modulación	49
Figura 4.12. Diagrama esquemático para estimar flujo magnético	51
Figura 4.13. Variación de THD en tensión vs índice de modulación.....	51
Figura 4.14. Variación de WTHD en tensión vs índice de modulación	52
Figura 5.1. Plataforma existente en CENIDET	53
Figura 5.2. Forma de onda de tensión de salida trifásica, estrategia de modulación PD, $m=0.8$	54
Figura 5.3. Esquema de realización de pruebas experimentales.....	55
Figura 5.4. Variación de tensión de línea vs índice de modulación.....	57
Figura 5.5. Variación de corriente nominal vs índice de modulación.....	57
Figura 5.6. Variación de THD en tensión vs índice de modulación.....	57
Figura 5.7. Variación de THD en tensión vs índice de modulación.....	57
Figura 5.8. Variación de ruido vs tiempo.....	58
Figura 5.9. Variación de ruido vs índice de modulación	58
Figura 5.10. Variación de vibraciones vs tiempo.....	59
Figura 5.11. Variación de vibraciones vs índice de modulación	59
Figura 5.12. Variación de velocidad nominal en vacío vs índice de modulación	59
Figura 5.13. Variación de velocidad nominal en vacío vs índice de modulación	59
Figura 5.14. Variación de temperatura vs tiempo.....	60
Figura 5.15. Variación de temperatura vs índice de modulación.....	60
Figura 5.16. Variación de tensión de línea vs técnicas de modulación.....	60
Figura 5.17. Variación de corriente nominal en vacío vs técnicas de modulación	60
Figura 5.18. Variación de THD en tensión vs técnicas de modulación.....	61
Figura 5.19. Variación de WTHD en tensión vs técnicas de modulación	61
Figura 5.20. Variación de ruido vs técnicas de modulación.....	61
Figura 5.21. Variación de vibraciones vs técnicas de modulación.....	61
Figura 5.22. Variación de temperatura vs técnicas de modulación.....	62
Figura 5.23. Comparación de resultados de THD obtenidos en simulación y experimentalmente	64
Figura 5.24. Comparación de resultados de WTHD obtenidos en simulación y experimentalmente	64

Índice de tablas

Tabla 1.1. Principales parámetros para la evaluación de rendimiento en inversor y motor ...	3
Tabla 2.1. Ventajas de topologías multinivel.....	14
Tabla 2.2. Desventajas de topologías multinivel.....	15
Tabla 2.3. Comparación de acuerdo al número de componentes empleados por fase.....	15
Tabla 4.1 Especificaciones de simulación.....	39
Tabla 4.2. Resultados de amplitud de armónicos de frecuencia obtenidos	43
Tabla 4.3. Datos de placa de motor de inducción utilizado.....	43
Tabla 4.4. Resultados de parámetros obtenidos en simulación con frecuencia de portadora de 3.3 kHz	47
Tabla 4.5. Resultados de parámetros obtenidos en simulación con frecuencia de portadora de 9.9 kHz	48
Tabla 4.6. Resultados de parámetros obtenidos en simulación con frecuencia de portadora de 16.5 kHz	48
Tabla 4.7. Variación del flujo magnético obtenido en simulación con el motor en vacío....	50
Tabla 4.8. Valores máximos permisibles de distorsión armónica de tensión.....	52
Tabla 5.1. Características principales de módulo IRAMS10UP60b.....	54
Tabla 5.2. Especificaciones para la realización de pruebas experimentales	55
Tabla 5.3. Equipo y programas utilizados para realizar las mediciones de prueba.....	56
Tabla 5.4. Resumen de resultados en estrategias de modulación obtenidos experimentalmente	63
Tabla 5.5. Comparación de estrategia de modulación seleccionada vs parámetros nominales del motor.....	63

Nomenclatura

V_{CD}	<i>Tensión de corriente directa</i>
C	<i>Capacitor</i>
V_a	<i>Tensión de fase a</i>
V_b	<i>Tensión de fase b</i>
V_c	<i>Tensión de fase c</i>
S_n	<i>interruptor</i>
n	<i>Número de niveles en la tensión de salida</i>
D	<i>Número de diodos de enclavamiento</i>
S_w	<i>Número de dispositivos de conmutación</i>
z	<i>Número de celdas en cascada</i>
α	<i>Ángulo de conmutación</i>
m	<i>Índice de modulación</i>
A_m	<i>Amplitud de señal moduladora</i>
A_p	<i>Amplitud de señal portadora</i>
m_f	<i>Índice de frecuencia</i>
f_m	<i>Frecuencia de señal moduladora</i>
f_p	<i>Frecuencia de señal portadora</i>
S_p	<i>Número de señales portadoras necesarias</i>
φ	<i>Ángulo de corrimiento de fase</i>
R_1	<i>Resistencia del estator</i>
R_2	<i>Resistencia del rotor</i>
X_1	<i>Reactancia del estator</i>
X_2	<i>Reactancia del rotor</i>
X_m	<i>Reactancia magnetizante</i>
s	<i>deslizamiento</i>

Acrónimos

APOD	<i>Disposición alterna opuesta de fase</i>
CA	<i>Corriente Alterna</i>
CD	<i>Corriente Directa</i>
CMLI	<i>Inversor multinivel en cascada</i>
DSEP	<i>Dispositivos Semiconductores Electrónicos de Potencia</i>
DCMLI	<i>Inversor multinivel con diodos de enclavamiento</i>
FCMLI	<i>Inversor multinivel con capacitores flotantes</i>
FPGA	<i>Arreglo de compuertas programables en campo</i>
IGBT	<i>Transistor Bipolar de Compuerta Aislada</i>
PD	<i>Disposición de fase</i>
POD	<i>Disposición opuesta de fase</i>
PSC	<i>Disposición de portadoras con corrimiento de fase</i>
PWM	<i>Modulador de Ancho de Pulso</i>
SHE	<i>Estrategia de modulación de eliminación selectiva de armónicos</i>
SV PWM	<i>Estrategia de modulación de espacio vectorial</i>
THD	<i>Distorsión armónica total</i>
VHDL	<i>Lenguaje de descripción para circuitos integrados de alta velocidad</i>
WTHD	<i>Distorsión armónica total ponderada</i>

CAPÍTULO 1:

INTRODUCCIÓN

En la actualidad, la conversión de energía eléctrica es de suma importancia debido a la gran variedad de cargas existentes, las cuales presentan diferentes requerimientos para realizar un trabajo específico. En electrónica de potencia, los principales tipos de conversión de energía eléctrica son los siguientes:

- Conversión de corriente alterna a corriente alterna (CA-CA)
- Conversión de corriente alterna a corriente directa (CA-CD)
- Conversión de corriente directa a corriente directa (CD-CD)
- Conversión de corriente directa a corriente alterna (CD-CA)

En la Figura 1.1 se visualizan los dispositivos encargados para convertir la energía eléctrica en sus diversas formas[1]:

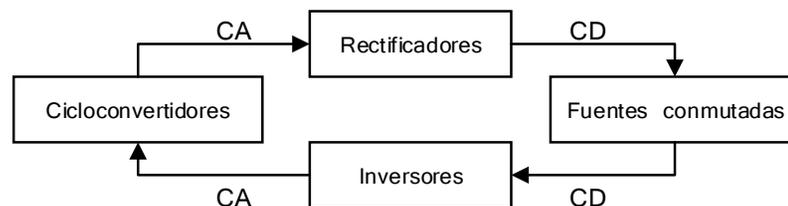


Figura 1.1. Tipos de conversión de energía

Este trabajo de investigación se centra en la conversión de energía de corriente directa a corriente alterna (CD-CA). Este tipo de conversión de energía eléctrica consiste en cambiar la tensión de entrada de corriente directa a una tensión de salida simétrica de corriente alterna, con las características deseadas por el diseñador.

Como se puede observar en la Figura 1.1, los dispositivos encargados de este tipo de conversión de energía son los inversores, los cuales reciben una tensión de entrada de corriente directa proveniente de una fuente de alimentación, tales como paneles fotovoltaicos, baterías, entre otras formas de energía eléctrica de corriente directa. Para posteriormente

convertirlo en niveles de tensión simétrico de salida de corriente alterna, el cual puede ser inyectado a la red eléctrica, en instalaciones eléctricas aisladas o se aplica a una carga específica.

Los inversores son utilizados principalmente en sistemas de alimentación ininterrumpibles, filtros activos, accionadores de motores eléctricos y en general en aquellas aplicaciones que necesiten una tensión de corriente alterna deseada. Según el número de niveles de la tensión de salida, las topologías de los inversores se clasifican en convencionales o multinivel (Figura 1.2)[2, 3].

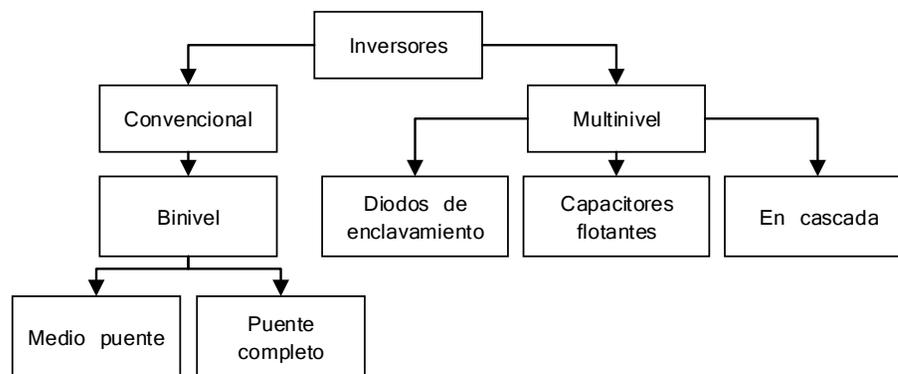


Figura 1.2. Clasificación de inversores según el nivel de tensión de salida

En la actualidad, estos convertidores son de gran importancia debido a que existen numerosas aplicaciones industriales, las cuales exigen equipos de mayor potencia, donde se requiera media tensión y niveles altos de potencia. Es por ello, que se ha reportado un incremento en el interés de estudiar su comportamiento en conjunto con cargas con el fin de obtener un desempeño óptimo de un sistema.

1.1. Antecedentes

Hoy en día, se considera a los inversores como los convertidores de potencia con mayor demanda de utilización en la industria. Por este motivo el estudio del comportamiento de los inversores bajo diferentes condiciones de trabajo es de gran importancia. Principalmente, para garantizar un óptimo desempeño del proceso de conversión de energía y con ello prevenir pérdidas económicas para la industria [4].

Una principal aplicación de los inversores en los procesos industriales son los motores de inducción, por lo que resulta ser una parte fundamental el garantizar el mejor desempeño del conjunto motor-inversor. Existen algunos fenómenos inherentes a este conjunto, los cuales influyen directamente en la vida útil del motor. Uno de estos fenómenos es la distorsión armónica total (THD, *por sus siglas en inglés Total Harmonic*

Distortion) proveniente de la señal de salida del inversor, esta distorsión es debido básicamente a la conmutación de dispositivos que representa un comportamiento no lineal, así como por el tipo de onda que se envía al motor, ya que una forma de onda escalonada no es precisamente una onda senoidal. El presentar porcentajes de THD elevados en la onda de tensión de salida influye directamente en el comportamiento de parámetros importantes del motor, tales como [5, 6]:

1. Incremento de la temperatura del motor
2. Daños en embobinados en el estator debido a pulsos de tensión elevados
3. Incremento en el nivel de ruido del motor
4. Incremento en la vibración

Así como también resulta conveniente observar el comportamiento de la velocidad síncrona y el par útil de motor, entre otros parámetros que influyan en la evaluación del rendimiento del motor de inducción. A manera de resumen, en la Tabla 1.1, se encuentran los principales parámetros utilizados para evaluar el rendimiento de los dos componentes del conjunto [4, 7, 8].

Tabla 1.1. Principales parámetros para la evaluación de rendimiento en inversor y motor

Inversor	Motor
<ul style="list-style-type: none"> • THD • WTHD • Amplitud de tensión de salida 	<ul style="list-style-type: none"> • Temperatura • Velocidad Síncrona • Par útil • Nivel de ruido y vibraciones • Eficiencia • Corriente de rodamientos

Por otro lado, el conjunto de motor–inversor ha sido un excelente aliado en los esquemas de ahorro de energía, una correcta selección de estos equipos trae consigo un buen aprovechamiento energético [9].

1.2. Estado del arte

Para un eficiente proceso de conversión de corriente directa a corriente alterna se requiere seleccionar por un lado, la adecuada topología y por el otro lado, una técnica de modulación según sea la aplicación del inversor multinivel [10]. Como se ha mencionado anteriormente, la topología multinivel seleccionada debido a sus características y ventajas es la multinivel en cascada, en la se muestran la topología multinivel en cascada empleada en [11].

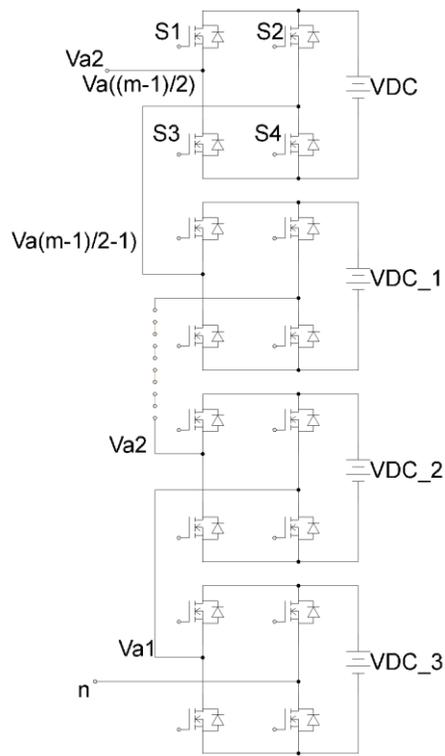


Figura 1.3. Topología multinivel en cascada empleado en [11]

Existen diferentes estrategias de modulación reportadas en la literatura que son adecuadas para realizar los estados de conmutación de los inversores multinivel en cascada. Estas estrategias pueden ser elegidas de acuerdo con ciertos aspectos de rendimiento que son necesarios o deseables. Las especificaciones generales de rendimiento son: la reducción de la THD y la aceleración de la respuesta transitoria [12].

Para efectos de la revisión del estado del arte se destacan los siguientes estudios relacionados al inversor multinivel en cascada y su comportamiento con distintas estrategias de modulación empleadas, así como los parámetros que se tomaron en cuenta para realizar dicho estudio. Primeramente, en los estudios [13–15] se realiza una revisión de las topologías del inversor multinivel en cascada tomando en cuenta sus ventajas, limitaciones y aplicaciones.

En [2] se lleva a cabo una comparación de los diferentes inversores multinivel tomando como criterio la calidad en la tensión de salida, los costos de implementación y la complejidad de los circuitos de potencia con la finalidad de reducir las pérdidas de conmutación y la reducción de la THD. Estudiando de manera particular los inversores multinivel en cascada, se encuentran diversas aplicaciones industriales tal como accionamiento de motores de alta potencia, con los cuales se obtuvo niveles de tensión

casí sinusoidales y baja interferencia electromagnética, y es también utilizado como regulador de tensión y filtro de armónicos[11, 16].

En [17], [18] y [19], el objeto de estudio es un inversor multinivel en cascada simétrico; utilizando en los dos primeros, la estrategia de modulación PD, y en el tercero, la técnica de modulación vectorial. En los tres estudios anteriores, se presenta la simulación e implementación de un sistema de reconfiguración para un inversor multinivel en cascada de siete niveles, así como obtener un algoritmo que permita calcular la secuencia de conmutación de los dispositivos semiconductores de potencia y de los tiempos de conmutación, con la finalidad de reducir la complejidad de la modulación sin perder de vista el obtener una baja THD, tomando como objetivo principal el balance entre fases.

Tomando en cuenta la importancia del balance entre fases se lleva a cabo el estudio presentado en [20]; ante la presencia de desbalance en las fuentes de alimentación se implementa la técnica de modulación PSC, con propósito de construir un modulador que sense la tensión de una de las fuentes de alimentación y genere los patrones de conmutación para garantizar el balanceo entre fases. Esta misma modulación se emplea en [21], con la finalidad de generar señales PWM empleadas en un inversor multinivel en cascada, donde se evalúan las ventajas del inversor y se hace un análisis del contenido armónico de las señales de tensión obtenidas con el patrón de generación empleado.

En [22] y [23] se realiza un estudio del inversor multinivel en cascada proponiendo como técnica de modulación la eliminación selectiva de armónicos, esto con el fin de reducir los armónicos de bajo orden. Así se evita un desbalance en las fuentes de alimentación del inversor, se reduce la THD y la distorsión armónica ponderada (WTHD, *por sus siglas en inglés Weighted Total Harmonic Distortion*). Esta técnica de modulación también es empleada en el estudio realizado en [12], en el cual se lleva a cabo una comparación de esta técnica con respecto a la PD, utilizando como parámetros de comparación la eficiencia y la THD.

En [24], se determina la relación entre el número de conmutaciones de los dispositivos semiconductores de potencia y la THD en un inversor en cascada asimétrico con la finalidad de mejorar la eficacia del inversor. Se revisaron las técnicas de modulación híbrida, POD y APOD para obtener una comparación en lo que respecta a la THD. Asimismo, en [25] se utiliza la estrategia de eliminación selectiva de armónicos y la técnica de minimización óptima para reducir la distorsión armónica con el fin de realizar una comparación detallada entre ambas interpretando los resultados de simulación con respecto a la THD. Por último, en [26] se sugiere un método PWM de frecuencia variable para accionamientos de motores de inducción, el cual varía la frecuencia en un determinado período de conmutación dentro de la estrategia de modulación PD.

En conclusión, los inversores multinivel tienen variadas aplicaciones industriales, que demandan un mayor rendimiento del mismo. Las topologías multinivel con diodos de enclavamiento y con capacitores flotantes tienen como desventaja el emplear una gran cantidad de componentes y el tiempo de vida de algunos de sus elementos es reducido, tales como capacitores. Por esta razón, existe un amplio interés en el estudio del comportamiento de la topología multinivel en cascada.

Tomando en cuenta lo anterior, los estudios encontrados en la literatura relacionados con el inversor multinivel en cascada tienen como objetivo común minimizar las pérdidas de conmutación y optimizar los resultados de la THD, implementando diferentes técnicas de modulación. Cabe destacar que los resultados de estos estudios en su mayoría, se presentan sin considerar el comportamiento intrínseco de parámetros relacionados a la carga que tiene el inversor multinivel en cascada sujeto a estudio.

1.3. Planteamiento del problema

En la actualidad existe un interés creciente por el diseño de inversores eficientes que reduzcan el estrés en los dispositivos semiconductores de potencia, disminuyan la distorsión armónica total (THD) y al mismo tiempo aumenten la eficiencia en el proceso de conversión, esto para atender los requerimientos de sus aplicaciones y así poder garantizar un mejor desempeño de las mismas.

Una principal aplicación de los inversores es como accionamiento de motores de inducción. Los motores de inducción convierten la energía eléctrica en energía mecánica, con la cual se realizan procesos industriales variados mediante el uso de diversos dispositivos, como por ejemplo en sistemas de elevación (elevadores, montacargas), sistemas de ventilación y climatización, así como bandas transportadoras y bombas centrifugas. Las industrias que emplean a los motores de inducción son de diferentes ámbitos, desde las industrias química, metalúrgica y cementera hasta las industrias papelera, textil y alimentaria.

Como consecuencia de lo anterior, se destaca la importancia de analizar el desempeño del conjunto inversor-motor; en torno al inversor se presentan dos conceptos principales que influyen en el proceso de conversión de corriente directa a corriente alterna, los cuales son: topología y secuencia de conmutación. Sin embargo, una vez que haya sido seleccionada la topología y la técnica de modulación a emplear, no se debe de perder de vista el comportamiento intrínseco que presente la carga del sistema. Lo anterior para observar la influencia de la técnica de modulación en la carga.

1.4. Propuesta solución

Tomando en cuenta lo analizado en los apartados anteriores, se observa la importancia del compromiso de los dos conceptos para que se lleve a cabo un óptimo proceso de conversión de corriente directa a corriente alterna, los cuales son la topología y las técnicas de modulación aplicados al inversor multinivel; sin dejar a un lado su influencia en la carga. Y una principal aplicación que tienen los inversores son los motores de inducción debido a sus usos variados en diferentes ámbitos de la industria.

De la literatura se observó que existen diferentes estudios que analizan el comportamiento del inversor multinivel en cascada con distintas técnicas de modulación. Sin embargo, la mayoría de ellos están enfocados únicamente en los resultados de la THD, la WTHD y en el balanceo de fases en el caso de los sistemas trifásicos, sin tomar en cuenta el comportamiento de parámetros de la carga bajo cada técnica de modulación.

En este estudio se propone realizar un análisis de la influencia de las técnicas de modulación PD, POD, APOD y PSC en un inversor multinivel en cascada teniendo como carga fija un motor de inducción trifásico, con el fin de observar el comportamiento de parámetros referentes al motor, tales como calentamiento, vibraciones, velocidad, ruido, entre otros; todo esto sin dejar a un lado el resultado de la THD y la WTHD, obtenida en cada estrategia de modulación. En la Figura 1.4 se muestra a manera de diagrama lo antes mencionado.

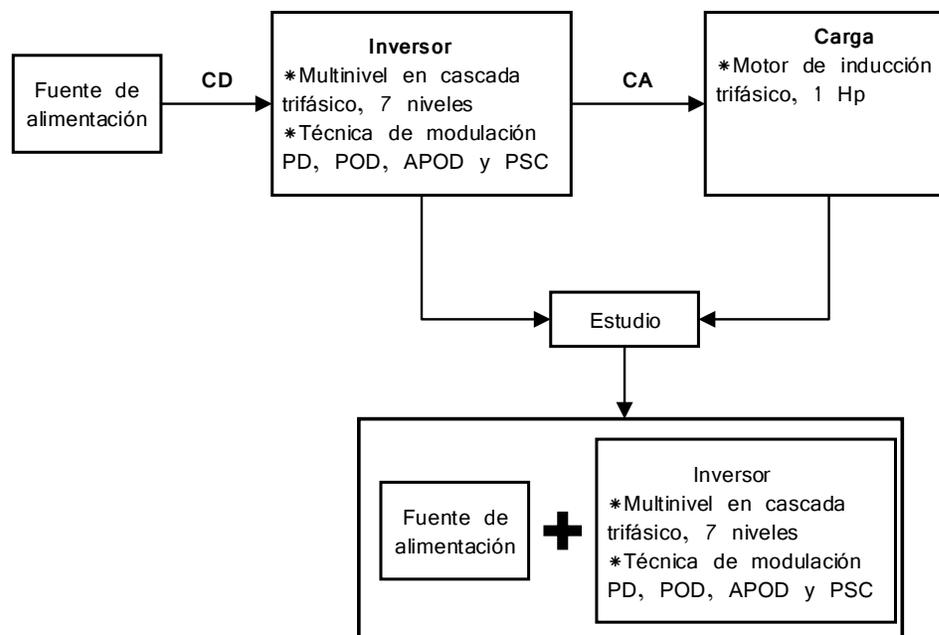


Figura 1.4. Esquema de propuesta solución

1.5. Objetivos

1.5.1 Objetivo general

Observar el comportamiento del conjunto motor-inversor multinivel en cascada trifásico utilizando las técnicas de modulación IPD, APOD, POD y PSC, con la finalidad de realizar una comparación entre ellas tomando como criterio de comparación principalmente parámetros intrínsecos referentes al motor, así como la distorsión armónica total (THD) y la distorsión armónica total ponderada (WTHD).

1.5.2 Objetivos específicos

1. Estudiar el inversor multinivel en cascada trifásico
2. Estudiar las variantes de la técnica de modulación PWM multiportadora
3. Simular las técnicas de modulación PWM multiportadora en un inversor multinivel en cascada trifásico, teniendo como carga un motor de inducción
4. Implementar las técnicas de modulación seleccionadas en un inversor multinivel en cascada trifásico de 7 niveles simétrico.
5. Obtener un análisis comparativo de las estrategias de modulación implementadas en el conjunto motor- inversor multinivel en cascada.

1.6. Alcances

Este trabajo de tesis tiene como alcance la simulación e implementación de las variantes de la técnica de modulación PWM multiportadora empleada en un inversor multinivel en cascada trifásico de siete niveles teniendo como carga un motor de inducción de 1 HP; esto con el fin de realizar una comparación entre las diferentes técnicas de modulación y así destacar a las que representen un mejor desempeño en simulación del conjunto motor-inversor multinivel en cascada.

1.7. Organización del documento

La organización del documento está establecida de la siguiente manera:

- Capítulo 1. Se presenta primeramente una breve introducción del trabajo de investigación, los antecedentes, y la revisión del estado del arte relacionado al tema. Posteriormente, se presenta el planteamiento del problema abordado, así como la propuesta solución al mismo; continuando con los objetivos, los alcances y limitaciones del trabajo.
- Capítulo 2. Se desarrolla el estudio de los elementos que pertenecen al conjunto motor-inversor multinivel. Abordando características, ventajas y desventajas de las topologías existentes de inversores multinivel. las diferentes técnicas de modulación

empleadas en inversores multinivel y por último, la descripción de la carga empleada en este trabajo de investigación.

- Capítulo 3. Se lleva a cabo la descripción de los conceptos relacionados a la implementación de las técnicas de conmutación en FPGA.
- Capítulo 4. Se describen las especificaciones a la que fueron realizadas las simulaciones del conjunto de estudio en diferentes programas de simulación, y se realiza un análisis de los resultados obtenidos en ellos.
- Capítulo 5. Se describe la metodología del desarrollo de las pruebas experimentales. Asimismo, se describe la plataforma experimental y se realiza un análisis de resultados obtenidos.
- Capítulo 6. Se presenta el desarrollo de las conclusiones del trabajo de investigación, así como los trabajos futuros relacionados al mismo.

CAPÍTULO 2:

CONJUNTO MOTOR-INVERSOR MULTINIVEL EN CASCADA

2.1 Inversores multinivel

La estructura básica de los inversores convencionales consiste en al menos dos interruptores de potencia, los cuales mediante una secuencia de conmutación de encendido y apagado suministran una tensión alterna simétrica que contiene dos niveles de tensión a partir de una tensión de corriente directa [23]. Partiendo de la estructura anterior, surge la topología multinivel, la cual se ha consolidado en los últimos años como una opción competitiva para la conversión de energía en el rango de media-alta potencia, tanto desde el punto de vista técnico como el económico [27].

La función principal de los inversores multinivel es la de sintetizar una tensión de salida deseada a partir de varios niveles de entrada de corriente directa, utilizando técnicas muy variadas para la conversión de energía. En la Figura 2.1, se muestra un diagrama esquemático de un inversor multinivel con diferentes números de niveles [13].

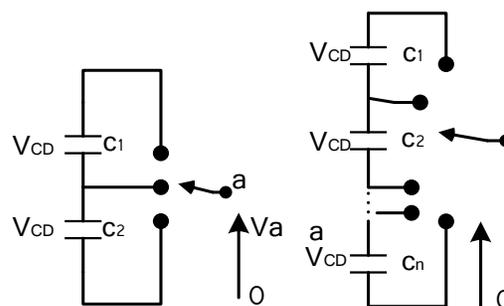


Figura 2.1. Diagrama esquemático de convertidor multinivel de tres y n niveles

En comparación con los inversores convencionales, los inversores multinivel presentan las siguientes ventajas:

- Reducción en pérdidas por conmutación
- Reducción de estrés en dispositivos semiconductores de potencia
- Mejora en la forma de onda de salida
- Disminución de la distorsión armónica total

Los inversores multinivel se clasifican principalmente en tres topologías: inversor multinivel con capacitores flotantes (FCMLI, por sus siglas en inglés Flying Capacitor Multilevel Inverter), inversor multinivel con diodos de enclavamiento (DCMLI, por sus siglas en inglés Diode Clamped Multilevel Inverter) e inversor multinivel en cascada (CMLI, por sus siglas en inglés Cascade Multilevel Inverter) [6]; los cuales se describen brevemente a continuación.

2.1.1. Inversor multinivel con diodos de enclavamiento (DCMLI)

La topología multinivel con diodos de enclavamiento emplea condensadores conectados en serie para dividir la tensión de entrada, de tal manera que la tensión de operación de los dispositivos semiconductores de potencia sea menor; utiliza diodos para conectar diferentes niveles de tensión. El esfuerzo de tensión se balancea con el número de niveles y los diodos de enclavamiento pueden llegar a bloquear más de un nivel. En la Figura 2.2 se muestra un convertidor con diodos de enclavamiento de tres niveles. Esta topología puede ampliarse a cualquier número de niveles, sin embargo, a mayor número de niveles presenta desbalances de tensión en el bus de cd.

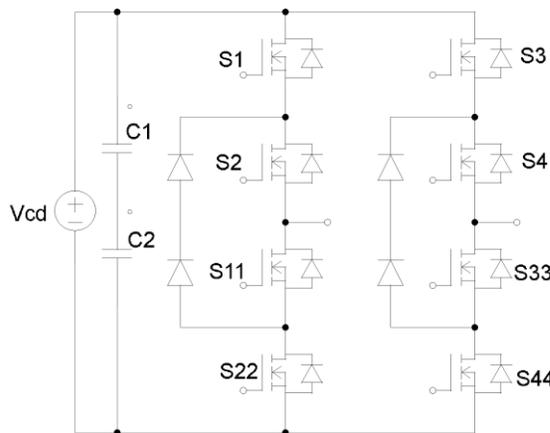


Figura 2.2. Inversor multinivel con diodos de enclavamiento (DCMLI)

Para conocer el número de niveles de tensión a la salida generados por un inversor multinivel con diodos de enclavamiento se emplea la ecuación (2. 1). El número de interruptores de conmutación necesarios se encuentra con la ecuación (2. 2). Asimismo la ecuación (2. 3) se emplea para determinar el número de diodos de enclavamiento.

$$n = C + 1 \quad (2. 1)$$

$$S_w = 2(n - 1) \quad (2. 2)$$

$$D = (n - 1) * (n - 2) \quad (2. 3)$$

Dónde:

- n= número de niveles
- C= número de capacitores
- Sw= número de dispositivos de conmutación
- D= diodos de enclavamiento

2.1.2. Inversor multinivel con capacitores flotantes

La topología multinivel con capacitores flotantes emplea condensadores conectados en modo flotante, que por las combinaciones de conexión posibles generar los niveles de tensión adecuados. Esta topología no es recomendada para aplicaciones de alta potencia debido a que presenta dificultades en el balance de tensiones, así como también en convertidores de más de tres niveles algunas transiciones la amplitud de rizado de tensión se incrementa provocando la pérdida del control en los capacitores flotantes [28].

En la Figura 2.3 se muestra la configuración monofásica de tres niveles del inversor con capacitores flotantes. La función de los capacitores es como la de un circuito de anclaje; Es decir, prevé de forma natural la tensión entre los interruptores, por lo que las señales de control pueden ser intercambiadas de fase para evitar problemas $\frac{dV}{dt}$ [29].

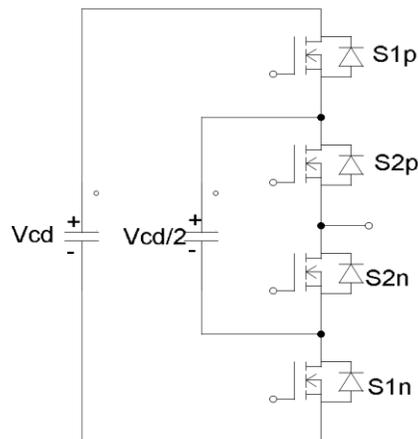


Figura 2.3. Inversor multinivel con capacitores flotantes (FCMLI)

Para conocer el número capacitores del bus de cd requeridos en un inversor multinivel con capacitores flotantes se emplea la ecuación (2. 4).

$$C = ((n - 1) * (n - 2))/2 \quad (2. 4)$$

Dónde:

- n= número de niveles
- C= número de capacitores

2.1.3. Inversor multinivel en cascada

Los inversores multinivel en cascada se basan en la conexión en cascada de puentes completos (celdas) con fuentes de corriente directa independientes [30] y, se pueden clasificar en simétrico o asimétrico, dependiendo si las fuentes de alimentación de corriente directa son del mismo valor o no. Las principales características de esta topología son las siguientes:

- Flexibilidad para aumentar el número de niveles incrementando el número de celdas en cascada
- Al aumentar el número de niveles se reduce el estrés en los dispositivos semiconductores de potencia
- La tensión de salida por fase es la suma de las tensiones de salida en cada celda

2.1.3.1. Inversor multinivel en cascada asimétrico

La diferencia entre este tipo de inversores y los simétricos es que la magnitud de tensión de las fuentes de alimentación de las celdas no son iguales. Esta topología se divide en asimétrico de potencia dos y asimétrico de potencia tres, dependiendo del valor de la fuente de alimentación desigual. Con esta topología se pueden obtener mayor número de niveles comparado con el inversor simétrico empleando los mismos componentes, pero se tiene como desventaja que la celda de mayor tensión es más vulnerable a fallas [31].

2.1.3.2. Inversor multinivel en cascada simétrico

En este tipo de inversores los niveles de tensión de las fuentes de alimentación de cada una de sus celdas son de la misma magnitud; cada celda proporciona dos niveles de tensión, y el número de niveles generados en la tensión de salida depende del número de celdas y se pueden determinar mediante la ecuación (2. 5).

$$n = 2z + 1 \quad (2. 5)$$

Dónde:

- n= número de niveles
- z= número de celdas en cascada

En la Figura 2.4 se muestra un inversor multinivel en cascada simétrico que por la conmutación de sus interruptores de potencia genera una onda de tensión de salida de

cinco niveles. En este convertidor la tensión de fase resultante se sintetiza por la suma de las tensiones generadas por cada puente. Por lo tanto, la tensión de salida V_o puede tomar cinco valores distintos: $+2V_{CD}$, $+V_{CD}$, 0 , $-V_{CD}$, $-2V_{CD}$.

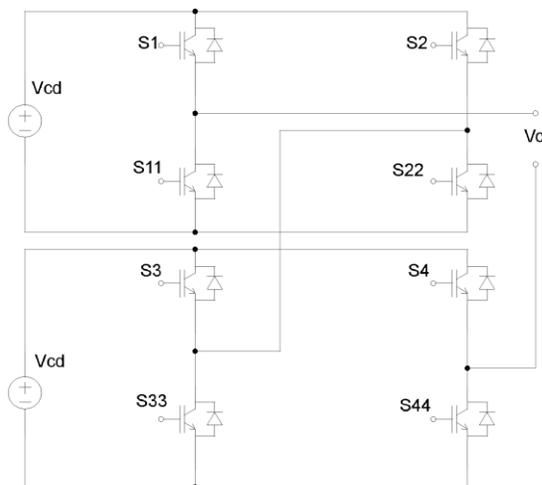


Figura 2.4. Inversor multinivel en cascada (CMLI)

2.1.4. Comparación de topologías

En la Tabla 2.1, se presentan las ventajas de cada uno de los inversores multinivel mencionados anteriormente, asimismo en la Tabla 2.2 se presentan las desventajas de los mismos [10, 19, 32].

Tabla 2.1. Ventajas de topologías multinivel

Topología Multinivel	Ventajas
DCMLI	<ul style="list-style-type: none"> • El voltaje de bloqueo de los interruptores es el voltaje de entrada • El número de capacitores es pequeño en comparación con otras topologías multinivel • No requiere transformadores
FCMLI	<ul style="list-style-type: none"> • Proporciona combinaciones extras para balancear niveles de tensión • Bajo contenido armónico, por lo que facilita el filtrado a la salida • Es posible agregar una rama adicional de interruptores para lograr generar un voltaje trifásico
CMLI	<ul style="list-style-type: none"> • Construcción modular • Menor cantidad de componentes para obtener el mismo número de niveles • Los dispositivos semiconductores de potencia soportan sólo la tensión presente en una fuente de corriente directa • Variedad de estados de conmutación para una misma tensión de salida

Tabla 2.2. Desventajas de topologías multinivel

Topología Multinivel	Desventajas
DCMLI	<ul style="list-style-type: none"> • Son necesarios diodos de rápida recuperación • Es complicado obtener el control del flujo de potencia • Entre más se incremente el número de niveles, se requieren de un número excesivo de diodos.
FCMLI	<ul style="list-style-type: none"> • Se emplea un número elevado de capacitores • Los capacitores flotantes soportan la corriente de carga • Debe existir un proceso de precargado de los capacitores flotantes • Control complejo
CMLI	<ul style="list-style-type: none"> • Se requieren fuentes aisladas de corriente directa para cada etapa • La cantidad de fuentes aislada aumenta proporcionalmenete con las celdas del inversor

En la Tabla 2.3 [19] se presenta una comparación de acuerdo al número de componentes empleados por fase en cada topología multinivel, donde n es el número de niveles de tensión a la salida.

Tabla 2.3. Comparación de acuerdo al número de componentes empleados por fase

Componentes	DCMLI	FCMLI	CMLI
Interruptores principales	$2(n-1)$	$2(n-1)$	$2(n-1)$
Diodos principales	$2(n-1)$	$2(n-1)$	$2(n-1)$
Diodos de conexión	$(n-1)(n-2)$	0	0
Condensadores del bus de CD	$n-1$	$n-1$	$(n-1)/2$
Condensadores de balanceo	0	$((n-1)(n-2))/2$	0

Este trabajo de investigación emplea la topología multinivel en cascada tomando como base las ventajas, desventajas y el número de componentes empleados comparada con las diferentes topologías multinivel, así como también debido al interés que se tiene de utilizar una plataforma existente en el Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET), la cual emplea esta topología en su estructura trifásica de siete niveles. Esta plataforma se describe en el capítulo 5 de este trabajo de investigación.

La principal área de estudio del inversor multinivel en cascada es su comportamiento en conjunto con diferentes técnicas de modulación, y la influencia de este conjunto con respecto a condiciones nominales de trabajo del motor de inducción que se tiene como carga.

2.2 Estrategias de modulación

Una gran parte del desempeño de un inversor se debe a la estrategia de modulación empleada para generar los estados de conmutación de los interruptores de potencia pertenecientes a la topología seleccionada.

En la Figura 2.5 se presenta la clasificación de las técnicas de modulación empleadas en inversores multinivel según la frecuencia de conmutación empleada. Refiriéndose a baja frecuencia a aquellas frecuencias de conmutación iguales o dos veces mayor a la frecuencia fundamental, y alta frecuencia a las frecuencias de conmutación que son diez o más veces mayores a la fundamental, considerando mediana frecuencia al rango restante.

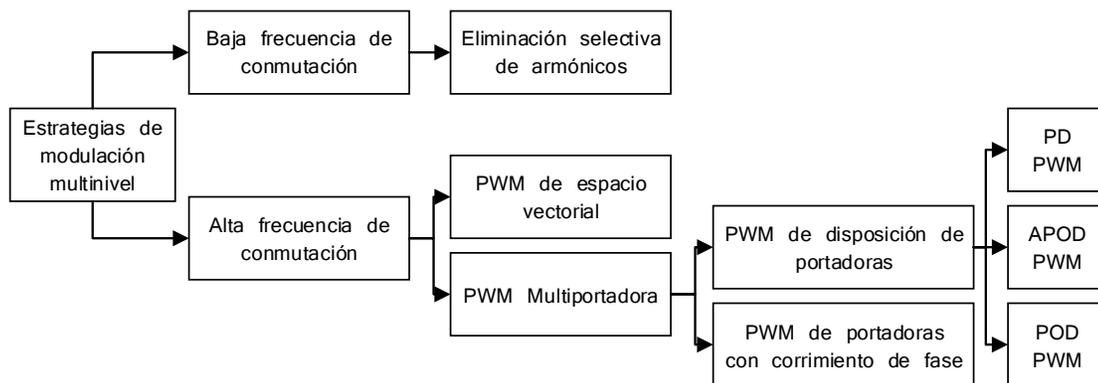


Figura 2.5. Clasificación de estrategias de modulación según su frecuencia de conmutación

Un parámetro importante en la determinación de la estrategia de modulación adecuada son los armónicos contenidos en la tensión de salida y la reducción de las pérdidas por conmutación. Una de las formas de reducir estas pérdidas es reducir la frecuencia de conmutación[33], sin embargo, al reducir la frecuencia de conmutación se aumentan los armónicos de bajo orden y la THD.

2.2.1. Estrategia de modulación de eliminación selectiva de armónicos

En la estrategia de modulación de eliminación selectiva (SHE, *por sus siglas en inglés Selected Harmonic Elimination PWM*) solamente es necesario calcular los ángulos de disparo presentes en el primer cuarto de onda, y los ángulos restantes se calculan sumándole o restándole 90° o 180° dependiendo del ángulo que se desee encontrar [34]. Lo anterior es gracias a que la modulación selectiva de armónicos permite tener simetría de

un cuarto de onda, ver Figura 2.6 Los ángulos de conmutación (α) se calculan para realizar la eliminación de los armónicos de bajo orden.

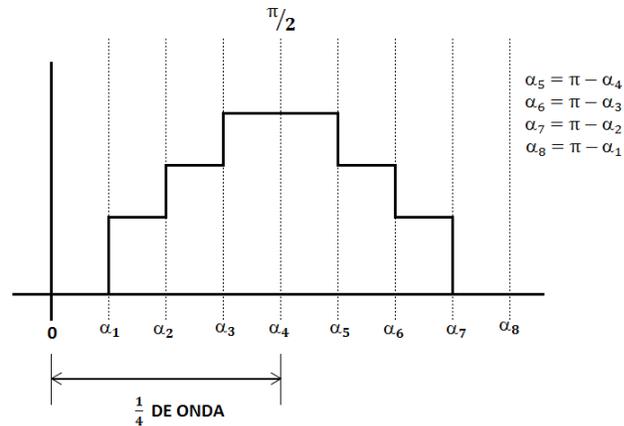


Figura 2.6. Simetría de un cuarto de onda; ángulos de disparo

Una de las ventajas que presenta esta técnica de modulación es que reduce las pérdidas por conmutación debido a que opera a frecuencia igual o dos veces mayor a la fundamental y por lo tanto los dispositivos semiconductores de potencia conmutan una o dos veces por ciclo [35].

2.2.2. Estrategia de modulación PWM de espacio vectorial

La estrategia de modulación PWM de espacio vectorial (SV PWM, *por sus siglas en inglés Space Vector PWM*), se puede emplear tanto en inversores convencionales como multinivel, sin embargo en cuanto a topología multinivel es principalmente empleada en las estructuras con diodos de enclavamiento y capacitores flotantes [36] debido a que tiene como principal característica el permitir controlar la tensión en el bus de cd y a la salida, sin embargo también se puede utilizar en inversores multinivel en cascada. Esta estrategia de modulación se basa principalmente en lo siguiente:

1. Determinación de la posición del vector de la tensión de referencia
2. Cálculo del tiempo de aplicación de los vectores generados
3. Elección de la secuencia óptima de los vectores generados
4. Traducción de dichos tiempos en referencia para los compensadores digitales, los cuales generan la secuencia de conmutación [4]

En esta estrategia de modulación se pueden implementar diferentes vectores de conmutación con distintos estados de conmutación. A mayor número de niveles de tensión a la salida, los vectores y estados de conmutación se incrementan y, esto conlleva a facilitar el balanceo de los capacitores del bus de cd y también mejorar la tensión de salida debido a que se mejora la secuencia de conmutación [10]. Presenta como

desventaja que al incrementar los niveles de tensión de salida aumenta considerablemente el grado de complejidad de cálculo.

2.2.3. Estrategia de modulación PWM multiportadora

La técnica de modulación PWM multiportadora es la más empleada en los convertidores multinivel simétricos [37-44] así como también es la estrategia de modulación que tiene más variantes; las cuales cumplen con el principio de comparar una señal sinusoidal con portadoras triangulares con la finalidad de obtener los pulsos necesarios para activar a cada interruptor como se desea. Existen dos parámetros importantes que influyen en el comportamiento de esta estrategia de modulación, los cuales son el índice de modulación (m) y el índice de frecuencia (m_f).

- Índice de modulación (m). Se define como la relación entre la amplitud de la señal moduladora y la amplitud de la señal portadora y se calcula mediante (2. 6). Cuando $m > 1$ se dice que existe sobremodulación, esto provoca ausencia de pulsos al momento de realizar la comparación de la señal moduladora con la señal portadora.

$$m = \frac{A_m}{A_p} \quad (2. 6)$$

Donde:

- m = índice de modulación
 - A_m = Amplitud de la señal moduladora
 - A_p = Amplitud de la señal portadora
- Índice de frecuencia (m_f). Se define como la relación que existe entre la frecuencia de la señal portadora y la frecuencia de la señal moduladora y se calcula mediante (2. 7). Usualmente, este índice debe ser mayor a 21 [6].

$$m_f = \frac{f_m}{f_p} \quad (2. 7)$$

Donde:

- m_f = índice de frecuencia
- f_m = frecuencia de señal moduladora
- f_p = frecuencia de señal portadora

La estrategia de modulación PWM multiportadora puede clasificarse de la siguiente manera:

- PWM de disposición de portadoras.
- PWM de portadoras con corrimiento de fase

2.2.3.1. PWM de disposición de portadoras

La estrategia de modulación PWM de disposición de portadoras consiste en realizar la comparación de un número determinado de señales portadoras, las cuales tienen la misma amplitud, con respecto a una señal moduladora de referencia. El número de señales portadoras (S_p) necesarias para generar determinado número de niveles de tensión a la salida (n) se puede determinar mediante (2.8).

$$s_p = n - 1 \quad (2.8)$$

Dónde:

- S_p = número de señales portadoras necesarias
- n = número de niveles de tensión a la salida

Esta técnica de modulación presenta las siguientes tres variantes: disposición de fase (PD, *por sus siglas en inglés Phase Disposition*), disposición opuesta de fase (POD, *por sus siglas en inglés Phase Opposition Disposition*), disposición alterna opuesta de fase (APOD, *por sus siglas en inglés Alternative Phase Opposite Disposition*), las cuales cumplen con el mismo principio antes descrito pero varían por la fase de las señales portadoras y cada una de ellas tiene un incremento de π . A continuación se presentan estas variantes:

- PD. En esta estrategia de modulación las señales portadoras se encuentran en fase
- APOD. En esta estrategia de modulación las señales portadoras se encuentran desfasadas 180° con respecto a la señal portadora adyacente
- POD. En esta estrategia de modulación las señales portadoras que se localizan por encima de cero están 180° desfasadas con respecto a las señales portadoras que se encuentran por debajo de cero

En la Figura 2.7 se pueden observar las tres variantes de la estrategia de modulación PWM de disposición de portadoras. Se puede observar que cada técnica de modulación presentan en dicha figura cuenta con seis señales portadoras, lo cual tomando como base la ecuación (2.8), al ser comparadas con las señales moduladoras generan una onda de salida de siete niveles.

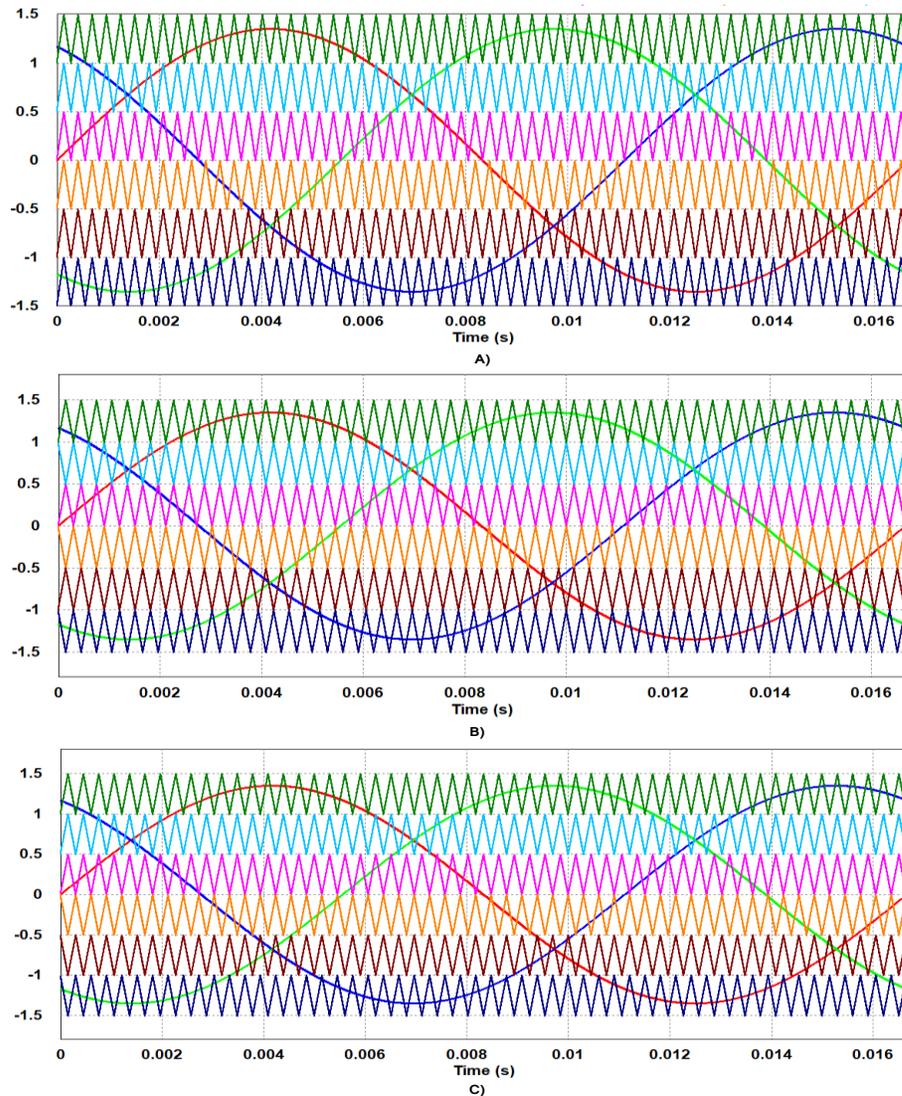


Figura 2.7. Variantes de estrategia de modulación PWM de disposición de portadoras. A) PD, B) APOD, C) POD

2.2.3.2. PWM de portadoras con corrimiento de fase

En la estrategia de modulación PWM de portadoras con corrimiento de fase (PSC, *por sus siglas en inglés Phase Shift Carrier*) las señales portadoras empleadas se encuentran a la misma amplitud y frecuencia. Sin embargo, presentan corrimientos de fase entre ellas, esto para posicionar el rizo de conmutación a una frecuencia mayor que la frecuencia de conmutación dependiendo del número de señales portadoras que se utilicen, ver Figura 2.8.

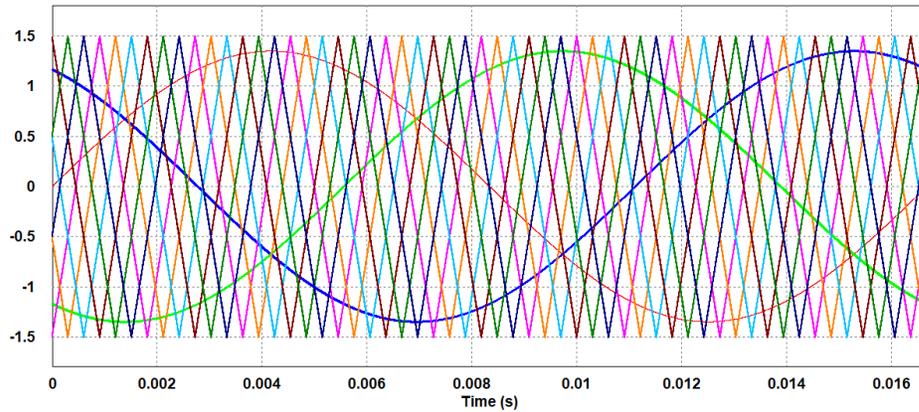


Figura 2.8. Estrategia de modulación PWM de portadoras con corrimiento de fase

Para determinar el ángulo de corrimiento de esta técnica de modulación se emplea (2.9).

$$\varphi = \frac{360^\circ}{2n} \quad (2.9)$$

Donde:

- φ = ángulo de corrimiento de fase de señal portadora
- n = número de señales portadoras por fase

Una de las ventajas que presenta esta técnica de modulación es que reduce el contenido armónico de la señal de tensión de salida.

2.2.4. Comparación de técnicas de modulación

En la industria se trabaja con frecuencias de conmutación muy altas, llegando a ser hasta 200 veces mayor que la frecuencia fundamental [45], ya que los dispositivos de potencia trabajan con un elevado número de conmutaciones en un período de tensión de salida. Para este tipo de conmutaciones altas, se emplean técnicas PWM, como puede ser PWM multiportadora o técnica vectoriales con vectores de estados PWM (SV PWM). Para bajas frecuencias de conmutación, se utiliza la eliminación armónica selectiva de armónicos.

Una vez analizadas las diferentes estrategias de modulación se puede observar lo siguiente para cada una de ellas:

- Estrategia de modulación de eliminación selectiva de armónicos. Esta estrategia de modulación elimina los armónicos de baja frecuencia más significativos; esto es posible gracias a seleccionar de forma adecuada los ángulos de conmutación en la forma de onda de tensión escalonada. Para la eliminación de los armónicos de alta frecuencia se requiere filtros adicionales.

En esta estrategia de modulación el rango de operación del índice de modulación (m) no es muy amplio, por lo que no se tiene un control adecuado y

considerable sobre la amplitud de la tensión. Esto representa ser una desventaja ya que significa una reducción de las componentes que se pueden eliminar, dando lugar a incremento de la THD. Lo anterior ocasiona otra desventaja, debido a que se necesitan algoritmos complejos para obtener la solución analítica del sistema de ecuaciones no lineales, los cuales tienen como motivo el resolver el inconveniente del reducido rango del índice de modulación y al mismo tiempo optimizar la THD en la tensión de salida.

- Estrategia de modulación PWM de espacio vectorial. Esta estrategia de modulación permite obtener los disparos de los interruptores, basándose en la representación del espacio de estados [33]. En un sistema trifásico es posible trabajar con una representación vectorial, lo que simplifica en gran parte el problema.
- Estrategia de modulación PWM multiportadora. Las variantes de esta estrategia de modulación hacen que los armónicos de la tensión de salida se encuentren a alta frecuencias, en torno a la frecuencia de conmutación. Los múltiplos de la frecuencia de conmutación deben de ser enteros impares de manera que la tensión de salida solo contenga armónicos impares.

Cada variante de la estrategia de modulación PWM multiportadora modifica la secuencia de conmutación, la cual se encuentra relacionada con la calidad de la señal de salida. Es por ello, que las variantes de la técnica PWM multiportadora se emplean en el trabajo de tesis, debido a las ventajas ya mencionadas y a que uno de los objetivos del trabajo es observar el comportamiento del conjunto bajo diferentes técnicas de modulación.

2.3 Carga

En este trabajo de investigación se emplea como carga del inversor multinivel un motor de inducción trifásico. Este tipo de motores presenta las siguientes ventajas con respecto a los motores de corriente continua:

- Para potencias iguales al motor de corriente continua, son de menor peso y tamaño
- Para potencias iguales al motor de corriente continua, el costo es menor
- Su par de giro es elevado
- Pueden trabajar con 2 tensiones diferentes, según su tipo de conexión
- El control de velocidad se puede realizar de forma electrónica

Gracias a las ventajas anteriores, los motores de inducción trifásicos son ampliamente empleados en la industria como por ejemplo, en dispositivos como trituradores, embotelladoras e hiladoras. En las industrias textil, papelera, petrolera son mayormente empleados este tipo de motores, así como también, existen lugares de trabajo en los que se emplean debido a que representan una reducción en incendios debido a que el material en el que trabajan es inflamable, tal como en aserraderos y fábricas de pólvora.

Además, estos motores tienen una mayor aplicación debido a su facilidad de utilización, poco mantenimiento y bajo costo de fabricación en comparación con los motores de corriente continua [46, 47]. Su principio de funcionamiento se basa en la acción que ejerce el campo magnético giratorio generado en el estator sobre las corrientes que circulan por los conductores situados sobre el rotor[48].

En los motores de inducción trifásicos, el campo magnético en el entrehierro gira a una velocidad, la cual se denomina como velocidad de sincronismo (n_s) y se calcula a partir de la frecuencia (f) y el número de pares de polos (p) de la máquina asíncrona, empleando la ecuación (2.10).

$$n_s = \frac{60f}{p} \quad (2.10)$$

Donde:

- n_s = velocidad de sincronismo
- f = frecuencia
- p = número de pares de polos

La velocidad a la cual gira el rotor (n) es menor y diferente a la de sincronismo; ya que de ser iguales no existiría una variación de flujo en el devanado del rotor y no se induciría ninguna fuerza electromagnética. El parámetro que relaciona ambas velocidades se denomina deslizamiento, mediante (2.11). El deslizamiento para los motores asíncronos deben tener valores de $0 \leq s \leq 1$; cuando el deslizamiento tiene un valor de 1 indica el rotor se encuentra detenido.

$$s = \frac{n_s - n}{n_s} \quad (2.11)$$

Donde:

- n_s = velocidad de sincronismo
- n = velocidad del rotor
- s = deslizamiento

Un motor de inducción trifásico está conformado por un estator y un rotor, el cual puede ser de dos tipos:

- Rotor devanado. Este tipo de rotor va ranurado de la misma manera que el estator, y en él se encuentran los bobinados normalmente trifásicos similares al del estator conectados en conexión estrella, así como sus extremos se conectan a anillos rozantes.
- Rotor de jaula de ardilla. Este tipo de rotor consta de una serie de barras conductoras dentro de ranuras en el rotor y en cortocircuito en alguno de sus extremos mediante anillos.

La desventaja que presenta el rotor devanado con respecto al rotor de jaula de ardilla es que son de mayor tamaño y, debido al desgaste relacionado a las escobillas y los anillos rozantes requieren mayor mantenimiento, lo que da como consecuencia que su uso en motores de inducción disminuya.

2.3.1. Circuito equivalente del motor de inducción

Ahora bien, el circuito equivalente de los motores de inducción por fase más comúnmente empleado se encuentra en la Figura 2.9 [47, 49-51]. Cabe mencionar que el circuito presentado en la Figura 2.9 es característico del motor de inducción en régimen permanente, el cual representa los parámetros del estator y del rotor de la máquina de inducción referidos al circuito del estator.

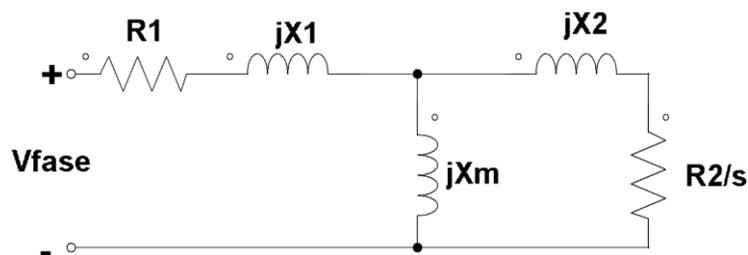


Figura 2.9. Circuito equivalente del motor de inducción

Donde:

- $R1$: resistencia del estator
- $R2$: resistencia del rotor
- $X1$: reactancia del estator
- $X2$: reactancia del rotor
- Xm : reactancia magnetizante
- S : deslizamiento

El circuito equivalente de un motor de inducción es muy útil para determinar la respuesta del motor, por lo cual es de gran importancia determinar los valores de los elementos pertenecientes a este circuito. Estos valores se pueden encontrar por medio de pruebas, las cuales se describen en el siguiente apartado.

2.3.2. Determinación de los parámetros del circuito equivalente

Existen diferentes alternativas para conocer el valor de cada uno de los parámetros del circuito equivalente del motor de inducción, tales como estimadores dentro de programas de simulación, hojas de datos proporcionadas por los fabricantes y la realización de pruebas físicas al motor como prueba de corriente directa, al vacío y a rotor bloqueado. El procedimiento para la realización de dichas pruebas se encuentran en [47, 49, 51], los cuales están basados en [52]. Dentro de los resultados que arrojan dichas pruebas se deben de realizar diferentes correcciones, tales como por temperatura y el efecto pelicular, los cuales se describen posteriormente.

- Prueba de corriente directa

Esta prueba consiste en aplicar una tensión de corriente directa a los devanados del estator hasta lograr la corriente nominal del motor; esto para que no exista tensión inducida en la tensión del rotor ya que la corriente es de cd. Debido a lo anterior, la reactancia a corriente directa del motor es cero dando como resultado a R_1 , ya que es la única cantidad que limita la corriente en el motor. Debido a la conexión en estrella del motor, se puede encontrar el valor de R_1 por medio de (2.12).

$$R_1 = \frac{V_{CD}}{2I_{CD}} \quad (2.12)$$

En la Figura 2.10 se encuentra el diagrama de conexión de esta prueba.

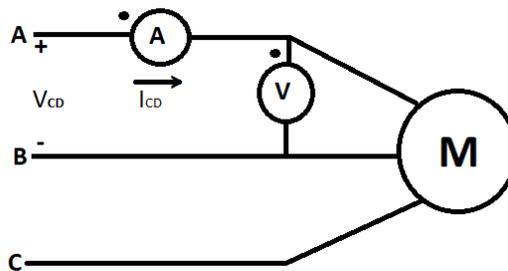


Figura 2.10. Diagrama de conexión de prueba de corriente directa

De acuerdo a [52], la resistencia del estator se requiere corregir por efecto de la temperatura, empleando (2.13). Lo anterior para obtener una resistencia del estator lo más

cercano a las condiciones de trabajo del motor.

$$R_b = \frac{R_a(t_b + k_1)}{t_a + k_1} \quad (2.13)$$

Donde:

- R_b : resistencia corregida por temperatura
- R_a : resistencia calculada a t_a
- t_b : temperatura a la cual se fue medida la resistencia
- t_a : temperatura ambiente
- k_1 : es 234.5 para cobre

Para aplicaciones cuando se requiere llevar a cabo esquemas de control al motor de inducción es importante considerar todos los efectos que influyen en la máquina asincrónica, tal como el efecto pelicular, el cual ocurre debido fundamentalmente a la autoinducción del propio conductor; y es atribuido a la variación del campo magnético que es mayor en el centro del conductor, lo que da lugar a una reactancia auto inducida mayor, y debido a ello una densidad de corriente mayor en la periferia que en el núcleo, causando el incremento de la resistencia alterna [53-55].

Para llevar a cabo el cálculo de la resistencia con la corrección por efecto pelicular y de proximidad se emplea la ecuación (2.14).

$$R_{ca} = R_{cd}(1 + Y_s Y_p) \quad (2.14)$$

Donde:

- R_{ca} : resistencia en corriente alterna corregida por efecto pelicular y efecto de proximidad
- R_{cd} : resistencia obtenida de corriente directa
- Y_s : factor de corrección por efecto piel
- Y_p : factor de corrección por efecto de proximidad

Para encontrar el valor del factor de corrección por efecto piel se emplean las ecuaciones (2.15) y (2.16).

$$Y_s = \frac{(X_s)^4}{192 + 0.8(X_s)^4} \quad (2.15)$$

$$X_s = \left(\frac{8\pi f}{R_{cd}} \right) 10^{-4} k_s \quad (2.16)$$

Donde:

- R_{cd} : resistencia obtenida de corriente directa
- Y_S : factor de corrección por efecto piel
- f : frecuencia del sistema
- k_s : constante según el tipo de conductor. Para conocer el valor de la constante k_s se emplea la Tabla 2.4.

Tabla 2.4. Valores de la constante k_s

Tipo de conductor	k_s
Redondo	1
Segmental	0.435

En cuanto al valor del factor de corrección por efecto de proximidad se emplean las ecuaciones

$$Y_P = \frac{(X_P)^4}{192 + 0.8(X_P)^4} \left(\frac{dc}{s}\right)^2 \left[0.312 \left(\frac{dc}{s}\right)^2 + \frac{1.18}{\frac{(X_P)^4}{192 + 0.8(X_P)^4} + 0.27} \right] \quad (2.17)$$

$$X_P = \left(\frac{8\pi f}{R_{cd}}\right) 10^{-4} k_p \quad (2.18)$$

Donde:

- R_{cd} : resistencia obtenida de corriente directa
- Y_P : factor de corrección por efecto de proximidad
- dc : diámetro de conductor
- s : distancia entre ejes de conductores
- k_p : constante según el tipo de conductor. Para conocer el valor de la constante k_p se emplea la Tabla 2.5.

Tabla 2.5. Valores de la constante k_p

Tipo de conductor	k_p
Redondo	1
Segmental	0.37

Lo anterior se destaca ya que en dichas aplicaciones se requiere de manera añadida

analizar el estado transitorio del motor de inducción, así como conocer los parámetros del motor para llevar a cabo el control del mismo.

- Prueba al vacío

Con esta prueba se obtiene el valor de las pérdidas en el rotor, corriente y reactancia de magnetización. La prueba en vacío consiste en alimentar al motor de inducción a la tensión y frecuencia nominal sin tener alguna carga mecánica en su rotor, y así tomar datos de potencia de entrada, tensión, corriente y velocidad. En la Figura 2.11 se muestra el circuito de esta prueba.

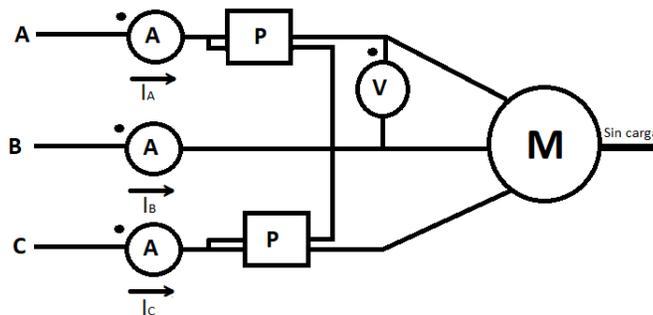


Figura 2.11. Diagrama de conexión de prueba en vacío

- Prueba a rotor bloqueado

El diagrama de conexión de la prueba a rotor bloqueado es el prácticamente el mismo que el que se utilizó en la prueba en vacío, con la diferencia de que en esta prueba se requiere bloquear el rotor del motor de inducción, ver Figura 2.12.

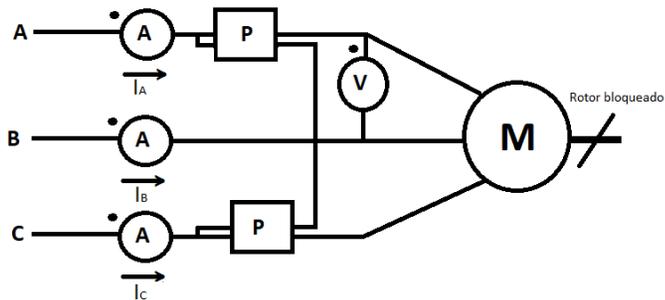


Figura 2.12. Diagrama de conexión de prueba a rotor bloqueado

La prueba consiste en aplicar una tensión de corriente alterna que varíe desde cero hasta un valor en el cual se llegue a la corriente a nominal. Es importante mencionar que esta prueba debe hacerse con rapidez debido a que se tiene que evitar un calentamiento elevado del rotor del motor de inducción.

En el Anexo 1 se encuentra el desarrollo de las pruebas y los cálculos realizados para determinar los parámetros del motor de inducción empleado en este trabajo de investigación.

CAPÍTULO 3:

IMPLEMENTACIÓN DE ESTRATEGIAS DE MODULACIÓN EN FPGA

3.1 Descripción general

Un FPGA (*por sus siglas en inglés Field Programmable Gate Array*) es un dispositivo que consta de un arreglo matricial de bloques lógicos programables mediante un lenguaje de descripción especializado. Para poder plasmar un sistema en lógica digital en un FPGA, los diseñadores desarrollan el sistema mediante herramientas tipo EDA (*por sus siglas en inglés Electronics Design Automation*), ya sea utilizando diagramas esquemáticos o lenguaje de descripción de hardware, como por ejemplo el lenguaje VHDL, el cual es un acrónimo proveniente de la combinación de dos acrónimos: VHSIC (*por sus siglas en inglés Very High Speed Integrated Circuit*) y HDL (*por sus siglas en inglés Hardware Description Language*). Un FPGA tiene la funcionabilidad similar a los circuitos integrados para aplicaciones específicas (ASIC, *por sus siglas en inglés de Application Specific Integrated Circuit*), presentando las siguientes ventajas y desventajas [56].

Ventajas:

- Menor costo de desarrollo y adquisición
- Tiempo de diseño y manufacturación menores
- Minimización del número de componentes de diseño
- Son reprogramables
- Paralelismo

Desventajas:

- Presentan una velocidad ligeramente menor
- Consumen mayor potencia

La arquitectura de un FPGA, independientemente del fabricante, consiste en arreglos de varios bloques programables (bloques lógicos), los cuales están conectados entre sí y con celdas de entrada/salida mediante canales de conexión verticales y horizontales, tal como se muestra en la Figura 3.1 Al proceso de interconexión de canales programables se le conoce como enrutamiento, el cual consiste en determinar la mejor estrategia de interconectar los bloques lógicos, ya sea de forma manual o mediante alguna herramienta de diseño electrónico [6, 57, 58].

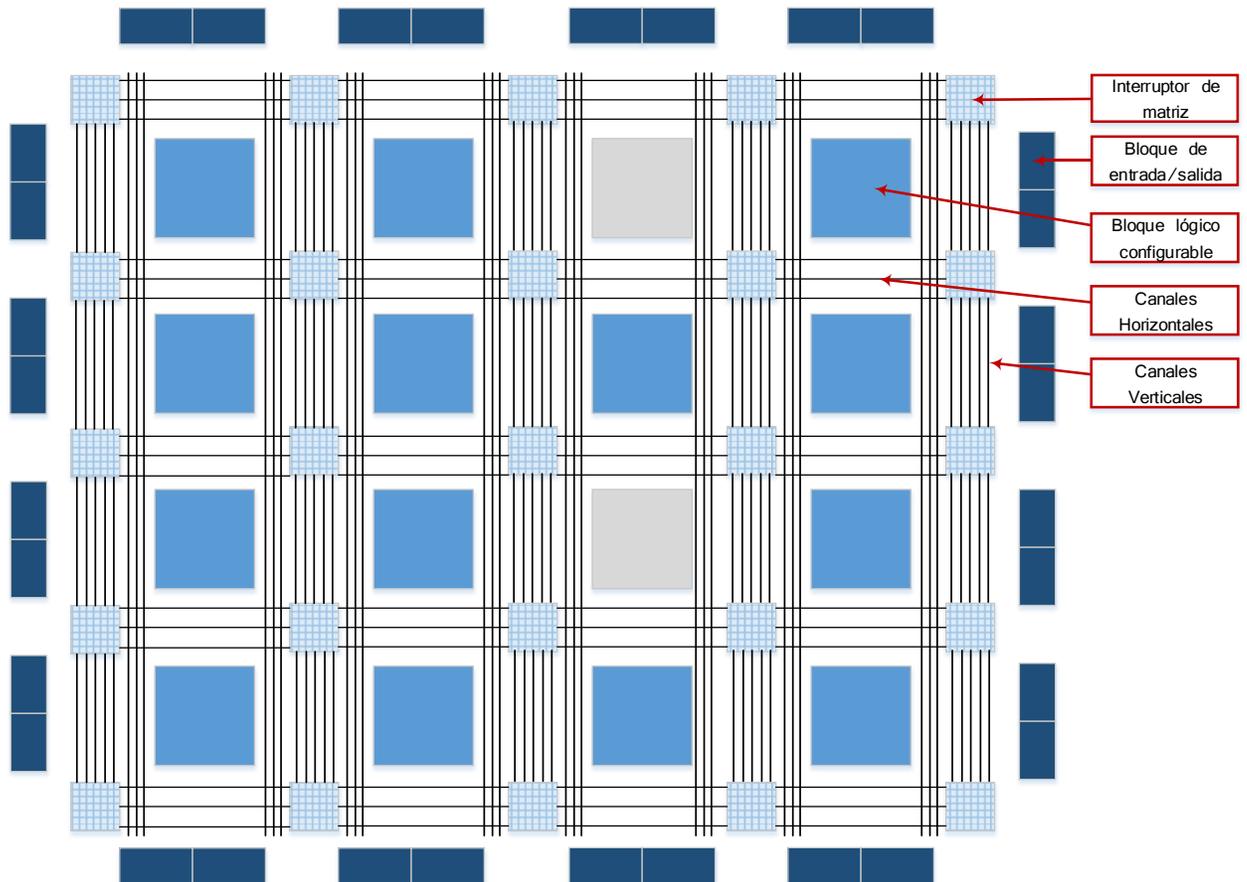


Figura 3.1. Arquitectura básica de un FPGA

3.2 Lenguaje de programación VHDL

VHDL fue desarrollado como un lenguaje que permite realizar el modelado y simulación lógica, el cual tiene una sintaxis amplia y flexible que permite el modelado flexible del comportamiento de un sistema digital conocido. Es un lenguaje de descripción de hardware que utiliza distintos niveles de abstracción.

Un lenguaje de descripción de hardware se utiliza por las siguientes razones principales [59]:

- Poder descubrir problemas en el diseño antes de la implementación física
- La complejidad de los sistemas electrónicos crece exponencialmente
- Permite que trabaje con el ordenador

A continuación se presentan las principales características del lenguaje VHDL:

- Descripción textual normalizada. Este lenguaje especifica los circuitos electrónicos en un formato adecuado para ser interpretado tanto por máquinas como por personas
- Amplio rango de capacidad descriptiva. Posibilita la descripción del hardware con distintos niveles de abstracción, logrando adaptarse a propósitos variados
- Capacidad para el manejo de proyectos de grandes dimensiones

El principal objetivo de un lenguaje de descripción, tal como lo es el VHDL, es que sea capaz de simular perfectamente el comportamiento lógico de un circuito sin que el programador necesite imponer restricciones [57].

3.3 Tarjeta Altera Cyclone II

En los FPGA de la marca Altera® se utiliza la estructura de interconexión segmentada y emplean líneas múltiples de longitud variable unidas por transistores de paso o antifusibles para conectar las celdas lógicas[60]. La tarjeta de programación utilizada pertenece a la familia Cyclone segunda generación. Esta familia de tarjetas se basa en fila y columna de dos dimensiones para implementar lógica. Las interconexiones columna y fila de distintas velocidades proporcionan señales de interconexión entre los bloques lógicos configurables y los bloques integrados de memoria.

El conjunto de características optimizadas y su bajo costo hace que los FPGA Cyclone II sea una solución ideal para una amplia gama de aplicaciones, por ejemplo en automóviles, comunicaciones, procesamiento de video, prueba y medición, entre otros [60, 61].

El rango de densidad de la familia Cyclone II es de hasta 68 416 elementos lógicos, tienen hasta 622 pines de E/S utilizables y hasta 1.1 Mbits de memoria. Existen diversos dispositivos que pertenecen a esta familia de FGPA, en la Tabla 3.1 se presentan las principales características de dichos dispositivos, resaltando con negritas el dispositivos al que pertenece la tarjeta de programación empleada en este trabajo de investigación presentada en la Tabla 3.1.

Tabla 3.1. Dispositivos que pertenecen a la familia Cyclone II

Dispositivo	Elementos lógicos	Bloques M4K RAM (4kBits plus 512 bits de paridad)	Bits de memoria	Pines de E/S
EP2C5	4608	26	119808	158
EP2C8	8256	36	165888	182
EP2C15	14448	52	239616	315
EP2C20	18752	52	239616	315
EP2C35	33216	105	483840	475
EP2C50	50528	129	594432	450
EP2C70	68416	250	1152000	622

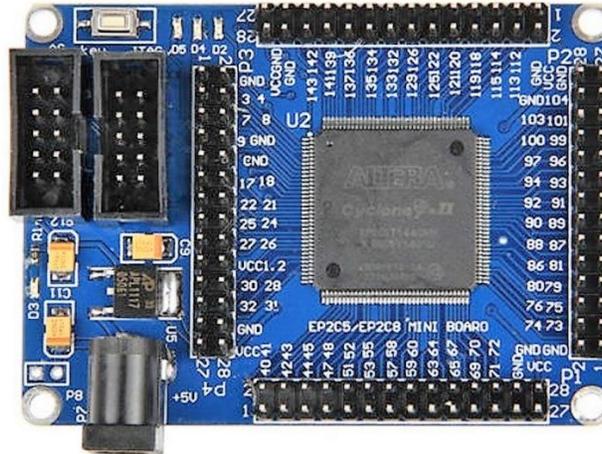


Figura 3.2. FPGA Altera Cyclone II EP2C5T144

Además de las características presentadas en la Tabla 3.1, la tarjeta de programación Altera® Cyclone II EP2C5 empleada, tiene las siguientes especificaciones principales:

- Chip EP2C5T144
- Oscilador de 50 MHz
- Alimentación de 5V DC
- Botón de Reset
- Capacitores de tantalio de alta calidad para el filtrado de la fuente de alimentación

3.4 Descripción de código

El código desarrollado con el cual se lleva a cabo la implementación de las variantes de las estrategias de modulación utilizadas en este estudio cumple con las siguientes funciones principales:

- Generación digital de las señales moduladoras y portadoras, las cuales varían de acuerdo a la técnica de modulación
- Comparación de señales moduladoras y portadoras

La primera función se lleva a cabo mediante el uso de multiplexores en cascada, los cuales generan la señal de salida requerida y la segunda función se lleva a cabo mediante el uso de compuertas (Figura 3.3). El diseño del código es estructural debido a que se crearon diferentes códigos en VHDL, cada uno realiza una función determinada y mediante una instanciación de componente se utiliza en un programa principal. En el Anexo 2 se encuentra el código del programa principal, el cual cumple con la función de concentrar los códigos que generan las señales y la comparación de estas.

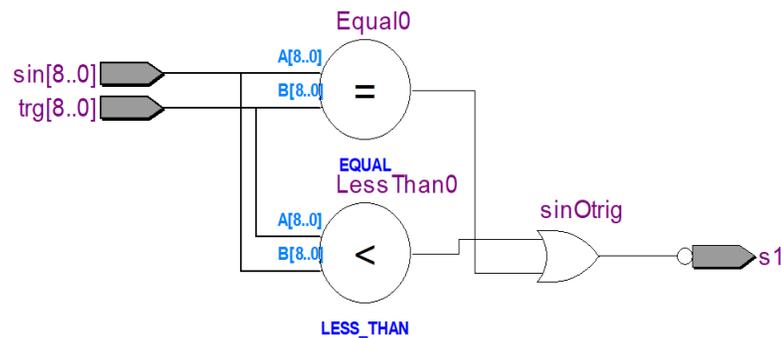


Figura 3.3. Módulo de comparación de señales digitales

El programa principal anidado consta de 13 códigos, los cuales tienen las siguientes funciones:

- 1 Código VHDL principal, denominado módulos, el cual concentra los códigos restantes, los cuales generan las señales moduladoras, portadoras y realizan la comparación de ellas.
- 6 códigos VHDL que generan las señales portadoras
- 3 códigos VHDL que generan las señales moduladoras
- 1 código VHDL que genera el reloj para tener la frecuencia deseada de las señales portadoras
- 1 código VHDL que genera el reloj para tener una frecuencia de señales moduladoras de 60 Hz
- 1 código VHDL que realiza la comparación de las señales moduladoras y portadoras

En el Anexo 3 se presenta el diagrama RTL (*por sus siglas en inglés Register Transfer Level*) completo generado por el código VHDL, el cual se utiliza para todas las técnicas de modulación solamente variando las portadoras y las moduladoras empleadas dependiendo de los requerimientos de cada técnica de modulación.

Una vez implementado el código VHDL en la tarjeta de programación se obtienen los pulsos que generan los estados de conmutación de los interruptores del inversor multinivel en cascada trifásico de siete niveles. En la Figura 3.4 se muestran los pulsos de salida resultantes de la modulación PD con índice de modulación igual a 0.8 para una fase; dentro de esta imagen se puede apreciar que se cumple con la frecuencia de 60 Hz. De igual manera se obtuvieron los pulsos para los índices de modulación restantes, así como para las diferentes estrategias de modulación, dando un total de 24 variantes.

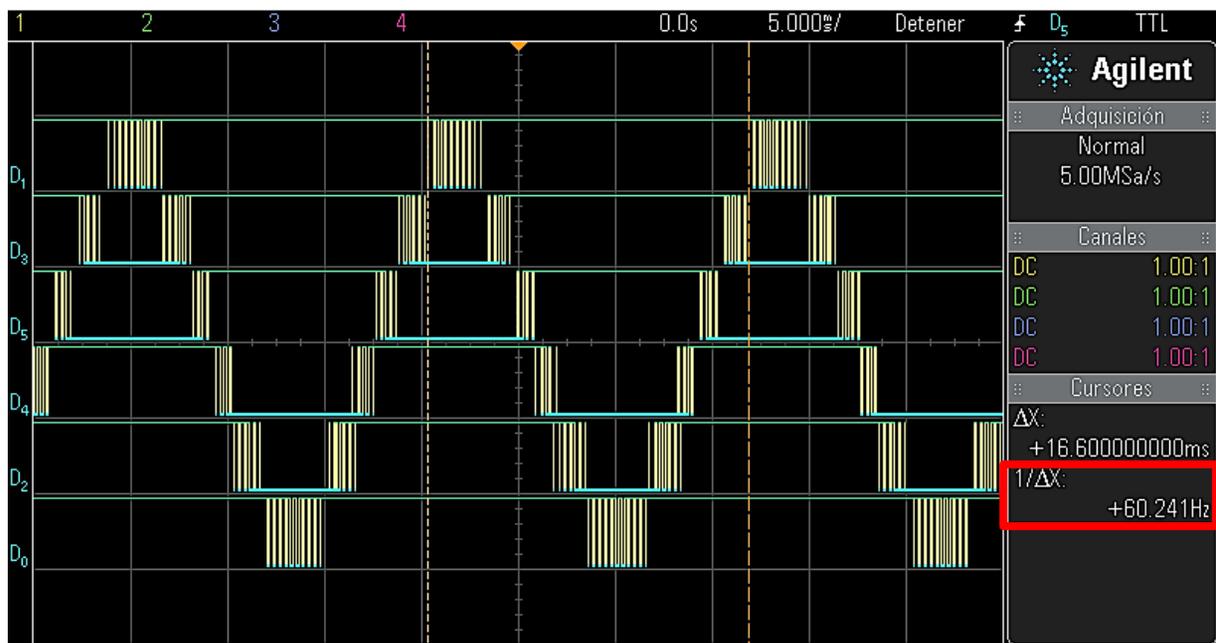


Figura 3.4. Señal monofásica implementada en FPGA Altera® Cyclone II, estrategia de modulación PD, $m=0.8$

CAPÍTULO 4:

RESULTADOS EN SIMULACIÓN

4.1 Descripción general

En este capítulo se presentan las simulaciones de la topología multinivel en cascada de siete niveles en conjunto con las variantes de las técnicas de modulación y con el motor de inducción trifásico como carga, con la finalidad de observar el comportamiento del conjunto en algunos de los parámetros de estudio, tal como THD, WTHD y velocidad nominal. Las simulaciones se llevaron a cabo en tres programas diferentes con el fin de corroborar los resultados obtenidos, los cuales son PSIM®, MatLab Simulink® y PSpice®; en el siguiente apartado se describen brevemente los mismos.

4.2 Programas de simulación

4.2.1. PSIM ®

Este programa se utiliza como herramienta de simulación de circuitos eléctricos y electrónicos, el cual está diseñado específicamente para la simulación de electrónica digital, de potencia y controladores de motores [62]. A continuación se presentan sus características principales:

- Cuenta con interfaz gráfica sencilla, la cual permite realizar los diagramas esquemáticos de los circuitos deseados
- Permite una simulación de alto nivel para electrónica de potencia, control digital y analógicos, modelos térmicos y control de motores
- El tiempo de simulación es rápido, independientemente de lo complejo del circuito
- Cuenta con la co-simulación con MatLab Simulink

4.2.2. MatLab Simulink®

Simulink® es la interfaz gráfica de MatLab®, la cual permite construir y simular modelos de sistemas físicos y sistemas de control mediante diagramas de bloques. El comportamiento de estos sistemas se define funciones de transferencia, operaciones matemáticas y señales predefinidas de todo tipo [63]. Simulink® está principalmente diseñado para el análisis y diseño de sistemas de control, aunque es totalmente útil en el estudio de cualquier tipo de sistema dinámico:

- Lineal
- No lineal
- Tiempo continuo
- Muestreados
- Híbridos Sistemas multifrecuencia (contienen sistemas muestreados a diferente frecuencia)

4.2.3. PSpice®

PSpice® es una aplicación de simulación de circuitos analógicos, digitales y mixtos perteneciente a Cadence Design Systems®. Este programa permite todo tipo de simulaciones sobre circuitos eléctricos y electrónicos en su fase de diseño. Cuenta con gran variedad de elementos dentro de sus librerías, su uso es de fácil aprendizaje y tiene una gran versatilidad en distintos tipos de análisis, tales como:

- a) DC – Función de transferencia
- b) AC – Respuesta transitoria
- c) Transitorio – Evolución del circuito en el tiempo

PSpice® incluye distintos programas, entre ellos se encuentra *Schematics*, el cual es un programa de captura con una interfaz directa a otros programas y opciones de PSpice. Con este programa se pueden realizar diferentes tareas en un mismo ambiente, tales como:

- Diseño de diagramas esquemáticos
- Simulación de circuitos
- Análisis de resultados obtenidos en simulación

4.3 Resultados en simulación

Las especificaciones y resultados obtenidos en simulación presentados en este apartado son los obtenidos en PSim®. Sin embargo, en el Anexo 4 se encuentran los resultados obtenidos con los programas restantes. Cabe mencionar que los resultados obtenidos en los diferentes programas de simulación no presentan diferencias significativas entre ellos.

En la Tabla 4.1 se presentan las especificaciones generales de simulación; los motivos para la selección de los parámetros de simulación son los siguientes:

- Tiempo de simulación: Este parámetro se seleccionó con la finalidad de observar dos ciclos de trabajo, ya que 16.66ms es un ciclo
- Frecuencia de señal moduladora: Este parámetro es de 60 Hz, debido a que es la frecuencia de trabajo del motor que se tiene como carga del inversor
- Frecuencia de señal portadora: Este parámetro varía de 3.3 kHz, 9.9 kHz y 16.5 kHz, debido a que en [37, 64, 65] indican que la frecuencia de la señal portadora recomendada debe ser mayor a 21 veces la frecuencia de la señal moduladora; por lo tanto se seleccionaron estas frecuencias de portadora; llegando hasta 16.5 kHz ya que la frecuencia de trabajo de los interruptores de potencia empleados en esta tesis es 20 kHz y se pretende simular al menos con el 80% de esta frecuencia, para observar resultados
- Número de señales moduladoras: Este parámetro se determina debido a que el sistema es trifásico, es decir, se requieren tres señales moduladoras desfasadas 120° entre ellas
- Número de señales portadoras: Este parámetro se determina debido a que el convertidor multinivel empleado en esta tesis es de siete niveles, por lo tanto se requieren seis señales portadoras. La topología y la plataforma experimental se describe en el capítulo 5
- Tensión de alimentación a celdas: Este parámetro resulta de 120 V, debido a que la tensión de alimentación nominal de línea del motor de inducción es 440 V; por lo tanto, se requiere una tensión de fase de $360 V_{PICO}$, es decir una tensión de fase de $254.55 V_{RMS}$
- Índice de modulación: Este parámetro varía desde el índice con el que se logran obtener siete niveles de tensión a la salida ($m=0.7$), hasta abarcar dos índices de sobremodulación ($m=1.1$ y $m=1.2$); presentando incrementos de 0.1 entre ellos.

Se analizan índices mayores a la unidad para observar el comportamiento del conjunto frente a la ausencia de pulsos en las partes inferiores y

superiores de la señal proveniente de la técnica de modulación debido a que no se lleva a cabo la comparación entre las señales moduladoras y las señales portadoras en la zona de sobremodulación. Lo anterior representa un comportamiento fuera de rango nominal en las estrategias de modulación. Por lo tanto, resulta interesante para este trabajo de investigación analizar esta forma característica de operación.

Tabla 4.1 Especificaciones de simulación

Parámetro	Valor
Tiempo de simulación	34 ms
Frecuencia de señales moduladoras	60 Hz
Número de señales moduladoras	3
Frecuencia de señales portadoras	3.3 kHz 9.9 kHz 16.5 kHz
Número de señales portadoras	6
Número de celdas por fase	3
Tensión de alimentación a celdas	120 V
Índice de modulación	0.7 0.8 0.9 1 1.1 1.2

La simulación se divide en dos etapas: modulación y potencia. Para la etapa de modulación se emplean comparadores, los cuales tienen como entrada tres señales moduladoras y seis señales portadoras (ver Figura 4.1) correspondientes según la técnica de modulación empleada y el índice de modulación seleccionado, es decir, las señales presentarán las siguientes alteraciones:

- Señales moduladoras: variarán en cuanto a magnitud según sea el índice de modulación requerido. Los índices de modulación utilizados son $m=0.7$, $m=0.8$, $m=0.9$, $m=1$, $m=1.1$ y $m=1.2$.

- Señales portadoras: variarán en cuanto al desfaseamiento según sea la técnica de modulación requerida

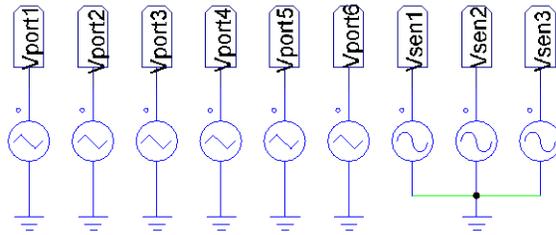


Figura 4.1. Diagrama de señales moduladoras y portadoras

En el Anexo 5 se encuentran las formas de onda de las señales moduladoras y portadoras simuladas pertenecientes a las diferentes técnicas de modulación, así como las señales de conmutación resultantes de la comparación de las mismas.

Para la etapa de potencia se emplea la topología multinivel en cascada trifásico de siete niveles. En la Figura 4.2 se encuentra el diagrama esquemático, el cual por medio de la conmutación de sus interruptores genera una onda de tensión de salida de siete niveles.

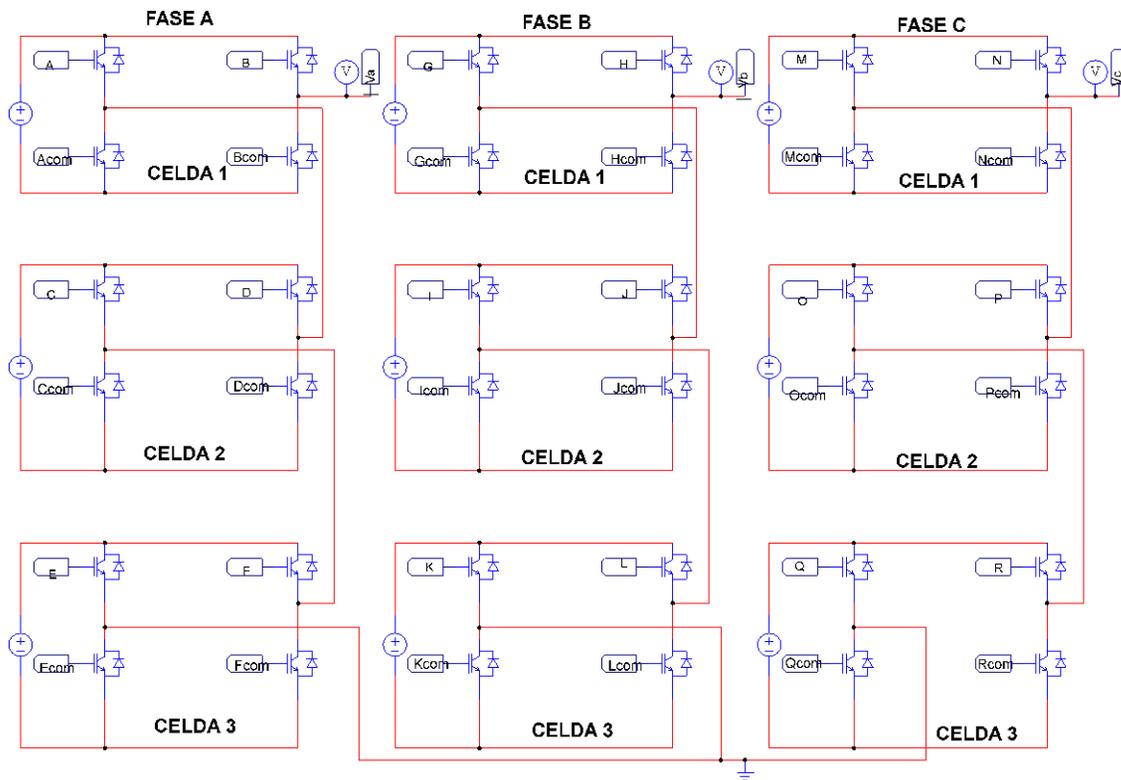


Figura 4.2. Diagrama esquemático de inversor multinivel en cascada trifásico

Las señales de salida provenientes de la comparación de las señales moduladoras y portadoras contienen armónicos característicos de baja y alta frecuencia, respectivamente. En las figuras 4.3, 4.4, 4.5 y 4.6 se encuentra el espectro de Fourier de dichas señales para cada tipo de modulación, con índice de modulación $m=0.8$ y a una frecuencia de señal portadora de 3.3 kHz. Estas mismas graficas se obtuvieron para los diferentes índices de modulación con las diferentes técnicas; los resultados se concentran en la Tabla 4.2.

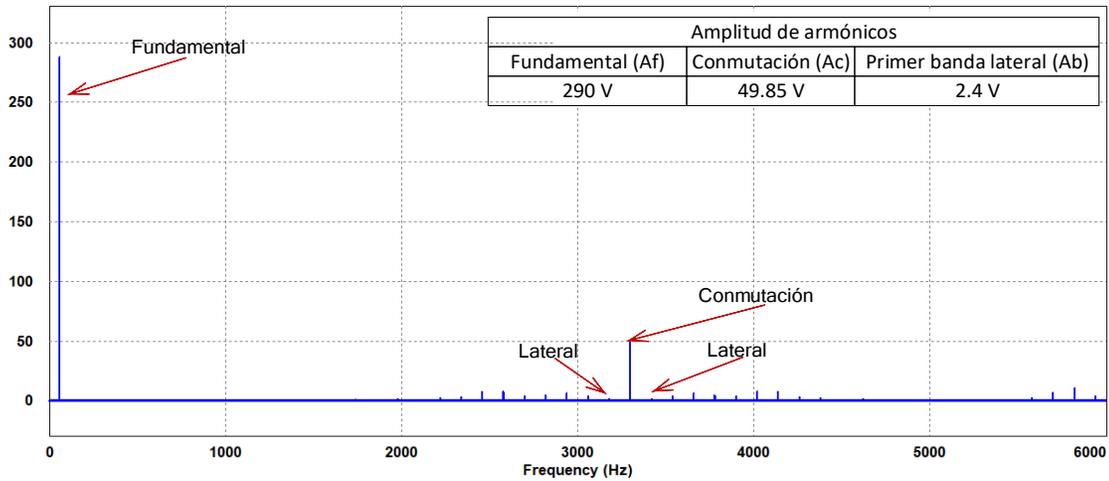


Figura 4.3. Espectro de Fourier de señal trifásica de salida, modulación PD

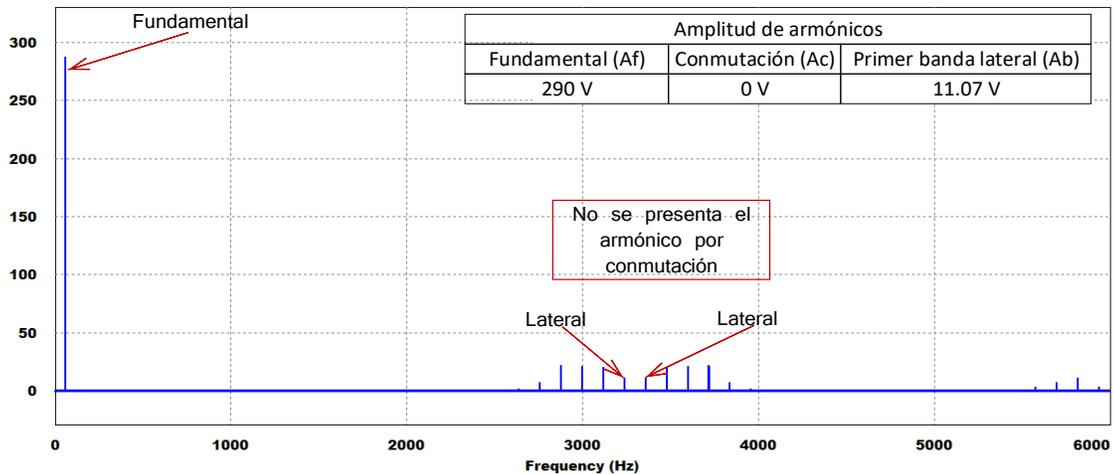


Figura 4.4. Espectro de Fourier de señal trifásica de salida, modulación APOD

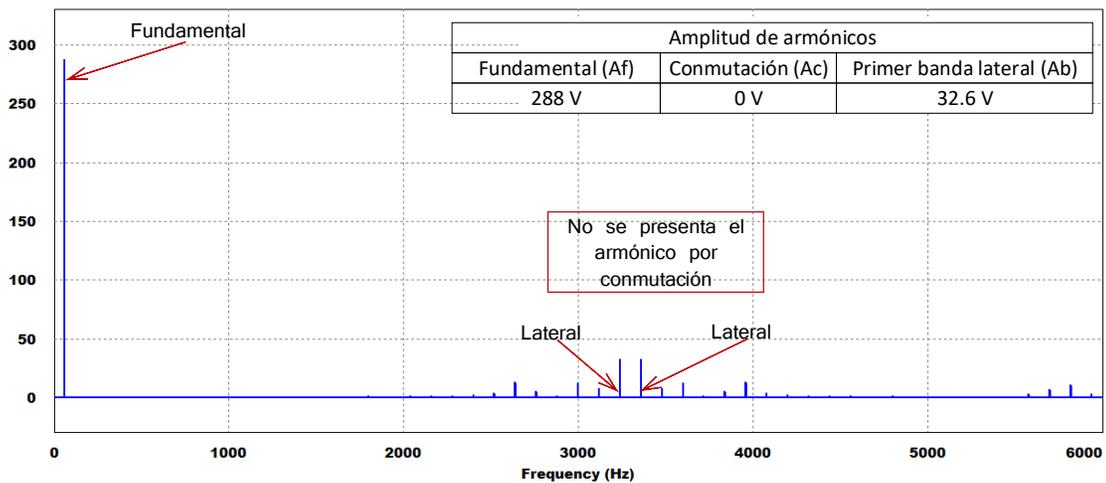


Figura 4.5. Espectro de señal trifásica de salida, modulación POD

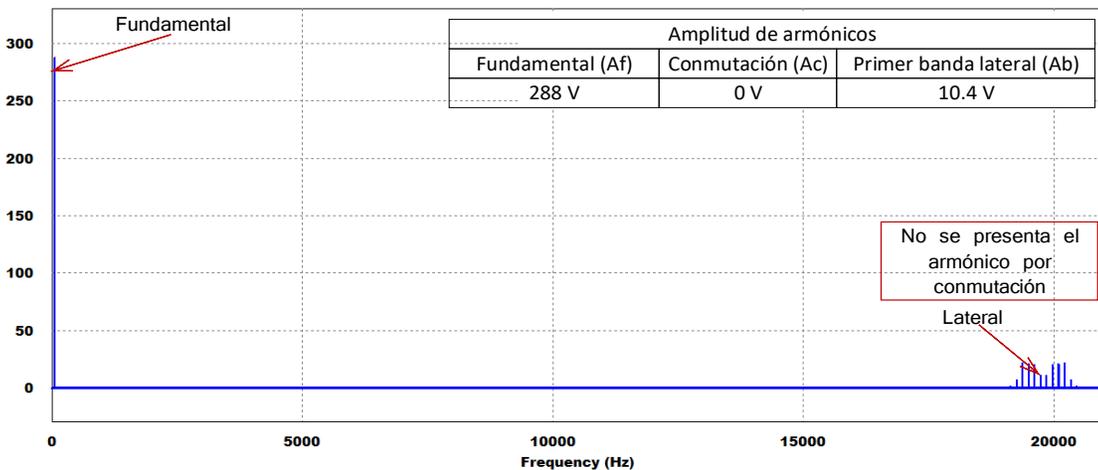


Figura 4.6. Espectro de Fourier de señal trifásica de salida, modulación PSC

Observando las figuras anteriores así como la Tabla 4.2 se puede ver que en las modulaciones APOD, POD y PSC el armónico perteneciente a la frecuencia de conmutación no aparece; sin embargo, las bandas laterales a ella si se encuentran y son de mayor amplitud que las que se encuentran en la técnica PD, en la cual si aparece este armónico y la amplitud de sus bandas laterales es menor; esto es una característica propia de esta técnica de modulación [66, 67].

Asimismo, cabe destacar que para las técnicas de modulación PD, APOD y POD la frecuencia de la triangular es igual a la frecuencia de conmutación; sin embargo para la técnica de modulación PSC la frecuencia de conmutación es seis veces la frecuencia de las triangulares.

Tabla 4.2. Resultados de amplitud de armónicos de frecuencia obtenidos

Estrategia de modulación	Índice de modulación, m	Amplitud de armónicos			Estrategia de modulación	Índice de modulación, m	Amplitud de armónicos		
		Af (V)	Ac (V)	Ab (V)			Af	Ac	Ab
PD	0.7	252	40.64	4.21	APOD	0.7	252.01	0	9.57
	0.8	287.99	49.85	2.4		0.8	290	0	11.07
	0.9	324	54.16	5.26		0.9	324	0	20.85
	1	359.97	43	5.54		1	360.3	0	13.43
	1.1	383.19	34.89	12.38		1.1	384.2	0	7.99
	1.2	397.61	30.04	14.28		1.2	398	0	15.77
POD	0.7	252	0	23.14	PSC	0.7	252.02	0	9.57
	0.8	288	0	32.6		0.8	288	0	10.4
	0.9	324	0	36.58		0.9	324.01	0	20.79
	1	359.97	0	25.55		1	360	0	13.42
	1.1	383.19	0	17.68		1.1	383	0	7.96
	1.2	397.61	0	13.67		1.2	397.63	0	5.74

Como se mencionó anteriormente la señal de tensión de salida del inversor multinivel en cascada se emplea para la alimentación de un motor de inducción de 1 HP, cuyos datos de placa se encuentran en la Tabla 4.1.

Tabla 4.3. Datos de placa de motor de inducción utilizado

 <p>Marca BALDOR ®</p>	Parámetro	Valor
	Potencia nominal	1 HP
	Tensión nominal	440 V
	Corriente nominal en vacío	1.8/0.9 A
	Corriente nominal a plena carga	2.9/1.45 A
	Conexión	Y (estrella)
	Velocidad de giro	1745 rpm
	Eficiencia nominal	85.5 %
	Diseño NEMA	B
	Número de polos	4

Para llevar a cabo la simulación del conjunto completo se obtuvo su circuito equivalente por medio de pruebas realizadas al motor (

Anexo 1), así como corroborando los datos otorgados por el fabricante (Anexo 6). En la Figura 4.7 se encuentra el circuito equivalente del motor de inducción empleado [47, 49, 51].

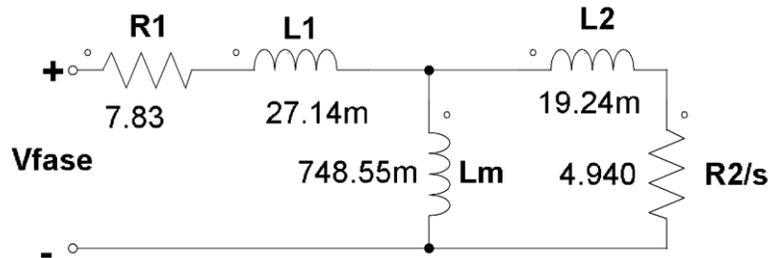


Figura 4.7. Circuito equivalente de motor de inducción

En la Figura 4.8 se encuentra el diagrama esquemático completo del conjunto motor-inversor multinivel en cascada trifásico. En ella se puede observar todas las etapas pertenecientes a este conjunto, las cuales son: modulación, potencia y la carga (motor de inducción trifásico).

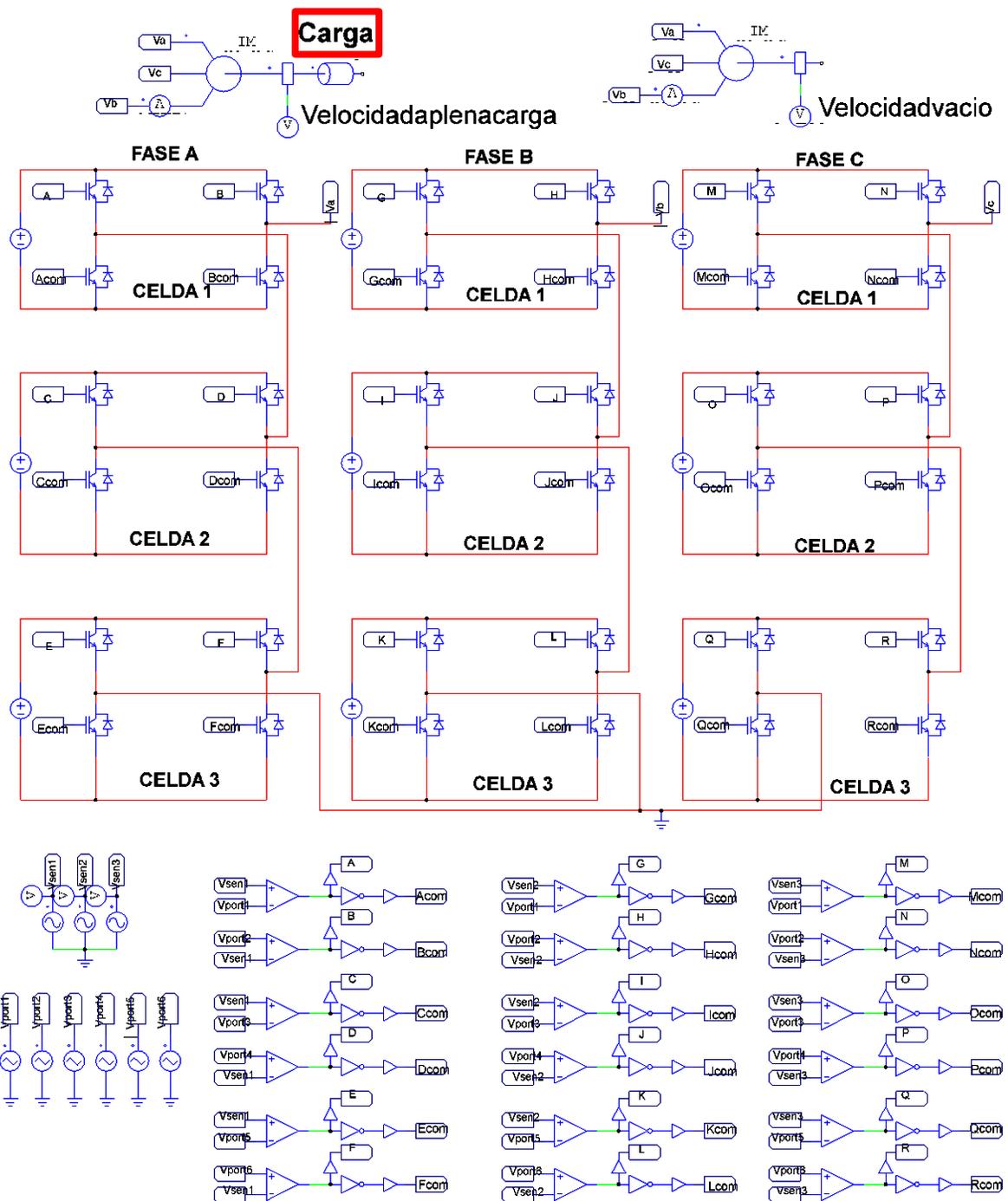


Figura 4.8. Diagrama esquemático completo del conjunto motor-inversor multinivel en cascada trifásico

En la Figura 4.9 se muestra la velocidad nominal en vacío y la corriente nominal, así como en la Figura 4.10 se muestran los valores de la corriente y velocidad nominal a plena carga del motor obtenidas en simulación utilizando la técnica de modulación PD y con índice de modulación igual a 0.8. Para realizar la simulación a plena carga se empleó

un bloque existente en el programa (señalado con cuadro rojo en la Figura 4.8), a la cual se le introduce un valor de carga en Nm; según los datos del fabricante para este motor es 4.6 Nm. De las figuras se puede observar que los parámetros de corriente y velocidad nominal tanto en vacío como a plena carga son los característicos de acuerdo a la placa de datos del motor, localizados en la Tabla 4.3.

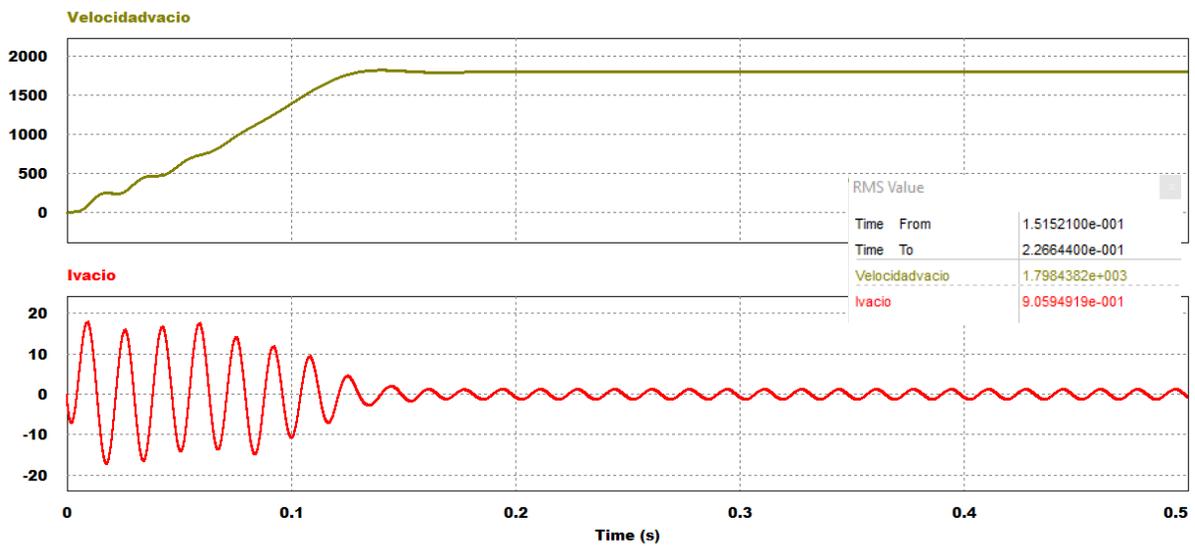


Figura 4.9. Velocidad nominal en vacío y corriente de motor de inducción empleando técnica de modulación, PD $m=1$

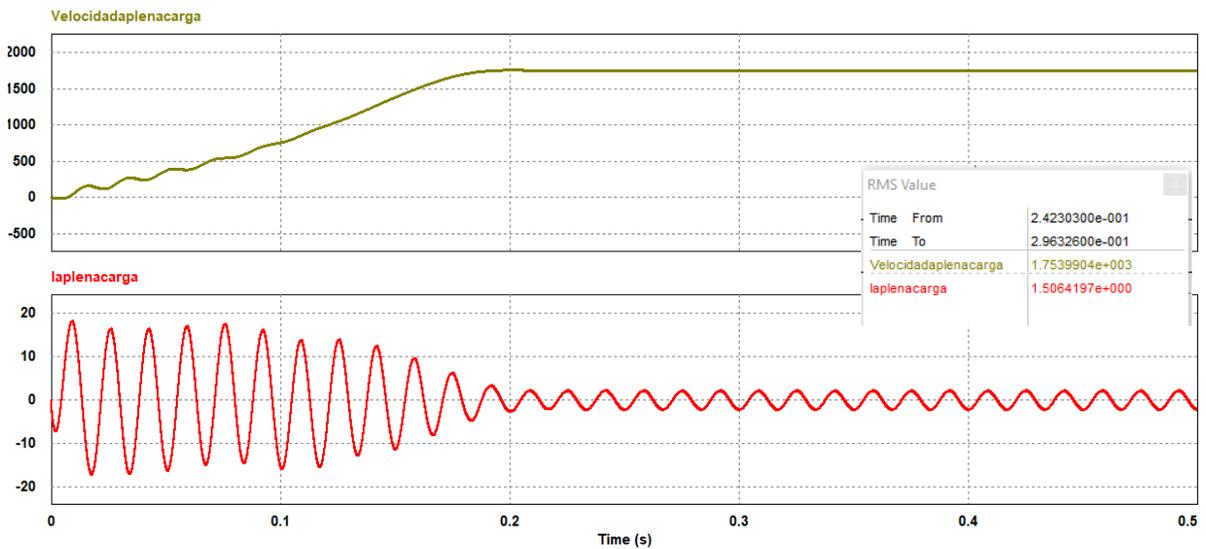


Figura 4.10. Velocidad nominal a plena carga y corriente de motor de inducción empleando técnica de modulación, PD $m=1$

4.4 Discusión de resultados

Se realizaron variaciones del índice de modulación en las diferentes técnicas de modulación, así como también se utilizaron tres distintas frecuencias de señales portadoras, con la finalidad de observar el comportamiento de los parámetros de estudio en simulación, los cuales son la THD, WTHD, velocidad nominal en vacío y a plena carga. En las tablas 4.4, 4.5 y 4.6 se encuentran los resultados de los parámetros de estudio obtenidos en simulación con frecuencia de señal portadora de 3.3 kHz, 9.9 kHz y 16.5 kHz, respectivamente.

Tabla 4.4. Resultados de parámetros obtenidos en simulación con frecuencia de portadora de 3.3 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	5.71	2.22	1800	1695	APOD	0.7	10.93	4.26	1800	1693
	0.8	5.49	2.14	1800	1723		0.8	10.51	4.09	1800	1723
	0.9	4.54	1.77	1800	1741		0.9	9.06	3.53	1800	1729
	1	4.60	1.79	1800	1753		1	9.07	3.53	1800	1758
	1.1	5.35	2.08	1800	1759		1.1	9.14	3.56	1800	1760
	1.2	7.79	3.03	1800	1762		1.2	12.78	4.98	1800	1763
POD	0.7	6.95	2.71	1800	1696	PSC	0.7	5.19	2.02	1800	1693
	0.8	6.48	2.52	1800	1723		0.8	4.99	1.94	1800	1723
	0.9	5.79	2.25	1800	1741		0.9	4.13	1.61	1800	1741
	1	5.21	2.03	1800	1753		1	4.18	1.63	1800	1753
	1.1	5.77	2.25	1800	1759		1.1	4.86	1.89	1800	1759
	1.2	7.99	3.35	1800	1762		1.2	7.08	2.76	1800	1762

Tabla 4.5. Resultados de parámetros obtenidos en simulación con frecuencia de portadora de 9.9 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	2.15	0.73	1800	1695	APOD	0.7	10.27	3.49	1800	1693
	0.8	1.71	0.58	1800	1723		0.8	9.87	3.35	1800	1723
	0.9	1.31	0.44	1800	1741		0.9	8.51	2.89	1800	1729
	1	1.39	0.47	1800	1753		1	8.52	2.89	1800	1758
	1.1	3.93	1.33	1800	1759		1.1	8.59	2.92	1800	1760
	1.2	7.41	2.51	1800	1762		1.2	12.01	4.08	1800	1763
POD	0.7	2.14	0.72	1800	1696	PSC	0.7	1.93	0.65	1800	1693
	0.8	1.71	0.58	1800	1723		0.8	1.53	0.52	1800	1723
	0.9	1.32	0.44	1800	1741		0.9	1.17	0.40	1800	1741
	1	1.38	0.46	1800	1753		1	1.25	0.45	1800	1753
	1.1	3.90	1.32	1800	1759		1.1	3.53	1.20	1800	1759
	1.2	7.41	2.51	1800	1762		1.2	6.66	2.26	1800	1762

Tabla 4.6. Resultados de parámetros obtenidos en simulación con frecuencia de portadora de 16.5 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	3.79	1.21	1800	1695	APOD	0.7	10.60	3.39	1800	1693
	0.8	3.17	1.01	1800	1723		0.8	10.19	3.26	1800	1723
	0.9	2.40	0.76	1800	1741		0.9	8.78	2.81	1800	1729
	1	2.60	0.83	1800	1753		1	8.79	2.81	1800	1758
	1.1	4.14	1.32	1800	1759		1.1	8.86	2.83	1800	1760
	1.2	7.52	2.4	1800	1762		1.2	12.39	3.96	1800	1763
POD	0.7	3.77	1.20	1800	1696	PSC	0.7	3.33	1.06	1800	1693
	0.8	3.14	1.00	1800	1723		0.8	2.78	0.89	1800	1723
	0.9	2.25	0.72	1800	1741		0.9	2.11	0.67	1800	1741
	1	2.60	0.83	1800	1753		1	2.28	0.73	1800	1753
	1.1	4.13	1.32	1800	1759		1.1	3.64	1.16	1800	1759
	1.2	7.51	2.51	1800	1762		1.2	6.61	2.11	1800	1762

Como se puede observar en las tablas anteriores, en lo que se refiere a la velocidad nominal al momento de tener una carga en el eje del motor la velocidad es menor que cuando trabaja en vacío esto es debido al deslizamiento (el cual se mantiene en el rango de $0 \leq s \leq 1$), así como se aprecia que a mayor índice de modulación la velocidad

nominal a plena carga aumenta; en la Figura 4.11 se muestra dicha variación para las diferentes técnicas de modulación.

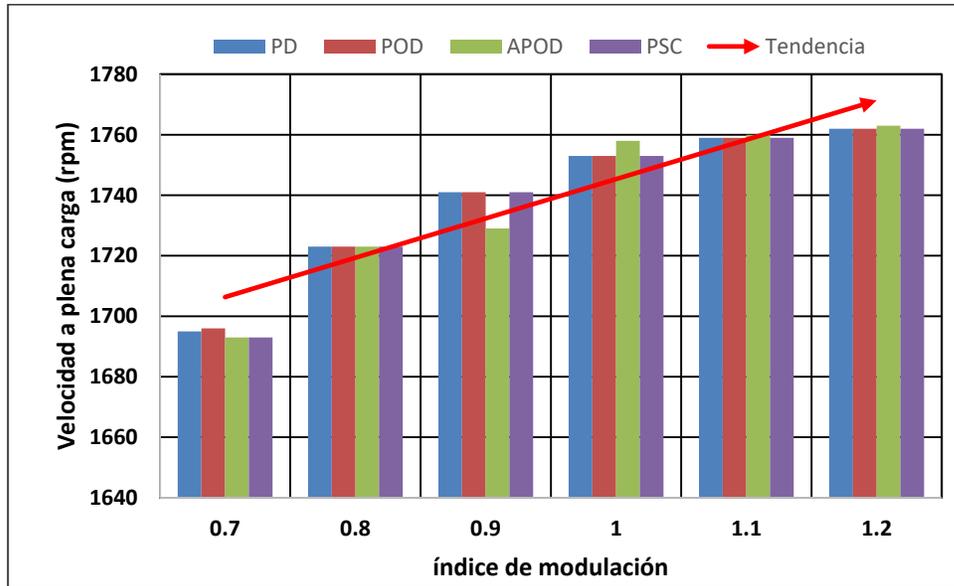


Figura 4.11. Variación de velocidad a plena carga vs índice de modulación

En la Tabla 2.6 se observa la variación del deslizamiento en las diferentes técnicas de modulación, y se puede observar que a mayor índice de modulación el deslizamiento decrece, esto es debido a que la velocidad a plena carga aumenta a mayor índice de modulación.

Tabla 2.6. Variación del deslizamiento

Estrategia de modulación	Índice de modulación, m	Deslizamiento, s	Estrategia de modulación	Índice de modulación, m	Deslizamiento, s
PD	0.7	0.058	APOD	0.7	0.059
	0.8	0.042		0.8	0.042
	0.9	0.032		0.9	0.039
	1	0.026		1	0.023
	1.1	0.022		1.1	0.022
	1.2	0.021		1.2	0.020
POD	0.7	0.057	PSC	0.7	0.059
	0.8	0.042		0.8	0.042
	0.9	0.032		0.9	0.032
	1	0.026		1	0.026
	1.1	0.022		1.1	0.022
	1.2	0.021		1.2	0.021

En cuanto a la velocidad en vacío se observa que no tiene tendencia a cambiar sino que se mantiene constante aun cuando se varía la tensión conforme los distintos índices de modulación; es por ello que resulta pertinente mostrar la variación del flujo magnético en el rotor, ver Tabla 4.7. El comportamiento que se observa del flujo magnético es que aumenta conforme incrementa el índice de modulación, así como también se observa que varía entre las diferentes técnicas de modulación.

Lo anterior resulta relevante debido a que en diversas ocasiones se pretende hacer que el flujo magnético de un motor determinado varíe (no se mantenga constante) para así emplear ese mismo motor en diferentes aplicaciones, teniendo como diferencia a la energía que se emplea para llevarlas a cabo. Es decir, empleando una determinada técnica de modulación a diferentes índices de modulación se puede llevar a cabo una variación del flujo magnético, con la finalidad de realizar diferentes trabajos con el mismo motor, empleando menor o mayor energía según se requiera.

Tabla 4.7. Variación del flujo magnético obtenido en simulación con el motor en vacío

Estrategia de modulación	Índice de modulación, m	Flujo magnético (Wb)			Estrategia de modulación	Índice de modulación, m	Flujo magnético (Wb)		
		3.3kHz	9.9kHz	16.5kHz			3.3kHz	9.9kHz	16.5kHz
PD	0.7	0.452	0.460	0.455	APOD	0.7	0.506	0.515	0.510
	0.8	0.518	0.524	0.516		0.8	0.580	0.587	0.578
	0.9	0.585	0.586	0.589		0.9	0.655	0.656	0.660
	1	0.656	0.657	0.651		1	0.735	0.736	0.729
	1.1	0.688	0.698	0.698		1.1	0.771	0.782	0.782
	1.2	0.718	0.716	0.718		1.2	0.804	0.802	0.804
POD	0.7	0.420	0.428	0.423	PSC	0.7	0.407	0.414	0.410
	0.8	0.482	0.487	0.480		0.8	0.466	0.472	0.464
	0.9	0.544	0.545	0.548		0.9	0.527	0.527	0.530
	1	0.610	0.611	0.605		1	0.590	0.591	0.586
	1.1	0.640	0.649	0.649		1.1	0.619	0.628	0.628
	1.2	0.668	0.666	0.668		1.2	0.646	0.644	0.646

Asimismo en la Tabla 4.7 se observa que al variar la frecuencia de portadora la magnitud de los resultados relacionados a la velocidad nominal son prácticamente iguales, al tener una variación de $\pm 0.2\%$ entre ellos, de manera correspondiente. En la Figura 4.12 se muestra el diagrama esquemático simulado en MatLab Simulink® con el cual se obtuvieron los resultados estimados pertinentes al flujo magnético.

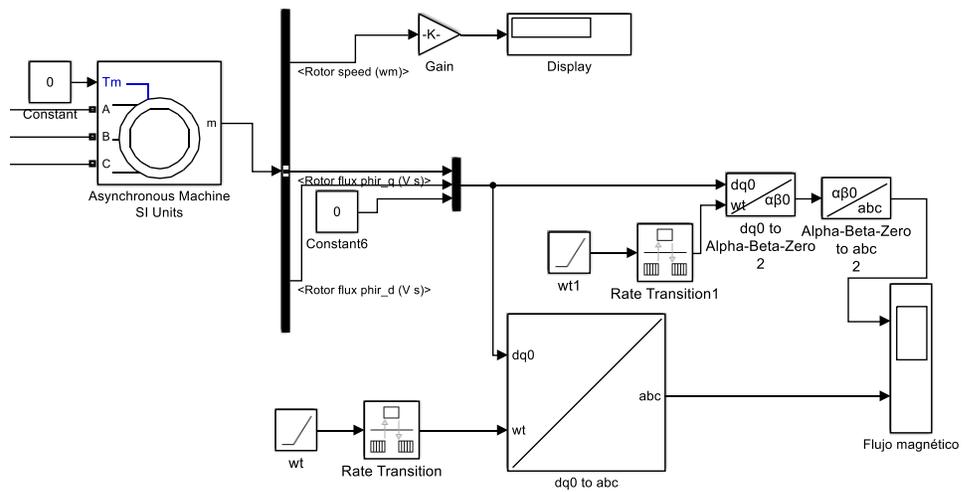


Figura 4.12. Diagrama esquemático para estimar flujo magnético

A continuación, tomando como ejemplo la técnica de modulación PD, en las figuras 4.10 y 4.11 se muestran gráficamente los resultados obtenidos de THD y THD presentados en las tablas anteriores, esto con la finalidad de apreciar de mejor manera la tendencia que presentan. Como se puede observar la THD y la WTHD presentan el mismo comportamiento, el cual es que incrementan su valor cuando el índice de modulación es mayor a la unidad, al igual que cuando el índice de modulación se acerca al límite con el cual se obtiene siete niveles de tensión a la salida.

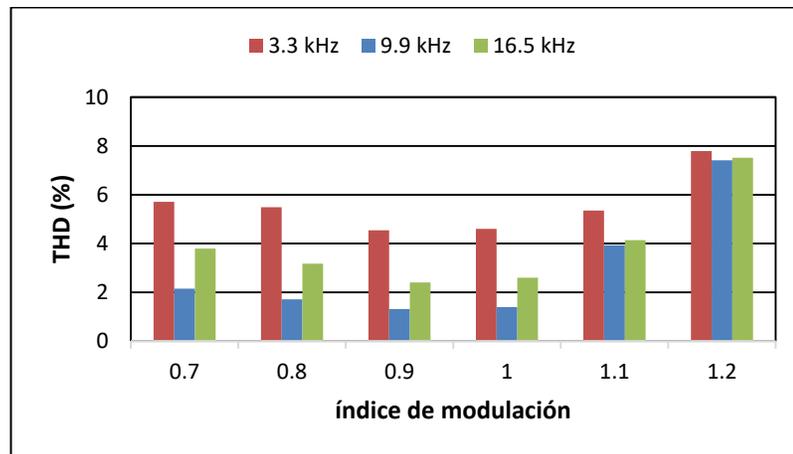


Figura 4.13. Variación de THD en tensión vs índice de modulación

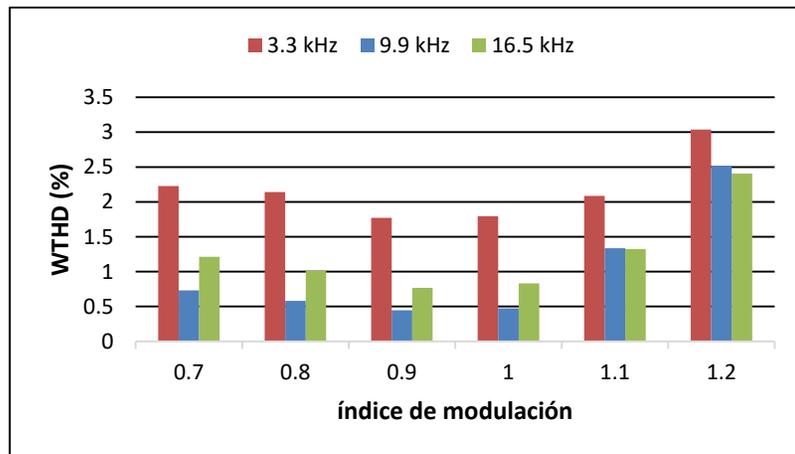


Figura 4.14. Variación de WTHD en tensión vs índice de modulación

Asimismo, la norma IEEE Std 519-2014 define los valores máximos de distorsión armónica permisibles de acuerdo a la tensión en el bus, ver Tabla 4.8. Dicha norma en su apartado 5 establece que es aplicable en sistemas de transmisión, distribución y consumo, es por ello que es conveniente su aplicación en este trabajo de investigación [68].

Por lo tanto, tomando como base los resultados presentados en las tablas anteriores se puede observar que se cumple con dicha norma al ser menores de 8%. El trabajar a mayor frecuencia de portadora incrementan las pérdidas de conmutación debido a que sus interruptores conmutan mayor número de veces por cada ciclo, es por ello que en las pruebas experimentales presentadas en el siguiente capítulo se emplea la frecuencia de conmutación de 3.3 kHz.

Tabla 4.8. Valores máximos permisibles de distorsión armónica de tensión

Tensión	THD (%)
$V \leq 1 \text{ kV}$	8
$1 \text{ Kv} < V < 69 \text{ kV}$	5
$69 \text{ Kv} < V < 161 \text{ kV}$	2.5
$161 \text{ Kv} < V$	1.5

CAPÍTULO 5:

RESULTADOS EXPERIMENTALES

5.1 Descripción general

En este capítulo se presenta el desarrollo de las pruebas realizadas experimentalmente del conjunto motor-inversor multinivel en cascada trifásico con las diferentes estrategias de modulación e índices de modulación empleados. Lo anterior con la finalidad de obtener resultados de los parámetros de estudio, tales como amplitud de tensiones, THD, WTHD, corriente nominal, ruido, vibraciones, velocidad nominal en vacío y temperatura, y así poder llevar a cabo una comparación entre ellas.

5.2 Plataforma experimental

Como se menciona en el capítulo 3, el patrón de conmutación programado en el FPGA Cyclone II es empleado para activar/desactivar los interruptores de potencia de la topología de inversor multinivel en cascada de siete niveles. De manera experimental, esta topología se encuentra en una plataforma ya existente en el Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET), la cual es empleada en este trabajo de investigación, ver Figura 5.1.



Figura 5.1. Plataforma existente en CENIDET

Esta plataforma, emplea módulos IRAMS10UP60b; en la Tabla 5.1 se encuentran sus características principales. Internamente, estos módulos están conformados por 6 interruptores IGBT (*por sus siglas en inglés Insulated Gate Transistor*); sin embargo, para la implementación se emplearon cuatro de ellos.

Tabla 5.1. Características principales de módulo IRAMS10UP60b

Parámetro	Descripción	Valor	Unidad
V_{CES}/V_{RRM}	Voltaje de bloqueo IGBT/Diodo	600	V
I_o	Corriente RMS	10	A
F_{PWM}	Frecuencia de portadora PWM	20	kHz
T_{ON}	Tiempo de retardo al encendido	590	ns
T_{OFF}	Tiempo de retardo al apagado	700	ns

En la Figura 5.2 se muestra la señal de salida trifásica resultante por la acción de conmutación de los interruptores de potencia.

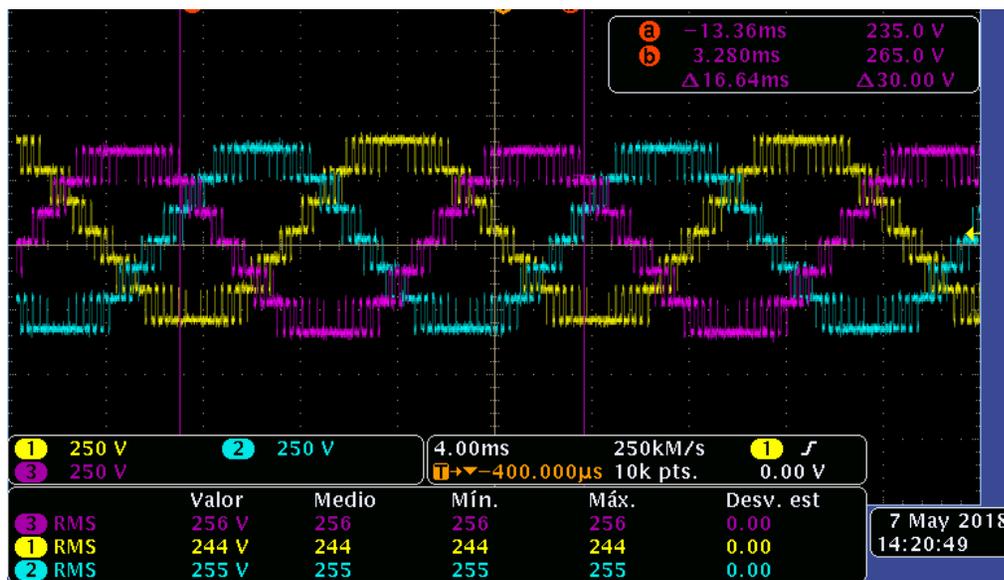


Figura 5.2. Forma de onda de tensión de salida trifásica, estrategia de modulación PD, $m=0.8$

5.3 Resultados experimentales

Para la realización de las pruebas experimentales se deben de cumplir con las especificaciones mostradas en la Tabla 5.2. En la norma NEMA MG-1: “Motors and Generators”, indica que para definir el tiempo de duración de prueba en los motores y generadores debe ser entre 40 y 80 minutos para obtener resultados confiables en estado estable de operación: por lo tanto se elige un punto medio entre estos tiempos (60 min); y se propone tomar una medición cada minuto de la prueba [69].

Tabla 5.2. Especificaciones para la realización de pruebas experimentales

Especificaciones de prueba	
Duración de prueba	60 min
Número de mediciones por prueba	60
Temperatura ambiente	29°C (±5%)
Humedad ambiente	32% (±3%)

Una vez verificado el cumplimiento de las especificaciones anteriores se procede a seleccionar la técnica de modulación y el índice de modulación a emplear en la prueba. Posteriormente, se toman las mediciones de los parámetros de estudio durante el tiempo especificado en la tabla anterior. En la Figura 5.3, se muestra a manera de esquema lo anteriormente descrito.

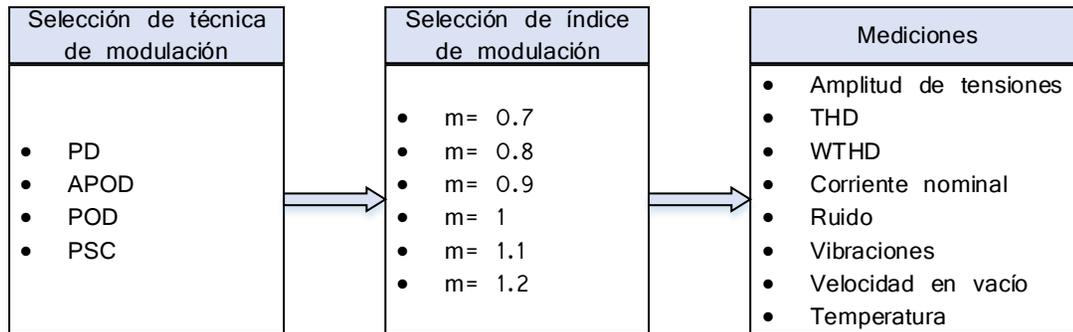


Figura 5.3. Esquema de realización de pruebas experimentales

Para efectuar las mediciones se emplearon diferentes equipos y programas, los cuales se encuentran en la Tabla 5.3.

Tabla 5.3. Equipo y programas utilizados para realizar las mediciones de prueba

Parámetro a medir	Equipo de medición utilizado
THD, Corriente nominal, Tensión nominal	<ul style="list-style-type: none"> • HIOKI PW3198
WTHD	<ul style="list-style-type: none"> • HIOKI PW3198 + PQA-HiVIEW PRO 9624-50V2 + Excel
Vibraciones	<ul style="list-style-type: none"> • PCE-VT 204 PCE Group • VibSensor Now Instruments and Software App IOS 10
Ruido	<ul style="list-style-type: none"> • Decibelímetro digital HER-403 • SoundmeterApp IOS 10
Velocidad nominal	<ul style="list-style-type: none"> • PCE-VT 204 PCE Group

Para llevar a cabo el análisis de resultados experimentales primeramente se realiza la comparación del comportamiento de los parámetros de estudio en cada estrategia de modulación con los diferentes índices de modulación empleados, con la finalidad de seleccionar el que represente mejor desempeño y así posteriormente realizar la comparación entre las diferentes estrategias bajo ese índice de modulación.

Tomando como ejemplo la técnica de modulación PD, en las figuras 5.4 a la 5.15 se muestra los resultados obtenidos del comportamiento de los parámetros de estudio para esta estrategia de modulación con los diferentes índices de modulación empleados, así como cabe mencionar que de igual manera se llevó a cabo esta comparación con los datos de las técnicas de modulación restantes y se cuenta con los datos obtenidos.

Ahora bien, cabe destacar que las pruebas experimentales fueron realizadas con el motor trabajando al vacío, es decir sin tener una carga externa en el eje. Lo anterior debido a que al momento de desarrollar este trabajo de investigación no se logró adquirir una carga que cumpliera con las características requeridas para el estudio, sin embargo en el capítulo anterior se presentaron los resultados obtenidos en simulación con carga en el eje del motor.

Primeramente, se presentan las gráficas relativas a la señal de salida del inversor multinivel en cascada solamente de la fase A debido a que el comportamiento de las otras dos fases es semejante a esta. En la Figura 5.4 se puede ver la variación de la tensión de línea con los distintos índices de modulación bajo estudio. Como se puede observar, mientras mayor sea el índice de modulación la tensión de línea incrementa; esto es debido

a que la amplitud de la onda sinusoidal aumenta y hay mayor área de corte entre esta y la señal portadora, lo que conlleva a mayor área de transferencia de energía. En la Figura 5.5 se muestra el comportamiento de la corriente nominal en vacío bajo los diferentes índices de modulación; la relación que se observa es que al aumentar el índice de modulación la corriente nominal se acerca a la establecida en los datos de placa.

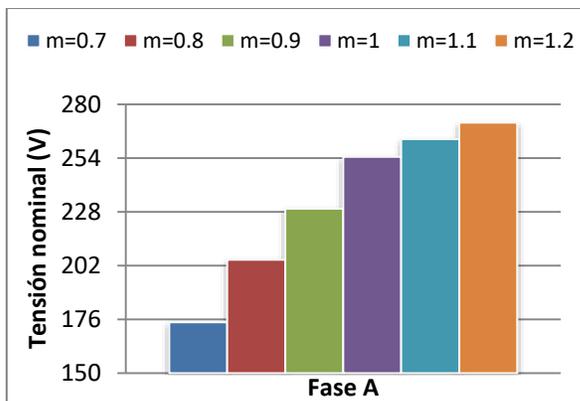


Figura 5.4. Variación de tensión de línea vs índice de modulación

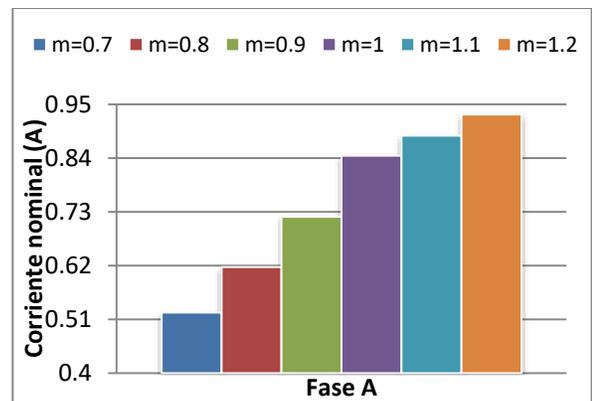


Figura 5.5. Variación de corriente nominal vs índice de modulación

Las variaciones de la THD y de la WTHD en tensión se encuentran en las figuras 5.6 y 5.7, respectivamente. Se puede observar que los valores de THD y WTHD se elevan considerablemente cuando existe sobremodulación, la cual conlleva a la ausencia de pulsos de la parte superior e inferior de la señal. Asimismo, se observa que existe la tendencia a incrementar el valor de estos parámetros en cuanto el índice de modulación se acerque al límite permitido con el cual se obtienen siete niveles.

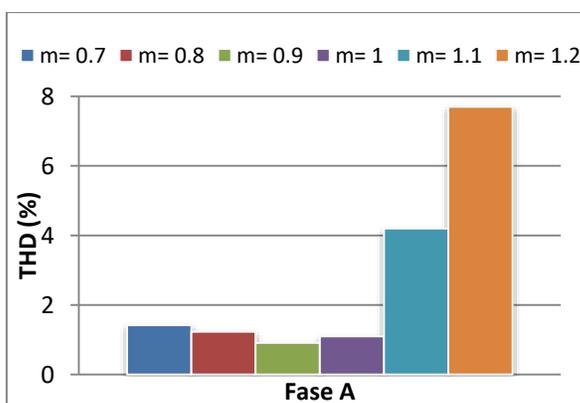


Figura 5.6. Variación de THD en tensión vs índice de modulación

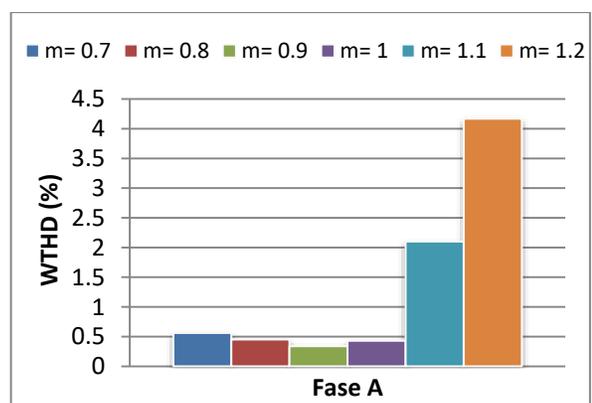


Figura 5.7. Variación de WTHD en tensión vs índice de modulación

Posteriormente, en las figuras 5.8 a la 5.15 se encuentran los resultados obtenidos que se refieren al motor de inducción trifásico, los cuales son ruido, vibraciones, temperatura y velocidad en vacío. Para realizar la comparación de estos parámetros, en las 5.8, 5.10, 5.12 y 5.14 se presenta el comportamiento de cada parámetro con respecto a los 60 minutos de prueba; así como para las 5.9, 5.11, 5.13 y 5.15 se toman los valores máximos de cada medición obtenida.

En cuanto a los resultados obtenidos de ruido, en las figuras 5.8 y 5.9 se puede observar que el índice de modulación 0.7 presentó menor ruido, y en caso contrario el índice de modulación con resultados elevados de ruido es el de 1.2.

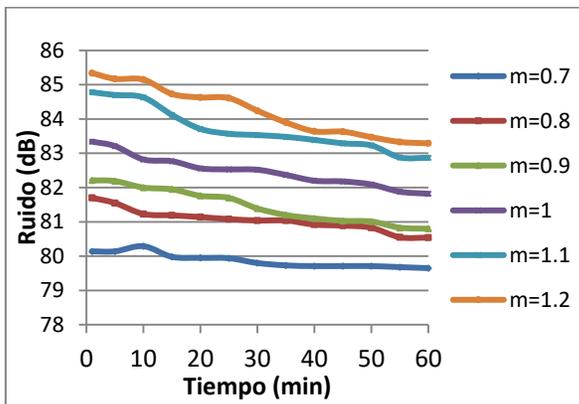


Figura 5.8. Variación de ruido vs tiempo

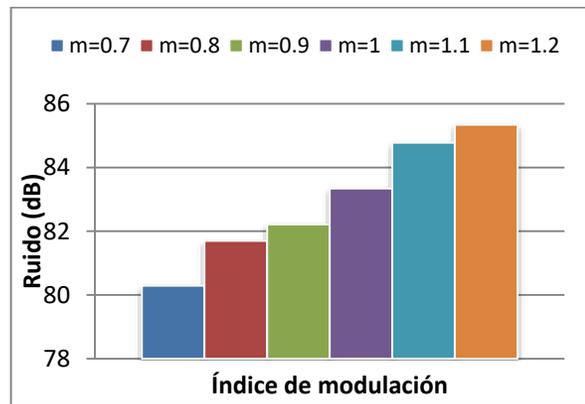


Figura 5.9. Variación de ruido vs índice de modulación

En las figuras 5.10 y 5.11 se encuentran las gráficas de los resultados relacionados con las vibraciones a lo largo del tiempo de prueba así como los valores máximos, respectivamente. En estas figuras se puede observar que el comportamiento tiene la tendencia de que cuando existe sobremodulación las vibraciones aumentan al igual que al momento en el que el índice de modulación se acerca al límite permitido con el cual se obtienen siete niveles. Por lo tanto, se puede ver que el índice con menor vibración es 0.9. Uno de los motivos se deriva que en este índice de modulación existe menor THD y WTHD, las cuales presentan una tendencia igual que la mencionada anteriormente.

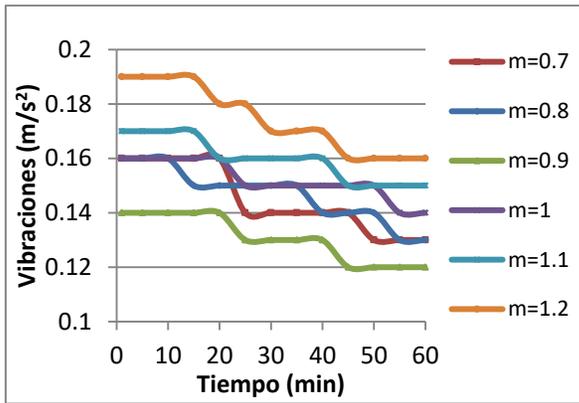


Figura 5.10. Variación de vibraciones vs tiempo

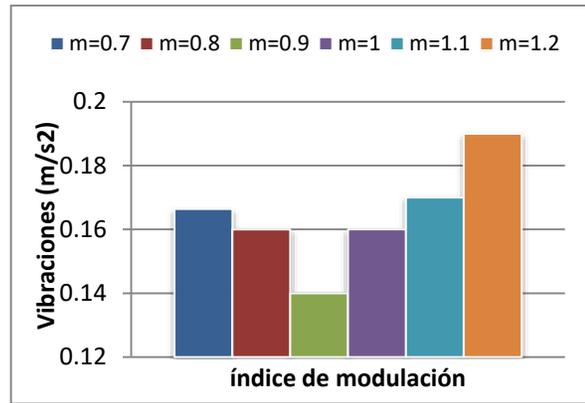


Figura 5.11. Variación de vibraciones vs índice de modulación

Observando las figuras 5.12 y 5.13 se puede corroborar que los resultados obtenidos en cuanto a velocidad nominal varían durante el tiempo de la prueba así como entre índices de modulación, esto es debido a que la prueba es realizada al vacío lo que conlleva a no tener un par externo (carga). En caso contrario, la velocidad disminuiría de tal manera que la corriente inducida por la diferencia entre el rotor y el campo giratorio produzca un par electromagnético igual y opuesto al par externo, tal como se observó en el resultado en simulación.

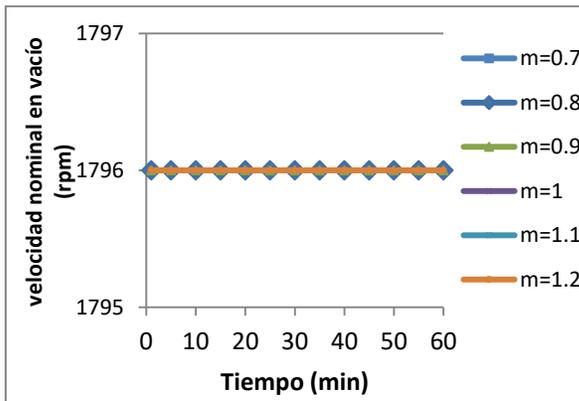


Figura 5.12. Variación de velocidad nominal en vacío vs índice de modulación

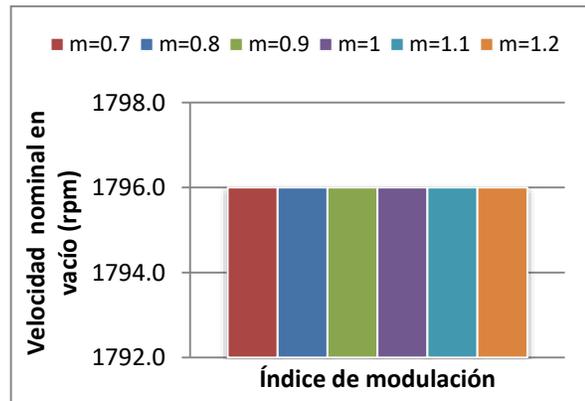


Figura 5.13. Variación de velocidad nominal en vacío vs índice de modulación

En las Figuras 5.14 y 5.15 se encuentra el comportamiento de la temperatura, el cual presenta una tendencia ascendente con respecto al tiempo y al índice de modulación. La medición de temperatura fue realizada en la parte trasera del motor de inducción debido a su cercanía a los devanados.

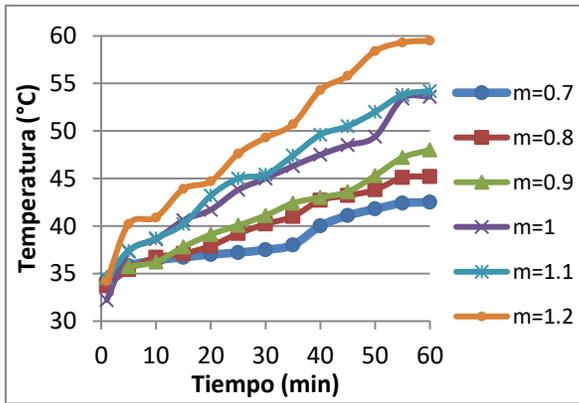


Figura 5.14. Variación de temperatura vs tiempo

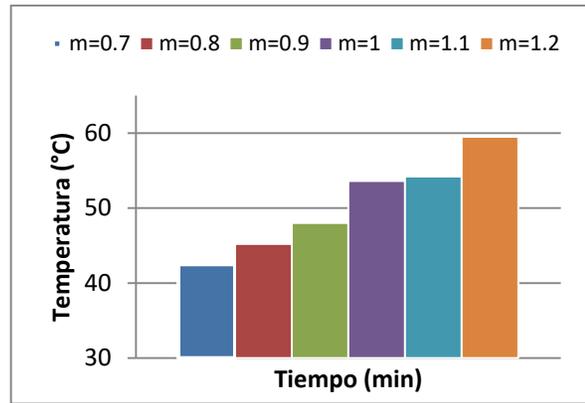


Figura 5.15. Variación de temperatura vs índice de modulación

A continuación, se procede a realizar la comparación de las diferentes técnicas de conmutación con el índice de modulación seleccionado, el cual es $m=0.9$ debido a que presenta mejores resultados en la mayoría de los parámetros de estudio en comparación con los índices de modulación restantes. Lo anterior con el fin de seleccionar la estrategia de modulación que presente mejores resultados con respecto a las demás estrategias entorno a los parámetros de estudio. Analizando las figuras 5.16 y 5.17, las cuales presentan los resultados obtenidos en cuanto a tensión y corriente nominal se puede observar que la estrategia de modulación que transfiere mayor energía es la PD, esto es debido a que obtiene mayores resultados de tensión y corriente nominal.

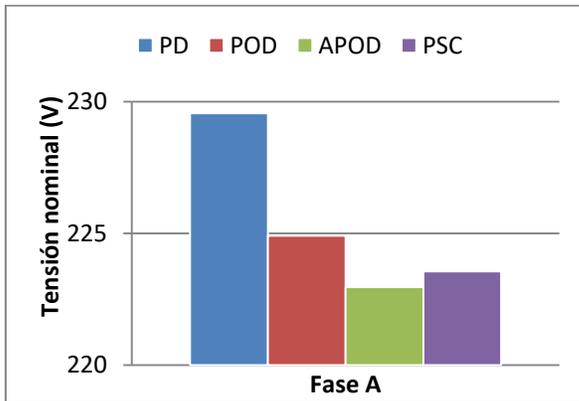


Figura 5.16. Variación de tensión de línea vs técnicas de modulación

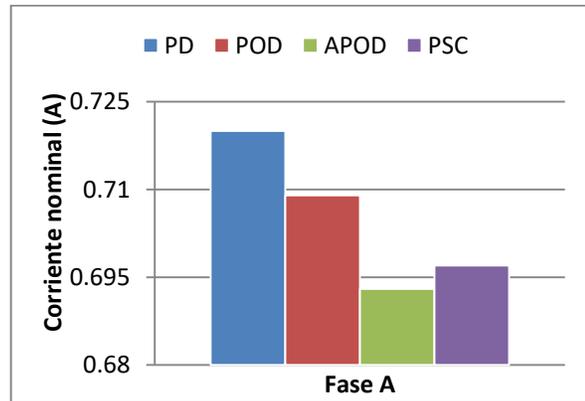


Figura 5.17. Variación de corriente nominal en vacío vs técnicas de modulación

En la comparación de los parámetros de THD y WTHD (Figuras 5.18 y 5.19) se puede observar que la estrategia que presenta menor THD y WTHD es la PSC, y en caso contrario la que obtiene mayores resultados en estos parámetros es la estrategia APOD.

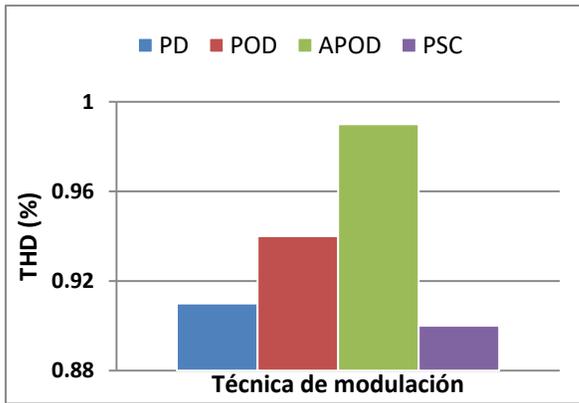


Figura 5.18. Variación de THD en tensión vs técnicas de modulación

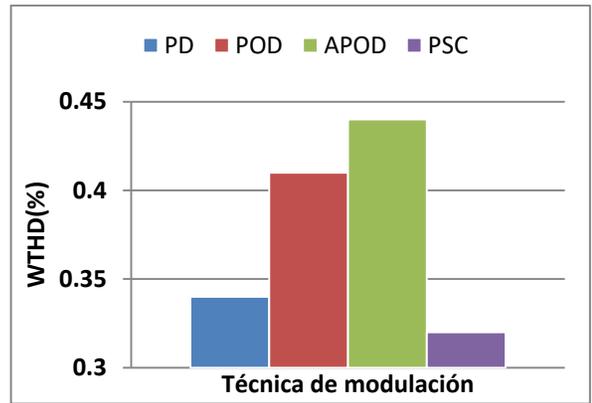


Figura 5.19. Variación de WTHD en tensión vs técnicas de modulación

Continuando con la comparación de los resultados, se presentan los obtenidos referentes al motor de inducción. En las figuras 5.20 y 5.21, se encuentran los relacionados a ruido y vibraciones entre las diferentes técnicas de modulación. Obteniendo a la técnica de modulación APOD como la que presenta los resultados más elevados en ambos parámetros. Asimismo, se obtuvo que las técnicas POD y PSC presentaron menores resultados en ruido y vibraciones, respectivamente.

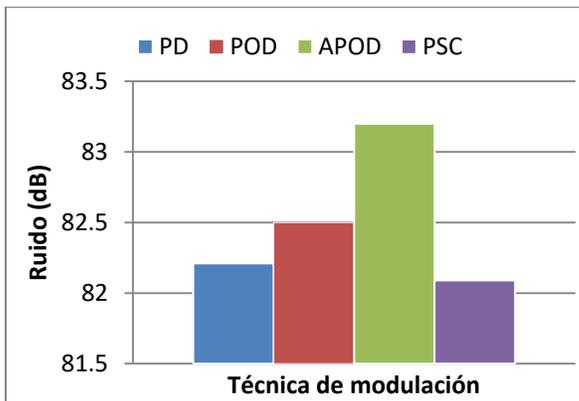


Figura 5.20. Variación de ruido vs técnicas de modulación

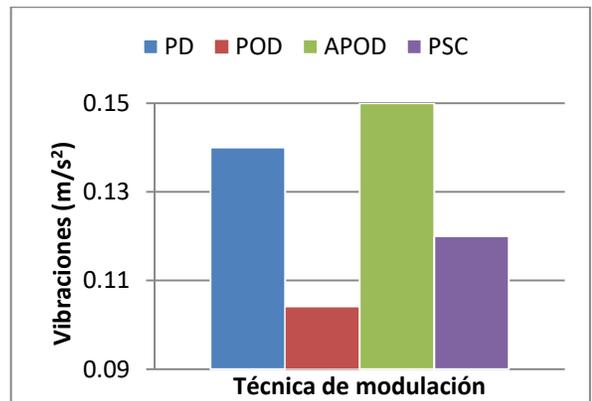


Figura 5.21. Variación de vibraciones vs técnicas de modulación

En la Figura 5.22, se encuentran los valores obtenidos de temperatura (medida en la parte trasera de la carcasa del motor, por su cercanía a los devanados) y se comparan entre sí, arrojando como resultado a la estrategia de modulación POD como la que presenta menor calentamiento a lo largo de la prueba.

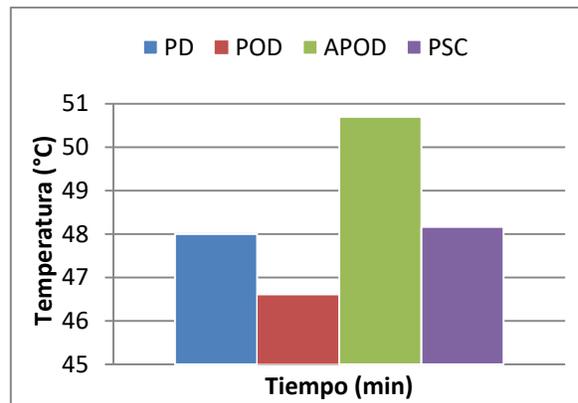


Figura 5.22. Variación de temperatura vs técnicas de modulación

5.4 Discusión de resultados

Tomando en cuenta los resultados obtenidos en implementación, la Tabla 5.4 presenta a manera de resumen el comportamiento de las diferentes estrategias de modulación en relación a los parámetros de medición que influyen en el desempeño del conjunto de estudio, identificando con una "x" la estrategia con resultado más favorable en cada parámetro. Entonces, analizando dicha tabla se observa que la estrategia de modulación con mayoría de resultados favorables en dichos parámetros de medición es la PSC, así como también se puede ver que la estrategia de modulación APOD es la técnica con menor cantidad de resultados favorables. Entendiendo como resultados favorables a lo siguiente:

- En cuanto a resultados de tensión nominal: aquellos que se acercan al valor de tensión RMS para el cual fue diseñado el inversor trifásico, de acuerdo al requerido a la carga.
- En cuanto a resultados de THD y WTHD: aquellos que resultan ser menores entre los resultados obtenidos entre las técnicas de modulación y, para el caso de THD, además cumplan con obtener valores máximos de 8% tal y como muestra en la norma *IEEE Std 519-2014 [68]*.
- En cuanto a resultados de ruido, vibraciones y temperatura: aquellos que resultan ser menores en cantidad respecto a los resultados obtenidos entre las diferentes técnicas de modulación.

Tabla 5.4. Resumen de resultados en estrategias de modulación obtenidos experimentalmente

Parámetro de medición	Estrategia de modulación			
	PD	POD	APOD	PSC
Tensión nominal	X			
THD				X
WTHD				X
Ruido				X
Vibraciones			X	
Temperatura			X	

Ahora bien, en la Tabla 5.5 se encuentra la comparación de los resultados obtenidos en los parámetros referentes al motor de inducción con la estrategia de modulación PSC, la cual es la que presentó mejores resultados, y el valor de los parámetros nominales del motor.

Tabla 5.5. Comparación de estrategia de modulación seleccionada vs parámetros nominales del motor

Parámetro	Valor nominal	Valor obtenido con estrategia PSC	Diferencia respecto al valor nominal
Ruido	82.06 dB	82.09 dB	+0.03%
Vibraciones	0.10 m/s ²	0.12 m/s ²	+20%
Velocidad en vacío	1796	1796	0%
Temperatura	49.3°C	48.16°C	-2.31%

Finalmente, en las figuras 6.1 y 6.2 se muestra la comparación de los resultados de WTHD y THD obtenidos en simulación y experimentalmente, en las diferentes estrategias de modulación con el índice de modulación seleccionado. En ellas se puede apreciar que los valores cuantitativos obtenidos no son iguales; sin embargo se observa que la tendencia es la misma en ambos resultados, la cual es que la técnica de modulación APOD es la que presenta mayores niveles de THD y WTHD; así como la PSC es la que presenta los valores más bajos.

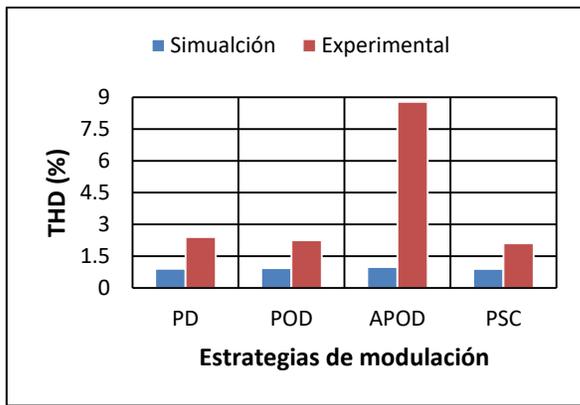


Figura 5.23. Comparación de resultados de THD obtenidos en simulación y experimentalmente

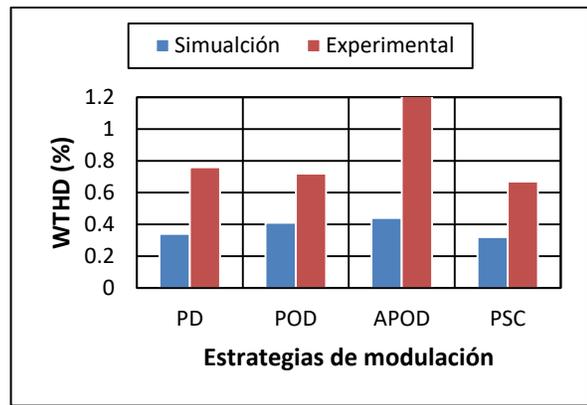


Figura 5.24. Comparación de resultados de WTHD obtenidos en simulación y experimentalmente

CAPÍTULO 6

CONCLUSIONES Y TRABAJOS FUTUROS

6.1 Conclusiones

El objetivo general que se siguió a lo largo de la elaboración del trabajo de tesis fue observar el comportamiento del conjunto motor-inversor multinivel en cascada trifásico utilizando las técnicas de modulación PD, APOD, POD y PSC, con la finalidad de realizar una comparación entre ellas tomando como criterio de comparación principalmente parámetros intrínsecos referentes al motor, así como la THD y la WTHD.

Para lograr el objetivo anterior se realizaron diversas actividades, dentro de las cuales se abarcaba la simulación e implementación de las variantes de la técnica de modulación PWM multiportadora empleada en un inversor multinivel en cascada trifásico de siete niveles teniendo como carga un motor de inducción de 1HP, así como posteriormente se llevó a cabo una comparación entre las diferentes técnicas de modulación para con ello destacar a las que representen un mejor y peor desempeño en el conjunto motor-inversor de estudio, las cuales se mencionan en los párrafos siguientes. Es por ello, que basados en los alcances, objetivos y resultados obtenidos en este trabajo de investigación, se puede concluir que se llevaron a cabo en su totalidad las actividades pertinentes con las cuales se logra cumplir con el objetivo general del trabajo de investigación.

Continuando con los resultados obtenidos, en cuanto a lo relacionados a THD en tensión se puede concluir que los valores obtenidos experimentalmente en las estrategias de modulación PD, POD y PSC con el índice de modulación seleccionado, cumplen con la norma IEEE 519 [68], ya que el valor máximo permitido por esta norma es 8% y el valor obtenido en estas estrategias son 2.4%, 2.25% y 2.11%, respectivamente. Siendo la estrategia de modulación APOD la única presenta un valor por encima de 8%, obteniendo un valor de 8.78%.

Dentro del análisis comparativo se concluye que el índice de modulación con mejores resultados es $m=0.9$ en las técnicas de modulación, así como la estrategia de modulación PSC es la que presentó mejor desempeño y, en caso contrario la estrategia APOD presentó resultados menos favorables. Lo anterior tiene importancia debido a que el seleccionar la estrategia de modulación e índice de modulación que represente mejores resultados para el conjunto motor-inversor multinivel ayuda reducir calentamiento, vibraciones y ruido en el motor, los cuales pueden ocasionar fallas en el conjunto a lo largo de su vida útil.

Uno de los parámetros importantes de estudio es la temperatura, debido a que esta influye directamente en el comportamiento de los parámetros del circuito equivalente del motor, ya que al aumentar la temperatura la resistencia del estator aumenta, lo cual ocasiona problemas. Por ejemplo, al momento de emplear una técnica de control a lazo cerrado si la resistencia del estator varía considerablemente a la ya establecida la técnica de control pierde su función, dejando de garantizar el comportamiento deseado de la máquina. Es por ello que se resalta que la técnica de modulación APOD es la que representa un menor calentamiento en los devanados del motor.

Asimismo, a continuación se mencionan algunas aplicaciones para las cuales se pueden emplear las diferentes técnicas de modulación estudiadas, tomando como base los resultados de corriente obtenidos experimentalmente:

- Para las técnicas de modulación PD y POD pueden emplearse en aplicaciones en las que se requiera un par de arranque pequeño y por lo tanto una corriente de arranque pequeña, las cuales pueden ser del tipo máquinas de herramientas, tales como bombas centrifugas, sistemas de ventilación, fresadoras, sierras, las cuales son parte importante en los procesos industriales.
- Para las técnicas de modulación APOD y PSC pueden emplearse en aplicaciones que requieren un mayor par de arranque y mayor corriente de arranque, las cuales pueden ser compresores, elevadores y bandas transportadoras.

Por último, cabe mencionar que como resultados de este trabajo de investigación se elaboraron los siguientes artículos, los cuales se encuentran en estado de revisión:

- “Comparative Analysis of PWM Techniques in the set: Multilevel Inverter-Induction Motor”. Latin American Transaction, IEEE. En revisión (05-2018)

No. 6527). Ver Anexo 7.

- “Comparative Analysis of PD-PWM Technique in the set: Multievel Inverter-Induction Motor”. Electric Power Components and Systems Journal, Taylor and Francis inc, En Revisión (ID UEMP-2018-0655). Ver Anexo 8.

6.2 Trabajos futuros

A continuación se presentan trabajos futuros considerados pertinentes en relación con esta investigación:

- Realizar el estudio teniendo una carga en el eje del motor de inducción
- Realizar este estudio con técnicas de modulación diferentes a las abordadas en este trabajo de investigación, con el fin de obtener comparación entre ambos
- Realizar el estudio teniendo como carga un motor de mayor potencia
- Realizar el estudio con inversores multinivel de diferentes niveles
- Realizar el estudio con el circuito equivalente del motor de inducción para estado transitorio

REFERENCIAS

- [1] M. H. Rashid, M. H. R. V. González, P. A. S. Fernández, and V. González, *Electrónica de potencia: circuitos, dispositivos y aplicaciones*: Pearson Educación, 2004.
- [2] L. G. Franquelo, J. Rodríguez, J. I. Leon, S. Kouro, R. Portillo, and M. A. M. Prats, "The age of multilevel converters arrives," *IEEE Industrial Electronics Magazine*, vol. 2, pp. 28–39, 2008.
- [3] L. Jih-Sheng and P. Fang Zheng, "Multilevel converters—a new breed of power converters," in *Industry Applications Conference, 1995. Thirtieth IAS Annual Meeting, IAS '95., Conference Record of the 1995 IEEE*, 1995, pp. 2348–2356 vol.3.
- [4] R. A. V. Méndez, "Convertidor multinivel en cascada con emulación de fallas en circuito abierto en los interruptores," CENIDET, 2011.
- [5] W. M. López, "Caracterización de corrientes de rodamientos en motores de inducción de jaula de ardilla alimentados por variadores de velocidad," Facultad de Ingeniería, Departamento de Ingeniería Eléctrica y Electrónica Universidad Nacional de Colombia, Bogotá, Colombia, 2015.
- [6] A. F. Delgado, "Eliminación de armónicos en un inversor multinivel en cascada asimétrico con fuentes desiguales ", CENIDET, 2015.
- [7] J. A. Alquicira, "Diagnóstico de fallas en un inversor a partir de los tiempos de conmutación en los dispositivos semiconductores," CENIDET, 2004.
- [8] M. A. R. Blanco, "Desarrollo e implementación de un sistema inversor-motor tolerante a fallas basado en la medición de la señal de compuerta del IGBT," CENIDET, 2009.
- [9] I. J. Jasso. (2004). *Motores e Inversores: La pareja perfecta*. Available: <http://old.weg.net/mx/Media-Center/Noticias/Productos-y-Soluciones/Motores-e-Inversores-La-pareja-perfecta>
- [10] E. B. Bárcenas, "Análisis y desarrollo de un inversor multinivel," CENIDET, 2002
- [11] L. M. Tolbert, P. Fang Zheng, and T. G. Habetler, "Multilevel converters for large electric drives," *IEEE Transactions on Industry Applications*, vol. 35, pp. 36–44, 1999.
- [12] S. H. Hosseini, A. K. Sadigh, S. M. Barakati, and M. F. Kangarlu, "Comparison of SPWM technique and selective harmonic elimination using genetic algorithm," in *2009 International Conference on Electrical and Electronics Engineering - ELECO 2009*, 2009, pp. 1–278–1–282.

- [13] D. M. Hernández, "Control digital para convertidor multinivel alimentado con energía solar," Universidad de las Américas, Puebla, México, 2009.
- [14] J. Venkataramanaiah, Y. Suresh, and A. K. Panda, "A review on symmetric, asymmetric, hybrid and single DC sources based multilevel inverter topologies," *Renewable and Sustainable Energy Reviews*, vol. 76, pp. 788–812, 9// 2017.
- [15] S. A. Menéndez, "Aportación al control del convertidor CC/CA de tres niveles," Universidad Politécnica de Catalunya, 2004.
- [16] F. Z. Peng, J. W. McKeever, and D. J. Adams, "A power line conditioner using cascade multilevel inverters for distribution systems," in *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE*, 1997, pp. 1316–1321 vol.2.
- [17] M. G. C. Aké, "Implementación de la técnica de modulación IPDPWM usada como método de reconfiguración en un inversor multinivel," CENIDET, 2014.
- [18] D. D. M. Villagarcía, "Análisis de un convertidor en cascada con tolerancia a fallas en los interruptores empleando la técnica IPDPWM," CENIDET, 2008.
- [19] M. G. Candelario, "Estudio de técnicas de modulación vectorial aplicables al convertidor multinivel en cascada," CENIDET, 2014.
- [20] J. G. Estrada, "Compensación por medio de la modulación de la onda de salida de un inversor multinivel en cascada ante desbalance en las fuentes de alimentación ", CENIDET, 2011.
- [21] C. A. S. Sánchez, "Estrategia PWM implementada en un FPGA para aplicaciones en inversores multinivel," CENIDET, 2008.
- [22] J. C. L. M. Tolbert, K. McKenzie, and Z. Du, "“Elimination of Harmonics in a Multilevel Converter with Non Equal DC Sources”," *IEEE Applied Power Electronics*, pp. 589–595, 2003.
- [23] Á. G. Coronel, "Estudio de técnicas de optimización para la minimización de THD en inversores multinivel ", CENIDET, 2016.
- [24] A. M. Garibaldi, "Relación entre el número de conmutaciones y la calidad de forma de onda de tensión en inversores multinivel asimétricos," CENIDET, 2014.
- [25] Y. Sahali and M. K. Fellah, "Application of the optimal minimization of the THD technique to the multilevel symmetrical inverters and study of its performance in comparison with the selective harmonic elimination technique," in *International Symposium on Power Electronics, Electrical Drives, Automation and Motion, 2006. SPEEDAM 2006.*, 2006, pp. 1342–1348.
- [26] A. C. B. Kumar and G. Narayanan, "Variable-Switching Frequency PWM Technique for Induction Motor Drive to Spread Acoustic Noise Spectrum With Reduced Current Ripple," *IEEE Transactions on Industry Applications*, vol. 52, pp. 3927–3938, 2016.
- [27] N. Mittal, B. Singh, S. P. Singh, R. Dixit, and D. Kumar, "Multilevel inverters: A literature survey on topologies and control strategies," in *2012 2nd International Conference on Power, Control and Embedded Systems*, 2012, pp. 1–11.

- [28] J. Pou Félix, *Modulation and control of three-phase PWM multilevel converters*: Universitat Politècnica de Catalunya, 2002.
- [29] J.-S. Lai and F. Z. Peng, "Multilevel converters—a new breed of power converters," *IEEE Transactions on industry applications*, vol. 32, pp. 509–517, 1996.
- [30] M. Prats and M. Ángeles, "Nuevas técnicas de modulación vectorial para convertidores electrónicos de potencia multinivel," 2003.
- [31] V. Bhuvaneswari and H. Kumar, "Analysis of asymmetrical and symmetrical three phase cascaded multilevel inverter using multicarrier SPWM techniques," in *2014 International Conference on Green Computing Communication and Electrical Engineering (ICGCCEE)*, 2014, pp. 1–7.
- [32] J. Rodriguez, L. Jih-Sheng, and P. Fang Zheng, "Multilevel inverters: a survey of topologies, controls, and applications," *IEEE Transactions on Industrial Electronics*, vol. 49, pp. 724–738, 2002.
- [33] C. García Santacruz, "Comparación de técnicas de modulación para el control de convertidores electrónicos de potencia multinivel," 2016.
- [34] L. Li, D. Czarkowski, Y. Liu, and P. Pillay, "Multilevel selective harmonic elimination PWM technique in series-connected voltage inverters," *IEEE Transactions on Industry Applications*, vol. 36, pp. 160–170, 2000.
- [35] G. Carrara, S. Gardella, M. Marchesoni, R. Salutari, and G. Sciutto, "A new multilevel PWM method: A theoretical analysis," *IEEE Transactions on power electronics*, vol. 7, pp. 497–505, 1992.
- [36] N. Celanovic, "Space vector modulation and control of multilevel converters," Virginia Tech, 2000.
- [37] C. Govindaraju and K. Baskaran, "Efficient Sequential Switching Hybrid-Modulation Techniques for Cascaded Multilevel Inverters," *IEEE Transactions on Power Electronics*, vol. 26, pp. 1639–1648, 2011.
- [38] T. V. V. S. Lakshmi, N. George, S. Umashankar, and D. P. Kothari, "Cascaded seven level inverter with reduced number of switches using level shifting PWM technique," in *2013 International Conference on Power, Energy and Control (ICPEC)*, 2013, pp. 676–680.
- [39] M. Balzani, A. Reatti, and G. Salvadori, "Design, Assembly and Testing of Modular Multilevel Converter with Multicarrier PWM Method," in *2006 Ph.D. Research in Microelectronics and Electronics*, 2006, pp. 57–60.
- [40] M. Calais, L. J. Borle, and V. G. Agelidis, "Analysis of multicarrier PWM methods for a single-phase five level inverter," in *2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)*, 2001, pp. 1351–1356 vol. 3.
- [41] K. Matsukawa, K. Yoshida, and S. Kaku, "Multilevel pulsewidth modulation sinusoidal inverter with modulation switching and carrier frequency modulation," *Electronics and Communications in Japan (Part I: Communications)*, vol. 80, pp. 35–43, 1997.

- [42] V. G. Agelidis and M. Calais, "Application specific harmonic performance evaluation of multicarrier PWM techniques," in *PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No.98CH36196)*, 1998, pp. 172-178 vol.1.
- [43] K. Dae-Wook, L. Yo-Han, S. Bum-Seok, C. Chang-Ho, and H. Dong-Seok, "A carrierwave-based SVPWM using phase-voltage redundancies for multilevel H-bridge inverter," in *Industrial Electronics Society, 1999. IECON '99 Proceedings. The 25th Annual Conference of the IEEE*, 1999, pp. 324-329 vol.1.
- [44] B. P. McGrath and D. G. Holmes, "A comparison of multicarrier PWM strategies for cascaded and neutral point clamped multilevel inverters," in *Power Electronics Specialists Conference, 2000. PESC 00. 2000 IEEE 31st Annual*, 2000, pp. 674-679.
- [45] J. I. Leon, S. Kouro, L. G. Franquelo, J. Rodriguez, and B. Wu, "The Essential Role and the Continuous Evolution of Modulation Techniques for Voltage-Source Inverters in the Past, Present, and Future Power Electronics," *IEEE Transactions on Industrial Electronics*, vol. 63, pp. 2688-2701, 2016.
- [46] J. C. Pedrosa and E. M. González, *Instalaciones eléctricas básicas*: McGraw-Hill, 2013.
- [47] S. J. Chapman, *Máquinas eléctricas* 5a ed.: McGraw Hill Mexico, 2012.
- [48] P. G. Hewitt, *Física conceptual*, 1998.
- [49] G. E. Harper, *El ABC de las máquinas eléctricas* vol. 2: Editorial Limusa, 1987.
- [50] G. E. Harper, *Pruebas y mantenimiento a equipos eléctricos*: Editorial Limusa, 2005.
- [51] G. E. Harper, *El libro práctico de los generadores, transformadores y motores eléctricos*: Editorial Limusa, 2005.
- [52] "IEEE Standard Test Procedure for Polyphase Induction Motors and Generators," *IEEE Std 112-2004 (Revision of IEEE Std 112-1996)*, pp. 0_1-79, 2004.
- [53] A. Boglietti, A. Cavagnino, and M. Lazzari, "Computational Algorithms for Induction Motor Equivalent Circuit Parameter Determination—Part II: Skin Effect and Magnetizing Characteristics," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 3734-3740, 2011.
- [54] A. Boglietti, A. Cavagnino, L. Ferraris, and M. Lazzari, "Skin effect experimental validations of induction motor squirrel cage parameters," in *2008 18th International Conference on Electrical Machines*, 2008, pp. 1-4.
- [55] A. Boglietti, A. Cavagnino, and M. Lazzari, "Computational Algorithms for Induction-Motor Equivalent Circuit Parameter Determination—Part I: Resistances and Leakage Reactances," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 3723-3733, 2011.
- [56] G. Güichal, "Diseño digital utilizando lógicas programables," *Universidad Tecnológica Nacional, Facultad Regional Bahía Blanca*, 2005.

- [57] E. C. Bozich, "Introducción a los Dispositivos FPGA. Análisis y ejemplos de diseño," ed: Tesis de Electrotecnia. La plata. , 2005.
- [58] J. A. E. García, "Modulador PWM en FPGA para un Inversor Multinivel en Cascada," Tesis de Maestría, CENIDET, 2009.
- [59] M. A. F. Rubio, "Introducción al lenguaje VHDL," *Universidad Politécnica de Madrid Departamento de Sistemas Electrónicos y de Control*, 2010.
- [60] A. Corporation, "My first FPGA design tutorial," ed, 2008.
- [61] A. C. II, "Device Handbook," vol. 1, ed: Volume, 2013.
- [62] C. A. jara, " Simulación de circuitos electrónicos mediante PSIM. Aplicación a circuitos con transistores y amplificadores.," *Laboratorio Integrado de Ingeniería Industrial*, 2012.
- [63] J. R. P. d. Inestrosa *Introducción a Matlab y Simulink*: Spain, Granada: Department of Signal Theory, Telematics and Communications, University of Granada.
- [64] J. L. Coutiño, "Análisis de técnicas de modulación en convertidores multinivel en cascada asimétrico ", CENIDET, 2013.
- [65] N. T. Cruz, "Análisis armónico de técnica de modulación aplicadas a un convertidor trifásico," CENIDET, 2016.
- [66] K. Deepa, P. A. Kumar, V. S. Krishna, P. N. K. Rao, A. Mounika, and D. Medhini, "A study of comparative analysis of different PWM techniques," in *2017 International Conference On Smart Technologies For Smart Nation (SmartTechCon)*, 2017, pp. 1144–1149.
- [67] G. T. Son, Y. H. Chung, S. T. Baek, H. J. Kim, T. S. Nam, K. Hur, *et al.*, "Improved PD–PWM for minimizing harmonics of multilevel converter using gradient optimization," in *2014 IEEE PES General Meeting / Conference & Exposition*, 2014, pp. 1–5.
- [68] "IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems," *IEEE Std 519–2014 (Revision of IEEE Std 519–1992)*, pp. 1–29, 2014.
- [69] N. E. M. Association, "NEMA MG–1: Motors and Generators," in *10 CFR 431*, ed, 2016.

Anexo 1. Determinación de los parámetros del circuito equivalente del motor de inducción utilizado

A continuación se presenta el desarrollo de las pruebas realizadas al motor de inducción siguiendo el procedimiento establecido en [47, 49, 51] para la realización de dichas pruebas, los cuales están basados en [52]. Con el fin de obtener el valor de los parámetros del circuito equivalente del motor de inducción utilizado en este trabajo de tesis, para después verificarlo mediante un estimador de MatLab Simulink® y la hoja de datos proporcionado por el fabricante.

- Prueba de corriente directa

Al realizar la prueba de corriente directa se varió la tensión de alimentación de dos en dos hasta llegar a una corriente cercana a la corriente nominal (1.3A) del motor utilizado anteriormente mencionado. En la se presentan los resultados obtenidos en esta prueba, resaltando el valor la intersección con el valor más cercano a la corriente nominal.

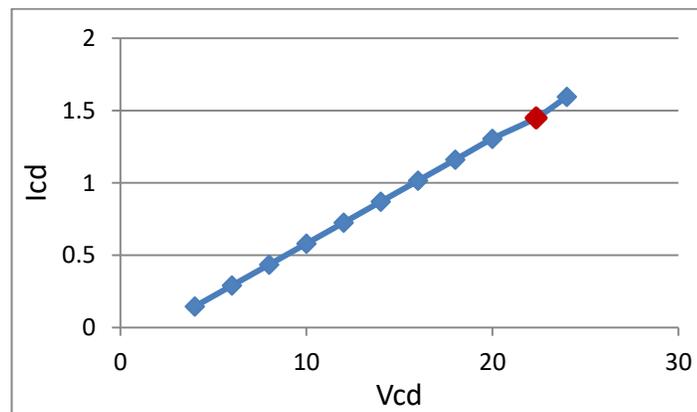


Figura A.1.1. Gráfica de resultados obtenidos en la prueba de corriente directa

Empleando la ecuación (2.12) se obtiene un valor de R_1 es 7.7 Ω .

$$R_b = \frac{R_a(t_b + k_1)}{t_a + k_1} \tag{A. 1}$$

Donde:

- R_b : resistencia corregida por temperatura

- R_a : resistencia calculada a t_a
- t_b : temperatura a la cual se fue medida la resistencia
- t_a : temperatura ambiente
- k_1 : es 234.5 para cobre

Sustituyendo resultados obtenidos en la prueba se obtiene (A. 2)

$$R_b = \frac{7.710 (29 + 234.5)}{25 + 234.5} = 7.83 \Omega \quad (A. 2)$$

Para llevar a cabo el cálculo de la resistencia con la corrección por efecto pelicular y de proximidad se emplea la ecuación (A. 3) de la cual se obtiene el siguiente resultado:

$$R_{ca} = R_{cd}(1 + Y_s Y_p) \quad (A. 3)$$

Donde:

- R_{ca} : resistencia en corriente alterna corregida por efecto pelicular y efecto de proximidad
- R_{cd} : resistencia obtenida de corriente directa
- Y_s : factor de corrección por efecto piel
- Y_p : factor de corrección por efecto de proximidad

Para encontrar el valor del factor de corrección por efecto piel se emplean las ecuaciones (A.4) y (A.5).

$$Y_s = \frac{(X_s)^4}{192 + 0.8(X_s)^4} \quad (A. 4)$$

$$X_s = \left(\frac{8\pi(60)}{7.83} \right) 10^{-4}(0.435) \quad (A. 5)$$

Sustituyendo resultados obtenidos en la prueba y derivados de las ecuaciones anteriores se obtiene:

$$R_{ca} = 7.83(1 + 7.16 \times 10^{-10}) = 7.83006 \quad (A. 6)$$

- Prueba en vacío

En la Tabla A.1.1 se encuentran los resultados obtenidos en esta prueba.

Tabla A.1.1. Resultados obtenidos en la prueba al vacío

Vvacío (V)	Ia (A)	Ib (A)	Ic (A)	Corriente promedio I _o (A)	Potencia 1 P1 (W)	Potencia 2 P2 (W)	Potencia Total Pt (W)	Velocidad angular (rpm)
460	0.9	0.89	0.9	0.89	-31	98	67	1800

Para proceder a los cálculos, a continuación se encuentran las ecuaciones a utilizar:

$$|Z_{\text{vacío}}| = \frac{V_{\text{vacío}}}{(\sqrt{3})(I_o)} = X_1 + X_M \quad (A.7)$$

$$P_{\text{cu}_{\text{vacío}}} = (3I_o^2)(R_1) \quad (A.8)$$

$$P_{T_{\text{vacío}}} = P_{\text{cu}_{\text{vacío}}} + P_{\text{rot}} \quad (A.9)$$

Donde:

- $|Z_{\text{vacío}}|$: Magnitud de impedancia en vacío
- $V_{\text{vacío}}$: Tensión de alimentación en vacío
- X_1 : Reactancia del estator
- X_2 : Reactancia magnetizante
- $P_{\text{cu}_{\text{vacío}}}$: Pérdidas en el cobre del estator en vacío
- $P_{T_{\text{vacío}}}$: Pérdidas totales en vacío
- P_{rot} : pérdidas en el cobre del estator en vacío
- I_o : Corriente promedio en vacío
- R_1 : Resistencia del estator

Sustituyendo los datos de la Tabla A.1.1 en las ecuaciones anteriores se obtiene los siguientes resultados:

- $|Z_{\text{vacío}}| = 295.09 \Omega$
- $P_{\text{cu}_{\text{vacío}}} = 18.73 \text{ W}$
- $P_{\text{rot}} = 67 \text{ W}$

- Prueba a rotor bloqueado

La Tabla A.1.2 presenta los resultados obtenidos en esta prueba.

Tabla A.1.2. Resultados obtenidos en la prueba a rotor bloqueado

Vrb (V)	Ia (A)	Ib (A)	Ic (A)	Corriente promedio Irb (A)	Potencia 1 P1 (W)	Potencia 2 P2 (W)	Potencia Total Prb (W)
44	1.44	1.45	1.45	1.45	107	-27	80

Para proceder a los cálculos de esta prueba, a continuación se encuentran las ecuaciones a utilizar:

$$|Z_{RB}| = \frac{V_{RB}}{(\sqrt{3})(I_{RB})} \quad (A. 10)$$

$$\theta = \cos^{-1} \frac{P_{E_{RB}}}{(\sqrt{3})(I_{RB})(V_{RB})} \quad (A. 11)$$

$$R_{RB} = (|Z_{RB}|)(\cos \theta) = R_1 + R_2 \quad (A. 12)$$

$$X_{RB} = (|Z_{RB}|)(\sin \theta) \quad (A. 13)$$

Donde:

- $|Z_{RB}|$: Magnitud de impedancia a rotor bloqueado
- V_{RB} : Tensión de alimentación a rotor bloqueado
- I_{RB} : Corriente promedio a rotor bloqueado I_{RB} y V_{RB}
- θ : ángulo de desfase entre
- R_1 : Resistencia del estator
- R_2 : Resistencia del rotor
- $P_{Cu_{vacío}}$: Pérdidas en el cobre del estator en vacío
- $P_{E_{RB}}$: Potencia de entrada a rotor bloqueado
- P_{rot} : pérdidas en el cobre del estator en vacío
- X_{RB} : reactancia a rotor bloqueado

Empleando lo establecido en la norma IEEE Standard 112 existen distribuciones empíricas para las reactancias del estator y el rotor de los motores de inducción jaula de ardilla según el diseño NEMA del motor de inducción a utilizar. El motor de inducción empleado en este trabajo de investigación es diseño NEMA clase B, para el cual la distribución establecida se encuentra en la Tabla A.1.3.

Tabla A.1.3. Distribución para las reactancias del estator y rotor de los motores de inducción jaula de ardilla

Clase de motor	Fracción de X1	Fracción de X2
B	0.4 (Xrb)	0.6 (Xrb)

Sustituyendo los datos de la en las ecuaciones anteriores y empleando los datos de Tabla A.1.3 se obtiene los siguientes resultados:

- $|Z_{RB}| = 17.51$
- $\theta = 43.61^\circ$
- $R_{RB} = 12.67\Omega$; $R_2=4.98\Omega$
- $X_{RB} = 12.09 \Omega$
- $X_1 = 4.84\Omega$, tomando en cuenta que en la norma IEEE Standard 112 indica que dependiendo de la conexión y del motor caracterizado en algunas excepciones la fracción de X_1 es el doble a la indicada en la tabla, de tal manera que $X_1=9.68$.
- $X_2 = 7.26\Omega$
- $X_M = 284.858\Omega$

El circuito equivalente por fase del motor de inducción caracterizado se muestra en la Figura A.1.2.

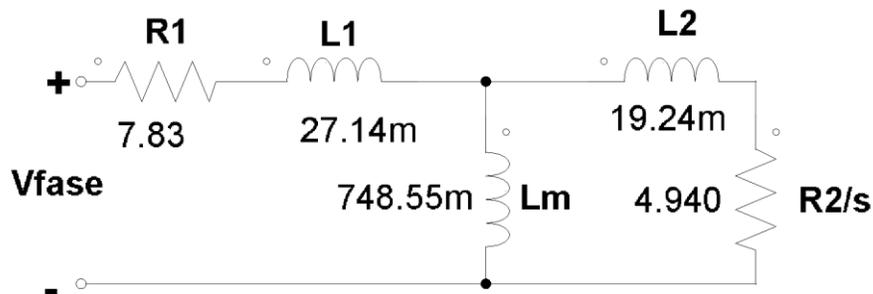


Figura A.1.2. Circuito equivalente del motor de inducción caracterizado

Anexo 2. Código VHDL principal

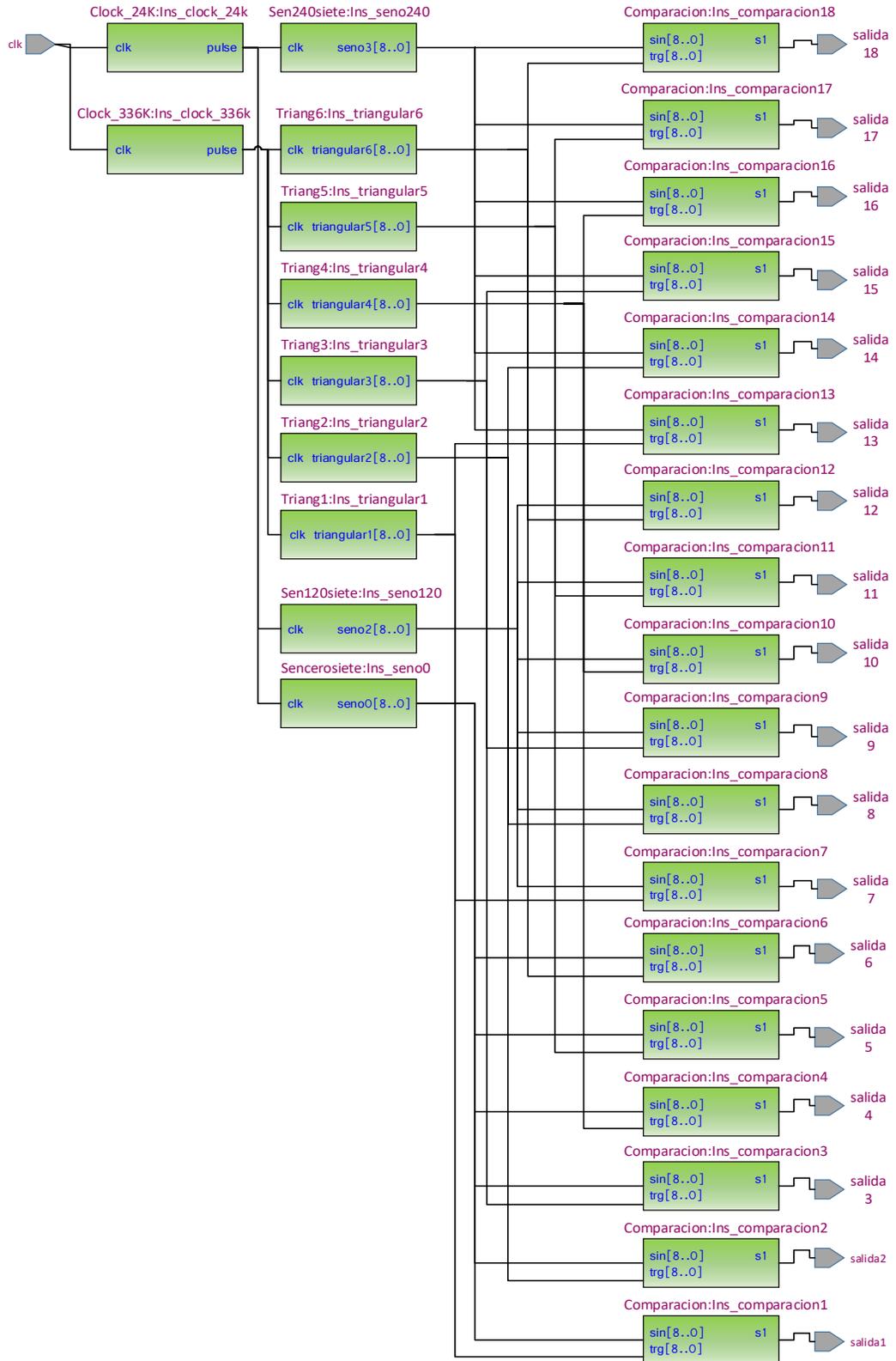
A continuación se presenta solamente el código VHDL anidado principal, el cual cumple con la función de incorporar los códigos restantes para cumplir con la función requerida para este trabajo de investigación.

1/9	2/9	3/9
<pre> --declaración de librerías utilizadas library ieee; use ieee.std_logic_1164.all; use ieee.std_logic_unsigned.all; entity modulos is --se declara entidad, puertos utilizados port(clk: in std_logic; salida1 :out std_LOGIC; salida2 :out std_LOGIC; salida3 :out std_LOGIC; salida4 :out std_LOGIC; salida5 :out std_LOGIC; salida6 :out std_LOGIC; salida7 :out std_LOGIC; salida8 :out std_LOGIC; salida9 :out std_LOGIC; salida10 :out std_LOGIC; salida11 :out std_LOGIC; salida12 :out std_LOGIC; salida13 :out std_LOGIC; salida14 :out std_LOGIC; salida15 :out std_LOGIC; salida16 :out std_LOGIC; salida17 :out std_LOGIC; salida18 :out std_LOGIC); end entity; </pre>	<pre> architecture arch of modulos is -- comienza declaración de características de componentes COMPONENT clock_24k -- archivo .vhd de divisor de frecuencia para 60 Hz PORT(clk: in std_logic; pulse: out std_logic); END COMPONENT; COMPONENT senceronueve --archivo .vhd que genera señal moduladora 0° PORT(clk: in std_logic; seno1: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT sen120nueve --archivo .vhd que genera señal moduladora 120° PORT(clk: in std_logic; seno2: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT sen240nueve --archivo .vhd que genera señal moduladora 240° PORT(clk: in std_logic; seno3: out std_logic_vector(8 downto 0)); END COMPONENT; </pre>	<pre> COMPONENT clock_336k --archivo .vhd de divisor de frecuencia para 3.3 kHz PORT(clk: in std_logic; pulse: out std_logic); END COMPONENT; COMPONENT triang1 --archivo .vhd que genera señal portadora PORT(clk: in std_logic; triangular1: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT triang2 PORT(clk: in std_logic; triangular2: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT triang3 PORT(clk: in std_logic; triangular3: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT triang4 PORT(clk: in std_logic; triangular4: out std_logic_vector(8 downto 0)); END COMPONENT; </pre>

4/9	5/9	6/9
<pre> COMPONENT triang5 PORT(clk: in std_logic; triangular5: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT triang6 PORT(clk: in std_logic; triangular6: out std_logic_vector(8 downto 0)); END COMPONENT; COMPONENT comparacion --archivo .vhd que realiza la comparación PORT(sin : in STD_LOGIC_VECTOR(8 DOWNT0 0); trg : in STD_LOGIC_VECTOR(8 DOWNT0 0); s1: out STD_LOGIC); END COMPONENT; --comienza declaración de señales signal CLK_PUENTE: std_logic; signal CLK_PUENTE2: std_logic; signal seno1: std_logic_VECTOR(8 downto 0); signal seno2: std_logic_VECTOR(8 downto 0); signal seno3: std_logic_VECTOR(8 downto 0); </pre>	<pre> signal triangular1: std_logic_VECTOR(8 downto 0); signal triangular2: std_logic_VECTOR(8 downto 0); signal triangular3: std_logic_VECTOR(8 downto 0); signal triangular4: std_logic_VECTOR(8 downto 0); signal triangular5: std_logic_VECTOR(8 downto 0); signal triangular6: std_logic_VECTOR(8 downto 0); signal comparacionnot1: std_LOGIC; signal comparacionnot2: std_LOGIC; signal comparacionnot3: std_LOGIC; signal comparacionnot7: std_LOGIC; signal comparacionnot8: std_LOGIC; signal comparacionnot9: std_LOGIC; signal comparacionnot13: std_LOGIC; signal comparacionnot14: std_LOGIC; signal comparacionnot15: std_LOGIC; begin --comienza la descripción de la estructura del código --declaración de instancias y conexión de señales Ins_clock_24k: clock_24k PORT MAP(clk => clk , pulse => CLK_PUENTE); Ins_seno0: senceronueve PORT MAP(clk => CLK_PUENTE , seno1 => seno1); </pre>	<pre> Ins_seno120: sen120nueve PORT MAP(clk => CLK_PUENTE , seno2 => seno2); Ins_seno240: sen240nueve PORT MAP(clk => CLK_PUENTE , seno3 => seno3); Ins_clock_336k: clock_336k PORT MAP(clk => clk , pulse => CLK_PUENTE2); Ins_triangular1: triang1 PORT MAP(clk => CLK_PUENTE2 , triangular1 => triangular1); Ins_triangular2: triang2 PORT MAP(clk => CLK_PUENTE2 , triangular2 => triangular2); Ins_triangular3: triang3 PORT MAP(clk => CLK_PUENTE2 , triangular3 => triangular3); Ins_triangular4: triang4 PORT MAP(clk => CLK_PUENTE2 , triangular4 => triangular4); Ins_triangular5: triang5 PORT MAP(clk => CLK_PUENTE2 , triangular5 => triangular5); Ins_triangular6: triang6 PORT MAP(clk => CLK_PUENTE2 , triangular6 => triangular6); </pre>

7/9	8/9	9/9
<pre> Ins_comparacion1: comparacion PORT MAP(sin => seno1 , trg => triangular1, s1 => comparacionnot1); Ins_comparacion2: comparacion PORT MAP(sin => seno1 , trg => triangular2, s1 => comparacionnot2); Ins_comparacion3: comparacion PORT MAP(sin => seno1, trg => triangular3, s1 => comparacionnot3); Ins_comparacion4: comparacion PORT MAP(sin => seno1, trg => triangular4, s1 => salida4); Ins_comparacion5: comparacion PORT MAP(sin => seno1, trg => triangular5, s1 => salida5); Ins_comparacion6: comparacion PORT MAP(sin => seno1, trg => triangular6, s1 => salida6); Ins_comparacion7: comparacion PORT MAP(sin => seno2, trg => triangular1, s1 => comparacionnot7); </pre>	<pre> Ins_comparacion8: comparacion PORT MAP(sin => seno2, trg => triangular2, s1 => comparacionnot8); Ins_comparacion9: comparacion PORT MAP(sin => seno2, trg => triangular3, s1 => comparacionnot9); Ins_comparacion10: comparacion PORT MAP(sin => seno2, trg => triangular4, s1 => salida10); Ins_comparacion11: comparacion PORT MAP(sin => seno2, trg => triangular5, s1 => salida11); Ins_comparacion12: comparacion PORT MAP(sin => seno2, trg => triangular6, s1 => salida12); Ins_comparacion13: comparacion PORT MAP(sin => seno3, trg => triangular1, s1 => comparacionnot13); Ins_comparacion14: comparacion PORT MAP(sin => seno3, trg => triangular2, s1 => comparacionnot14); </pre>	<pre> Ins_comparacion15: comparacion PORT MAP(sin => seno3, trg => triangular3, s1 => comparacionnot15); Ins_comparacion16: comparacion PORT MAP(sin => seno3, trg => triangular4, s1 => salida16); Ins_comparacion17: comparacion PORT MAP(sin => seno3, trg => triangular5, s1 => salida17); Ins_comparacion18: comparacion PORT MAP(sin => seno3, trg => triangular6, s1 => salida18); salida1 <= not comparacionnot1; salida2 <= not comparacionnot2; salida3 <= not comparacionnot3; salida7 <= not comparacionnot7; salida8 <= not comparacionnot8; salida9 <= not comparacionnot9; salida13 <= not comparacionnot13; salida14 <= not comparacionnot14; salida15 <= not comparacionnot15; end arch; </pre>

Anexo 3. Diagrama RTL completo generado por el código vhdl



Anexo 4. Resultados obtenidos en simulación con MatLab Simulink® y PSpice®

- Resultados de parámetros obtenidos en simulación en programa MatLab Simulink®

- Frecuencia de portadora de 3.3 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	5.54	2.15	1800	1696	APOD	0.7	10.60	4.13	1800	1693
	0.8	5.53	2.09	1800	1723		0.8	10.19	3.97	1800	1723
	0.9	4.40	1.72	1800	1741		0.9	8.79	3.42	1800	1734
	1	4.46	1.74	1800	1750		1	8.80	3.42	1800	1758
	1.1	5.19	2.02	1800	1759		1.1	8.87	3.45	1800	1760
	1.2	4.56	2.94	1800	1762		1.2	12.40	4.93	1800	1763
POD	0.7	6.74	2.63	1800	1696	PSC	0.7	5.03	1.96	1800	1693
	0.8	6.29	2.44	1800	1723		0.8	4.84	1.88	1800	1721
	0.9	5.62	2.18	1800	1741		0.9	4.01	1.56	1800	1741
	1	5.05	1.97	1800	1752		1	4.05	1.58	1800	1753
	1.1	5.60	2.18	1800	1759		1.1	4.81	1.83	1800	1759
	1.2	7.75	3.25	1800	1762		1.2	6.87	2.68	1800	1762

- Frecuencia de portadora de 9.9 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	2.15	0.71	1800	1695	APOD	0.7	9.96	3.39	1800	1693
	0.8	1.71	0.56	1800	1723		0.8	9.57	3.25	1800	1723
	0.9	1.27	0.43	1800	1741		0.9	8.25	2.80	1800	1729
	1	1.35	0.46	1800	1753		1	8.26	2.80	1800	1758
	1.1	3.81	1.29	1800	1759		1.1	8.33	2.83	1800	1760
	1.2	7.19	2.43	1800	1762		1.2	11.65	3.96	1800	1763
POD	0.7	2.08	0.70	1800	1696	PSC	0.7	1.87	0.63	1800	1693
	0.8	0.69	0.56	1800	1723		0.8	1.48	0.50	1800	1723
	0.9	1.28	0.43	1800	1741		0.9	1.13	0.39	1800	1741
	1	1.34	0.45	1800	1753		1	1.21	0.44	1800	1753
	1.1	3.78	1.28	1800	1759		1.1	3.42	1.16	1800	1759
	1.2	7.19	2.43	1800	1762		1.2	6.46	2.19	1800	1762

- Frecuencia de portadora de 16.5 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	3.68	1.17	1800	1695	APOD	0.7	10.28	3.29	1800	1693
	0.8	3.07	0.98	1800	1723		0.8	9.88	3.16	1800	1723
	0.9	2.33	0.74	1800	1741		0.9	8.52	2.73	1800	1729
	1	2.52	0.81	1800	1753		1	8.53	2.73	1800	1758
	1.1	4.02	1.28	1800	1759		1.1	8.59	2.75	1800	1760
	1.2	7.29	2.33	1800	1762		1.2	12.02	3.84	1800	1763
POD	0.7	3.66	1.16	1800	1696	PSC	0.7	3.23	1.03	1800	1693
	0.8	3.05	0.97	1800	1723		0.8	2.70	0.86	1800	1723
	0.9	2.18	0.70	1800	1741		0.9	2.05	0.65	1800	1741
	1	2.52	0.81	1800	1753		1	2.21	0.71	1800	1753
	1.1	4.01	1.28	1800	1759		1.1	3.53	1.13	1800	1759
	1.2	7.28	2.43	1800	1762		1.2	6.41	2.05	1800	1762

- Resultados de parámetros obtenidos en simulación en programa PSpice®

- Frecuencia de portadora de 3.3 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	5.60	2.18	1800	1696	APOD	0.7	10.71	4.17	1800	1693
	0.8	5.38	2.11	1800	1723		0.8	10.30	4.01	1800	1723
	0.9	4.45	1.73	1800	1741		0.9	8.88	3.46	1800	1729
	1	4.51	1.75	1800	1750		1	8.89	3.46	1800	1758
	1.1	5.24	2.04	1800	1759		1.1	8.96	3.49	1800	1760
	1.2	7.63	2.97	1800	1762		1.2	12.52	4.88	1800	1763
POD	0.7	6.81	2.66	1800	1696	PSC	0.7	5.09	1.98	1800	1693
	0.8	6.35	2.47	1800	1723		0.8	4.89	1.90	1800	1723
	0.9	5.67	2.21	1800	1741		0.9	4.05	1.58	1800	1741
	1	5.11	1.99	1800	1752		1	4.10	1.60	1800	1753
	1.1	5.65	2.21	1800	1759		1.1	4.86	1.85	1800	1759
	1.2	7.83	3.28	1800	1762		1.2	6.94	2.70	1800	1762

- Frecuencia de portadora de 9.9 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	2.11	0.72	1800	1695	APOD	0.7	10.06	3.42	1800	1693
	0.8	1.68	0.57	1800	1723		0.8	9.67	3.28	1800	1723
	0.9	1.28	0.43	1800	1741		0.9	8.34	2.83	1800	1729
	1	1.36	0.46	1800	1753		1	8.35	2.83	1800	1758
	1.1	3.85	1.30	1800	1759		1.1	8.42	2.86	1800	1760
	1.2	7.26	2.46	1800	1762		1.2	11.77	4.00	1800	1763
POD	0.7	2.10	0.71	1800	1696	PSC	0.7	1.89	0.64	1800	1693
	0.8	0.70	0.57	1800	1723		0.8	1.50	0.51	1800	1723
	0.9	1.29	0.43	1800	1741		0.9	1.15	0.39	1800	1741
	1	1.35	0.45	1800	1753		1	1.23	0.44	1800	1753
	1.1	3.82	1.29	1800	1759		1.1	3.46	1.18	1800	1759
	1.2	7.26	2.46	1800	1762		1.2	6.53	2.21	1800	1762

- Frecuencia de portadora de 16.5 kHz

Estrategia de modulación	Índice de modulación, m	Parámetros de estudio				Estrategia de modulación	Índice de modulación, m	Parámetros de estudio			
		THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)			THD (%)	WTHD (%)	Vel. nominal en vacío (RPM)	Vel. nominal a plena carga (RPM)
PD	0.7	3.71	1.19	1800	1695	APOD	0.7	10.39	3.32	1800	1693
	0.8	3.11	0.99	1800	1723		0.8	9.99	3.19	1800	1723
	0.9	2.35	0.74	1800	1741		0.9	8.60	2.75	1800	1729
	1	2.55	0.81	1800	1753		1	8.61	2.75	1800	1758
	1.1	4.06	1.29	1800	1759		1.1	8.68	2.77	1800	1760
	1.2	7.37	2.35	1800	1762		1.2	12.14	3.88	1800	1763
POD	0.7	3.69	1.18	1800	1696	PSC	0.7	3.26	1.04	1800	1693
	0.8	3.08	0.98	1800	1723		0.8	2.72	0.87	1800	1723
	0.9	2.21	0.71	1800	1741		0.9	2.07	0.66	1800	1741
	1	2.55	0.81	1800	1753		1	2.23	0.72	1800	1753
	1.1	4.05	1.29	1800	1759		1.1	3.57	1.14	1800	1759
	1.2	7.36	2.46	1800	1762		1.2	6.48	2.07	1800	1762

Anexo 5. Simulaciones de diferentes técnicas de modulación

A continuación se presentan la simulación de las señales moduladoras y portadoras pertenecientes a las diferentes técnicas de modulación así como las señales de conmutación resultantes de la comparación de las mismas.

- Técnica de modulación PD

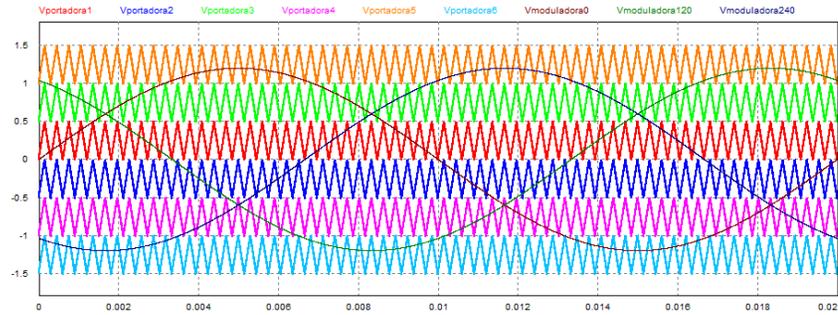


Figura A.5.1. Señales moduladoras y portadoras

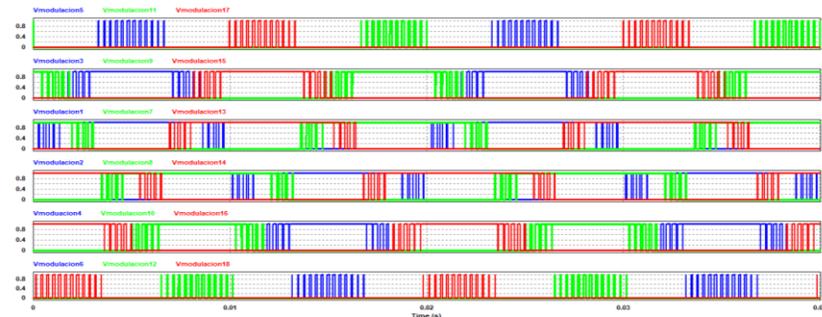


Figura A.5.2. Señales de conmutación resultantes de la comparación

- Técnica de modulación POD

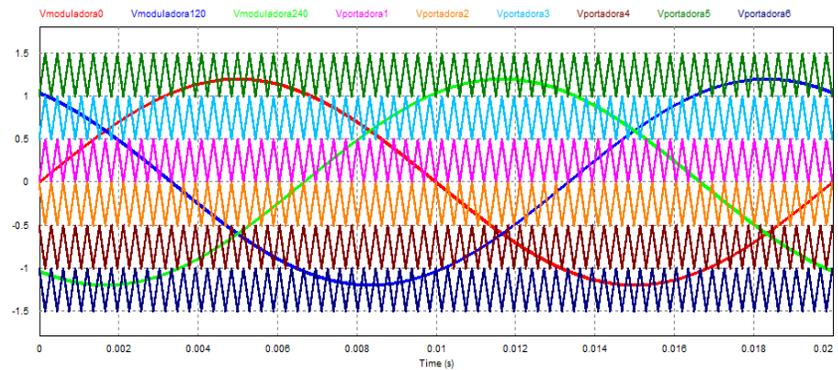


Figura A.5.3. Señales moduladoras y portadoras

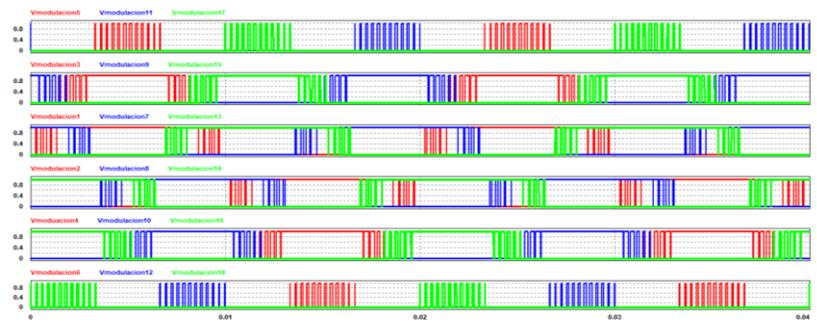


Figura A.5.4. Señales de conmutación resultantes de la comparación

- Técnica de modulación APOD

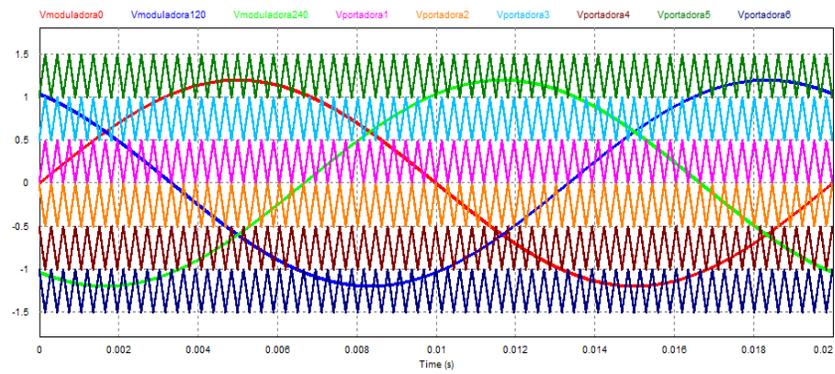


Figura A.5.5. Señales moduladoras y portadoras

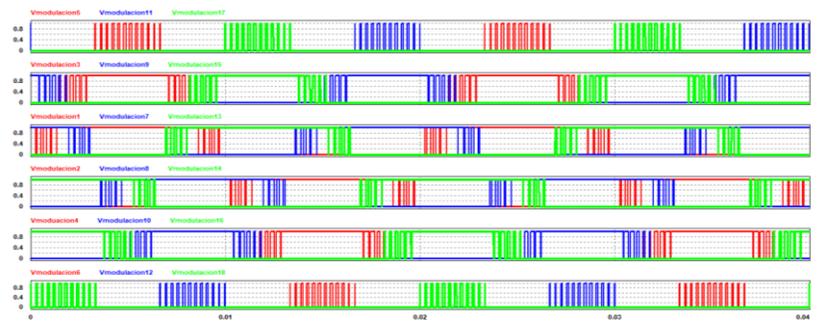


Figura A.5.6. Señales de conmutación resultantes de la comparación

- Técnica de modulación PSC

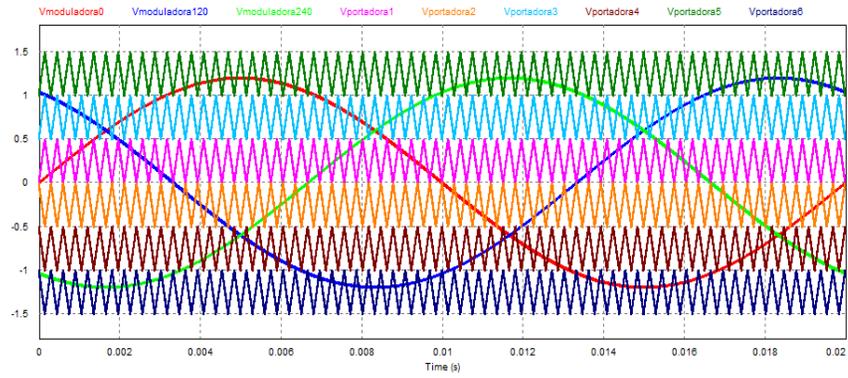


Figura A.5.7. Señales moduladoras y portadoras

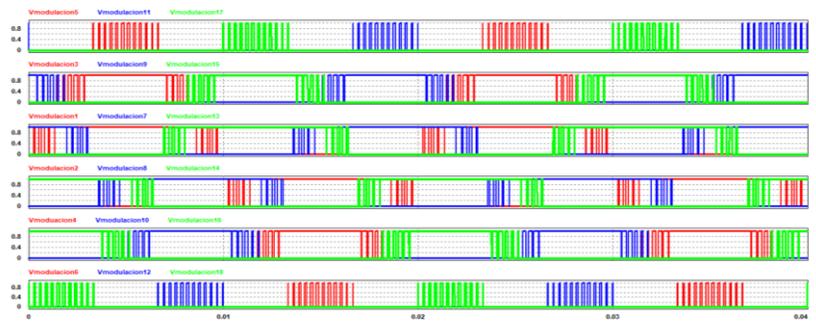
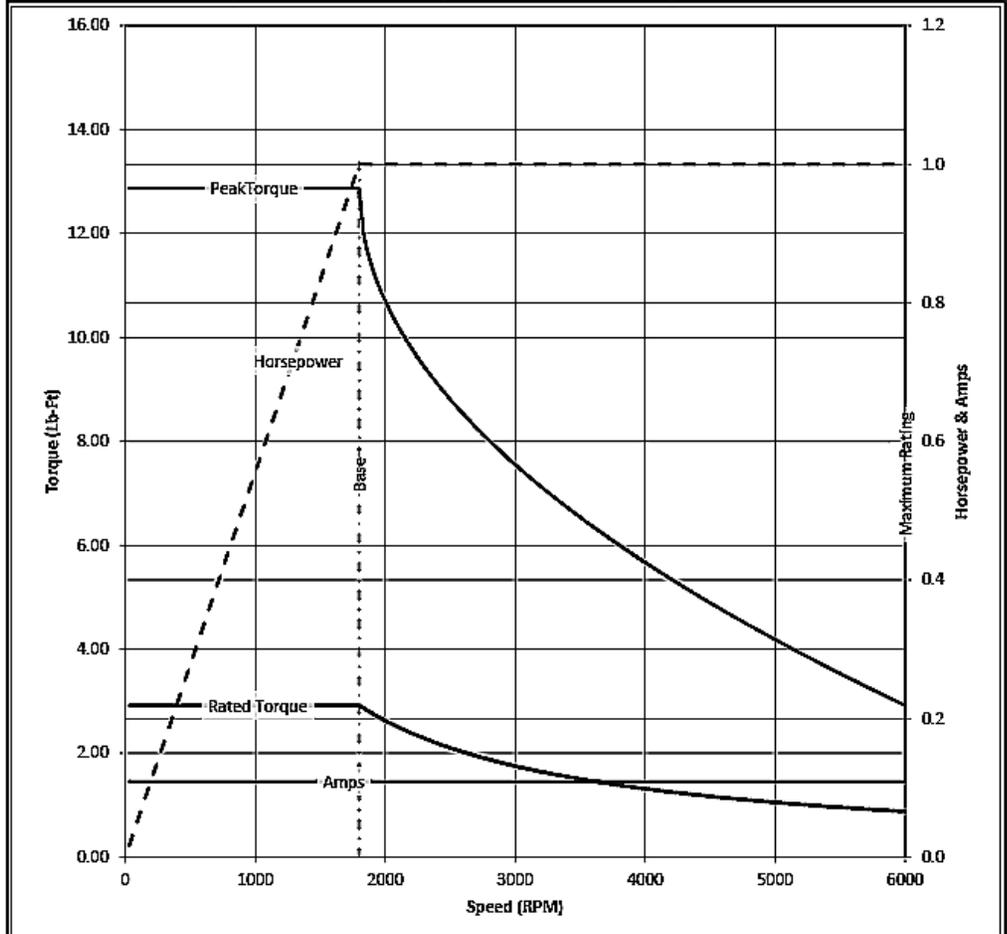


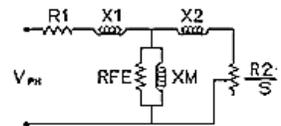
Figura A.5.8. Señales de conmutación resultantes de la comparación

Anexo 6. Datos de fabricante de motor de inducción utilizado

Catalog	ZDNM3581T	NP VOLTS	230/460	ENCLOSURE	TENV	WYE CONN EQ CKT OHMS PER PHASE (BASE RATING, 20C)			
FRAME	143TC	NP AMPS	2.9/1.45	Base Volts	460	R1	7.710	X1	10.232
HP	1 HP	DUTY	Cont	Base AMPS	1.45	R2	4.940	X2	7.257
BASE SPEED	1800	MAX SAFE RPM	6000	Slip Hz	1.87			XM	282.199
PHASE/HZ	3/60	AMB ⁰ C/INSUL	40/H	WK ² (lb-ft ²)	0.142				



Remarks: Calculated Data



BALDOR
A MEMBER OF THE ABB GROUP

DR BY ENR
CK BY
APP BY ENR
DATE 2/26/2013

A-C MOTOR
PERFORMANCE CURVES

05E532X129Z1

ISSUE DATE 2/26/2013

Electric Power Components and Systems



**Comparative Analysis of PD-PWM Technique in the Set:
Multilevel Inverter-Induction Motor**

Journal:	<i>Electric Power Components and Systems</i>
Manuscript ID:	UEMP-2018-0655
Manuscript Type:	Original Article
Date Submitted by the Author:	08-Aug-2018
Complete List of Authors:	Reyes Severiano, Yaxenia ; Tecnológico Nacional de México Aguayo, Jesús; Centro Nacional de Investigación y Desarrollo Tecnológico, Electronics Department De León Aldaco, Susana Estefany; Universidad Internacional Iberoamericana. Carrillo Santos, Mauricio; Centro Nacional de Investigación y Desarrollo Tecnológico
Keywords:	pulse width modulation, multilevel inverter, total harmonic distortion, induction motors, power converters

SCHOLARONE™
Manuscripts

URL: <http://mc.manuscriptcentral.com/uemp> Email: dan.m.ionel@gmail.com



Revista IEEE América Latina

Based on OpenConf Conference Management System. See Copyright notice at the bottom of the page.

[Site's Home](#) [Email Chair](#)

[Information for IEEE Transactions Authors](#)

Estado do artigo

Paper ID: 6527

Title: Comparative Analysis of PWM Techniques in the set: Multilevel Inverter-Induction Motor

Submission data: 2018-06-11

Last update:

Authors: Yesenia Reyes Severiano
Jesus Aguayo Alquilcira
Susana Estefany De León Aldaco
Luis Mauricio Carrillo Santos

Paper in Review.

Reviewer ID:	Reviewer assign:	Recommendation:	Editor Comments:	Editor Decision:
1189	2018-07-18	Awaiting	No comments	Awaiting
1283	2018-07-18	Awaiting		