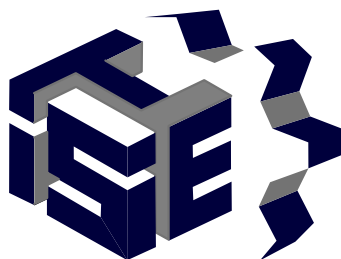


INSTITUTO TECNOLÓGICO SUPERIOR DE IRAPUATO



Instituto Tecnológico
Superior de Irapuato

**ESTUDIOS CON RECONOCIMIENTO DE VALIDEZ OFICIAL
NÚMERO 11-00065**

**ESTUDIO DE ALGORITMO METAHEURÍSTICO
APLICADO AL DISEÑO DE FILTROS PASIVOS EN
CONVERTIDORES CD/CA**

OPCIÓN I: TESIS PROFESIONAL

**QUE PARA OBTENER EL GRADO DE:
MAESTRO EN INGENIERÍA ELECTRÓNICA**

**PRESENTA:
JOSÉ FRANCISCO SÁNCHEZ GONZÁLEZ**

**DIRECTORES DE TESIS:
Dr. ADOLFO RAFAEL LÓPEZ NÚÑEZ
Dr. JOSÉ MIGUEL SOSA ZÚÑIGA**

IRAPUATO, GTO.

FEBRERO 2026



Educación
Secretaría de Educación Pública



TECNOLÓGICO
NACIONAL DE MÉXICO



GUANAJUATO
GOBIERNO DE LA GENTE
SECRETARÍA DE EDUCACIÓN



Instituto Tecnológico Superior de Irapuato

Dirección General
Dirección de Académica

Irapuato, Guanajuato, **25/febrero/2026**

Oficio No. CIPI-001-2026

ASUNTO: Autorización de impresión de tesis de maestría

DR. MARIO ALBERTO JUÁREZ BALDERAS
PRESIDENTE DEL CONSEJO DE POSGRADO
MAESTRÍA EN INGENIERÍA ELECTRÓNICA
PRESENTE

Por medio de la presente y a solicitud del comité tutorial integrado por:

Dr. Adolfo Rafael López Núñez
Dr. José Miguel Sosa Zúñiga
Dr. Gilberto Muñoz Moreno
Dr. Mario Alberto Juárez Balderas

se autoriza la impresión de la tesis titulada **"Estudio de algoritmo metaheurístico aplicado al diseño de filtros pasivos en convertidores CD/CA"** realizada por el estudiante **C. José Francisco Sánchez González** con número de control **MIP23110007** la cual ha sido desarrollada dentro del programa de la Maestría en Ingeniería Electrónica bajo la dirección del Dr. Adolfo Rafael López Núñez y la codirección del Dr. José Miguel Sosa Zúñiga y ha sido revisada y aprobada por el comité tutorial antes mencionado.

Sin otro en particular, le envío un cordial saludo.

ATENTAMENTE

Excelencia en Educación Tecnológica®

M.C. ISAI GONZÁLEZ GAONA
DIRECTOR ACADÉMICO
PRESIDENTE DEL CIPI

ccp.

M.I. Ernesto Cabal Yépez

M.C. Akira Torreblanca Ponce

Titular de Jefatura de División de Ing. Electrónica

Titular del Departamento de Investigación

Para su conocimiento y atención

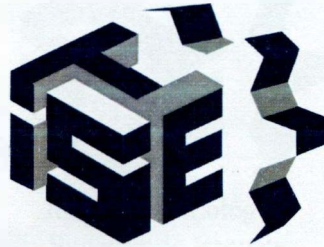
Para su seguimiento



2026
año de
Margarita
Maza



Carretera Irapuato - Silao km 12.5, El Copal. Irapuato, Guanajuato,
C.P. 36821 Tels. 462 6067900, 462 6067602
irapuato.tecnm.mx



Instituto Tecnológico
Superior de Irapuato

Constancia de aprobación de la tesis

La tesis **Estudio de algoritmo metaheurístico aplicado al diseño de filtros pasivos en convertidores CD/CA** presentada para obtener el grado de Maestro en Ingeniería Electrónica fue elaborada por el **Ing. José Francisco Sánchez González** y aprobada el día **27 de febrero de 2026** por los suscritos, designados por el Consejo de Posgrado de la Maestría en Electrónica del Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato.

A blue ink signature of Dr. Adolfo Rafael López Núñez, written in a cursive style, positioned above a horizontal line.

Dr. Adolfo Rafael López Núñez
(Director de Tesis)

A blue ink signature of Dr. José Miguel Sosa Zúñiga, written in a cursive style, positioned above a horizontal line.

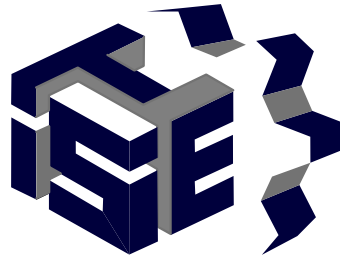
Dr. José Miguel Sosa Zúñiga
(Co-Director de Tesis)

A blue ink signature of Dr. Mario Alberto Juárez Balderas, written in a cursive style, positioned above a horizontal line.

Dr. Mario Alberto Juárez Balderas
(Sinodal)

A blue ink signature of Dr. Gilberto Muñoz Moreno, written in a cursive style, positioned above a horizontal line.

Dr. Gilberto Muñoz Moreno
(Sinodal)



Instituto Tecnológico
Superior de Irapuato

Créditos institucionales

Esta tesis fue desarrollada en el Laboratorio de Eléctrica y Electrónica de Potencia (LEEP) del **Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato**, con la guía académica del Dr. Adolfo Rafael López Núñez y del Dr. José Miguel Sosa Zúñiga.

Agradecimientos

Deseo expresar mi más sincero agradecimiento al **Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato** (TecNM/ITESI) por brindar el respaldo académico, las instalaciones y los recursos formativos necesarios que hicieron posible la realización de este proyecto. Asimismo, reconozco el apoyo del Consejo de Posgrado de la Maestría en Ingeniería Electrónica por facilitar el espacio y las condiciones adecuadas para la ejecución de las actividades de investigación en el laboratorio correspondiente al programa.

Agradezco también la oportunidad de realizar una estancia académica en el **Centro Nacional de Investigación y Desarrollo Tecnológico** (CENIDET), la cual contribuyó significativamente al fortalecimiento de las actividades de investigación desarrolladas en este trabajo. Expreso un especial agradecimiento a la **Dra. Susana Estefany de León Aldaco** por su apoyo, orientación y disposición, así como por las valiosas observaciones y acompañamiento brindados durante dicha estancia.

Asimismo, agradezco a la **Secretaría de Ciencia, Humanidades, Tecnología e Innovación** (SECIHTI) por el financiamiento otorgado mediante una beca, cuyo apoyo fue esencial para llevar a término mis estudios de posgrado y el presente trabajo de investigación.

Extiendo un reconocimiento especial a mis directores de tesis, el Dr. Adolfo Rafael López Núñez y el Dr. José Miguel Sosa Zúñiga, por su dedicación, orientación y acompañamiento durante el desarrollo de este proyecto. También agradezco a los sinodales, Dr. Mario Alberto Juárez Balderas y Dr. Gilberto Muñoz Moreno, por sus valiosas observaciones y recomendaciones, las cuales enriquecieron significativamente la calidad de este trabajo académico.

A mi familia, por ser siempre mi mayor fuente de fortaleza, motivación y apoyo incondicional. A mis padres, hermanos y seres queridos, quienes me acompañaron en cada etapa de este proceso con su cariño, comprensión y confianza, impulsándome a superar cada desafío y a mantenerme firme hasta alcanzar esta meta.

A mis amigos, quienes con su compañía, comprensión y palabras de aliento contribuyeron a mantener el equilibrio emocional y la motivación durante la realización de este trabajo. Gracias por su amistad, por los momentos compartidos y por estar presentes en los momentos más importantes de esta etapa académica.

Resumen

En este trabajo de tesis se presenta el desarrollo e implementación de un algoritmo genético (AG) para el diseño óptimo de filtros LCL aplicados a inversores electrónicos de potencia CD/CA. El sistema propuesto se plantea para la conversión de energía proveniente de una fuente de generación solar fotovoltaica, donde el inversor se encarga de transformar la energía en corriente alterna con adecuados niveles de calidad eléctrica. La aplicación final está orientada hacia una carga resistiva destinada a la disipación de calor, lo cual permite evaluar el desempeño del sistema bajo condiciones controladas y reproducibles.

El objetivo principal consiste en minimizar la distorsión armónica total (THD) tanto de voltaje como de corriente, cumpliendo con los límites establecidos por la norma IEEE-519 y garantizando un desempeño adecuado en términos de estabilidad dinámica, robustez y atenuación de armónicos de conmutación. Para ello, se plantea un problema de optimización con restricciones, donde se emplea un enfoque metaheurístico basado en algoritmos evolutivos para la selección de los parámetros del filtro, específicamente las inductancias del lado del inversor (L_1) y del lado de la red o carga (L_2), así como la capacitancia del filtro (C_f).

La función objetivo integra múltiples criterios eléctricos y de diseño, incluyendo la minimización del rizado de corriente, la reducción de pérdidas asociadas a la caída inductiva y el cumplimiento de condiciones de estabilidad mediante la correcta ubicación de la frecuencia de resonancia, definida dentro del intervalo recomendado ($10f_{\text{red}} < f_{\text{res}} < 0.5f_{\text{sw}}$). El algoritmo evalúa diversas soluciones candidatas mediante análisis en el dominio de la frecuencia y simulaciones en el dominio del tiempo, incorporando además restricciones físicas relacionadas con la implementación práctica de los componentes.

Los resultados obtenidos demuestran que el enfoque de optimización evolutiva permite identificar configuraciones de filtro con mejor desempeño respecto a metodologías tradicionales basadas en criterios analíticos, logrando una atenuación más eficiente de armónicos de alta frecuencia generados por la conmutación del inversor. Asimismo, la solución óptima es validada experimentalmente mediante pruebas en un prototipo de laboratorio, evidenciando una mejora significativa en la calidad de energía y el cumplimiento normativo. En este contexto, el uso de técnicas metaheurísticas como el algoritmo genético representa una herramienta eficaz para el diseño avanzado de filtros en sistemas modernos de conversión de potencia, particularmente en aplicaciones asociadas a sistemas fotovoltaicos y cargas resistivas de disipación térmica.

Abstract

This thesis presents the development and implementation of a Genetic Algorithm (GA) for the optimal design of LCL filters applied to DC/AC power electronic inverters. The proposed system is intended for energy conversion from a photovoltaic solar energy source, where the inverter is responsible for transforming the energy into alternating current with appropriate power quality levels. The final application is oriented toward a resistive load designed for heat dissipation, allowing the evaluation of system performance under controlled and reproducible conditions.

The main objective is to minimize the Total Harmonic Distortion (THD) of both voltage and current, ensuring compliance with the limits established by the IEEE-519 standard while guaranteeing adequate performance in terms of dynamic stability, robustness, and attenuation of switching harmonics. To achieve this, the problem is formulated as a constrained optimization task, employing a metaheuristic approach based on evolutionary algorithms to determine the filter parameters, specifically the inverter-side inductance (L_1), the grid/load-side inductance (L_2), and the filter capacitance (C_f).

The objective function integrates multiple electrical and design criteria, including current ripple minimization, reduction of inductive voltage drop losses, and stability constraints through the proper placement of the resonance frequency within the recommended interval ($10f_{\text{grid}} < f_{\text{res}} < 0.5f_{\text{sw}}$). The algorithm evaluates multiple candidate solutions through frequency-domain analysis and time-domain simulations, incorporating physical constraints associated with practical component implementation.

The obtained results demonstrate that the evolutionary optimization approach enables the identification of filter configurations with improved performance compared to conventional analytical design methods, achieving more effective attenuation of high-frequency harmonics generated by inverter switching. Furthermore, the optimal solution is experimentally validated using a laboratory prototype, demonstrating significant improvements in power quality and regulatory compliance. In this context, metaheuristic techniques such as the genetic algorithm represent an efficient tool for advanced filter design in modern power conversion systems, particularly in photovoltaic applications and resistive thermal dissipation loads.

Notación

- **CD:** Corriente directa (*Direct Current, DC*).
- **CA:** Corriente alterna (*Alternating Current, AC*).
- **PWM:** Modulación por ancho de pulso (*Pulse Width Modulation*).
- **SPWM:** Modulación PWM sinusoidal (*Sinusoidal PWM*).
- **SHEPWM:** Modulación PWM por eliminación selectiva de armónicos (*Selective Harmonic Elimination PWM*).
- **MOSFET:** Transistor de efecto de campo metal–óxido–semiconductor.
- **IGBT:** Transistor bipolar de compuerta aislada.
- **BJT:** Transistor bipolar de juntura.
- V_{CD} : Voltaje del bus de corriente continua.
- **Half-bridge inverter:** Inversor de medio puente.
- **Full-bridge inverter:** Inversor de puente completo.
- **VS-MLI:** Inversor multinivel de fuente de voltaje (*Voltage Source Multilevel Inverter*).
- **Shoot-through:** Estado de cortocircuito simultáneo en una rama del inversor.
- **Dead time:** Tiempo muerto entre conmutaciones complementarias.
- **Totem-pole:** Configuración de interruptores en disposición vertical complementaria.
- m_a : Índice de modulación en amplitud.
- m_f : Índice de modulación en frecuencia.
- **FFT:** Transformada rápida de Fourier (*Fast Fourier Transform*).
- L : Inductancia.
- C : Capacitancia.
- **MKP:** Capacitor de polipropileno metalizado (*Metallized Polypropylene*).
- R : Resistencia.
- Z : Impedancia.
- S : Potencia aparente.
- Q : Potencia reactiva.
- **THD:** Distorsión armónica total (*Total Harmonic Distortion*).

- **TDD:** Distorsión total de demanda (*Total Demand Distortion*).
- **GA:** Algoritmo genético (*Genetic Algorithm*).
- **PSO:** Optimización por enjambre de partículas (*Particle Swarm Optimization*).
- **DE:** Evolución diferencial (*Differential Evolution*).
- **BFA:** Algoritmo de forrajeo bacteriano (*Bacterial Foraging Algorithm*).
- **PI:** Controlador proporcional–integral.
- **EHD:** Dominio armónico extendido (*Extended Harmonic Domain*).
- f_{res} : Frecuencia de resonancia.
- f_{sw} : Frecuencia de conmutación.
- ω_{res} : Frecuencia angular de resonancia.
- **dB:** Decibel.
- $j\omega$: Variable compleja en el dominio de la frecuencia.
- X_L : Reactancia inductiva.
- X_C : Reactancia capacitiva.
- **DSP:** Procesador digital de señales (*Digital Signal Processor*).
- **ESR:** Resistencia Serie Equivalente (*Equivalent Series Resistance*)

ÍNDICE GENERAL

Créditos institucionales	II
Resumen	IV
Abstract	v
1. Introducción	1
1.1. Inversores	3
1.2. Filtros pasivos	6
1.3. Metaheurística	8
1.4. Objetivos	10
2. Estado del arte	11
3. Marco Teórico	24
3.1. Convertidores CD/CA	25
3.2. Modulación SPWM	31
3.3. Distorsión Armónica	38
3.3.1. Normatividad	39
3.3.2. Límites de distorsión de voltaje según CFE L0000-45	40
3.3.3. Límites de distorsión según IEEE 519	42
3.4. Filtros pasivos	44
3.4.1. Diagrama de Bode para filtros pasivos	45
3.4.2. Filtro de primer orden tipo L	46
3.4.3. Filtro de segundo orden tipo LC	48
3.4.4. Filtro de tercer orden tipo LCL	50
3.5. Algoritmos metaheurísticos	55
3.5.1. Algoritmo genético	59
3.5.2. Operadores genéticos	61
4. Inversores monofásicos	65
4.1. Inversor NPC	66
4.2. Inversor tipo T	67
4.3. Inversor H5	69
4.4. Inversor puente H	70

5. Diseño del filtro LCL	75
5.1. Cálculo de los elementos del filtro	76
5.2. Aplicación del algoritmo genético	79
5.2.1. Población inicial	80
5.2.2. Operadores genéticos	85
5.3. Resultados del algoritmo	87
6. Resultados de simulación	90
7. Resultados experimentales	101
7.1. Resultados del inversor sin filtro	106
7.2. Construcción del filtro LCL	110
7.3. Resultados del inversor con filtro	116
8. Conclusiones y trabajos futuros	132
Bibliografía	135
Anexo	140

ÍNDICE DE FIGURAS

1.1. Clasificación de los convertidores CD-CA	3
1.2. Inversor monofásico en medio puente.	4
1.3. Inversor monofásico en puente completo.	5
1.4. Inversor con filtro con transformador	7
3.1. Inversor monofásico de medio puente.	26
3.2. Señales de control complementarias	27
3.3. Inversor puente H	28
3.4. Esquema básico de control de un interruptor.	30
3.5. Diagrama de la modulación SPWM bipolar	32
3.6. Comparación entre señal senoidal de referencia y portadora triangular	32
3.7. Voltaje de salida obtenido mediante modulación SPWM bipolar	33
3.8. Espectro armónico del voltaje de salida bajo modulación SPWM bipolar	34
3.9. Diagrama de modulación SPWM Unipolar	34
3.10. Modulación SPWM unipolar	35
3.11. Señales moduladoras y portadora, (b) señal de salida con componente fundamental	37
3.12. Espectro armónico resultante de SPWM unipolar	37
3.13. Inversor con filtro L	47
3.14. Diagrama de Bode para un filtro tipo L	48
3.15. Inversor con filtro LC	48
3.16. Diagrama de Bode normalizado para un filtro LC	50
3.17. Inversor con filtro LCL	51
3.18. Impedancia equivalente en serie de inductor L_2 y carga R	53
3.19. Impedancia equivalente en paralelo de capacitor C_f con impedancia Z_{L2R}	53
3.20. Impedancia total del filtro	53
3.21. Diagrama de Bode normalizado del filtro LCL: (a) magnitud y (b) fase	54
3.22. Clasificación de los métodos de optimización	58
3.23. Diagrama de flujo de un GA	60
3.24. Diferentes operadores cruce a) Cruce de un solo punto b) Cruce de dos puntos c) Cruce uniforme	63
3.25. Operador mutación	63
4.1. Inversor NPC	66
4.2. Inversor tipo T	68
4.3. Inversor H5	69
4.4. Inversor puente completo	71

4.5. Circuito impulsor para los dispositivos de conmutación	72
4.6. Modelo 3D del PCB [46].	72
4.7. Modulación SPWM	74
5.1. Diseño del inductor L_1	76
5.2. Cálculo del capacitor del filtro	78
5.3. Cálculo del inductor L_2	79
5.4. Ejemplo de operador cruce	86
5.5. Diagrama de flujo del algoritmo genético implementado en MATLAB	88
6.1. Respuesta en frecuencia del filtro LCL bajo variación en la carga	92
6.2. Modulación SPWM unipolar	95
6.3. Inversor con carga resistiva	96
6.4. Voltaje a la salida del inversor	96
6.5. Espectro armónico del voltaje a la salida del inversor	97
6.6. Filtro LCL con valores óptimos	97
6.7. Voltaje a la salida del filtro LCL obtenida en simulación.	98
6.8. Espectro armónico del voltaje de salida del filtro obtenido en simulación.	98
6.9. Corriente a la salida del filtro obtenida en simulación	99
6.10. Espectro armónico de la corriente a la salida del filtro en simulación	100
7.1. Tarjeta DSP	102
7.2. Formas de onda de señal portadora que se pueden crear con el bloque ePWM	102
7.3. Diagrama de bloques de la modulación implementada en Simulink	103
7.4. Estructura de la modulación SPWM en Simulink	104
7.5. Señales moduladoras implementadas en Simulink	104
7.6. Pestaña para configurar tiempo muerto dentro del bloque ePWM	105
7.7. Pulsos de activación para cada interruptor	107
7.8. Esquema del inversor puente H	107
7.9. Configuración para medir tiempo muerto	108
7.10. Voltaje a la salida del inversor	109
7.11. Espectro armónico del voltaje a la salida del inversor	109
7.12. Vista transversal de núcleo doble E	110
7.13. Medición de la inductancia del inductor L_1	112
7.14. Medición del arreglo de capacitores	113
7.15. Inductor secundario y medición de inductancia realizada en laboratorio.	115
7.16. Filtro LCL construido	115
7.17. Voltaje de salida filtrado	116
7.18. Espectro armónico del voltaje filtrado	117
7.19. Corriente a la salida del filtro	118
7.20. Espectro armónico de la corriente filtrada	118
7.21. Corriente en inductor primario L_1	119
7.22. Voltaje en el capacitor del filtro	120
7.23. Corriente en inductor L_2	120
7.24. Espectro de frecuencia del voltaje filtrado	121
7.25. Espectro de armónicos de baja frecuencia medidos con el analizador de calidad de energía	121
7.26. Sistema inversor filtro con carga variable	122

7.27. Cambio dinámico de carga mayor a menor en el sistema inversor–filtro.	122
7.28. Cambio dinámico de carga menor a mayor en el sistema inversor–filtro.	123
7.29. Diagrama de bloques de la modulación con variación en el índice de modulación	123
7.30. Cambio dinámico en el índice de modulación	124
7.31. Cambio dinámico en el índice de modulación de menor a mayor	125
7.32. Medición de THD de la señal filtrada mediante analizador Fluke	125
7.33. Inversor con filtro no óptimo	127
7.34. Voltaje a la salida del filtro y su espectro armónico	127
7.35. Diagrama de bode del filtro	129
7.36. Voltaje a la salida del filtro no óptimo	130
7.37. Espectro armónico del voltaje a la salida del filtro no óptimo	130

ÍNDICE DE TABLAS

1.1. Estados de conmutación del inversor monofásico en medio puente. . . .	5
1.2. Estados de conmutación del inversor monofásico en puente completo. .	6
2.1. Comparación de métodos para el diseño de filtros LCL	22
3.1. Estados de interruptores para un puente inversor de fuente de voltaje monofásico completo (VSI)	29
3.2. Límites de distorsión armónica en voltaje según CFE L0000-45	40
3.3. Límites de distorsión armónica en corriente en la acometida según CFE L0000-45	41
3.4. Límites de distorsión armónica en voltaje según IEEE 519	42
3.5. Límites de la distorsión armónica en corriente en la acometida según IEEE 519	43
4.1. Estados de conmutación del inversor NPC.	67
4.2. Estados de conmutación para el método convencional del inversor tipo T. .	68
4.3. Estados de conmutación del inversor H5.	69
4.4. Características principales del IGBT STGW20NC60VD.	71
4.5. Características del inversor puente H.	73
4.6. Parámetros considerados para el funcionamiento del inversor.	73
5.1. Rangos de búsqueda para los parámetros del filtro LCL	81
5.2. Parámetros del algoritmo genético implementado.	89
5.3. Valores óptimos del filtro LCL obtenidos mediante el algoritmo genético. .	89
6.1. Parámetros de modulación SPWM unipolar	94
6.2. Parámetros de operación del inversor en puente H.	95
7.1. Recursos de memoria del DSP TMS320F28335	106
7.2. Parámetros del núcleo ETD59.	111
7.3. Parámetros del núcleo ETD49 3C90	114
7.4. Parámetros de operación del inversor en puente H.	116
7.5. Parámetros del algoritmo genético	126
7.6. Rangos de búsqueda para los parámetros del filtro LCL	126
7.7. Parámetros del sistema	127

CAPÍTULO 1. INTRODUCCIÓN

El uso intensivo de combustibles fósiles para la generación de energía eléctrica ha sido identificado como uno de los principales factores que contribuyen al cambio climático y al calentamiento global [1]. Esta situación ha impulsado, a nivel mundial, la búsqueda de alternativas energéticas más limpias, sostenibles y amigables con el medio ambiente, capaces de reducir el impacto ambiental sin comprometer la disponibilidad y confiabilidad del suministro eléctrico.

En este contexto, las energías renovables se han consolidado como la opción más viable para sustituir, a mediano y largo plazo, a las fuentes de energía convencionales basadas en hidrocarburos [1]. Durante las últimas décadas, se han registrado avances tecnológicos significativos que han permitido el desarrollo de tecnologías como la energía solar, eólica y de biomasa. Dichos avances han contribuido a mejorar la eficiencia de los sistemas de conversión, reducir los costos de producción y favorecer una adopción cada vez más amplia de estas tecnologías en distintos sectores industriales y comerciales [2].

No obstante, el incremento de las fuentes de energía renovable dentro de los sistemas eléctricos ha puesto de manifiesto diversos retos técnicos que van más allá de la simple generación de energía limpia. Uno de los aspectos más relevantes es la calidad de la energía eléctrica suministrada, ya que la integración de estas fuentes depende en gran medida del uso de convertidores electrónicos de potencia. Estos dispositivos son indispensables para el control, regulación y acondicionamiento de la energía; sin embargo, su principio de funcionamiento basado en conmutación electrónica introduce distorsiones armónicas que pueden afectar la estabilidad del sistema, el desempeño de los equipos conectados y el cumplimiento de las normativas eléctricas vigentes [1, 3, 2].

En consecuencia, la calidad de la energía se ha convertido en un factor crítico para la operación segura y eficiente de los sistemas de conversión de energía, así como en un elemento limitante para la integración masiva de las energías renovables. La presencia de armónicos en tensión y corriente puede provocar sobrecalentamiento en transformadores, interferencias electromagnéticas, reducción de la vida útil de los equipos y problemas de compatibilidad con la red eléctrica. Por ello, se ha impulsado el desarrollo de soluciones técnicas orientadas a mitigar los efectos de las distorsiones armónicas y a garantizar una operación compatible con la infraestructura eléctrica existente, cumpliendo con estándares como la norma IEEE 519 [4, 5, 6].

Dentro del conjunto de fuentes renovables, la energía solar fotovoltaica destaca por su amplia disponibilidad, su escalabilidad y su facilidad de integración en distintos niveles de potencia. Mediante el uso de paneles fotovoltaicos es posible generar energía eléctrica en corriente continua (CD) de manera eficiente, lo que la convierte en una alternativa viable y ecológica frente a las fuentes de energía no renovables [1]. Sin embargo, para que esta energía pueda ser utilizada en aplicaciones prácticas y conectada a la red eléctrica, es necesario convertirla a corriente alterna (CA), lo cual se logra mediante el uso de inversores electrónicos de potencia. Estos inversores juegan un papel fundamental en la interfaz entre la fuente renovable y la red, siendo responsables tanto de la calidad de la energía inyectada como del cumplimiento de los requisitos normativos [3, 7].

1.1. Inversores

Los convertidores de corriente (CD) a (CA) se conocen como inversores. La función principal de un inversor es cambiar un voltaje de entrada (CD) a un voltaje simétrico de salida en (CA), manteniendo la magnitud y frecuencia deseadas [8].

Los inversores permiten realizar la conversión de CD a CA empleando dispositivos semiconductores que operan en régimen de conmutación, comúnmente bajo estrategias de modulación por ancho de pulso (PWM). Este tipo de modulación posibilita el control de la amplitud y la frecuencia del voltaje de salida; sin embargo, también da lugar a la aparición inevitable de armónicos. La magnitud y la distribución espectral de estos armónicos dependen de diversos factores, entre los que destacan la topología del inversor, la estrategia de modulación utilizada y la frecuencia de conmutación. En particular, se generan componentes armónicas de alta frecuencia concentradas alrededor de la frecuencia de conmutación y sus múltiplos, las cuales pueden degradar la calidad de la energía, incrementar las pérdidas, generar interferencia electromagnética y provocar un mayor esfuerzo eléctrico y térmico en los dispositivos del sistema [4].

La Figura 1.1 muestra una clasificación general de los convertidores de corriente continua a corriente alterna (CD-CA). En primer lugar, los inversores pueden clasificarse según su tipo de alimentación, ya sea por corriente o por voltaje, también pueden agruparse según el número de fases, distinguiendo entre sistemas monofásicos y trifásicos. Otra clasificación importante se basa en la forma de onda generada en la salida, pudiendo ser de onda cuadrada, onda cuasi cuadrada, modulada o bien configuraciones avanzadas como inversores resonantes y multinivel [9].

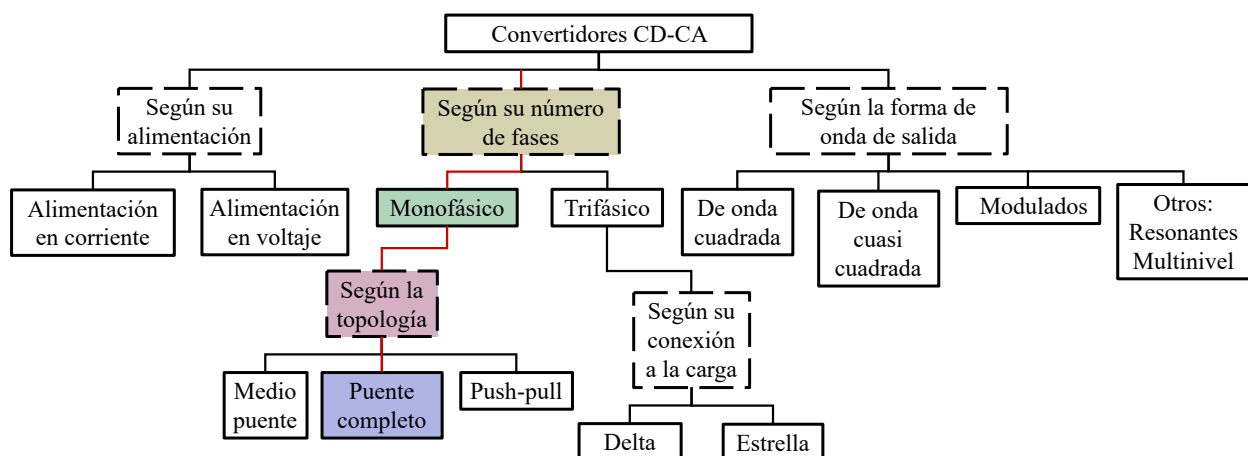


Figura 1.1: Clasificación de los convertidores CD-CA

Inversor medio puente

El inversor monofásico en medio puente (*half-bridge inverter*), como se ilustra en la Figura 1.2, es una topología básica de conversión CD/CA compuesta por dos interruptores de potencia controlados de forma complementaria, típicamente transistores MOSFET o IGBT, conectados en serie entre el bus de corriente directa V_{CD} . El punto medio entre ambos interruptores constituye el nodo de salida del inversor, el cual se

conecta a la carga. Para obtener una tensión alterna simétrica respecto a un punto de referencia, el bus de CD se divide mediante dos capacitores en serie (C_1 y C_2), de modo que el punto medio de los capacitores funciona como neutro o referencia, idealmente ubicado en $V_{CD}/2$ [8, 10, 11].

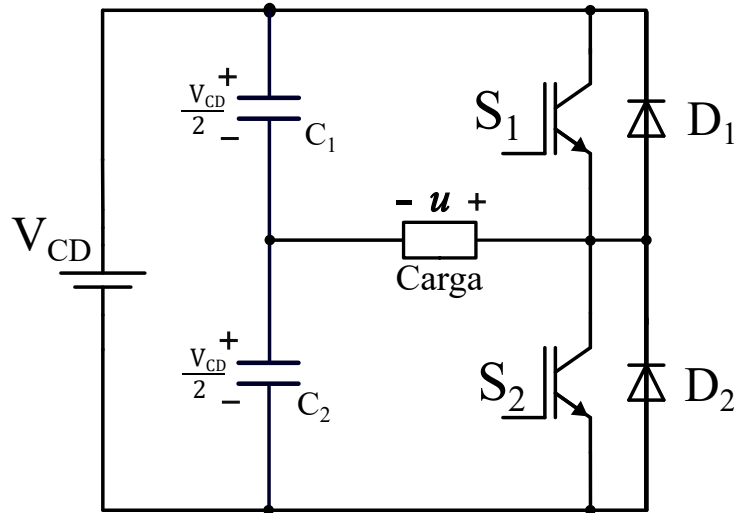


Figura 1.2: Inversor monofásico en medio puente.

En operación ideal, el inversor conmuta alternativamente los interruptores superior e inferior, generando en el nodo de salida una tensión de dos niveles respecto al punto medio del bus: $+V_{CD}/2$ cuando conduce el interruptor superior y $-V_{CD}/2$ cuando conduce el interruptor inferior. Para evitar un cortocircuito directo del bus de CD (*shoot-through*), se introduce un tiempo muerto (*dead time*) entre el apagado de un interruptor y el encendido del complementario. Asimismo, debido a la naturaleza inductiva de muchas cargas, cada interruptor se asocia con un diodo antiparalelo que proporciona un camino de circulación de corriente durante los intervalos en los que el transistor correspondiente está apagado [12].

La Tabla 1.1 resume los estados de conmutación del inversor monofásico en medio puente, indicando la relación entre la activación de los interruptores de potencia y la tensión generada en el nodo de salida. Se incluyen los dos estados válidos de operación, en los cuales la conducción alternada del interruptor superior o inferior produce niveles de tensión de $\pm V_{CD}/2$, así como el estado correspondiente al tiempo muerto, el cual resulta fundamental para evitar el cortocircuito del bus de corriente directa y evidencia el papel de los diodos antiparalelo cuando la carga presenta un comportamiento inductivo.

El estudio del inversor en medio puente permite comprender el funcionamiento de topologías más avanzadas, como el inversor monofásico en puente completo, ya que, el inversor puente completo puede interpretarse como la combinación de dos medios puentes que operan de forma coordinada, lo que permite obtener una mayor amplitud de voltaje a la salida. Mientras que el inversor en medio puente genera niveles de $\pm V_{CD}/2$, el puente completo aplica directamente $\pm V_{CD}$ a la carga, aprovechando de forma más eficiente el bus de corriente directa y reduciendo la exigencia sobre el sistema de filtrado [8, 10].

Tabla 1.1: Estados de conmutación del inversor monofásico en medio puente.

Estado	S_1	S_2	v_o	Camino de corriente (ideal)
1	1	0	$+\frac{V_{CD}}{2}$	Conduce S_1 (o su diodo antiparalelo, si aplica).
2	0	1	$-\frac{V_{CD}}{2}$	Conduce S_2 (o su diodo antiparalelo, si aplica).
3	0	0	$\approx \pm \frac{V_{CD}}{2}$	Depende del sentido de i_o : conduce D_1 si $i_o < 0$ o D_2 si $i_o > 0$.

Nota: El estado $S_1 = 1$ y $S_2 = 1$ es inválido debido al riesgo de *shoot-through*.

Inversor puente completo

El inversor monofásico en puente completo (*full-bridge inverter*) como se observa en la Figura 1.3, es una topología de conversión CD/CA ampliamente utilizada en aplicaciones de potencia debido a su capacidad para aprovechar completamente el voltaje del bus de corriente directa. Está compuesto por cuatro interruptores de potencia (S_1 , S_2 , S_3 y S_4), generalmente MOSFET o IGBT, dispuestos en dos ramas. La carga se conecta entre los puntos medios de ambas ramas, permitiendo la aplicación controlada de voltajes positivos o negativos [11, 12].

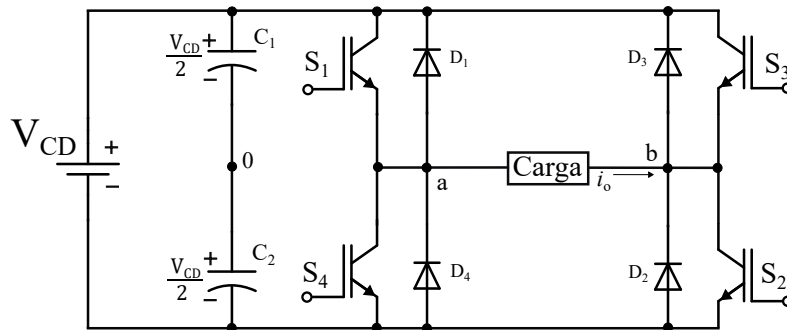


Figura 1.3: Inversor monofásico en puente completo.

El principio de operación del inversor en puente completo se basa en la conmutación alternada de pares diagonales de interruptores. Cuando conducen simultáneamente el interruptor superior de una rama y el interruptor inferior de la rama opuesta, se aplica a la carga un voltaje de $+V_{CD}$. De forma análoga, cuando conducen el interruptor inferior de la primera rama y el interruptor superior de la rama opuesta, el voltaje aplicado a la carga es $-V_{CD}$ [8].

La Tabla 1.2 presenta los principales estados de conmutación del inversor monofásico en puente completo, incluyendo los estados activos responsables de generar voltajes de $\pm V_{CD}$ y los estados de voltaje nulo, en los cuales ambos terminales de la carga quedan conectados al mismo riel del bus de corriente directa. Es importante señalar que los estados en los que conducen simultáneamente los interruptores de la misma rama son inválidos, ya que generan un cortocircuito directo del bus de corriente conti-

nua, fenómeno conocido como *shoot-through*, el cual puede provocar daños severos en los dispositivos de potencia y en el sistema de alimentación. Esta representación constituye la base para el análisis de estrategias de modulación y del desempeño armónico del inversor.

Tabla 1.2: Estados de conmutación del inversor monofásico en puente completo.

Estado	S_1	S_2	S_3	S_4	v_o
1	1	0	0	1	$+V_{CD}$
2	0	1	1	0	$-V_{CD}$
3	1	0	1	0	0
4	0	1	0	1	0

Nota: Los estados con interruptores de la misma rama conduciendo simultáneamente son inválidos por riesgo de *shoot-through*.

Adicionalmente, el inversor en puente completo permite estados de conmutación en los que ambas terminales de la carga quedan conectadas al mismo potencial del bus de corriente directa, generando un nivel de tensión nulo. Esta característica resulta especialmente útil en estrategias de modulación como la SPWM unipolar, ya que contribuye a reducir el contenido armónico y el rizo de corriente. Al igual que en el inversor en medio puente, se emplea un tiempo muerto entre la conmutación de interruptores complementarios para evitar cortocircuitos del bus de CD, y los diodos antiparalelo proporcionan caminos alternos para la circulación de corriente en cargas inductivas [12].

1.2. Filtros pasivos

Para reducir los efectos negativos asociados a la presencia de armónicos, se emplean filtros pasivos en la etapa de salida de los inversores. Estos filtros permiten atenuar las componentes de alta frecuencia y mejorar la forma de onda del voltaje y la corriente suministrados. Entre las topologías más utilizadas se encuentran los filtros L, LC y LCL, cada uno con características particulares en términos de simplicidad, capacidad de atenuación y requerimientos de diseño. Dichos filtros son ampliamente utilizados tanto en aplicaciones industriales como en sistemas de generación distribuida, con el objetivo de cumplir los límites de distorsión armónica total (*Total Harmonic Distortion*, THD) establecidos por normas internacionales, como la IEEE 519 [6, 13, 5].

El filtro L se caracteriza por su estructura sencilla y facilidad de implementación; no obstante, su capacidad de atenuación armónica es limitada, lo que obliga a utilizar inductancias de gran tamaño para alcanzar niveles aceptables de calidad de energía. El filtro LC ofrece una mayor atenuación de armónicos, aunque introduce fenómenos de resonancia que pueden comprometer la estabilidad del sistema si no se incorporan mecanismos de amortiguamiento adecuados. En este contexto, el filtro LCL se presenta como una alternativa más eficiente, ya que permite lograr una atenuación superior de las componentes de alta frecuencia empleando valores de inductancia más reducidos.

Esto se traduce en diseños más compactos, con menores pérdidas y mejor desempeño, especialmente en sistemas que operan a altas frecuencias de conmutación [7, 5, 14].

A pesar de las ventajas que ofrece el filtro LCL, su diseño resulta más complejo que el de las topologías L y LC, ya que involucra la selección simultánea de múltiples parámetros, como las inductancias del lado del inversor y de la red, la capacitancia del filtro y la adecuada ubicación de la frecuencia de resonancia. Además, el diseño debe cumplir diversas restricciones técnicas, entre las que se incluyen la limitación de la potencia reactiva absorbida por el capacitor, la reducción del rizo de corriente, la prevención de resonancias no deseadas y consideraciones prácticas relacionadas con pérdidas, saturación de las inductancias y estabilidad del sistema. Estas condiciones convierten el diseño del filtro LCL en un problema multivariable y no lineal, difícil de abordar mediante métodos analíticos simples o procedimientos tradicionales de prueba y error [15, 16, 17].

Filtros con transformador

Los filtros con transformador constituyen una solución empleada en sistemas de electrónica de potencia y calidad de la energía para la atenuación de armónicos, el aislamiento eléctrico y la adaptación de niveles de tensión entre la fuente y la carga. A diferencia de los filtros pasivos convencionales (L, LC o LCL), estos filtros incorporan un transformador como elemento principal o auxiliar dentro de la estructura de filtrado, como se muestra en la Figura 1.4, lo que les permite ofrecer características adicionales como aislamiento galvánico, reducción de interferencias y mejora en la seguridad del sistema [8, 11].

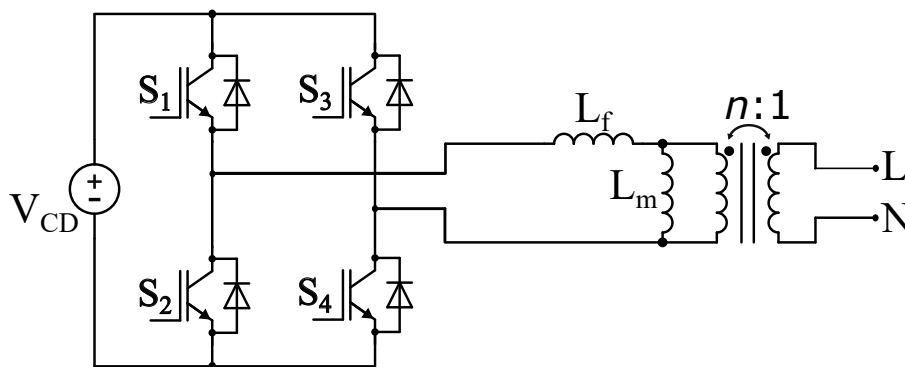


Figura 1.4: Inversor con filtro con transformador

El uso de filtros con transformador está orientado principalmente a aplicaciones donde se requiere un alto nivel de calidad de energía y cumplimiento normativo. Entre sus principales funciones se encuentran la mitigación de la distorsión armónica en corriente y voltaje, la reducción del rizo generado por convertidores electrónicos de potencia y la limitación de perturbaciones electromagnéticas propagadas hacia la red, aspectos ampliamente documentados en sistemas de conversión de potencia conectados a red [3, 6]. Asimismo, el transformador permite desacoplar eléctricamente la fuente y la carga, lo que resulta especialmente útil en aplicaciones industriales y en equipos sensibles.

Desde el punto de vista eléctrico, el transformador introduce una impedancia dependiente de la frecuencia asociada a sus inductancias de dispersión y magnetización, lo que contribuye de manera natural a la atenuación de componentes armónicas de alta frecuencia. Este comportamiento puede potenciarse mediante la incorporación de elementos pasivos adicionales, como inductores y capacitores, formando configuraciones equivalentes a redes LC o LCL [18, 8].

Cuando se emplean capacitores en el lado primario, secundario o en configuraciones específicas, las componentes fundamentales de la señal se transfieren eficientemente entre los devanados, mientras que los armónicos generados por la conmutación del convertidor son parcialmente bloqueados o desviados hacia trayectorias de menor impedancia. Este principio es consistente con las estrategias de mitigación armónica reportadas en la literatura para inversores y convertidores electrónicos de potencia [2, 4].

Si bien los filtros con transformador ofrecen un mayor grado de robustez frente a perturbaciones armónicas y ventajas adicionales en términos de aislamiento eléctrico, su implementación implica una mayor complejidad constructiva, incremento en volumen y costo del sistema. Por esta razón, en muchas aplicaciones prácticas estos filtros se emplean como soluciones complementarias o como referencia teórica, mientras que el diseño experimental suele apoyarse en filtros pasivos convencionales, como los filtros L o LCL, debido a su simplicidad y facilidad de implementación [5].

En el presente trabajo, el diseño y análisis del sistema de filtrado se orienta específicamente al uso de un filtro pasivo LCL, el cual resulta adecuado para la aplicación considerada, donde la carga corresponde a una resistencia disipadora de calor. En este contexto, el análisis de los filtros con transformador se presenta únicamente como un marco de referencia teórico, con el objetivo de contextualizar las distintas alternativas de mitigación armónica reportadas en la literatura.

1.3. Metaheurística

Debido a la complejidad de diseño del filtro LCL, en este trabajo se propone el uso de un algoritmo metaheurístico, específicamente algoritmo genético, como una herramienta de optimización para determinar los valores óptimos de los elementos del filtro. Este enfoque permite considerar de manera simultánea múltiples objetivos y restricciones, tales como la correcta ubicación de la frecuencia de resonancia, la limitación del rizo de corriente y la viabilidad física de los componentes.

En este contexto, el objetivo general de este trabajo es desarrollar una metodología de diseño y optimización de un filtro LCL aplicado a un inversor CD-CA con carga resistiva, orientada a la mejora de la calidad de la energía eléctrica entregada a la carga. El propósito principal del filtro consiste en reducir el contenido armónico y mejorar la calidad de la señal de salida del inversor, de modo que la energía suministrada a la carga resistiva sea más cercana a una forma de onda senoidal. En este caso, la carga resistiva se emplea como elemento disipador de energía en forma de calor, destinada a aplicaciones de calefacción eléctrica. La metodología propuesta se valida mediante

simulaciones, evaluando el desempeño del filtro optimizado en términos de reducción de armónicos, estabilidad y cumplimiento de criterios de calidad de energía, aportando así una herramienta práctica y robusta para el diseño de sistemas de conversión de energía en aplicaciones de calefacción eléctrica.

En la electrónica de potencia, numerosos problemas de diseño y control se caracterizan por ser no lineales, multivariantes y altamente dependientes de restricciones técnicas, lo que dificulta su resolución mediante métodos clásicos basados en gradiente. Por ello, los algoritmos metaheurísticos han sido ampliamente adoptados como herramientas de optimización debido a su capacidad para explorar espacios de búsqueda complejos y encontrar soluciones cercanas al óptimo global sin requerir información analítica de la función objetivo.

Uno de los primeros trabajos relevantes en este campo es el presentado en [7], quienes emplearon un Algoritmo Genético (GA) para el diseño del amortiguamiento activo de un filtro LCL aplicado a un rectificador activo trifásico. En dicho estudio, el GA se utilizó para ajustar los parámetros del lazo de amortiguamiento con el objetivo de mejorar la estabilidad del sistema sin incrementar de forma significativa las pérdidas. Los resultados obtenidos demostraron la eficacia de las técnicas metaheurísticas como herramientas de apoyo en el diseño y optimización de filtros para convertidores conectados a red.

En el ámbito del control de inversores, el algoritmo de Optimización por Enjambre de Partículas (PSO) ha sido ampliamente utilizado para la sintonización de controladores. En [19], los autores aplicaron PSO para el ajuste óptimo de controladores PI en un inversor conectado a red dentro de un sistema híbrido de energías renovables, logrando mejoras significativas en la respuesta dinámica y en el control de potencia activa y reactiva. De forma similar, en [20] se empleó PSO para optimizar los parámetros de un controlador PI en un sistema fotovoltaico conectado a red, reportándose una reducción en las oscilaciones del sistema y una mejora en la calidad de la energía suministrada.

Otro campo de aplicación importante de las metaheurísticas es la modulación PWM y la eliminación selectiva de armónicos, donde los autores utilizaron el algoritmo de Evolución Diferencial (DE) para resolver el problema de Selective Harmonic Elimination PWM (SHEPWM) en un inversor multinivel, donde el objetivo principal fue calcular los ángulos de conmutación que permiten eliminar armónicos específicos y reducir la distorsión armónica total [21]. De manera análoga, en [22] los autores aplicaron el algoritmo de Forrajeo Bacteriano (BFA) para la selección de ángulos de disparo en inversores PWM, formulando la eliminación armónica como un problema de optimización no lineal.

Recientemente, en [23] propusieron un método evolutivo híbrido basado en recorrido simulado y simplex para la selección óptima de valores de inductancia en filtros LCL utilizados en inversores conectados a red. En este trabajo, la metaheurística se empleó para minimizar la distorsión armónica y el tamaño de los componentes pasivos, manteniendo la estabilidad del sistema y el cumplimiento de normas de calidad de energía.

En conjunto, estos trabajos evidencian que los algoritmos metaheurísticos han encontrado aplicaciones exitosas en diversos campos de la electrónica de potencia, tales como el diseño de filtros, la sintonización de controladores, la optimización de estrategias de modulación y la mitigación de armónicos. Su flexibilidad y capacidad de adaptación los convierten en herramientas clave para el desarrollo de convertidores modernos, especialmente en aplicaciones de energías renovables y sistemas conectados a red.

1.4. Objetivos

Objetivo general

Estudiar la aplicación de algoritmos metaheurísticos en el diseño de filtros pasivos para convertidores CD/CA.

Objetivos específicos

- Estudiar y comprender las topologías de filtros pasivos aplicados a inversores.
- Elegir los parámetros de salida del inversor.
- Escoger e implementar la topología de filtro pasivo.
- Estudiar los principales algoritmos metaheurísticos.
- Diseñar los parámetros del filtro pasivo mediante algoritmos metaheurísticos.

CAPÍTULO 2. ESTADO DEL ARTE

Las fuentes de energía renovables, como la energía solar fotovoltaica, eólica, hidráulica, geotérmica y biomasa, permiten la generación directa de energía eléctrica, la cual puede ser integrada a los sistemas eléctricos mediante el uso de inversores, posibilitando su aprovechamiento en aplicaciones que requieren tensión alterna. Esta característica ha impulsado el desarrollo y la adopción de convertidores electrónicos de potencia como un elemento clave en la integración de energías renovables tanto a la red eléctrica como a sistemas de uso final.

Las innovaciones en la electrónica de potencia han sido impulsadas principalmente por el desarrollo y evolución de los dispositivos semiconductores de potencia, tales como tiristores y transistores (BJT, MOSFET, IGBT, entre otros), los cuales permiten realizar procesos de conmutación rápida y controlada para la conversión eficiente de energía eléctrica. Sin embargo, debido a la naturaleza conmutada de estos dispositivos, los sistemas basados en electrónica de potencia generan formas de onda no sinusoidales, introduciendo componentes armónicas indeseadas en el voltaje y la corriente de salida [2]. Estos armónicos pueden afectar la calidad de la energía eléctrica, incrementando pérdidas, interferencias electromagnéticas y posibles problemas de operación en cargas sensibles o en la red eléctrica.

La creciente adopción de sistemas de conversión de energía basados en fuentes renovables ha impulsado el desarrollo de inversores conectados a la red capaces de cumplir con las normativas de calidad de energía, como la IEEE 519 [3]. Uno de los principales desafíos en estos sistemas surge durante la operación de los inversores con técnicas de modulación y conmutación a alta frecuencia, donde la acción de los dispositivos semiconductores genera componentes armónicas asociadas a la frecuencia de conmutación y sus múltiplos. Estas componentes armónicas se manifiestan especialmente en la interfaz entre el inversor y la red o la carga, afectando la calidad de la energía entregada y pudiendo provocar incumplimientos normativos, pérdidas adicionales y problemas de compatibilidad electromagnética. Para mitigar estos efectos, los filtros pasivos (L, LC y LCL) han sido ampliamente utilizados como una solución efectiva y de bajo costo [4, 13].

El filtro más básico, el tipo L, es sencillo de implementar, pero presenta una capacidad de atenuación limitada, especialmente en frecuencias cercanas a la de conmutación. Por su parte, los filtros LC proporcionan una mejor atenuación, aunque pueden introducir resonancias indeseadas que afectan la estabilidad del sistema. Frente a estas limitaciones, los filtros LCL se consideran como una opción superior al ofrecer una mayor pendiente de atenuación (60 dB/dec), permitiendo cumplir los requerimientos armónicos en sistemas conectados a red [5, 7].

Diversos autores han abordado el diseño del filtro LCL desde distintas perspectivas. Entre los enfoques tradicionales destacan los métodos basados en procedimientos analíticos y ajustes iterativos, comúnmente asociados a esquemas de prueba y error, donde los parámetros del filtro se determinan a partir de reglas de diseño y posteriormente se ajustan de manera sucesiva hasta cumplir con restricciones como la frecuencia de resonancia, la potencia reactiva del capacitor y los límites de distorsión armónica. Un ejemplo de este enfoque se presenta en [15], donde los autores proponen un algoritmo general basado en relaciones entre parámetros de resonancia y cocientes de

inductancias, permitiendo obtener diseños robustos frente a variaciones en la impedancia de red mediante ajustes iterativos del sistema.

De manera similar, otros trabajos han propuesto metodologías analíticas para el diseño de filtros LCL que requieren ajustes sucesivos para cumplir con criterios de desempeño y estabilidad [7, 24], evidenciando que, aunque estos métodos proporcionan guías estructuradas de diseño, el proceso final depende en gran medida de la experiencia del diseñador y de iteraciones manuales.

En [16] los autores desarrollaron un método de optimización para el diseño de filtros LCL orientado a aplicaciones con fuentes renovables. Su propuesta incluye una función objetivo que minimiza la THD de la corriente inyectada, mientras se cumplen restricciones relacionadas con la frecuencia de resonancia, la potencia reactiva del capacitor y el tamaño físico de los elementos pasivos. El estudio destaca la posibilidad de incluir técnicas de optimización numérica o metaheurística para obtener parámetros óptimos bajo condiciones de operación variables, lo cual representa una aportación clave frente a métodos tradicionales basados en reglas analíticas o ajustes iterativos, ya que permite adaptar automáticamente el diseño a cambios en la impedancia de red, variaciones en las condiciones de operación y requerimientos dinámicos del sistema, escenarios donde los enfoques convencionales suelen requerir reajustes manuales o rediseños parciales.

Para lograr lo anterior, el desarrollo del método inicia con el modelado dinámico del sistema convertidor-filtro-red en el dominio del tiempo, empleando una representación en espacio de estados. Posteriormente, dicho modelo se transforma al denominado Dominio Armónico Extendido (*Extended Harmonic Domain*, EHD), lo que permite representar de forma explícita las componentes armónicas del sistema en estado estacionario. A partir de esta formulación, se evalúan diversos índices de calidad de energía y se plantea un problema de optimización basado en mínimos cuadrados no lineales para la selección óptima de los parámetros del filtro.

La frecuencia de resonancia del filtro LCL se define como:

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_g + L_c}{L_g L_c C_f}}, \quad (2.1)$$

donde L_g y L_c representan las inductancias del lado de la red y del lado del convertidor, respectivamente, y C_f corresponde al capacitor del filtro. Para garantizar una operación estable y una adecuada atenuación de armónicos, la frecuencia de resonancia debe ubicarse dentro del intervalo:

$$10f_{red} < f_{res} < 0.5f_{sw}. \quad (2.2)$$

El comportamiento dinámico del sistema en el dominio del tiempo se expresa mediante la ecuación de espacio de estados:

$$\dot{\mathbf{x}}(t) = \mathbf{A}\mathbf{x}(t) + \mathbf{B}\mathbf{u}(t), \quad (2.3)$$

donde el vector de estado $\mathbf{x}$ incluye las corrientes en las inductancias del filtro y el voltaje del capacitor, mientras que $\mathbf{u}$ representa las señales de excitación del sistema.

Para el análisis en régimen permanente, el modelo se transforma al Dominio Armónico Extendido, obteniéndose:

$$\mathbf{X} = (\mathbf{A} - \mathbf{D})^{-1} \mathbf{B} \mathbf{U}, \quad (2.4)$$

donde $\mathbf{X}$ y $\mathbf{U}$ son vectores que contienen las componentes armónicas de las variables de estado y de entrada, respectivamente, y $\mathbf{D}$ es una matriz diagonal asociada a las frecuencias armónicas consideradas.

A partir de la solución en el dominio armónico, se calculan los principales índices de desempeño del sistema, tales como la distorsión armónica total, el rizado de corriente y las potencias activa y reactiva. Estos índices se agrupan en un vector de desempeño:

$$\mathbf{I}_{est} = [i_{ripple}, THD_i, THD_v, P, Q, f_{res}]. \quad (2.5)$$

El diseño óptimo del filtro se plantea entonces como un problema de minimización de mínimos cuadrados no lineales:

$$f(\mathbf{p}) = \sum_{n=1}^N \rho_n^2 (I_{est,n}(\mathbf{p}) - I_{ref,n})^2, \quad (2.6)$$

donde $\mathbf{p} = [L_g, L_c, C_f]$ es el vector de parámetros de diseño del filtro, $\mathbf{I}_{ref}$ contiene los valores de referencia impuestos por normas de calidad de energía y criterios de diseño, y ρ_n son factores de ponderación que permiten jerarquizar los distintos objetivos.

Adicionalmente, el artículo emplea la energía total almacenada en el filtro como métrica comparativa para evaluar el tamaño de los componentes pasivos, la cual se define como:

$$W_t = \frac{1}{2} L_g i_g^2 + \frac{1}{2} L_c i_c^2 + \frac{1}{2} C_f v_{ac}^2. \quad (2.7)$$

Por otro lado, en [5] se realizó una revisión sistemática de topologías de filtros pasivos y sus criterios de diseño. En su análisis se consideran aspectos como la ubicación del filtro (lado de inversor, intermedio, lado de red), el impacto de la impedancia de red, y la necesidad de amortiguamiento activo o pasivo. Además, se discuten los criterios para seleccionar entre filtros L, LC, LCL y filtros híbridos, dependiendo de la aplicación, el nivel de potencia y las exigencias normativas. Este trabajo propone un marco unificado de diseño y selección de filtros, enfatizando que el proceso debe considerar tanto el desempeño en frecuencia como las implicaciones en la dinámica del control.

En [25] los autores presentan un diseño de filtro LCL con amortiguamiento pasivo orientado a sistemas fotovoltaicos conectados a red, basado en un enfoque de optimización multiobjetivo. El método considera la selección adecuada de las inductancias del lado del inversor y de la red, la capacitancia del filtro y la resistencia de amortiguamiento, tomando en cuenta criterios como la ubicación de la frecuencia de resonancia, la limitación de la potencia reactiva del capacitor y la atenuación de armónicos de alta frecuencia. Los resultados reportados muestran una reducción de la distorsión armónica total de la corriente desde aproximadamente 0.97% en el lado del inversor sin filtrado, a 0.43% con un diseño LCL convencional, alcanzando valores cercanos a 0.10% mediante el diseño propuesto. Asimismo, la amplitud del quinto armónico se reduce de aproximadamente 0.35% a 0.07% de la componente fundamental, evidenciando una mejora significativa en la atenuación armónica y en la reducción del rizado

de corriente. Estos valores se encuentran por debajo de los límites establecidos por la norma IEEE 519 para distorsión armónica en corriente, la cual restringe típicamente a valores máximos cercanos al 5% en el punto de acoplamiento común (PCC), garantizando así el cumplimiento de criterios de calidad de energía [6]. Finalmente, los autores concluyen que el enfoque basado en optimización permite alcanzar una mayor atenuación armónica y mejor desempeño frente a métodos tradicionales de diseño.

Por otra parte, en [26] se describe el procedimiento de diseño de un filtro LCL que involucra algoritmos metaheurísticos, donde los autores presentan una comparativa entre los resultados de distorsión armónica total obtenidos mediante algoritmos genéticos y optimización por enjambre de partículas para inversores conectados a red bajo control directo de potencia (DPC). Los resultados muestran que, para una referencia constante, el THD de la corriente inyectada a la red alcanza aproximadamente 0.4% utilizando PSO y 1.61% mediante GA, representando una mejora significativa respecto al caso base, donde se reportan valores de 2.39% y 3.94%, respectivamente. Asimismo, al incorporar una resistencia de amortiguamiento en serie con el capacitor del filtro LCL, el THD se reduce hasta valores cercanos a 0.12% bajo cambios rápidos de referencia y hasta 0.06% cuando la referencia permanece constante, evidenciando una mejora notable en la calidad de energía. Estos resultados demuestran que PSO presenta un desempeño superior en términos de reducción armónica y eficiencia respecto a GA, cumpliendo además con los lineamientos establecidos en la norma IEEE 1547 [27], la cual define los requisitos técnicos para la interconexión segura y operación de recursos energéticos distribuidos conectados a red, incluyendo criterios de sincronización, estabilidad y desempeño eléctrico. Para ello, los autores parten del modelo dinámico del filtro LCL, el cual describe la relación entre las corrientes en las inductancias y el voltaje en el capacitor del filtro.

El comportamiento dinámico del filtro LCL se expresa mediante las siguientes ecuaciones diferenciales:

$$i = \frac{1}{L} \int (V - V_c) dt, \quad (2.8)$$

$$V_c = \frac{1}{C_f} \int (i - i_g) dt, \quad (2.9)$$

$$i_g = \frac{1}{L_g} \int (V_c - V_g) dt, \quad (2.10)$$

donde L y L_g representan las inductancias del lado del inversor y de la red, respectivamente, C_f es el capacitor del filtro, V es el voltaje del inversor, V_g el voltaje de la red, e i e i_g las corrientes correspondientes.

Los autores imponen una restricción sobre la frecuencia de resonancia del filtro LCL, la cual debe satisfacer:

$$10f_n \leq f_{res} \leq 0.5f_{sw}, \quad (2.11)$$

donde f_n es la frecuencia fundamental de la red y f_{sw} la frecuencia de conmutación del inversor.

Adicionalmente, se establecen restricciones sobre los valores de los componentes del filtro. El capacitor C_f se limita para evitar una degradación del factor de potencia, imponiendo:

$$C_f \leq 0.05 C_b, \quad (2.12)$$

mientras que la inductancia total del filtro debe cumplir:

$$L + L_g \leq 0.1 L_b, \quad (2.13)$$

donde C_b y L_b son los valores base del sistema, definidos a partir de la impedancia base Z_b :

$$Z_b = \frac{V_{g,LL}^2}{P_{dc}}, \quad (2.14)$$

$$C_b = \frac{1}{\omega_n Z_b}. \quad (2.15)$$

El problema de diseño del filtro se formula mediante una función objetivo que combina la atenuación armónica del filtro con términos de penalización asociados al incumplimiento de las restricciones de diseño. De manera general, la función objetivo se expresa como:

$$f_{obj} = w_1 (1 - Har) + w_2 \text{Penalty}, \quad (2.16)$$

donde Har representa el índice de atenuación armónica del filtro, w_1 y w_2 son factores de ponderación, y Penalty es un término que toma valor nulo cuando las restricciones se satisfacen y un valor constante cuando se violan, particularmente en el caso de la frecuencia de resonancia fuera del intervalo permitido.

La atenuación armónica se relaciona directamente con la impedancia característica del filtro LCL, la cual depende de los valores de las inductancias y del capacitor del filtro. Dicha impedancia puede expresarse como:

$$Z_{LC}^2 = \frac{1}{L_g C_f}, \quad (2.17)$$

Con base en esta formulación matemática, los parámetros del filtro pueden evaluarse de manera iterativa mediante algoritmos de optimización como los algoritmos genéticos (GA) y la optimización por enjambre de partículas (PSO), permitiendo obtener combinaciones óptimas de L , L_g y C_f que cumplen simultáneamente con los requisitos de calidad de energía y estabilidad del sistema.

Por otra parte, en [28] se propone una metodología basada en algoritmos genéticos para la determinación óptima de los parámetros de un filtro LCL aplicado a inversores multinivel tipo cascaded H-bridge (CHB). En este trabajo, el diseño del filtro se formula como un problema de optimización multiobjetivo orientado a la minimización de la distorsión armónica total y de las pérdidas asociadas al sistema, considerando además restricciones relacionadas con la frecuencia de resonancia y los límites operativos del inversor. Los resultados reportados muestran que, antes de implementar el filtro LCL, el THD del voltaje de salida fase-tierra alcanza aproximadamente un valor cercano al 6.5%, excediendo las recomendaciones típicas para sistemas de potencia. Tras aplicar el filtro LCL optimizado mediante el algoritmo genético, el THD se reduce hasta valores cercanos al 2%, evidenciando una mejora significativa en la calidad de la energía

entregada. Asimismo, los armónicos individuales se reducen por debajo del 1 %, con excepción del tercer armónico, cuyo valor también disminuye hasta mantenerse por debajo del 2 %.

El problema de diseño se formula como una función objetivo multiobjetivo, definida como:

$$\text{mín}(w_1 f_1 + w_2 f_2) \quad (2.18)$$

donde w_1 y w_2 son factores de ponderación asociados a cada criterio de optimización.

El primer objetivo consiste en minimizar la distorsión armónica total del voltaje de salida, definida como:

$$f_1 = \text{mín}(\text{THD}_v) \quad (2.19)$$

$$\text{THD}_v = \sqrt{\sum_{n=2}^{\infty} \left(\frac{U_n}{U_1} \right)^2} \quad (2.20)$$

donde U_n representa la magnitud del armónico de orden n y U_1 es la componente fundamental del voltaje.

El segundo objetivo busca minimizar el costo asociado a las pérdidas energéticas en los dispositivos de potencia del inversor:

$$f_2 = \text{mín}(f_{\text{Energy_Cost}}) \quad (2.21)$$

Las pérdidas por conducción se calculan como:

$$P_{\text{cond}} = |i_c| \cdot v_{\text{on}} \quad (2.22)$$

donde el voltaje en conducción se modela mediante una expresión polinómica dependiente de la corriente:

$$v_{ce} = aI_c^2 + bI_c + c \quad (2.23)$$

Las pérdidas de conmutación se calculan como:

$$E_{\text{on}} = |i_c| \cdot K_{\text{on}} \quad (2.24)$$

$$E_{\text{off}} = |i_c| \cdot K_{\text{off}} \quad (2.25)$$

$$E_{\text{rec}} = |i_c| \cdot K_{\text{rec}} \quad (2.26)$$

Finalmente, el costo anualizado de las pérdidas energéticas se expresa como:

$$f_{\text{Energy.Cost}} = H \cdot U_{\text{Energy}} \cdot \frac{(1+i)^y - 1}{i(1+i)^y} \cdot P_{\text{loss}} \quad (2.27)$$

donde H es el número de horas de operación anual, U_{Energy} es el costo unitario de la energía, i es la tasa de interés anual y y es la vida útil del sistema.

El problema de optimización está sujeto a las siguientes restricciones técnicas.
Rizado de corriente en la inductancia

$$0.1 I_{\text{rated}} \leq i_{\text{ripple}} \leq 0.3 I_{\text{rated}} \quad (2.28)$$

lo que impone el siguiente rango para la inductancia del lado del inversor:

$$\frac{V_{\text{Source-Phase}}}{\sqrt{6}(n-1)f_{sw}i_{\text{ripp-max}}} \leq L_i \leq \frac{V_{\text{Source-Phase}}}{\sqrt{6}(n-1)f_{sw}i_{\text{ripp-min}}} \quad (2.29)$$

Para limitar la variación del factor de potencia, la capacitancia del filtro debe cumplir:

$$C_f \leq 0.05 C_B \quad (2.30)$$

donde:

$$C_B = \frac{1}{\omega_g Z_B} \quad (2.31)$$

$$Z_B = \frac{V_{\text{Source-LL}}^2}{P_i} \quad (2.32)$$

La frecuencia de resonancia del filtro debe situarse:

$$10f_g \leq f_{\text{res}} \leq 0.5f_{sw} \quad (2.33)$$

$$f_{\text{res}} = \frac{1}{2\pi} \sqrt{\frac{L_i + L_g}{L_i L_g C_f}} \quad (2.34)$$

Con base en este diseño, se aplica un algoritmo genético como técnica de optimización heurística, la solución óptima obtenida corresponde al conjunto de parámetros del filtro LCL que satisface las restricciones impuestas y ofrece un compromiso óptimo entre calidad de energía y eficiencia del sistema.

En [29], se presenta un método de diseño de filtro LCL basado en optimización por enjambre de partículas combinado con un método de cribado (*screening*), en el cual se consideran simultáneamente criterios relacionados con la distorsión armónica total, los armónicos de alta frecuencia, la inductancia total del filtro, la ubicación de la frecuencia de resonancia y el costo asociado a los componentes pasivos. Los resultados muestran que, bajo condiciones nominales de red ($\text{SCR} = 15$), el diseño propuesto logra una THD de la corriente inyectada cercana al 1.34% y una tasa de distorsión armónica de alta frecuencia alrededor de 0.32%. Asimismo, cuando el sistema opera bajo condiciones de red débil ($\text{SCR} = 6$), caracterizadas por una mayor impedancia

equivalente y menor capacidad de cortocircuito, el método mantiene una THD aproximada de 1.33% y una distorsión armónica de alta frecuencia cercana al 0.31%. Estos valores cumplen con los límites establecidos por la norma IEEE 519 [6], la cual recomienda que la distorsión armónica total de corriente en el punto de acoplamiento común se mantenga típicamente por debajo del 5% para sistemas con $I_{cc}/I_L < 20$ y tensiones menores a 69 kV. A diferencia de métodos tradicionales que consideran únicamente la THD como criterio de diseño, la propuesta integra explícitamente la atenuación de armónicos de alta frecuencia dentro del proceso de optimización, lo que permite obtener parámetros del filtro LCL con un mejor compromiso entre desempeño de filtrado, robustez ante variaciones de red y reducción del costo total del sistema.

Siguiendo el enfoque presentado por los autores, el método propuesto para el diseño del filtro LCL conectado a la red se fundamenta en un análisis detallado de los armónicos de alta frecuencia generados por el inversor y en la formulación de un problema de optimización multiobjetivo, el cual es resuelto mediante el algoritmo mencionado anteriormente.

Para caracterizar el comportamiento dinámico del filtro LCL y evaluar la propagación de los armónicos hacia la red, se emplea el modelo en el dominio de Laplace descrito por la siguiente función de transferencia:

$$\frac{i_g(s)}{u_{xn}(s)} = \frac{1}{L_1 L_{2,\text{total}} C s^3 + (L_1 + L_{2,\text{total}}) s} \quad (2.35)$$

donde L_1 es la inductancia del lado del inversor, $L_{2,\text{total}} = L_2 + L_g$ representa la inductancia total del lado de la red (incluyendo la impedancia de la red), y C es la capacitancia del filtro.

La frecuencia angular de resonancia del filtro LCL se define como:

$$\omega_r = \sqrt{\frac{L_1 + L_{2,\text{total}}}{L_1 L_{2,\text{total}} C}} \quad (2.36)$$

A partir del análisis armónico del voltaje de salida del inversor mediante series dobles de Fourier, los autores establecen la relación entre los armónicos del voltaje del inversor y los armónicos de la corriente inyectada a la red. Para el armónico de orden $[m(\omega_{sw}/\omega_0) \pm n]$, la relación en el dominio de la frecuencia se expresa como:

$$\frac{i_{g,h}(j\omega_{mn})}{u_{xn,h}(j\omega_{mn})} = \frac{1}{L_1 L_{2,\text{total}} C (j\omega_{mn})^3 + (L_1 + L_{2,\text{total}}) j\omega_{mn}} \quad (2.37)$$

La amplitud del armónico de corriente correspondiente se obtiene como:

$$|i_{g,h}(j\omega_{mn})| = \frac{|u_{xn,h}(j\omega_{mn})|}{|(L_1 + L_{2,\text{total}})\omega_{mn} - L_1 L_{2,\text{total}} C \omega_{mn}^3|} \quad (2.38)$$

y el índice de distorsión armónica de alta frecuencia de la corriente inyectada a la red se define como:

$$D_{i_{g,h}} = \frac{|i_{g,h}|}{i_{g0}} \times 100 \% \quad (2.39)$$

donde i_{g0} es la amplitud de la componente fundamental de la corriente de red.

A partir del modelo dinámico y del análisis armónico previamente definido, el espacio de búsqueda de los parámetros del filtro LCL se delimita mediante un conjunto de restricciones técnicas. El valor máximo permitido de la inductancia total está dado por:

$$L_{T,\text{máx}} = \frac{\frac{U_{dc}^2}{4} - U_{xn,\text{peak}}^2}{2\pi f_0 I_{g,\text{peak}}} \quad (2.40)$$

Asimismo, para limitar el rizado de corriente en la inductancia del lado del inversor, se establece una inductancia mínima:

$$L_{1,\text{mín}} = \frac{U_{dc} M_r}{4\sqrt{3} \Delta I_{L1,\text{peak}} f_{sw}} \quad (2.41)$$

La capacitancia del filtro se limita a partir de la potencia reactiva introducida por el capacitor, imponiendo:

$$\omega_0 C u_{cx}^2 \leq 0.05 \cdot \frac{P_N}{3} \quad (2.42)$$

de donde se obtiene el valor máximo de la capacitancia:

$$C_{\text{máx}} = \frac{0.05 P_N}{3 \cdot 2\pi f_0 u_{sx,\text{rms}}^2} \quad (2.43)$$

El diseño del filtro LCL se plantea como un problema de optimización multiobjetivo. Los primeros objetivos se utilizan como condiciones de cribado (*screening*), destacando:

$$D_{i_{g,h}} \leq 0.3 \% \quad (2.44)$$

$$L_1 + L_{2,\text{total}} \leq L_{T,\text{máx}} \quad (2.45)$$

$$p_1 < \frac{L_{2,\text{total}}}{L_1} < p_2 \quad (2.46)$$

$$10f_0 < f_r < 0.5f_{sw} \quad (2.47)$$

Finalmente, el costo del filtro se modela mediante la siguiente función:

$$F_{\text{cost}} = a_1(L_1 + L_{2,\text{total}}) + a_2C \quad (2.48)$$

La función de aptitud total empleada en el algoritmo PSO se expresa como:

$$F_{\text{total}} = F_{\text{HFTHD}} + F_{LT} + F_p + F_r + F_{\text{cost}} \quad (2.49)$$

y el problema final queda formulado como:

$$\begin{cases} \text{mín} & F_{\text{total}} \\ \text{s.t.} & \begin{cases} L_1 \in (L_{1,\text{min}}, L_{T,\text{max}}) \\ L_{2\text{total}} \in (0, L_{T,\text{max}}) \\ C \in (0, C_{\text{max}}) \end{cases} \end{cases} \quad (2.50)$$

La Tabla 2.1 resume los métodos de diseño de filtros LCL mencionados anteriormente. Los métodos clásicos se caracterizan por su simplicidad y facilidad de implementación, constituyendo una base adecuada para el diseño inicial; sin embargo, presentan limitaciones en términos de robustez frente a variaciones en las condiciones de operación y en la impedancia de red, ya que suelen basarse en formulaciones analíticas y supuestos nominales que no contemplan escenarios dinámicos o incertidumbres del sistema.

En contraste, los métodos basados en algoritmos metaheurísticos, como los algoritmos genéticos y la optimización por enjambre de partículas, permiten formular el diseño como un problema de optimización global, donde se explora un amplio espacio de soluciones considerando simultáneamente múltiples objetivos y restricciones. Esta característica posibilita incorporar variaciones de parámetros, cambios en la impedancia de red y diferentes condiciones operativas dentro del proceso de optimización, lo que conduce a diseños más robustos y adaptables al comportamiento real del sistema, optimizando variables como la distorsión armónica total, la frecuencia de resonancia, el tamaño físico de los componentes y el costo de implementación.

Tabla 2.1: Comparación de métodos para el diseño de filtros LCL

Referencia	Método	Aplicación	Objetivos de Optimización	Resultados
Gurrola-Corral et al. (2020) [16]	Optimización numérica basada en dominio armónico extendido (EHD)	Filtro LCL en sistemas con fuentes renovables conectados a red	Minimizar índices armónicos, frecuencia de resonancia y tamaño físico del filtro	Se reportan valores de THD entre $\approx 0.41\%$ y 11.6% para distintos métodos comparados; el enfoque propuesto logra cumplir índices armónicos cercanos al 6% .
Beres et al. (2016) [5]	Análisis experimental comparativo de filtros pasivos LCL	VSI trifásico conectado a red	Evaluar atenuación armónica, pérdidas y comportamiento del amortiguamiento	Resultados experimentales muestran THD entre $\approx 2.10\%$ y 2.99% según la topología de amortiguamiento empleada.
Kahlane et al. (2015) [25]	Diseño clásico con amortiguamiento pasivo	Filtro LCL para sistemas fotovoltaicos conectados a red	Frecuencia de resonancia, THD y estabilidad	El diseño propuesto reduce la THD desde 0.97% hasta valores cercanos a 0.10% .
Djema et al. (2015) [26]	Comparativa GA vs PSO	Filtro LCL en inversor conectado a red con control DPC	Minimizar THD y pérdidas energéticas	El algoritmo PSO alcanza una THD cercana a 0.4% , mientras que GA obtiene aproximadamente 1.61% ; al incorporar amortiguamiento adicional se logran valores mínimos alrededor de 0.06% .
Alamri & Alharbi (2020) [28]	Algoritmo Genético (GA)	Filtros LCL en inversores multinivel (CHB)	Minimizar THD y pérdidas considerando datos reales de IGBTs	La aplicación del algoritmo genético reduce la THD del voltaje de salida desde 6.5% hasta cerca del 2.09% .
Cai et al. (2021) [29]	PSO + método de cribado (screening)	Filtro LCL para inversor trifásico conectado a red débil	THD, inductancia total, costo y frecuencia de resonancia	Se obtiene una THD de corriente cercana a 1.33% bajo condiciones de red débil ($SCR=6$) y una distorsión armónica de alta frecuencia aproximada de 0.31% .

En esta tesis se implementó un algoritmo genético (GA) para el diseño y optimización de un filtro pasivo tipo LCL, cuyo propósito es determinar valores adecuados de inductancias y capacitancia que permitan mejorar el desempeño del sistema desde un punto de vista eléctrico y práctico. La optimalidad del diseño se establece considerando criterios cuantificables, tales como la disminución del rizado de corriente generado por la conmutación del inversor, la limitación de pérdidas energéticas y el cumplimiento de restricciones relacionadas con la estabilidad del sistema. En particular, se asegura que la frecuencia de resonancia del filtro permanezca dentro de un rango adecuado respecto a la frecuencia fundamental y la frecuencia de conmutación, con el objetivo de evitar fenómenos de resonancia no deseados y garantizar una adecuada atenuación de armónicos.

El inversor monofásico propuesto se valida experimentalmente con una carga resistiva destinada a disipación térmica, en este caso la contribución del inversor no se limita a la generación del calor, sino al desarrollo y validación de una etapa de conversión CD/CA optimizada en términos de la calidad de la energía.

A diferencia de utilizar directamente una fuente de CD para alimentar una resistencia, donde no se puede realizar un control en frecuencia ni una futura adaptación a cargas inductivas, la conversión a CA permite evaluar y optimizar el desempeño del filtro LCL en condiciones reales de operación (THD, frecuencia de resonancia, estabilidad dinámica y atenuación de armónicos de conmutación), facilitando la integración futura con cargas inductivas o con la red eléctrica.

Para mejorar la calidad de la señal entregada, se incorpora un filtro LCL entre el inversor y la carga. Este filtro tiene la función principal de atenuar las componentes armónicas de alta frecuencia, permitiendo obtener una señal más cercana a una forma sinusoidal. El diseño del filtro toma en cuenta parámetros eléctricos relevantes como la frecuencia de conmutación, la corriente nominal del sistema y las limitaciones prácticas asociadas al tamaño y características de los componentes pasivos.

La salida del sistema se conecta a una carga resistiva destinada a aplicaciones de calefacción eléctrica, donde la energía convertida se disipa en forma de calor. El uso de una carga resistiva permite evaluar el comportamiento del inversor y del filtro bajo condiciones controladas, facilitando el análisis del desempeño del diseño optimizado sin introducir complejidades adicionales derivadas de cargas no lineales o altamente reactivas.

El algoritmo genético explora diferentes combinaciones de parámetros del filtro mediante un proceso iterativo basado en selección, cruce y mutación, evaluando cada solución mediante una función de objetivo. De esta manera, se busca encontrar una configuración que logre un equilibrio entre calidad de energía, estabilidad del sistema y viabilidad práctica de implementación.

CAPÍTULO 3.

MARCO TEÓRICO

Este capítulo aborda los principales conceptos, definiciones y antecedentes teóricos relacionados con los inversores de potencia y las diferentes técnicas de modulación, tomando en cuenta principalmente la modulación sinusoidal por ancho de pulso (SPWM) debido a su amplia aplicación en convertidores.

También se analizan los fenómenos asociados a la generación de armónicos y su efecto sobre la calidad de la energía, introduciendo el concepto de distorsión armónica total como parámetro para evaluar el desempeño de los sistemas de conversión. En este contexto, se revisan los filtros pasivos, particularmente de tipo L, LC y LCL, como soluciones efectivas para la mitigación de armónicos.

El diseño de filtros pasivos presenta un desafío considerable, especialmente en el caso de los filtros LCL, donde cada uno de sus elementos debe cumplir simultáneamente múltiples restricciones de desempeño. La determinación manual de los valores de L_1 , L_2 y C mediante cálculos tradicionales o procedimientos de prueba y error suele ser insuficiente debido a la naturaleza no lineal y multimodal del problema, así como a la influencia de condiciones de operación variables. Por ello, se recurre a técnicas de optimización que permitan automatizar y mejorar la selección de parámetros del filtro.

Dentro de este contexto, los Algoritmos Genéticos se posicionan como una de las herramientas más adecuadas para abordar este tipo de problemas. Su carácter estocástico, basado en la generación aleatoria de poblaciones y en la aplicación de operadores como selección, cruce y mutación, les permite explorar eficientemente espacios de soluciones complejos, evitando quedar atrapados en óptimos locales y facilitando la búsqueda de soluciones robustas. Estas propiedades hacen que los GA sean especialmente efectivos en la optimización de sistemas con múltiples restricciones simultáneas.

La aplicación de GA al diseño de filtros LCL permite cumplir criterios esenciales como la frecuencia de resonancia, el rizado de corriente, la potencia reactiva del capacitor y la distorsión armónica total. Al evaluar de forma iterativa el desempeño de cada candidato dentro de la población y favorecer la supervivencia de las mejores soluciones, los GA proporcionan un procedimiento sistemático, flexible y reproducible para la determinación de parámetros óptimos que mejoran el comportamiento del inversor bajo diversas condiciones de operación.

Finalmente, se incluye una descripción detallada del funcionamiento de los algoritmos genéticos y de su implementación en el diseño de filtros pasivos, con el objetivo de proporcionar el sustento teórico necesario para comprender los métodos empleados a lo largo de este trabajo de tesis.

3.1. Convertidores CD/CA

Dentro de los inversores monofásicos, la topología puede variar entre medio puente, puente completo o configuraciones *push-pull*. Los inversores de medio puente son fundamentales para comprender el funcionamiento de los inversores de puente com-

pleto; por ello, primero se describe esta topología y posteriormente se abordan los inversores monofásicos de puente completo, ya que esta fue la topología seleccionada para el presente trabajo de tesis [8, 10].

La topología de inversor monofásico de medio puente es una de las configuraciones más simples y ampliamente utilizadas en la conversión CD-CA. Está formada por dos interruptores electrónicos conectados en serie entre el bus de corriente continua, acompañados de sus diodos antiparalelo, y un punto medio que actúa como nodo de salida. Para garantizar un punto de referencia estable y dividir el bus de alimentación, se emplea un par de capacitores conectados en serie, lo que permite obtener dos niveles de voltaje. El principio de operación consiste en alternar la conducción de los interruptores superior e inferior: cuando se activa el interruptor superior, el voltaje aplicado a la carga es $+E/2$, mientras que, al activarse el interruptor inferior, el voltaje es $-E/2$ [8, 11]. Los diodos antiparalelo permiten la circulación de corriente cuando el sentido de ésta es contrario al del interruptor activo, lo cual resulta fundamental en cargas con comportamiento inductivo [12].

Los inversores monofásicos de medio puente, como se observa en la Figura 3.1, están conformados por dos interruptores de potencia bidireccionales en corriente (S_1-D_1 y S_2-D_2) dispuestos en una configuración conocida como *totem-pole*. Esta configuración permite alternar de forma controlada los niveles de voltaje aplicados a la carga a partir de un bus dividido, lo que hace posible la generación de una señal alterna mediante la conmutación complementaria de los interruptores [8, 10].

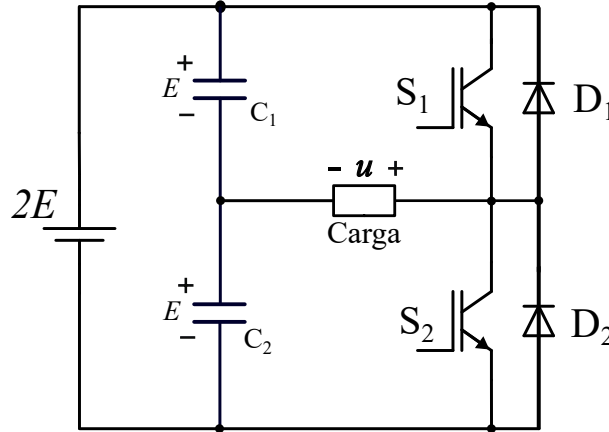


Figura 3.1: Inversor monofásico de medio puente.

Las ecuaciones del inversor de medio puente pueden expresarse como:

$$u = \begin{cases} +\frac{E}{2}, & \text{si } S_1 \text{ conduce,} \\ -\frac{E}{2}, & \text{si } S_2 \text{ conduce.} \end{cases} \quad (3.1)$$

De forma equivalente, el voltaje de salida puede escribirse en función de los estados de conmutación:

$$u = (S_1 - S_2) \frac{E}{2}, \quad (3.2)$$

donde S_1 y S_2 representan los estados lógicos de los interruptores (1 = encendido, 0 = apagado). Además, debido al divisor capacitivo del bus de corriente continua, se cumple:

$$V_{C_1} = V_{C_2} = \frac{E}{2}. \quad (3.3)$$

Estas relaciones permiten modelar el comportamiento del inversor y facilitan el análisis de las estrategias de modulación y de las condiciones de operación para diferentes tipos de carga [11, 12]. En particular, la circulación de corriente puede darse a través de los interruptores principales o de los diodos antiparalelo, dependiendo del signo instantáneo de la corriente en la carga.

Es importante señalar que S_1 y S_2 no pueden estar simultáneamente en conducción para evitar el cortocircuito directo del bus de corriente continua, fenómeno conocido como *shoot-through*, ni simultáneamente apagados cuando la carga requiere continuidad de corriente. Por ello, los interruptores deben operar con señales de control complementarias e incorporar tiempos muertos adecuados, como se ilustra en la Figura 3.2 [12, 10].

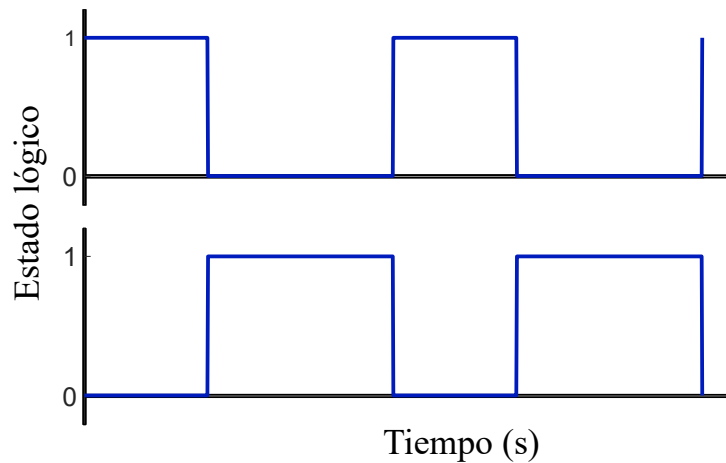


Figura 3.2: Señales de control complementarias

En cualquier condición de operación, el voltaje máximo soportado por cada interruptor en estado de bloqueo es igual al voltaje total del bus de corriente continua, es decir:

$$u_{\text{bloqueo}} = E. \quad (3.4)$$

De esta manera, el inversor de medio puente sintetiza una forma de onda cuadrada simétrica respecto al eje horizontal, la cual presenta un alto contenido armónico. Para aplicaciones que requieren una señal cercana a una senoidal, resulta necesario incorporar filtros pasivos en la etapa de salida, con el fin de atenuar los armónicos de orden superior [30, 6].

Modelado promedio

En la estructura del inversor de medio puente, el voltaje instantáneo aplicado a la carga puede tomar los valores $\pm E/2$. Suponiendo un índice de modulación en amplitud $m_a \leq 1$ dentro de la región lineal, el voltaje promedio aplicado a la carga durante un periodo de conmutación T_M se expresa como [8, 10]:

$$\bar{u}(t) = \langle u(t) \rangle_{T_M} = m_a \frac{E}{2} \sin(\omega_M t), \quad \omega_M = 2\pi f_M, \quad (3.5)$$

donde f_M es la frecuencia de la señal moduladora sinusoidal.

Si se desea referir el voltaje respecto al punto neutro N del divisor capacitivo, se tiene la relación [12]:

$$u_{AN}(t) = u_{0N}(t) + u_{A0}(t), \quad (3.6)$$

de donde se obtiene la componente promediada:

$$\bar{u}_{AN}(t) = \frac{E}{2} + \bar{u}(t) = \frac{E}{2} [1 + m_a \sin(\omega_M t)]. \quad (3.7)$$

Dado que las expresiones anteriores corresponden a valores promediados, el valor de pico del primer armónico del voltaje de salida coincide con el valor de pico del promedio cuando se cumple $m_f > 6$, condición bajo la cual la separación espectral entre la componente fundamental y los armónicos de conmutación es suficiente. Por lo tanto, la amplitud de la componente fundamental del voltaje de salida se expresa como [8, 31]:

$$U_1 = U_{1,\max} = m_a \frac{E}{2}, \quad m_a \leq 1. \quad (3.8)$$

Inversor puente completo

Esta topología está conformada por cuatro interruptores denominados S_1 , S_2 , S_3 y S_4 los cuales se encuentran conectados en un extremo al bus de alimentación de corriente directa (V_{CD}) y en el otro extremo a una carga, como se muestra en Figura 3.3. En esta configuración es posible establecer el flujo de corriente proveniente del bus de CD en ambos sentidos a través de la carga, permitiendo así la generación de una señal alterna a partir de una fuente de corriente continua [9].

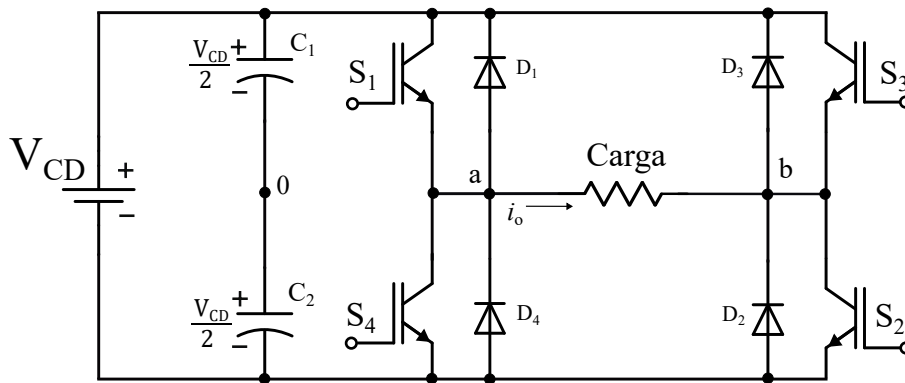


Figura 3.3: Inversor puente H

El voltaje de salida del inversor se obtiene a partir de la diferencia de potencial entre los nodos de los dos brazos del puente, generando tres niveles posibles: $+V_{CD}$, 0 y $-V_{CD}$. La aparición de estos niveles depende de la combinación de estados de conmutación de los interruptores.

Tabla 3.1: Estados de interruptores para un puente inversor de fuente de voltaje monofásico completo (VSI)

Estado	Estado no.	Estado de interruptor*	v_{ao}	v_{bo}	v_o	Componentes que conducen
S_1 y S_2 están cerrados, y S_4 y S_3 están abiertos	1	10	$V_{CD}/2$	$-V_{CD}/2$	V_{CD}	S_1, S_2 si $i_o > 0$; D_1, D_2 si $i_o < 0$
S_4 y S_3 están cerrados, y S_1 y S_2 están abiertos	2	01	$-V_{CD}/2$	$V_{CD}/2$	$-V_{CD}$	D_4, D_3 si $i_o > 0$; S_4, S_3 si $i_o < 0$
S_1 y S_3 están cerrados, y S_4 y S_2 están abiertos	3	11	$V_{CD}/2$	$V_{CD}/2$	0	S_1, D_3 si $i_o > 0$; D_1, S_3 si $i_o < 0$
S_4 y S_2 están cerrados, y S_1 y S_3 están abiertos	4	00	$-V_{CD}/2$	$-V_{CD}/2$	0	D_4, S_2 si $i_o > 0$; S_4, D_2 si $i_o < 0$
S_1, S_2, S_3 y S_4 están abiertos todos	5	apagado	$-V_{CD}/2$	$V_{CD}/2$	$-V_{CD}$	D_4, D_2 si $i_o > 0$; D_1, D_3 si $i_o < 0$

* 1, si un interruptor superior está cerrado; 0, si un interruptor inferior está cerrado.

Como se comentó anteriormente, el inversor en puente H admite un voltaje de salida unipolar, situación que no es posible en el caso del inversor en medio puente.

En esta configuración, Figura 3.3, se emplean dos ramas ondulatoras de voltaje que, suponemos, están controladas de manera idéntica a la rama ondulatora del medio puente, por lo tanto, ambas ramas se controlarán de la siguiente forma:

- **Rama I** (S_1 – D_1 y S_2 – D_2): Control complementario de los transistores, a partir de una portadora triangular $v_p(t)$ de frecuencia f_p y amplitud $V_{p,máx} \ll K$, junto con una moduladora sinusoidal definida como:

$$v_M(t) = V_{M,máx} \sin(\omega_M t).$$

- **Rama II** (S_3 – D_3 y S_4 – D_4): Control complementario de los transistores, utilizando la misma portadora triangular $v_p(t)$ de frecuencia f_p y amplitud $V_{p,máx}$, y una moduladora sinusoidal definida como:

$$v_M(t) = V_{M,máx} \sin(\omega_M t - \varphi),$$

donde φ es el desfase entre ambas moduladoras.

Todo convertidor, requiere un sistema de control encargado de gobernar los dispositivos de potencia que componen la etapa ondulatora. El correcto funcionamiento del convertidor depende de que cada interruptor pueda ser activado y desactivado con precisión, evitando condiciones de conmutación indebidas o simultáneas que comprometan la integridad del sistema, cada interruptor controlado requiere dos bloques funcionales fundamentales:

- **Lógica de control**, responsable de generar las señales de muy baja potencia (analógicas o digitales) que determinan los instantes de conmutación. Estas señales deben cumplir con las características dinámicas del interruptor y reflejar las estrategias de control adoptadas en el convertidor.
- **Circuito de excitación o driver**, encargado de adaptar las señales provenientes de la lógica de control a los niveles de voltaje y corriente necesarios para accionar el dispositivo de potencia. El driver asegura que el interruptor opere en condiciones seguras y dentro de sus especificaciones eléctricas.

La Figura 3.4 muestra el esquema de principio del control de un interruptor, donde la señal generada por la lógica de control es acondicionada por el driver antes de ser aplicada a los terminales del dispositivo de potencia.

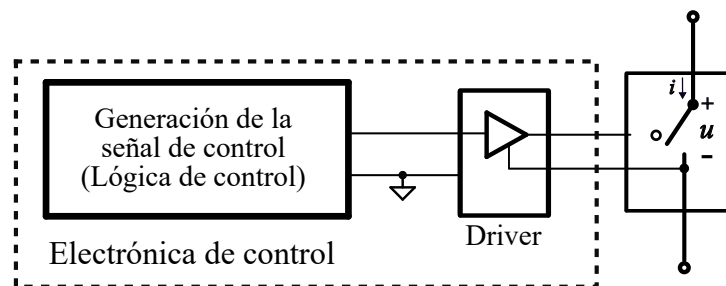


Figura 3.4: Esquema básico de control de un interruptor.

En la práctica, la conexión entre el driver y el interruptor depende de la tecnología utilizada. Por ejemplo, en un MOSFET la señal se aplica entre compuerta y fuente, mientras que en un tiristor la aplicación debe hacerse entre compuerta y cátodo. Cuando el electrodo negativo del interruptor coincide con el punto de referencia del circuito, la alimentación del driver puede compartir este mismo punto sin necesidad de aislamiento.

Sin embargo, si el interruptor no posee un electrodo conectado a tierra situación común en configuraciones en *totem-pole*, como las utilizadas en inversores es necesario aislar galvánicamente la salida del driver. Este aislamiento evita la circulación de corrientes indeseadas entre las tierras del sistema, lo cual podría causar fallos graves en la etapa de potencia, como el cortocircuito del transistor inferior.

En el caso concreto de los inversores y de otras estructuras que emplean interruptores en *totem-pole* trabajando a frecuencias elevadas, es imprescindible incorporar retardos de seguridad o *dead time* en las señales de mando. El objetivo de estos retardos es impedir la conducción simultánea de los dos interruptores de una misma rama durante el proceso de conmutación, condición que ocasionaría un cortocircuito directo del bus de continua.

Además, deben considerarse aspectos prácticos como la velocidad de conmutación del interruptor, el aislamiento del driver, la compatibilidad de niveles lógicos, las protecciones ante sobrecorrientes y la adecuada sincronización entre señales complementarias. Estos elementos aseguran un funcionamiento seguro, robusto y eficiente de toda la rama ondulatoria. es por ello que a continuación se describe la modulación que se utilizara para controlar los interruptores del inversor en puente H.

3.2. Modulación SPWM

La técnica de Modulación por Ancho de Pulsos Sinusoidal (SPWM, por sus siglas en inglés) fue introducida por Schönung en 1964 y se ha sido utilizada como uno de los métodos más sencillos y efectivos para el control de inversores.

En la técnica SPWM, se definen dos índices fundamentales que determinan las características de la señal modulada, el índice de modulación de amplitud (m_a) y el índice de frecuencia (m_f) [9].

Índice de modulación de amplitud (m_a)

El índice de modulación de amplitud establece la relación entre la amplitud de la señal de referencia senoidal V_{ref} y la amplitud de la portadora triangular V_{tri} :

$$m_a = \frac{V_{ref}}{V_{tri}}. \quad (3.9)$$

Este parámetro controla directamente la amplitud de la componente fundamental de la tensión de salida del inversor. Cuando $0 < m_a \leq 1$ se dice que el sistema opera en la zona lineal, donde la amplitud de la fundamental crece proporcionalmente con m_a . En cambio, cuando $m_a > 1$, el inversor entra en sobremodulación, perdiéndose la proporcionalidad y causando distorsiones en la señal de salida.

Índice de frecuencia (m_f)

El índice de frecuencia se define como la razón entre la frecuencia de conmutación o portadora triangular f_{sw} y la frecuencia de la señal de referencia f_1 :

$$m_f = \frac{f_{sw}}{f_1}. \quad (3.10)$$

Este parámetro indica cuántos pulsos de conmutación se generan durante un ciclo de la fundamental. Los valores altos de m_f desplazan los armónicos hacia frecuencias elevadas, facilitando su atenuación mediante el filtros, aunque también incrementan las pérdidas de conmutación en los dispositivos semiconductores. En la práctica, se selecciona m_f como un número impar suficientemente grande para obtener una distribución armónica simétrica y una distorsión reducida, equilibrando así la calidad de onda y la eficiencia del sistema.

Entre las estrategias de modulación empleadas en inversores monofásicos de puente completo, la modulación por ancho de pulso sinusoidal bipolar representa una de las técnicas clásicas para la generación de señales de voltaje alterno. En esta técnica se utiliza una única señal de referencia senoidal que es comparada contra una señal portadora triangular de alta frecuencia, tal como se ilustra en la Figura 3.5. Esta comparación genera directamente las señales de disparo para los interruptores del inversor, produciendo una conmutación simultánea entre los estados $+E$ y $-E$ en la carga.

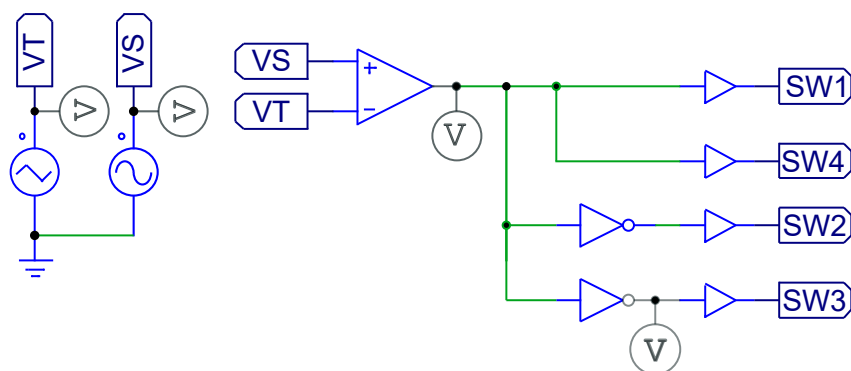


Figura 3.5: Diagrama de la modulación SPWM bipolar

El principio de operación de la modulación SPWM bipolar se basa en la comparación instantánea entre la señal de referencia senoidal y la portadora triangular, como se muestra en la Figura 3.6. Cuando la referencia supera a la portadora se activa una diagonal del puente, mientras que en el caso contrario se activa la diagonal complementaria.

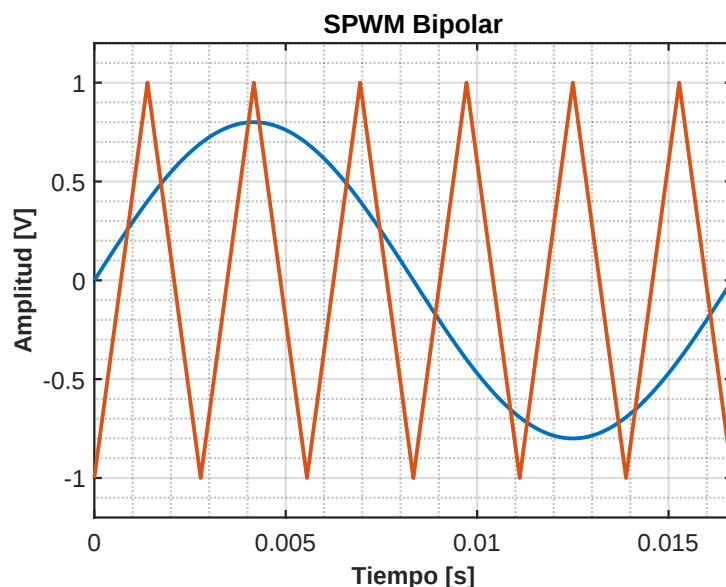


Figura 3.6: Comparación entre señal senoidal de referencia y portadora triangular

En la modulación SPWM bipolar, ambas ramas del inversor operan de manera complementaria, de modo que cuando una diagonal del puente está activa la otra permanece desactivada. Esto implica que el voltaje aplicado a la carga conmuta directamente entre los niveles $+E$ y $-E$, generando una forma de onda pulsante cuya componente fundamental sigue la referencia senoidal. La forma de onda resultante del voltaje de salida se muestra en la Figura 3.7.

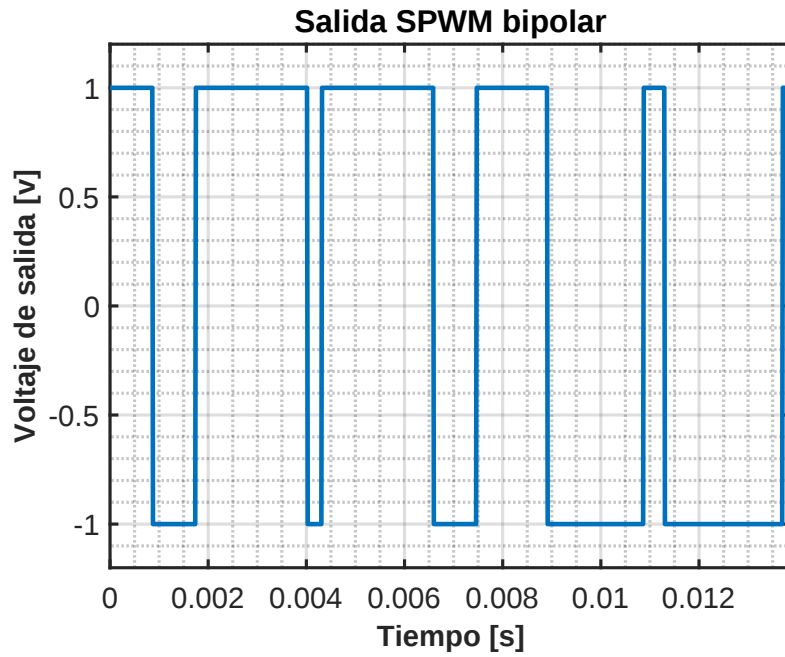


Figura 3.7: Voltaje de salida obtenido mediante modulación SPWM bipolar

Los índices de modulación en amplitud y frecuencia, definidos respectivamente como m_a y m_f , describen la relación entre la señal de referencia y la señal portadora utilizada en el proceso de modulación. Estos parámetros determinan directamente la amplitud de la componente fundamental del voltaje de salida y la distribución espectral de los armónicos generados por la conmutación. En consecuencia, el comportamiento dinámico del sistema puede analizarse considerando la relación entre la señal moduladora y el patrón de conmutación del inversor, permitiendo evaluar el desempeño del sistema en términos de calidad de la señal y respuesta dinámica.

Bajo el supuesto de operación en la región lineal ($m_a \leq 1$), el valor promedio del voltaje aplicado a la carga puede expresarse como:

$$\bar{u}(t) = E m_a \sin(\omega_M t), \quad (3.11)$$

lo que indica que la amplitud del primer armónico del voltaje de salida es proporcional al índice de modulación y al voltaje del bus de continua. Por lo tanto, el valor máximo del primer armónico está dado por:

$$U_1 = m_a E. \quad (3.12)$$

Desde el punto de vista espectral, la modulación SPWM bipolar concentra los armónicos principales alrededor de la frecuencia de conmutación y sus múltiplos. Esta característica puede provocar un mayor contenido armónico de alta frecuencia y un incremento en el rizado de corriente asociado al proceso de conmutación. No obstante, su implementación resulta relativamente sencilla desde el punto de vista del control, ya que el patrón de conmutación se obtiene directamente a partir de la comparación entre la señal de referencia y la señal portadora. El espectro armónico típico del voltaje de salida se presenta en la Figura 3.8.

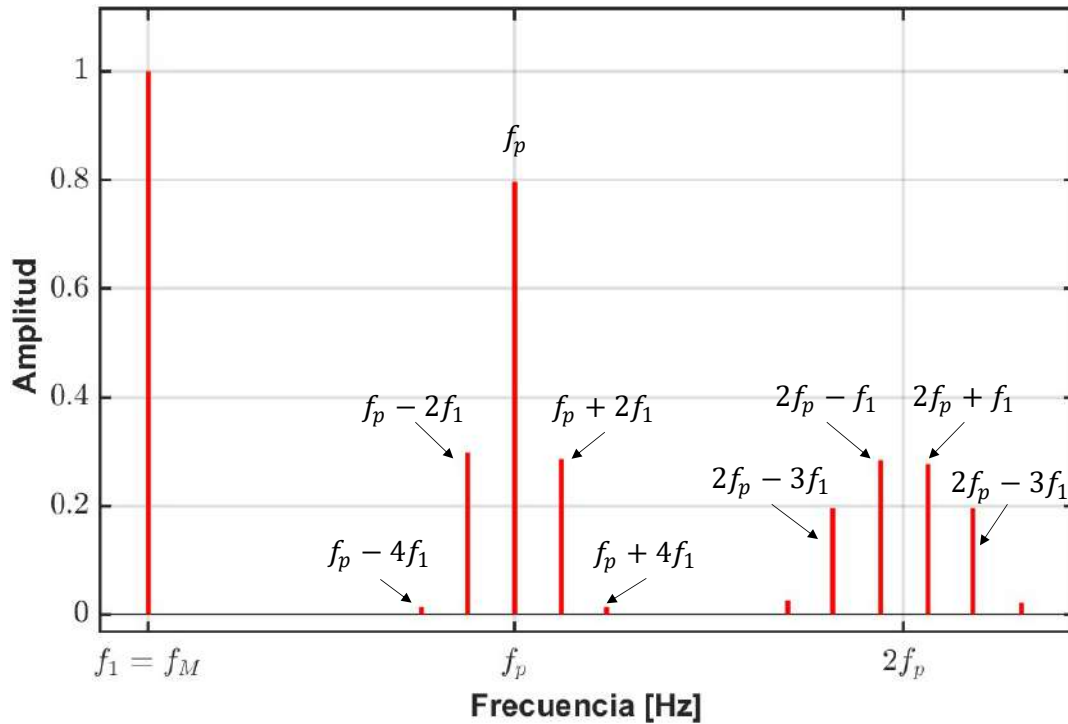


Figura 3.8: Espectro armónico del voltaje de salida bajo modulación SPWM bipolar

Otra alternativa es la modulación SPWM unipolar que constituye una de las técnicas más empleadas en inversores monofásicos de puente completo para la generación de voltaje en corriente alterna con menor contenido armónico. En esta estrategia, se utilizan dos señales de referencia senoidales de igual amplitud y polaridad opuesta, las cuales se comparan con una única señal portadora triangular de alta frecuencia para generar las señales de conmutación correspondientes. El diagrama representativo de esta técnica de modulación se muestra en la Figura 3.9.

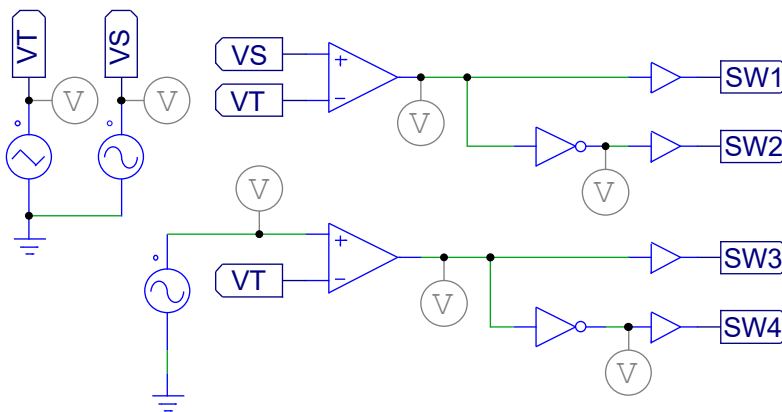


Figura 3.9: Diagrama de modulación SPWM Unipolar

Cuando se aplica la modulación SPWM unipolar, cada rama se controla con una señal senoidal de referencia comparada contra una portadora triangular. Esto genera señales de disparo que producen una conmutación alternada en cada rama, como se observa en la Figura 3.10, desplazando los armónicos principales hacia frecuencias alrededor de la frecuencia de conmutación [9].

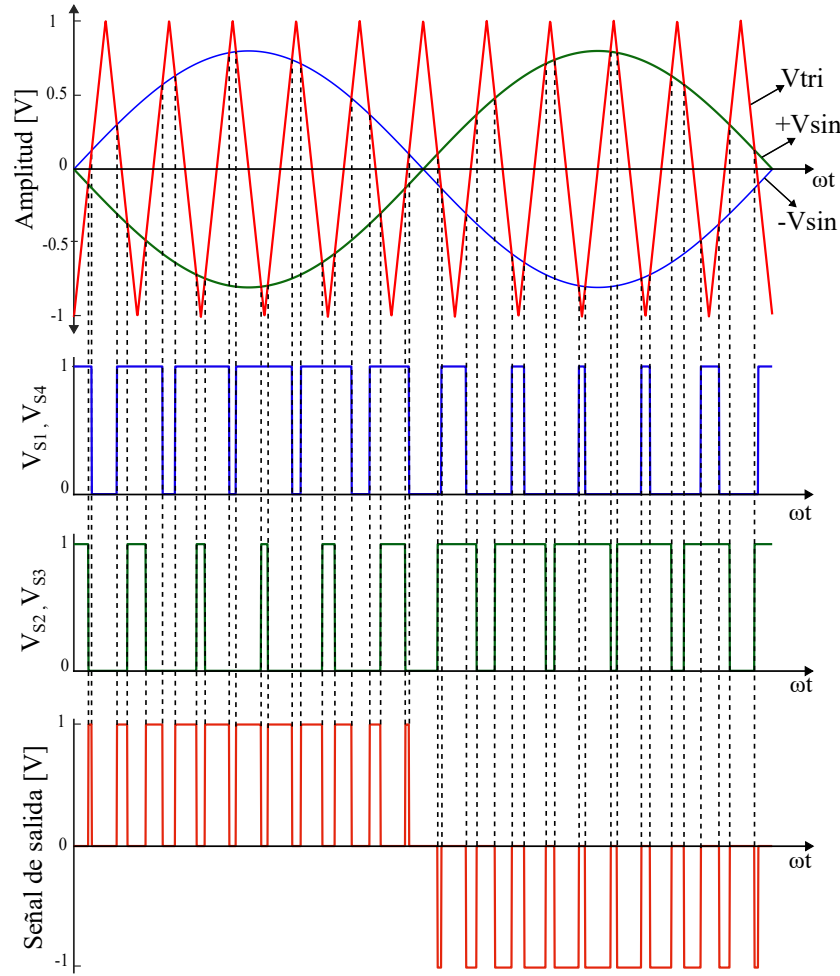


Figura 3.10: Modulación SPWM unipolar

De igual manera en la Figura 3.10 se puede observar los pulsos de activación para cada uno de los interruptores siendo señales complementarias para cada una de las ramas del inversor, dicho de otra forma, cada rama ondulatora se controla con una moduladora de idénticas amplitud y frecuencia, con la finalidad de obtener magnitudes de alterna en la carga, lo que significa que ambos controles poseerán idénticos índices m_a y m_f . Por lo tanto, cada rama ondulatora presentará un comportamiento idéntico al del caso del inversor en medio puente.

El valor promediado del voltaje en la carga, asumiendo $m_a \leq 1$, se tendrá:

$$\bar{u}(t) = \bar{u}_{AN}(t) - \bar{u}_{BN}(t) = \frac{E}{2} (m_a \sin(\omega_M t) + 1) - \frac{E}{2} (m_a \sin(\omega_M t - \varphi) + 1) \quad (3.13)$$

Desarrollando:

$$\bar{u}(t) = m_a \frac{E}{2} [\sin(\omega_M t) - \sin(\omega_M t - \varphi)] \quad (3.14)$$

Aplicando la identidad trigonométrica

$$\sin A - \sin B = 2 \cos\left(\frac{A+B}{2}\right) \sin\left(\frac{A-B}{2}\right), \quad (3.15)$$

se obtiene:

$$\bar{u}(t) = m_a \frac{E}{2} \left[2 \cos\left(\frac{2\omega_M t - \varphi}{2}\right) \sin\left(\frac{\varphi}{2}\right) \right] \quad (3.16)$$

$$\bar{u}(t) = m_a E \sin\left(\frac{\varphi}{2}\right) \sin\left(\frac{2\omega_M t - \varphi}{2} + \frac{\pi}{2}\right) \quad (3.17)$$

Finalmente, se obtiene:

$$\bar{u}(t) = \langle u(t) \rangle_{T_M} = m_a E \sin\left(\frac{\varphi}{2}\right) \sin\left(\omega_M t - \frac{\varphi}{2} + \frac{\pi}{2}\right) \quad (3.18)$$

Esta expresión indica que el primer armónico de voltaje de salida presenta un valor de pico dado por:

$$U_{1,\max} = U_1 = m_a E \sin\left(\frac{\varphi}{2}\right) \quad (3.19)$$

Notemos que, en el caso de emplear dos moduladoras complementarias, con un desfase $\varphi = \pi$ rad (180°), la expresión anterior alcanza su valor máximo:

$$U_1 = m_a E. \quad (3.20)$$

Esta condición es la más utilizada en la práctica.

Conmutación unipolar y condiciones de calado óptimo:

Bajo modulación unipolar, el contenido armónico es óptimo cuando se cumplen dos condiciones que garantizan un calado óptimo:

- El índice de modulación en frecuencia m_f es un número entero par.
- La modulación sinusoidal es sincrónica. Cuando las moduladoras están desfasadas 180° , condición habitual, se garantiza la sincronía y la presencia de pendientes opuestas respecto a la portadora.

La Fig. 3.11 muestra las formas de onda típicas en estas condiciones: moduladoras, portadora, tensión de salida y componente fundamental de la tensión generada.

Tal como se observa en la Figura 3.12, el espectro de la tensión unipolar presenta las siguientes características cuando m_f es par y la modulación es sincrónica:

- Una componente fundamental de frecuencia f_M y amplitud $U_1 = m_a E$.
- Paquetes de armónicos en las frecuencias $2f_p, 4f_p, \dots, 2kf_p$.
- No aparecen componentes triangulares de portadora debido al desfase de 180° entre moduladoras.
- Las bandas laterales se ubican a una distancia de $2f_M$ alrededor de los múltiplos de $2f_p$.

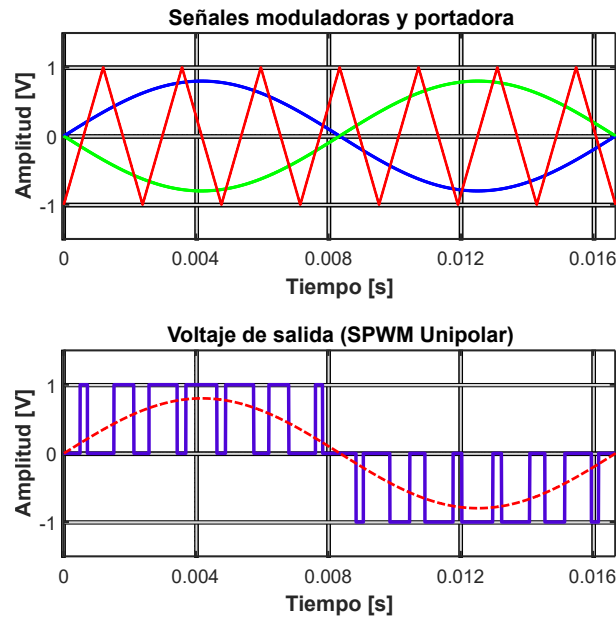


Figura 3.11: Señales moduladoras y portadora, (b) señal de salida con componente fundamental

Debido a que los armónicos quedan más alejados de la fundamental y a la ausencia de picos espectrales en las frecuencias $2kf_p$, la modulación SPWM unipolar presenta un espectro mucho más limpio que otras estrategias, como la SPWM bipolar. Esta distribución espectral reduce significativamente el rizado del voltaje aplicado a la carga y, en consecuencia, disminuye la distorsión de la corriente.

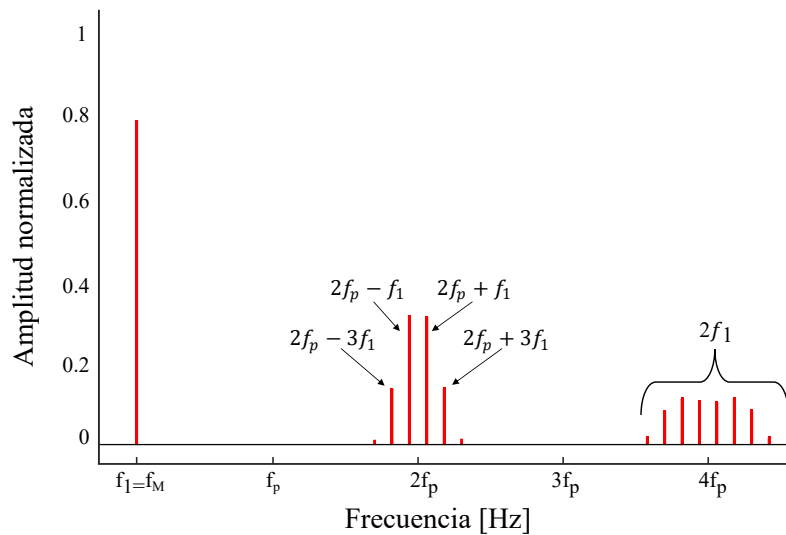


Figura 3.12: Espectro armónico resultante de SPWM unipolar

La separación natural de los grupos armónicos hacia frecuencias superiores facilita el diseño del filtro de salida, ya que únicamente se requiere atenuar componentes concentradas alrededor de múltiplos del índice de frecuencia m_f . Esto permite utilizar filtros más simples, de menor tamaño y con menores pérdidas. Por estas razones, la modulación SPWM unipolar resulta más adecuada para controlar los interruptores del inversor en este proyecto de tesis.

3.3. Distorsión Armónica

En los inversores de puente completo, la modulación SPWM unipolar es ampliamente empleada debido a su capacidad para reducir el contenido armónico presente en la señal de salida. El parámetro más utilizado para cuantificar dicho contenido es la distorsión armónica total, que expresa la relación entre la energía contenida en los armónicos y la energía asociada a la componente fundamental.

La presencia de armónicos en la salida de los inversores constituye uno de los principales desafíos en los sistemas de conversión de potencia. Estos componentes no deseados provocan efectos adversos tales como aumento de pérdidas en conductores y dispositivos magnéticos, sobrecalentamiento, reducción de la eficiencia global, aparición de fenómenos resonantes con la impedancia de la red y perturbaciones en otros equipos conectados al mismo punto de acoplamiento común. En inversores modulados mediante SPWM unipolar, el espectro resultante concentra la mayor parte de los armónicos en torno a la frecuencia de conmutación y sus múltiplos, facilitando su atenuación mediante filtros pasivos como el filtro LCL.

Análisis armónico mediante series de Fourier

El método de las series de Fourier constituye una herramienta práctica para analizar el contenido armónico de la tensión y la corriente entregadas por el inversor, especialmente cuando la carga es más compleja que una simple carga resistiva o R-L. Un enfoque habitual consiste en representar tanto la tensión como la corriente de salida en términos de sus componentes senoidales. Suponiendo que no existe componente de continua en la señal, la tensión de salida puede escribirse como:

$$v_o(t) = \sum_{n=1}^{\infty} V_n \sin(n\omega_0 t + \theta_n) \quad (3.21)$$

y la corriente de carga como:

$$i_o(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega_0 t + \phi_n). \quad (3.22)$$

La corriente eficaz total puede determinarse a partir de las contribuciones RMS de cada armónico:

$$I_{\text{rms}} = \sqrt{\sum_{n=1}^{\infty} I_{n,\text{rms}}^2} = \sqrt{\sum_{n=1}^{\infty} \left(\frac{I_n}{\sqrt{2}} \right)^2}, \quad (3.23)$$

donde

$$I_n = \frac{V_n}{Z_n} \quad (3.24)$$

y Z_n es la impedancia de la carga a la frecuencia del armónico n .

La potencia total absorbida por la carga puede evaluarse sumando la potencia aportada por cada componente armónica:

$$P = \sum_{n=1}^{\infty} P_n = \sum_{n=1}^{\infty} I_{n,ef}^2 R, \quad (3.25)$$

donde $I_{n,ef} = I_n/\sqrt{2}$.

En el caso de una onda cuadrada simétrica, la serie de Fourier contiene únicamente armónicos impares, y su expansión se expresa como:

$$v_o(t) = \sum_{\substack{n=1 \\ n \text{ impar}}}^{\infty} \frac{4V_{cc}}{n\pi} \sin(n\omega_0 t). \quad (3.26)$$

Distorsión Armónica Total (THD)

La calidad de una onda no sinusoidal puede describirse mediante la distorsión armónica total, que cuantifica la relación entre la energía de los armónicos y la energía de la componente fundamental. Suponiendo la ausencia de componente de continua, la THD se define como:

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} (V_{n,rms})^2}}{V_{1,rms}} = \frac{\sqrt{V_{rms}^2 - V_{1,rms}^2}}{V_{1,rms}}. \quad (3.27)$$

Un análisis equivalente puede realizarse para la corriente sustituyendo sus componentes armónicas en la ecuación anterior. En aplicaciones prácticas, la distorsión de la corriente de carga es de especial interés, pues representa directamente la calidad de la corriente suministrada al sistema. Dado que esta definición se basa en la descomposición de Fourier, el cálculo de la THD resulta especialmente eficiente cuando se dispone del espectro armónico del inversor.

Si bien el factor de distorsión armónica total proporciona una medida cuantitativa clara de la calidad de una señal no sinusoidal, su evaluación aislada no resulta suficiente en sistemas eléctricos reales, donde múltiples usuarios y equipos interactúan de manera simultánea. En este contexto, se vuelve necesario establecer criterios de aceptación que definan niveles máximos permisibles de distorsión armónica, con el propósito de garantizar la compatibilidad entre los dispositivos conectados, la estabilidad del sistema eléctrico y la adecuada calidad del suministro de energía. Estos criterios se formalizan a través de normativas técnicas que traducen los conceptos teóricos de distorsión armónica en límites prácticos de diseño y operación, aplicables tanto a los usuarios como a los suministradores de energía.

3.3.1. Normatividad

Con el fin de asegurar un funcionamiento confiable y estable del sistema eléctrico de potencia, es necesario establecer límites claros para los niveles de distorsión armónica permitidos. Estos límites deben ser cumplidos tanto por los usuarios como por las empresas encargadas del suministro de energía, de manera que el sistema opere de forma segura y sin afectar a otros equipos conectados.

En México, estos criterios se establecen mediante la especificación **CFE L0000-45**, titulada “*Perturbaciones permisibles en las formas de onda de tensión y corriente del suministro de energía eléctrica*”, la cual define los valores máximos aceptables de distorsión armónica en el punto de conexión del usuario[32].

De forma similar, a nivel internacional, la norma **IEEE 519**, conocida como “*Prácticas recomendadas y requisitos para el control de armónicas en sistemas eléctricos de potencia*”, fija los límites permitidos de distorsión armónica tanto en corriente como en voltaje, y es ampliamente utilizada como referencia en el diseño y evaluación de sistemas eléctricos[6].

3.3.2. Límites de distorsión de voltaje según CFE L0000-45

En el marco normativo nacional, la Comisión Federal de Electricidad establece los límites permisibles de distorsión armónica en voltaje a través de la especificación **CFE L0000-45**. Dichos límites tienen como finalidad preservar la calidad del suministro eléctrico y garantizar la correcta operación del sistema de potencia en los distintos niveles de voltaje.

La normativa define valores máximos aceptables tanto para las componentes armónicas individuales como para la distorsión armónica total de voltaje, expresadas como porcentaje del voltaje nominal del sistema en el punto de acometida. Este enfoque permite una evaluación uniforme de la calidad del voltaje, independientemente de las variaciones instantáneas de operación.

Los límites de distorsión armónica en voltaje establecidos por la CFE, de acuerdo con el nivel de tensión en la acometida, se resumen en la Tabla 3.2.

Tabla 3.2: Límites de distorsión armónica en voltaje según CFE L0000-45

Nivel de voltaje en la acometida (V_n)	Distorsión armónica individual	Distorsión armónica total (THD_v)
$V_n \leq 1 \text{ kV}$	5.0 %	8.0 %
$1 \text{ kV} < V_n \leq 69 \text{ kV}$	3.0 %	5.0 %
$69 \text{ kV} < V_n \leq 138 \text{ kV}$	1.5 %	2.5 %
$V_n > 138 \text{ kV}$	1.0 %	1.5 %

La distorsión armónica total de voltaje se define de forma análoga a la empleada en normas internacionales y se expresa mediante la siguiente relación:

$$THD_v = \frac{\sqrt{\sum_{h=2}^{\infty} V_h^2}}{V_n} \times 100\% \quad (3.28)$$

donde:

- V_h representa la magnitud de la componente armónica de orden h ,
- h es el orden armónico considerado,

- V_n corresponde al voltaje nominal fundamental del sistema.

En el contexto nacional, la especificación **CFE L0000-45** define los valores máximos permitidos de distorsión armónica en corriente en el punto de acometida, considerando tanto la distorsión de demanda total como las armónicas individuales. De manera similar a la norma IEEE 519, dichos límites se establecen en función de la relación entre la corriente de cortocircuito del sistema (I_{cc}) y la demanda máxima de corriente fundamental del usuario (I_L), así como del nivel de voltaje en el punto de conexión.

Los límites de distorsión armónica en corriente definidos por la CFE se presentan en la Tabla 3.3, organizados de acuerdo con el nivel de voltaje y los intervalos de la relación I_{cc}/I_L .

Tabla 3.3: Límites de distorsión armónica en corriente en la acometida según CFE L0000-45

I_{cc}/I_L	TDD	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$h \geq 35$
$V_n \leq 69 \text{ kV}$						
< 20	5.0	4.0	2.0	1.5	0.6	0.3
$20 \leq I_{cc}/I_L < 50$	6.0	7.0	3.5	2.5	1.0	0.5
$50 \leq I_{cc}/I_L < 100$	12.0	10.0	4.5	4.0	1.5	0.7
$100 \leq I_{cc}/I_L < 1000$	15.0	12.0	5.5	5.0	2.0	1.0
$I_{cc}/I_L \geq 1000$	20.0	15.0	7.0	6.0	2.5	1.4
$69 \text{ kV} < V_n \leq 161 \text{ kV}$						
< 20	2.5	2.0	1.0	0.75	0.3	0.15
$20 \leq I_{cc}/I_L < 50$	4.0	3.5	1.75	1.25	0.5	0.25
$50 \leq I_{cc}/I_L < 100$	6.0	5.0	2.25	2.0	0.75	0.35
$100 \leq I_{cc}/I_L < 1000$	7.5	6.0	2.75	2.5	1.0	0.5
$I_{cc}/I_L \geq 1000$	10.0	7.5	3.5	3.0	1.25	0.7
$V_n > 161 \text{ kV}$						
$I_{cc}/I_L < 50$	2.5	2.0	1.0	0.75	0.3	0.15
$I_{cc}/I_L \geq 50$	3.75	3.0	1.5	1.15	0.45	0.22

La especificación CFE L0000-45 adopta el mismo criterio de evaluación de distorsión armónica definido en la norma IEEE 519, la cual establece que, para armónicas pares, los límites permisibles deben reducirse al 25 % de los valores indicados en la tabla. Asimismo, no se permite la presencia de componentes de corriente directa en la carga. La distorsión de demanda total (TDD) en corriente se define como:

$$TDD = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_L} \times 100\% \quad (3.29)$$

donde:

- I_h es la magnitud de la componente armónica individual de orden h ,
- h corresponde al orden armónico impar,
- I_L es la demanda máxima de la corriente fundamental de la carga.

3.3.3. Límites de distorsión según IEEE 519

La responsabilidad de garantizar una adecuada calidad del voltaje en el sistema eléctrico de potencia recae principalmente en la entidad suministradora de energía, la cual debe asegurar que los niveles de distorsión armónica se mantengan dentro de los valores establecidos para cada nivel de voltaje del sistema.

Es importante señalar que la definición de la distorsión armónica total de voltaje empleada en las normativas vigentes difiere de otras formulaciones comúnmente utilizadas, ya que la distorsión se expresa con respecto al voltaje nominal del sistema. Este voltaje corresponde a un valor fijo asociado a cada nivel del sistema eléctrico, lo que permite contar con una base de evaluación constante y uniforme a lo largo del tiempo, independientemente de las variaciones en las condiciones de operación.

De acuerdo con la norma **IEEE 519**, los límites máximos permisibles de distorsión armónica en voltaje, expresados como porcentaje del voltaje nominal en el punto de acoplamiento común, se presentan en la Tabla 3.4.

Tabla 3.4: Límites de distorsión armónica en voltaje según IEEE 519

Nivel de voltaje en la acometida (V_n)	Distorsión armónica individual	Distorsión armónica total (THD_v)
$V_n \leq 69 \text{ kV}$	3.0 %	5.0 %
$69 \text{ kV} < V_n \leq 161 \text{ kV}$	1.5 %	2.5 %
$V_n > 161 \text{ kV}$	1.0 %	1.5 %

La distorsión armónica total de voltaje se define matemáticamente como:

$$THD_v = \frac{\sqrt{\sum_{h=2}^{\infty} V_h^2}}{V_n} \times 100\% \quad (3.30)$$

donde:

- V_h es la magnitud de la componente armónica de orden h ,
- h representa el orden armónico,
- V_n corresponde al voltaje nominal fundamental del sistema.

Límites de distorsión en corriente según IEEE 519

La evaluación de las corrientes armónicas asociadas a cada usuario se lleva a cabo en el punto de acometida, donde los valores máximos permisibles se establecen en función de la relación entre la corriente de cortocircuito del sistema y la demanda máxima de corriente de la carga conectada. Este enfoque permite considerar el nivel de rigidez o fortaleza del sistema eléctrico al que se encuentra interconectado el usuario.

Conforme a lo establecido en la norma **IEEE 519**, los límites de distorsión armónica en corriente se determinan a partir de la razón entre la corriente de cortocircuito disponible en el punto de conexión (I_{cc}) y la corriente máxima de demanda de la carga (I_L). Un valor elevado de esta relación indica un sistema eléctricamente más robusto, capaz de admitir una mayor inyección de corrientes armónicas sin generar incrementos significativos en la distorsión del voltaje.

Los valores límite definidos por la norma IEEE 519 para la distorsión armónica en corriente en el punto de acometida se muestran en la Tabla 3.5, donde se clasifican de acuerdo con el nivel de voltaje del sistema y el orden de las componentes armónicas.

Tabla 3.5: Límites de la distorsión armónica en corriente en la acometida según IEEE 519

I_{cc}/I_L	TDD	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$h \geq 35$
$V_n \leq 69 \text{ kV}$						
< 20	5.0 %	4.0 %	2.0 %	1.5 %	0.6 %	0.3 %
20–50	8.0 %	7.0 %	3.5 %	2.5 %	1.0 %	0.5 %
50–100	12.0 %	10.0 %	4.5 %	4.0 %	1.5 %	0.7 %
100–1000	15.0 %	12.0 %	5.5 %	5.0 %	2.0 %	1.0 %
> 1000	20.0 %	15.0 %	7.0 %	6.0 %	2.5 %	1.4 %
$69 \text{ kV} < V_n \leq 161 \text{ kV}$						
< 20*	2.5 %	2.0 %	1.0 %	0.75 %	0.3 %	0.15 %
20–50	4.0 %	3.5 %	1.75 %	1.25 %	0.5 %	0.25 %
50–100	6.0 %	5.0 %	2.25 %	2.0 %	0.75 %	0.35 %
100–1000	7.5 %	6.0 %	2.75 %	2.5 %	1.0 %	0.5 %
> 1000	10.0 %	7.5 %	3.5 %	3.0 %	1.25 %	0.7 %
$V_n > 161 \text{ kV}$						
< 50	2.5 %	2.0 %	1.0 %	0.75 %	0.3 %	0.15 %
≥ 50	4.0 %	3.5 %	1.75 %	1.25 %	0.5 %	0.25 %

Para el caso de armónicas pares, los límites indicados deben reducirse al 25 % de los valores especificados en la tabla. Asimismo, no se permite la presencia de componentes de corriente directa, correspondientes a la armónica de orden cero. La distorsión de demanda total en corriente (TDD) se define como:

$$TDD = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_L} \times 100\% \quad (3.31)$$

donde:

- I_h es la magnitud de la componente armónica de orden h ,
- h representa el orden armónico impar,
- I_L corresponde a la demanda máxima de la corriente fundamental de la carga.

El valor de I_{cc} debe evaluarse bajo la condición de operación que genere la menor corriente de cortocircuito en el punto de acometida, al representar el caso más severo. La corriente de demanda máxima I_L puede determinarse a partir del promedio de las demandas máximas mensuales del último año o estimarse para nuevos usuarios.

En general, cuanto menor es la relación I_{cc}/I_L , más estrictos son los límites de distorsión armónica en corriente, ya que ello indica un sistema eléctricamente más débil; por el contrario, sistemas más robustos pueden tolerar mayores niveles de corrientes armónicas sin afectar significativamente el voltaje.

En particular, la señal de salida de un inversor modulado mediante técnicas PWM presenta un contenido armónico significativo que, sin un acondicionamiento adecuado, no cumple con los límites de distorsión establecidos por la normas anteriormente descritas.

Para atender esta problemática y garantizar una adecuada calidad de la energía, resulta necesario implementar estrategias de mitigación que permitan reducir el contenido armónico antes de la interconexión con la red o la carga. Entre las soluciones más empleadas se encuentran los filtros pasivos, los cuales se instalan a la salida del inversor con el objetivo de atenuar las componentes armónicas de alta frecuencia y mejorar la forma de onda de voltaje y corriente.

Para mitigar estos efectos, se emplean filtros pasivos entre los que destacan los tipos L, LC y LCL. Estos filtros permiten atenuar las componentes armónicas no deseadas, mejorar la calidad de la corriente entregada a la carga y asegurar la operación eficiente y estable del sistema de conversión de energía. En particular, los filtros LCL se consideran una solución de alto desempeño, al proporcionar una mayor pendiente de atenuación en comparación con filtros más simples, facilitando así el cumplimiento de los estándares de calidad de energía. De este modo, la combinación de la modulación SPWM unipolar con un filtro pasivo permite obtener una señal de salida cercana a la senoidal ideal, con bajo contenido armónico.

3.4. Filtros pasivos

Los filtros pasivos se componen de resistencias, inductores o capacitores. Este tipo de filtros fueron cronológicamente los primeros en desarrollarse dentro del análisis y acondicionamiento de señales eléctricas, debido a que en las primeras etapas de la electrónica no existían dispositivos activos accesibles o estos resultaban costosos y voluminosos. En aplicaciones de calidad de energía, los filtros pasivos se emplean para proporcionar un camino de baja impedancia a las corrientes armónicas, permitiendo que dichas componentes circulen a través del filtro en lugar de propagarse hacia la fuente de alimentación [8, 10].

Los filtros pasivos constituyen una solución ampliamente utilizada para el tratamiento y acondicionamiento de señales en sistemas eléctricos y electrónicos. Su estructura puede formarse mediante combinaciones simples de resistencias y condensadores (filtros RC) o resistencias e inductancias (filtros RL). En configuraciones más

avanzadas se emplean elementos inductivos y capacitivos de manera conjunta, lo que permite obtener respuestas de filtrado más precisas. Como su nombre lo indica, estos filtros no incorporan fuentes de energía ni dispositivos activos; su funcionamiento se basa exclusivamente en las propiedades intrínsecas de los componentes pasivos y en las relaciones entre corriente, voltaje y frecuencia presentes en los circuitos RC y LC [9, 12].

A pesar de su sencillez de construcción, los filtros pasivos poseen un campo de aplicación muy amplio. Pueden encontrarse en sistemas de antenas, redes de resonancia, circuitos de conmutación, etapas de adaptación de impedancia y en el procesamiento de señales para separar o seleccionar componentes espectrales específicas. Su popularidad se debe tanto a la confiabilidad que ofrecen como a la facilidad con la que pueden integrarse en diversos diseños electrónicos y sistemas de potencia [10].

El término *filtro pasivo* se refiere a que estos sistemas están compuestos únicamente por elementos que no generan energía propia, sino que la disipan o la almacenan temporalmente de acuerdo con sus propiedades físicas. Las resistencias producen pérdidas y amortiguamiento; los condensadores almacenan energía en forma de campo eléctrico; y las bobinas lo hacen mediante campos magnéticos. A diferencia de los dispositivos activos, como los transistores o amplificadores operacionales, ninguno de estos componentes requiere una fuente de alimentación adicional para operar ni proporciona ganancia. Su función consiste en permitir el paso de determinadas componentes de frecuencia y atenuar otras, según el diseño establecido [12, 8].

El filtro pasa bajas es uno de los tipos fundamentales dentro de la familia de filtros pasivos. Su función consiste en permitir el paso de señales de baja frecuencia mientras atenúa las componentes de alta frecuencia. Este comportamiento resulta especialmente útil en aplicaciones como la eliminación de interferencias de alta frecuencia en señales de baja frecuencia, incluyendo circuitos de audio, instrumentación, telecomunicaciones y sistemas electrónicos de potencia [33].

Los filtros pasa bajas pueden implementarse mediante configuraciones RC o RL, dependiendo de los requerimientos del sistema. Ambos aprovechan las propiedades de estos elementos para obtener la atenuación deseada de las frecuencias altas y definir de manera precisa el comportamiento de la señal dentro del rango de operación establecido [9].

3.4.1. Diagrama de Bode para filtros pasivos

El diagrama de Bode constituye una herramienta fundamental para analizar y representar las características en frecuencia de sistemas lineales, incluidos los filtros pasivos basados en redes RC, RL y LC. Este tipo de representación muestra, en escala logarítmica de frecuencia, tanto el módulo de la función de transferencia (ganancia) como el desplazamiento de fase asociado, permitiendo visualizar de forma clara el comportamiento dinámico del sistema en un amplio rango de frecuencias [12, 10].

En el análisis de filtros pasivos, el diagrama de Bode resulta especialmente útil para identificar la respuesta en frecuencia, localizar la frecuencia de corte —definida

típicamente en el punto de -3 dB — y evaluar la selectividad del filtro mediante la pendiente de la curva de magnitud. Una pendiente mayor implica una mayor capacidad de atenuación de componentes armónicas no deseadas [9].

Asimismo, el diagrama permite analizar cómo los valores de los elementos R , L y C influyen en la forma de las curvas de magnitud y fase, facilitando la selección de componentes para alcanzar la respuesta deseada en términos de frecuencia de corte, pendiente y comportamiento dinámico. Gracias al uso de una escala logarítmica, es posible abarcar en un solo gráfico un rango muy amplio de frecuencias, lo que convierte al diagrama de Bode en una herramienta ampliamente utilizada en el diseño y análisis de filtros en electrónica de potencia [8].

Determinar la característica de Bode de un filtro RC, RL o LC implica calcular y representar gráficamente cómo cambian el módulo de la función de transferencia y el desfase a medida que varía la frecuencia, lo que permite evaluar con detalle su comportamiento dinámico. A partir de estas herramientas de análisis en frecuencia, es posible estudiar el desempeño de diferentes configuraciones de filtros pasivos utilizadas en sistemas de conversión de energía. A continuación, se presenta el análisis progresivo de las topologías de filtrado más empleadas en electrónica de potencia: filtros de primer orden tipo L, filtros de segundo orden tipo LC y filtros de tercer orden tipo LCL.

3.4.2. Filtro de primer orden tipo L

El filtro tipo L es un filtro pasivo de primer orden, constituido únicamente por una inductancia conectada en serie con la carga, como se muestra en la Figura 3.13. Su respuesta en frecuencia proporciona una atenuación típica de **20 dB/década**, lo que puede resultar adecuado en aplicaciones donde la frecuencia de conmutación es elevada. Sin embargo, su principal desventaja es que, para obtener una atenuación significativa, se requiere una inductancia de valor elevado, lo cual reduce la dinámica del sistema [10, 12].

En particular, una inductancia grande limita la rapidez con la que puede variar la corriente del sistema, ya que la inductancia se opone a cambios abruptos de corriente según:

$$v_L = L \frac{di}{dt} \quad (3.32)$$

De esta expresión se observa que, para un voltaje aplicado fijo, al incrementar L se reduce $\frac{di}{dt}$, provocando una respuesta de corriente más lenta. Como consecuencia, ante perturbaciones o transitorios (por ejemplo, cambios en la carga o en la referencia de operación), el sistema requiere un mayor tiempo para alcanzar el estado estacionario, lo que puede comprometer el desempeño dinámico del convertidor.

El análisis fundamental del filtro se basa en la impedancia total del circuito (Z_T), determinada por la combinación en serie de la resistencia de la carga R y la reactancia inductiva asociada a L . Esta impedancia se expresa como:

$$Z_T = R + j\omega L \quad (3.33)$$

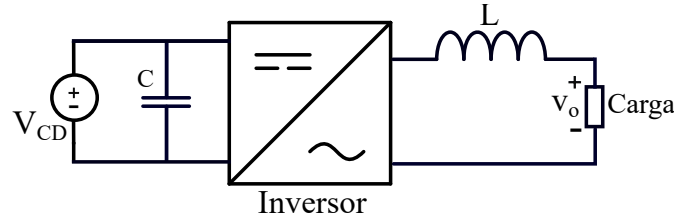


Figura 3.13: Inversor con filtro L

El módulo de dicha impedancia está dado por:

$$|Z_T| = \sqrt{R^2 + (\omega L)^2} \quad (3.34)$$

La corriente I_1 que circula por el circuito se obtiene a partir de la relación entre el voltaje de entrada V_{in} y la magnitud de la impedancia total:

$$I_1 = \frac{V_{CD}}{\sqrt{R^2 + (\omega L)^2}} \quad (3.35)$$

Por su parte, el voltaje a la salida del filtro V_o puede determinarse empleando la ley de Ohm, lo que conduce a:

$$V_o = \frac{V_{CD}R}{\sqrt{R^2 + (\omega L)^2}} \quad (3.36)$$

La función de transferencia del filtro tipo L se obtiene considerando el divisor de voltaje en el dominio fasorial, lo que conduce a:

$$H(j\omega) = \frac{V_o(j\omega)}{V_{CD}(j\omega)} = \frac{R}{R + j\omega L}. \quad (3.37)$$

El módulo y la fase de la función de transferencia están dados por:

$$|H(j\omega)| = \frac{R}{\sqrt{R^2 + (\omega L)^2}}, \quad \angle H(j\omega) = -\arctan\left(\frac{\omega L}{R}\right). \quad (3.38)$$

En el dominio de Laplace, la función de transferencia del filtro tipo L se obtiene sustituyendo $j\omega$ por s , por lo que la impedancia de la inductancia se expresa como sL . De este modo, la función de transferencia entre la salida $V_o(s)$ y la entrada $V_{in}(s)$ resulta:

$$H(s) = \frac{V_o(s)}{V_{CD}(s)} = \frac{R}{R + sL}. \quad (3.39)$$

La frecuencia de corte del filtro se define como aquella en la que la amplitud de la señal de salida disminuye al 70.71 % de su valor máximo, es decir:

$$\frac{V_o}{V_{CD}} = \frac{1}{\sqrt{2}} \approx 0.7071 \quad (3.40)$$

Esta condición se cumple cuando la resistencia del circuito es igual a la reactancia inductiva, $R = \omega L$, lo que permite obtener la expresión de la frecuencia de corte:

$$f_c = \frac{R}{2\pi L} \quad (3.41)$$

La frecuencia de corte representa el punto a partir del cual el filtro comienza a atenuar de manera significativa las componentes de alta frecuencia presentes en la señal de entrada, esto se puede observar en la Figura 3.14.

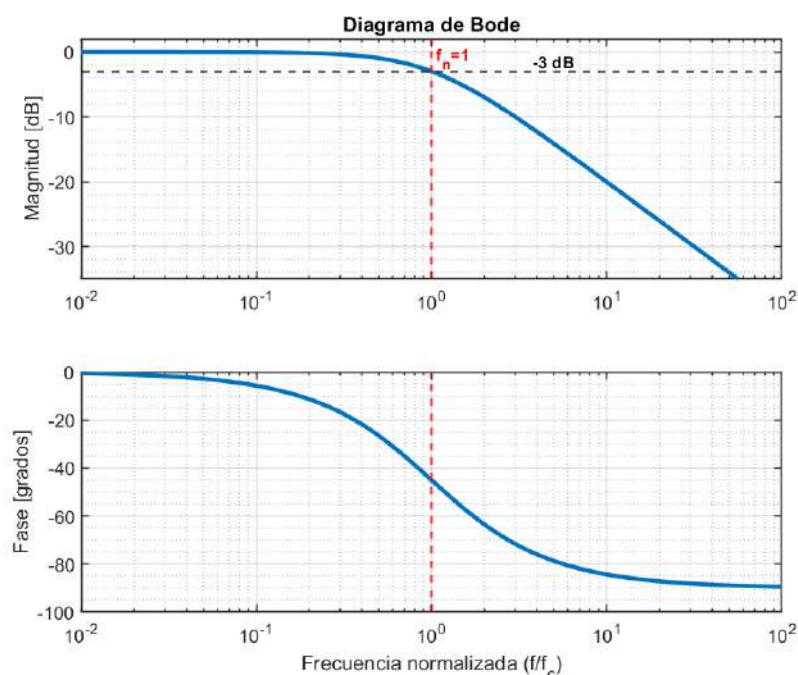


Figura 3.14: Diagrama de Bode para un filtro tipo L

En el caso de un filtro RL, las bajas frecuencias atraviesan el circuito casi sin atenuación, mientras que las altas frecuencias encuentran una oposición creciente debido a la inductancia. De esta forma, la inductancia L actúa como un elemento que bloquea el paso de las componentes armónicas no deseadas, permitiendo principalmente el paso de la componente fundamental.

3.4.3. Filtro de segundo orden tipo LC

El filtro LC está formado por una inductancia conectada en serie y un capacitor conectado en paralelo con la carga, como se muestra en la Figura 3.15. Esta configuración produce un comportamiento de segundo orden, lo que permite obtener una mayor capacidad de atenuación de las componentes de alta frecuencia, con una pendiente aproximada de 40 dB/década, en comparación con los filtros de primer orden [7, 33].

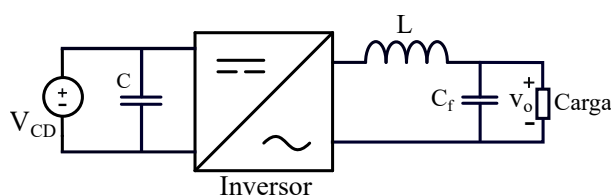


Figura 3.15: Inversor con filtro LC

Al analizar el funcionamiento del filtro LC, se observa la presencia de una frecuencia de resonancia, característica de los circuitos que combinan inductancias y capacitores. Esta condición ocurre cuando la reactancia inductiva X_L y la reactancia capacitiva X_C tienen el mismo valor en magnitud, pero con signo opuesto, lo que puede expresarse como:

$$X_L = X_C \Rightarrow \omega L = \frac{1}{\omega C} \quad (3.42)$$

A partir de esta relación se obtiene la frecuencia angular de resonancia ω_{res} , dada por:

$$\omega_{\text{res}} = \frac{1}{\sqrt{LC}} \quad (3.43)$$

y, de forma equivalente, la frecuencia de resonancia se calcula como:

$$f_{\text{res}} = \frac{1}{2\pi\sqrt{LC}} \quad (3.44)$$

La frecuencia de resonancia (f_{res}) corresponde al punto en el que la energía almacenada en la inductancia y en el capacitor se intercambia continuamente entre ambos elementos. Si no se considera un amortiguamiento, esta condición puede provocar incrementos importantes en el voltaje o la corriente debido al aumento de la ganancia del sistema cerca de la frecuencia resonante, especialmente cuando el filtro interactúa con la impedancia de la red o con cambios en la carga.

Por esta razón, es fundamental seleccionar correctamente los valores de L y C , de modo que la frecuencia de resonancia se ubique dentro de un rango seguro de operación. Esto permite evitar la amplificación excesiva de armónicos y reducir la aparición de oscilaciones no deseadas, facilitando el control del inversor y asegurando una buena calidad de señal sin afectar la estabilidad general del sistema [34, 13].

Suponiendo componentes ideales y despreciando las pérdidas resistivas, la función de transferencia del filtro LC en el dominio de Laplace puede expresarse como [14]:

$$\frac{V_o(s)}{V_{CD}(s)} = \frac{1}{LCs^2 + 1} \quad (3.45)$$

donde:

- $V_{CD}(s)$ es el voltaje de entrada del filtro en el dominio de Laplace.
- $V_o(s)$ es el voltaje de salida del filtro en el dominio de Laplace.
- L representa la inductancia del filtro.
- C representa la capacitancia del filtro.
- s es la variable compleja de Laplace.

La Figura 3.16 muestra el diagrama de bode normalizado para un filtro LC, considerando componentes ideales y despreciando las pérdidas resistivas. La frecuencia se expresa en términos de la variable normalizada $\Omega = \omega/\omega_0$, donde $\omega_0 = 1/\sqrt{LC}$ corresponde a la frecuencia angular de resonancia del filtro.

En el rango de bajas frecuencias ($\Omega \ll 1$), la magnitud de la función de transferencia permanece cercana a 0 dB, lo que indica que la componente fundamental de la señal de entrada se transmite prácticamente sin atenuación. Al aproximarse a la frecuencia de resonancia ($\Omega = 1$), se observa un incremento pronunciado en la magnitud de la respuesta, característico del fenómeno de resonancia presente en filtros LC ideales.

Para frecuencias superiores a la resonancia ($\Omega > 1$), la magnitud decrece de forma significativa, presentando una pendiente de atenuación de aproximadamente -40 dB/década, propia de un sistema de segundo orden. Este comportamiento confirma el carácter pasa-bajas del filtro LC y pone de manifiesto la necesidad de considerar mecanismos de amortiguamiento en aplicaciones prácticas para limitar el pico resonante y garantizar una operación estable [33, 24].

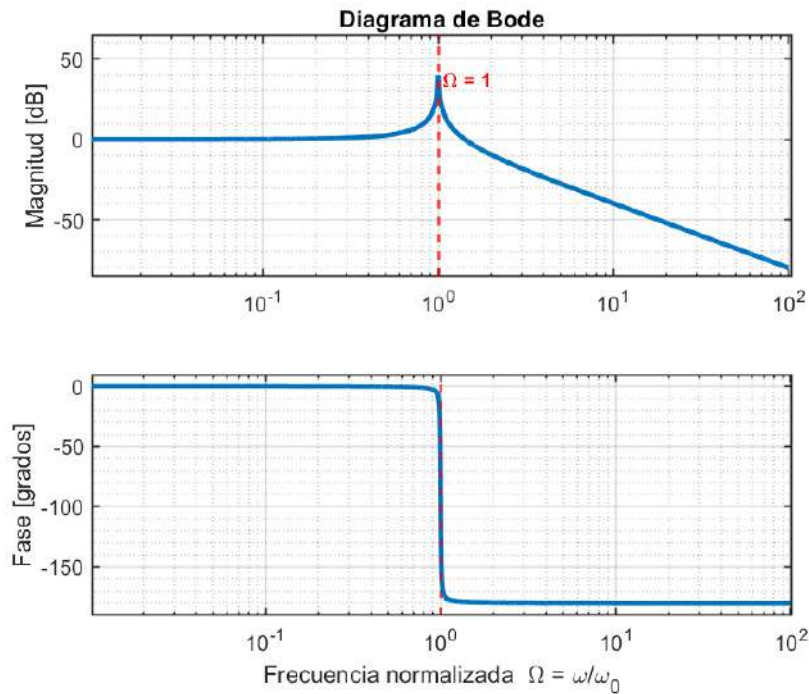


Figura 3.16: Diagrama de Bode normalizado para un filtro LC

3.4.4. Filtro de tercer orden tipo LCL

El filtro LCL está conformado por dos inductancias y un capacitor, como se muestra en la Figura 3.17. Esta topología da lugar a un sistema dinámico de tercer orden, capaz de proporcionar una atenuación de hasta **60 dB/década** en el rango de altas frecuencias, lo que permite una reducción significativa del contenido armónico generado por los inversores [7, 24, 5].

A pesar de sus ventajas en términos de atenuación armónica y reducción del tamaño de los componentes inductivos, el diseño del filtro LCL es más complejo que el de los filtros L o LC, ya que deben satisfacerse diversas restricciones técnicas para garantizar una operación adecuada y estable del sistema [34, 7]:

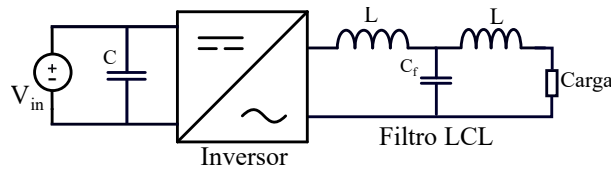


Figura 3.17: Inversor con filtro LCL

- La capacitancia debe seleccionarse de forma que la potencia reactiva introducida por el capacitor del filtro sea limitada y no afecte negativamente el factor de potencia del inversor [7, 24].

En términos físicos, el capacitor del filtro LCL intercambia energía reactiva con el sistema debido a su naturaleza capacitiva, lo que implica la circulación de corriente reactiva incluso en ausencia de carga activa. Esta potencia reactiva puede expresarse como:

$$Q_C = \omega_0 C_f V^2 \quad (3.46)$$

donde ω_0 es la frecuencia angular fundamental, C_f la capacitancia del filtro y V el voltaje eficaz en el capacitor. Si el valor de C_f es demasiado elevado, el flujo de potencia reactiva aumenta, lo que puede degradar el factor de potencia del inversor, incrementar las corrientes circulantes y generar sobrecarga innecesaria en los dispositivos electrónicos de potencia.

Por esta razón, en el diseño del filtro LCL se establece comúnmente un límite para la potencia reactiva introducida por el capacitor, típicamente menor al 5% de la potencia nominal del sistema, con el objetivo de garantizar una operación eficiente y evitar impactos negativos sobre la estabilidad y la calidad de la energía.

- Las inductancias deben dimensionarse considerando fenómenos de saturación del núcleo, pérdidas en el cobre y restricciones físicas del componente [18].

La saturación del núcleo ocurre cuando la densidad de flujo magnético alcanza el límite del material ferromagnético, provocando una disminución significativa de la inductancia efectiva y un incremento abrupto de la corriente, lo que puede generar distorsión en la forma de onda, sobrecalentamiento y posibles fallas en el sistema. Por esta razón, el diseño debe garantizar que la operación se mantenga por debajo del flujo máximo permitido del material magnético.

Asimismo, las pérdidas en el cobre están asociadas a la resistencia eléctrica del devanado y se manifiestan como pérdidas por efecto Joule ($P_{cu} = I^2 R$), las cuales aumentan con la corriente RMS y contribuyen al calentamiento del componente. Estas pérdidas afectan la eficiencia global del sistema y deben minimizarse mediante la selección adecuada del calibre del conductor, el número de espiras y la geometría del bobinado.

Adicionalmente, el diseño debe considerar restricciones físicas como el volumen disponible, el tipo de núcleo y los límites térmicos del material, ya que estos factores influyen directamente en la capacidad de manejo de potencia y en la confiabilidad del filtro.

- La frecuencia de resonancia del filtro debe ubicarse en un rango seguro, evitando tanto la amplificación de armónicos como problemas de estabilidad en el sistema de control [7, 24].

La frecuencia de resonancia del filtro LCL se encuentra acotada por el siguiente criterio de diseño:

$$10 \omega_{\text{red}} \leq \omega_{\text{res}} \leq \frac{1}{2} \omega_s \quad (3.47)$$

donde ω_{red} corresponde a la frecuencia angular fundamental de la red y ω_s a la frecuencia angular de conmutación del inversor [7, 24]. La frecuencia angular de resonancia del filtro está dada por:

$$\omega_{\text{res}} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}} \quad (3.48)$$

La frecuencia de resonancia del filtro se encuentra directamente relacionada con su función de transferencia y con su comportamiento en el dominio de la frecuencia. Desde el punto de vista dinámico, la resonancia se asocia a los polos complejos del sistema, los cuales se obtienen a partir del denominador de la función de transferencia. En el filtro LCL, estos polos generan un pico de ganancia característico en el diagrama de Bode y una variación abrupta de la fase, lo que puede comprometer la estabilidad del sistema si no se controla adecuadamente [7, 24].

Desde el análisis por impedancias, la resonancia puede interpretarse como una condición de cancelación entre las reactancias inductivas y capacitivas del filtro. Considerando las impedancias $Z_L = j\omega L$ y $Z_C = 1/(j\omega C_f)$, la condición de resonancia se alcanza cuando la reactancia inductiva equivalente del sistema se iguala a la reactancia capacitiva. Para el filtro LCL, la inductancia equivalente está definida como:

$$L_{\text{eq}} = \frac{L_1 L_2}{L_1 + L_2} \quad (3.49)$$

lo que conduce directamente a la expresión de la frecuencia de resonancia previamente presentada.

El filtro LCL puede modelarse en el dominio de Laplace a partir de las impedancias individuales de sus componentes. Las impedancias de las inductancias, el capacitor y la carga se expresan como:

$$Z_{L_1}(s) = L_1 s, \quad Z_{L_2}(s) = L_2 s, \quad Z_C(s) = \frac{1}{s C_f}, \quad Z_R(s) = R \quad (3.50)$$

En el lado de la carga, la inductancia L_2 se encuentra en serie con la resistencia R , por lo que la impedancia equivalente se muestra en la Figura 3.18.

$$Z_{L_2 R}(s) = L_2 s + R \quad (3.51)$$

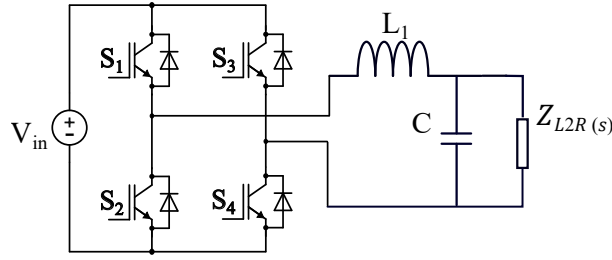


Figura 3.18: Impedancia equivalente en serie de inductor L_2 y carga R

Dicha impedancia se encuentra en paralelo con el capacitor C_f , dando lugar a la siguiente impedancia equivalente que se muestra en la Figura 3.19:

$$Z_{||}(s) = \frac{Z_C(s) Z_{L2R}(s)}{Z_C(s) + Z_{L2R}(s)} = \frac{L_2 s + R}{1 + s C_f (L_2 s + R)} \quad (3.52)$$

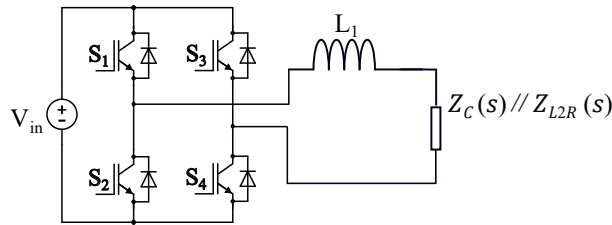


Figura 3.19: Impedancia equivalente en paralelo de capacitor C_f con impedancia Z_{L2R}

La impedancia total vista desde el inversor corresponde a la suma en serie de la inductancia L_1 y del bloque equivalente anterior, como se observa en la Figura 3.20:

$$Z_{LCL}(s) = L_1 s + \frac{L_2 s + R}{1 + s C_f (L_2 s + R)} \quad (3.53)$$

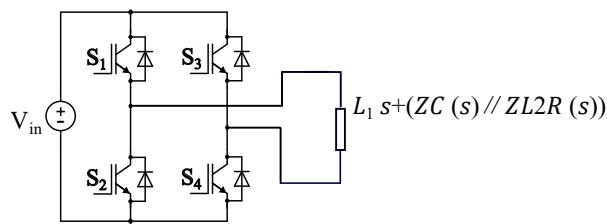


Figura 3.20: Impedancia total del filtro

A partir de este modelo se obtiene la función de transferencia que relaciona el voltaje de salida del inversor $V_{inv}(s)$ con el voltaje entregado a la carga $V_o(s)$:

$$G(s) = \frac{V_o(s)}{V_{inv}(s)} = \frac{L_2 s + R}{C_f L_1 L_2 s^3 + C_f L_1 R s^2 + (L_1 + L_2) s + R} \quad (3.54)$$

Esta función de transferencia permite analizar el comportamiento dinámico del filtro en el dominio de la frecuencia e identificar la presencia de polos resonantes asociados a la interacción entre los elementos inductivos y capacitivos del sistema [7, 24].

Aunque la obtención de un diagrama de Bode numérico requiere valores específicos de L_1 , L_2 , C_f y R , es posible construir un análisis en frecuencia *normalizado* al reescalar la variable compleja mediante una frecuencia característica, típicamente la frecuencia de resonancia ω_{res} . Para ello se define $p = s/\omega_{\text{res}}$, con lo cual la respuesta en frecuencia se expresa en función de la frecuencia adimensional $\Omega = \omega/\omega_{\text{res}}$. Bajo esta normalización, el diagrama de Bode queda determinado por parámetros adimensionales ($\alpha = L_1/L_2$ y $\delta = R/(L_2\omega_{\text{res}})$), como se muestra en la Figura 3.21, lo que permite estudiar cualitativamente el efecto de la relación de inductancias y del amortiguamiento sobre el pico resonante y la variación de fase, sin depender de valores absolutos de los componentes [7, 24].

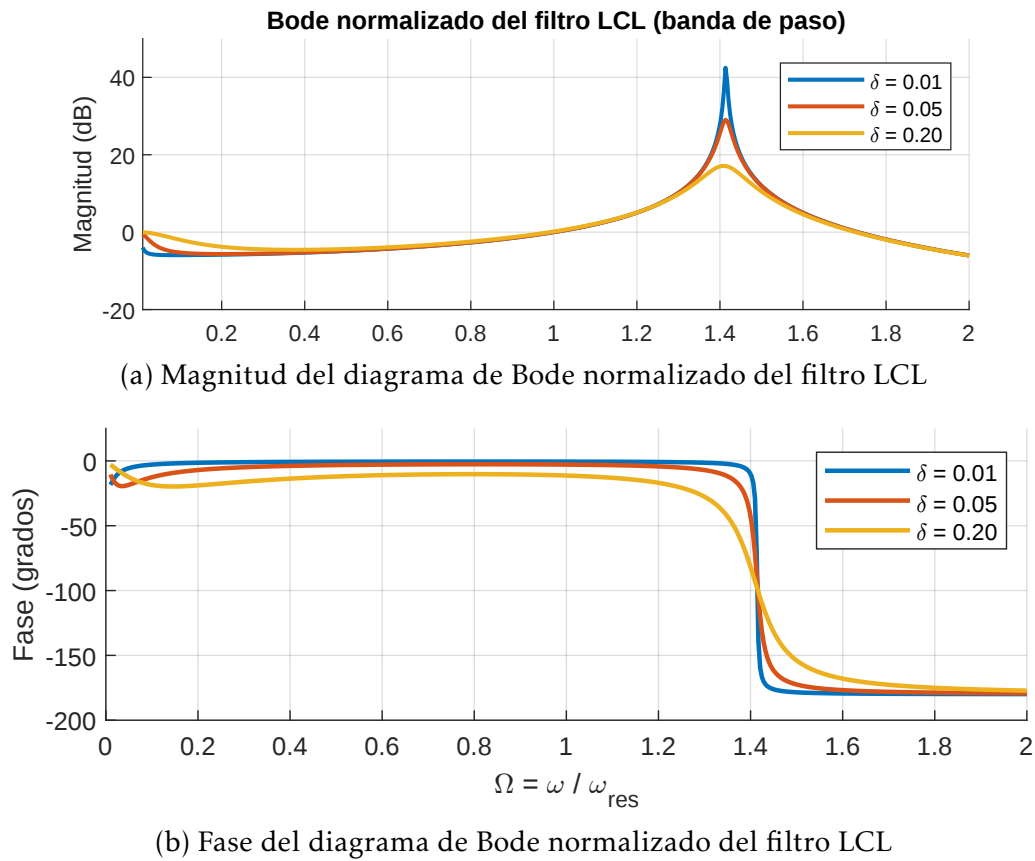


Figura 3.21: Diagrama de Bode normalizado del filtro LCL: (a) magnitud y (b) fase

El filtro LCL presenta un comportamiento dinámico de tercer orden debido a la presencia de tres elementos almacenadores de energía: los inductores L_1 y L_2 , y el capacitor C_f . Esta característica se confirma al analizar la función de transferencia del sistema. El denominador corresponde a un polinomio cúbico en la variable compleja s , lo que indica la existencia de tres polos y, por tanto, un sistema de tercer orden.

Desde el punto de vista frecuencial, esta propiedad se refleja en el diagrama de Bode. En altas frecuencias, cada elemento reactivo aporta una pendiente de -20 dB/década, por lo que la pendiente total tiende a -60 dB/década. De manera consistente, el desfase total del sistema se aproxima a -270° , coherente con la presencia de tres polos dominantes.

Asimismo, la interacción energética entre los elementos reactivos genera un pico resonante alrededor de la frecuencia natural del filtro, cuya magnitud depende del amortiguamiento presente en el sistema. Este comportamiento se observa claramente en el diagrama de Bode normalizado, donde la variación del parámetro de amortiguamiento modifica la altura del pico resonante y la transición de fase.

En comparación con los filtros L y LC, el filtro LCL representa una opción más eficiente para aplicaciones de electrónica de potencia en las que se requiere una fuerte reducción de armónicos sin recurrir a inductancias de gran tamaño. El filtro L se caracteriza por su simplicidad, pero su capacidad de atenuación es limitada, lo que obliga a utilizar valores elevados de inductancia para cumplir con los niveles de distorsión requeridos. Por su parte, el filtro LC mejora la atenuación, aunque introduce un fenómeno de resonancia que puede generar problemas de estabilidad si no se incorporan elementos de amortiguamiento. En contraste, el filtro LCL permite lograr una mayor atenuación de las componentes de alta frecuencia, manteniendo valores de inductancia más bajos y un diseño más compacto, lo cual resulta especialmente conveniente en sistemas con altas frecuencias de conmutación [7, 24, 5].

Sin embargo, estas ventajas vienen acompañadas de una mayor complejidad en el proceso de diseño, ya que el filtro LCL debe cumplir simultáneamente condiciones relacionadas con la ubicación de la frecuencia de resonancia, la limitación de la potencia reactiva del capacitor, la saturación de las inductancias y la estabilidad del sistema [7, 24]. Estas restricciones hacen que el diseño del filtro LCL se convierta en un problema multivariable y no lineal, difícil de resolver mediante métodos analíticos convencionales. Por esta razón, en este trabajo se emplea un algoritmo genético como herramienta de optimización, con el objetivo de determinar de manera eficiente los valores óptimos de los elementos del filtro, garantizando el cumplimiento de los criterios técnicos y de desempeño establecidos [35, 28].

3.5. Algoritmos metaheurísticos

El término *metaheurística*, introducido por Fred Glover en 1986, describe un marco de estrategias de alto nivel diseñado para guiar algoritmos heurísticos hacia soluciones de buena calidad con un esfuerzo computacional razonable [36]. Este tipo de enfoques surge como respuesta a las limitaciones de los métodos exactos y de los algoritmos basados en gradientes, los cuales resultan inviables en problemas de gran escala, alta dimensionalidad o naturaleza combinatoria, donde la exploración exhaustiva del espacio de búsqueda se vuelve prohibitiva [37, 38].

A diferencia de las heurísticas tradicionales, las metaheurísticas proporcionan principios estructurados que orientan la búsqueda sin requerir derivadas ni un modelo analítico explícito de la función objetivo. Su eficacia radica en su capacidad para equilibrar dos mecanismos centrales: la exploración y la explotación, incorporando ideas inspiradas en fenómenos naturales, biológicos o sociales [39, 40].

La *exploración* corresponde al proceso mediante el cual un algoritmo busca nuevas soluciones en regiones poco o nada examinadas del espacio de búsqueda. Aunque este

mecanismo introduce un alto grado de incertidumbre pues la calidad de las soluciones generadas es desconocida, resulta esencial para descubrir configuraciones potencialmente óptimas. En contraste, la *explotación* se centra en refinar soluciones previamente identificadas como prometedoras, aprovechando el conocimiento acumulado durante la búsqueda [41].

Dentro del marco de las metaheurísticas, la exploración permite recorrer amplias zonas del espacio de búsqueda para mantener la diversidad, mientras que la explotación intensifica la búsqueda en torno a las mejores soluciones encontradas. Un exceso de exploración puede generar un comportamiento errático y una convergencia lenta; por otro lado, una explotación excesiva tiende a reducir la diversidad y favorece el estancamiento en óptimos locales. Por ello, el rendimiento global de una metaheurística depende de su capacidad para equilibrar ambos mecanismos [39].

Hasta el momento, no existe un esquema universal que resuelva de forma definitiva este compromiso entre exploración y explotación; por ello, cada metaheurística incorpora estrategias específicas para regular su interacción y mantener un balance adecuado a lo largo del proceso de optimización [37].

Un elemento distintivo de estas técnicas es su naturaleza estocástica: la variabilidad inherente a procesos como la generación aleatoria de poblaciones o la aplicación de operadores probabilísticos facilita escapar de óptimos locales y diversificar la búsqueda. Esta característica resulta esencial en problemas donde se desconoce la estructura del espacio de soluciones o donde las interacciones entre variables no son evidentes [42].

La estocasticidad constituye un elemento central en el diseño y funcionamiento de los métodos metaheurísticos. En términos generales, un proceso estocástico es aquel en el que intervienen variables aleatorias que influyen en la evolución del sistema. Dentro del ámbito de la optimización, esta aleatoriedad se incorpora deliberadamente para facilitar la exploración del espacio de soluciones y para evitar que el algoritmo quede atrapado en óptimos locales o regiones poco prometedoras del espacio de búsqueda [39, 40].

Desde una perspectiva matemática, la estocasticidad se manifiesta mediante la utilización de generadores de números pseudoaleatorios que determinan decisiones clave del algoritmo: la selección de individuos, la variación de parámetros, la definición de trayectorias de búsqueda y la aplicación de operadores probabilísticos (como cruce, mutación o perturbación) [43]. Este carácter no determinista permite que dos ejecuciones del algoritmo, incluso con condiciones iniciales idénticas, produzcan trayectorias de búsqueda distintas. Esta variabilidad favorece la diversificación, aumenta la probabilidad de localizar regiones globalmente óptimas y dota al algoritmo de robustez frente a funciones objetivo ruidosas, no convexas o altamente multimodales.

El papel de la estocasticidad es especialmente relevante en problemas donde la estructura del espacio de búsqueda es desconocida o extremadamente compleja, como ocurre en el diseño óptimo de filtros LCL. En este tipo de problemas, la función objetivo, asociada a parámetros como el rizado de corriente, la distorsión armónica total o la

frecuencia de resonancia, suele presentar múltiples óptimos locales, discontinuidades y comportamientos no lineales, lo que dificulta la aplicación de métodos deterministas basados en gradientes [35, 44].

Dentro de este marco, los algoritmos estocásticos equilibran dos procesos fundamentales: (i) la exploración, entendida como la capacidad del algoritmo para recorrer amplias regiones del espacio de búsqueda, y (ii) la explotación, que consiste en intensificar la búsqueda alrededor de soluciones prometedoras ya identificadas. La estocasticidad desempeña un papel clave en este equilibrio, ya que una mayor aleatoriedad favorece la exploración y reduce el riesgo de convergencia prematura, mientras que una menor aleatoriedad permite una explotación más eficaz [39].

Asimismo, la inclusión de elementos estocásticos permite a estas técnicas adaptarse a modelos con incertidumbre inherente, ruido en los datos o variabilidad asociada a simulaciones numéricas. En el contexto del diseño de filtros LCL, la estocasticidad facilita la identificación de configuraciones que cumplan simultáneamente múltiples criterios de desempeño, incluso cuando la superficie de búsqueda no presenta características favorables para los métodos deterministas tradicionales [28, 29].

En conjunto, la estocasticidad en las metaheurísticas no solo incrementa la diversidad de soluciones y evita el estancamiento del proceso evolutivo, sino que también proporciona un mecanismo eficiente para navegar problemas de optimización complejos, multimodales y altamente no lineales. Esta propiedad es la que convierte a las metaheurísticas, y particularmente a los algoritmos genéticos y la evolución diferencial, en herramientas especialmente adecuadas para la optimización de sistemas electrónicos de potencia [35].

La optimización se ha convertido en un elemento esencial en numerosas disciplinas científicas y de ingeniería, motivada por la necesidad de diseñar productos y sistemas que ofrezcan altos niveles de eficiencia, calidad y competitividad. En términos generales, optimizar implica determinar la “mejor solución posible” dentro de un conjunto amplio de alternativas factibles [45].

Un problema de optimización puede formularse como la búsqueda del valor óptimo x^* que minimiza o maximiza una función objetivo $f(x)$, donde el vector de decisión $x = (x_1, \dots, x_d) \in \mathbb{R}^d$ agrupa las variables del problema y d representa su dimensión.

El conjunto X corresponde al espacio de búsqueda y contiene todas las soluciones factibles. Con frecuencia, este espacio se encuentra delimitado por cotas inferiores l_i y superiores u_i para cada variable de decisión, de modo que:

$$X = \{x \in \mathbb{R}^d \mid l_i \leq x_i \leq u_i, i = 1, \dots, d\}. \quad (3.55)$$

La función objetivo puede requerir ser minimizada o maximizada según la naturaleza del problema. No obstante, ambos enfoques son equivalentes, pues uno puede transformarse en el otro mediante las siguientes relaciones:

$$\min_{x \in X} f(x) \iff \max_{x \in X} [-f(x)], \quad (3.56)$$

$$\max_{x \in X} f(x) \iff \min_{x \in X} [-f(x)]. \quad (3.57)$$

En el diseño de filtros LCL, la optimización resulta especialmente útil porque los valores de L_1 , L_2 y C deben seleccionarse cumpliendo varios criterios simultáneos, como la reducción de distorsión armónica, la ubicación adecuada de la frecuencia de resonancia, la estabilidad del sistema y las restricciones físicas de los componentes. Estas exigencias convierten el diseño del filtro en un problema multivariable con restricciones, que puede formularse directamente como un problema de optimización dentro de un espacio de búsqueda definido [16, 28, 29].

Dado que el diseño de filtros LCL constituye un problema multivariable con restricciones, la función objetivo asociada suele ser no lineal y presentar múltiples óptimos locales, lo que complica la identificación directa de una solución óptima. En estas condiciones, resulta necesario recurrir a métodos de optimización capaces de explorar el espacio de búsqueda de manera iterativa y sistemática. De acuerdo con la clasificación propuesta en [37], estos métodos pueden dividirse en técnicas clásicas basadas en gradientes y métodos metaheurísticos; la figura 3.22 ilustra esta clasificación general.

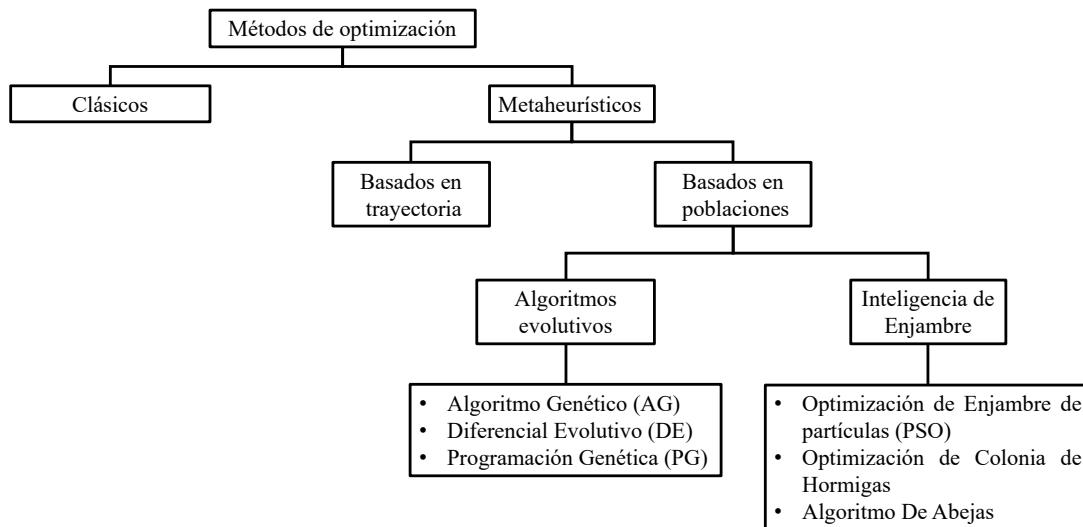


Figura 3.22: Clasificación de los métodos de optimización

Cuando la función objetivo es altamente compleja, no lineal o multimodal, los métodos clásicos de optimización basados en gradientes suelen resultar insuficientes o incluso inaplicables. Dichas técnicas requieren que la función sea dos veces diferenciable y que posea un único óptimo global [38], requisitos que rara vez se cumplen en problemas reales de ingeniería, particularmente en aquellos con múltiples restricciones, alta dimensionalidad o superficies de respuesta irregulares, como ocurre en el diseño de filtros LCL. Estas limitaciones han impulsado el desarrollo de enfoques alternativos capaces de explorar espacios de búsqueda irregulares sin depender de información analítica detallada.

3.5.1. Algoritmo genético

Entre las metaheurísticas más empleadas se encuentran el Algoritmo Genético y la Evolución Diferencial, ambas inspiradas en principios evolutivos. Estos métodos destacan por su capacidad para aproximarse a soluciones óptimas en problemas no lineales y con múltiples restricciones, como los que se presentan comúnmente en el diseño y optimización de sistemas electrónicos de potencia.

El algoritmo genético, propuesto inicialmente por Holland en la década de los 70, se inspira en los mecanismos de la evolución biológica. Opera sobre una *población* de soluciones candidatas codificadas como cromosomas, que evolucionan generación tras generación aplicando operadores genéticos. El procedimiento general incluye los siguientes pasos [46]:

1. **Inicialización:** se genera una población inicial de soluciones aleatorias codificadas como cromosomas.
2. **Evaluación:** se asigna un valor de aptitud (*fitness*) a cada individuo según la función objetivo definida.
3. **Selección:** se escogen los individuos más aptos de la población.
4. **Crossover (cruce):** los cromosomas seleccionados se recombinan para generar nuevos descendientes.
5. **Mutación:** se alteran aleatoriamente algunos genes para mantener la diversidad genética.
6. **Reemplazo:** la nueva generación sustituye a la anterior y el proceso se repite hasta cumplir un criterio de paro.

El GA es útil en problemas de optimización global y ha sido empleado en aplicaciones como el cálculo de ángulos de conmutación en inversores multinivel, minimizar el THD y el diseño de inductores y filtros de salida [35].

La Figura 3.23 presenta el diagrama de flujo correspondiente al funcionamiento del Algoritmo Genético. En esta representación se observa la secuencia de pasos que conforman el método, los cuales han sido descrito previamente.

En esta etapa se crea la población inicial, compuesta por un conjunto de soluciones candidatas generadas de manera aleatoria dentro de los límites establecidos del espacio de búsqueda. Cada solución es codificada en forma de cromosoma, cuyos genes representan las variables de diseño del problema. La inicialización aleatoria permite una distribución diversa de individuos, lo que favorece la exploración del espacio de soluciones y reduce la probabilidad de convergencia prematura hacia óptimos locales.

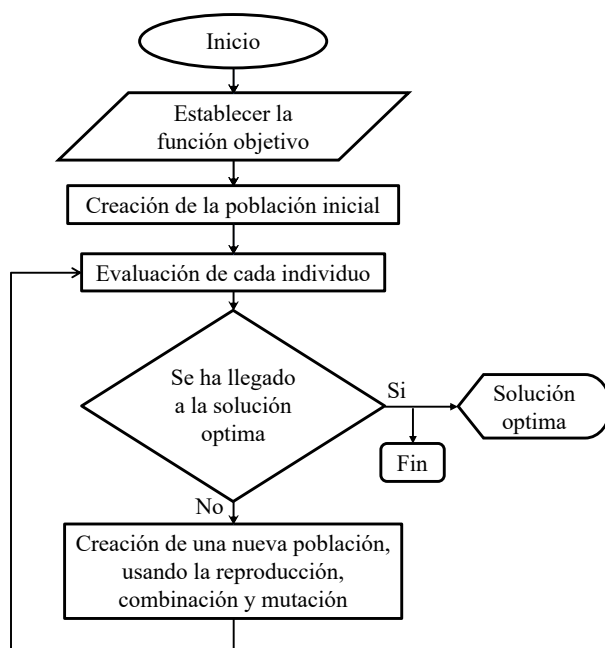


Figura 3.23: Diagrama de flujo de un GA

Función de aptitud del algoritmo genético

En un algoritmo genético, la función de aptitud (*fitness function*) constituye el mecanismo fundamental para evaluar la calidad de cada solución candidata dentro de la población. Esta función asigna un valor numérico que refleja el grado de adecuación de una solución con respecto a los objetivos y restricciones definidos en el problema de optimización. Dicho valor, denominado *score*, permite establecer un criterio cuantitativo para comparar y seleccionar individuos durante el proceso evolutivo [40, 42].

La función de aptitud se diseña de tal manera que guíe la búsqueda del algoritmo hacia soluciones cada vez mejores, favoreciendo aquellas que presentan un desempeño superior y penalizando las que incumplen los criterios establecidos. En muchos enfoques, este proceso se apoya en esquemas de penalización, donde las soluciones que violan alguna restricción reciben una reducción en su valor de aptitud, mientras que aquellas que satisfacen todas las condiciones alcanzan valores óptimos. De esta forma, el algoritmo puede manejar simultáneamente múltiples objetivos y restricciones sin necesidad de excluir explícitamente soluciones no viables desde las primeras etapas de la búsqueda [39, 45].

Dependiendo de cómo se plantee el problema, la función de aptitud puede definirse para maximizar o minimizar un determinado criterio. En ambos casos, es importante que esta función permita distinguir claramente entre soluciones buenas y malas, evitando situaciones en las que diferentes soluciones obtengan valores similares y dificulten el proceso de selección. Una función de aptitud bien planteada ayuda a que el algoritmo explore distintas alternativas sin perder la capacidad de concentrarse en aquellas soluciones que presentan un mejor desempeño [39].

Una adecuada definición de la función de aptitud resulta esencial para el correcto desempeño del algoritmo genético, dado que afecta directamente la velocidad de

convergencia, la estabilidad del proceso de búsqueda y la calidad de las soluciones alcanzadas, especialmente en problemas complejos de electrónica de potencia y optimización de convertidores donde la función objetivo puede ser multimodal y altamente no lineal [35, 44].

3.5.2. Operadores genéticos

Los algoritmos genéticos se fundamentan en un conjunto de operadores evolutivos que gobiernan el proceso de búsqueda y optimización, inspirados en los mecanismos de la evolución natural. Estos operadores permiten guiar la evolución de una población de soluciones candidatas hacia regiones del espacio de búsqueda con mejor desempeño, combinando información existente y generando nuevas soluciones. Entre los operadores genéticos más comunes se encuentran la selección, el cruce y la mutación, los cuales actúan de manera conjunta para equilibrar la explotación de soluciones y la exploración de nuevas regiones del espacio de diseño. La adecuada selección y configuración de estos operadores es un factor clave que influye directamente en la eficiencia del algoritmo genético, su estabilidad durante el proceso evolutivo y su capacidad de convergencia hacia soluciones óptimas [35, 39, 40, 42].

Operador selección

Dentro del proceso de selección de un algoritmo genético existen diversos esquemas cuyo propósito es elegir los individuos que participarán en la reproducción y transmisión de información genética hacia la siguiente generación. Entre los métodos de selección más comunes se encuentran la selección por torneo [41], la selección proporcional [40], la selección por ranking [42] y la selección completamente aleatoria.

La *selección por torneo* consiste en elegir aleatoriamente dos o más individuos de la población y compararlos entre sí en función de su valor de aptitud, seleccionando al individuo con mejor desempeño. Al repetirse este proceso de manera iterativa, las soluciones de mayor calidad tienden a ser seleccionadas con mayor frecuencia, mientras que las soluciones de menor aptitud son descartadas. Este método presenta la ventaja de poder aplicarse fácilmente tanto en problemas de minimización como de maximización mediante una modificación en el criterio de comparación [41].

La *selección proporcional*, propuesta inicialmente por Holland [40], asigna a cada individuo una probabilidad de selección proporcional a su valor de aptitud. Este esquema suele implementarse mediante el mecanismo de selección por ruleta, en el cual cada solución ocupa una porción del espacio total proporcional a su aptitud. De esta forma, los individuos con mayor aptitud tienen mayor probabilidad de ser seleccionados, sin excluir completamente a aquellos con menor desempeño.

Por otro lado, la *selección por ranking* ordena a los individuos de la población de acuerdo con su aptitud y asigna probabilidades de selección en función de su posición relativa dentro del conjunto, reduciendo el efecto de diferencias extremas entre valores de aptitud y favoreciendo una presión selectiva más controlada [42].

Finalmente, la *selección aleatoria* elige individuos de la población sin considerar su aptitud. Aunque no suele emplearse como método principal, puede utilizarse como estrategia complementaria para incrementar la diversidad genética y prevenir la convergencia prematura del algoritmo.

Operador cruce

La operación de cruce es un mecanismo fundamental en los algoritmos genéticos, ya que permite el intercambio de información genética entre soluciones candidatas con el fin de explorar nuevas regiones del espacio de búsqueda [40, 42, 43]. Este operador se basa en la recombinación de la información contenida en los individuos de la población, utilizando la diversidad genética como una estrategia de búsqueda estocástica que favorece la generación de nuevas configuraciones potencialmente superiores.

Es importante señalar que el operador de selección no genera nuevas soluciones por sí mismo, sino que únicamente replica los individuos con mejor desempeño y descarta aquellos de menor calidad. En contraste, los operadores de cruce y mutación son los responsables directos de producir nuevas soluciones candidatas dentro del proceso evolutivo [39].

Durante la operación de cruce, se seleccionan aleatoriamente dos individuos de la población original, denominados padres (p_1 y p_2), y se intercambia parte de sus cadenas binarias para generar dos nuevos individuos, conocidos como descendientes (c_1 y c_2). Este intercambio puede describirse mediante el uso de una máscara binaria m , la cual especifica las posiciones de los bits que serán combinados o intercambiados entre los padres. Los bits de la máscara con valor uno indican las posiciones donde se realiza el intercambio, mientras que aquellos con valor cero permanecen sin cambios.

La operación de cruce es de naturaleza estocástica y se ejecuta de acuerdo con una probabilidad de cruce p_c , la cual generalmente se selecciona con un valor alto para favorecer la exploración del espacio de soluciones. En el caso de representaciones binarias, se emplean comúnmente tres esquemas de cruce: cruce de un punto, cruce de dos puntos y cruce uniforme, como se muestra en la Figura 3.24.

En el *cruce de un punto*, se selecciona aleatoriamente una posición de bit b dentro de la cadena binaria. A partir de dicho punto, los segmentos de bits posteriores se intercambian entre los padres p_1 y p_2 , dando lugar a los descendientes c_1 y c_2 . Este procedimiento puede interpretarse como el uso de una máscara binaria con ceros antes del punto de cruce y unos después de este.

El *cruce de dos puntos* sigue un principio similar, pero en este caso se seleccionan aleatoriamente dos posiciones de bits, b_1 y b_2 . El intercambio de información genética se realiza únicamente en el segmento comprendido entre dichos puntos, lo que equivale a utilizar una máscara binaria con una secuencia continua de unos entre b_1 y b_2 .

Por último, en el *cruce uniforme*, la combinación de los bits de los padres se lleva a cabo de manera independiente para cada posición de la cadena. En este esquema,

cada bit de la máscara m se genera de forma aleatoria con una probabilidad de 0.5, de modo que, para cada posición, el gen del descendiente se hereda de uno u otro padre de manera equiprobable. Este tipo de cruce introduce un mayor grado de aleatoriedad en la recombinación genética.

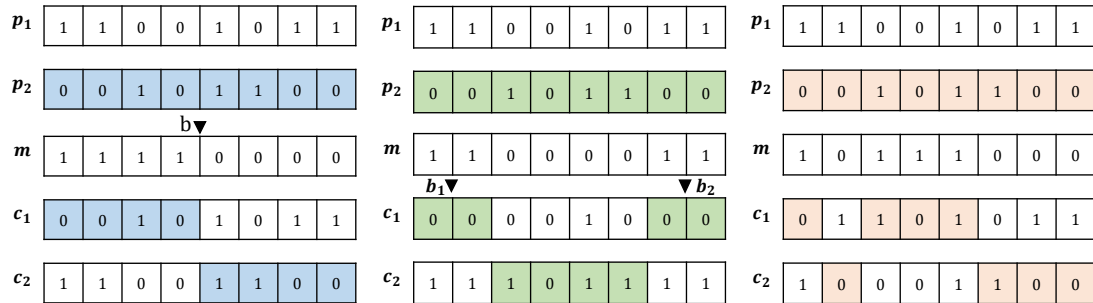


Figura 3.24: Diferentes operadores cruce a) Cruce de un solo punto b) Cruce de dos puntos c) Cruce uniforme

Operador mutación

Bajo el operador de mutación, uno o varios bits de una cadena binaria se modifican de forma aleatoria, sustituyéndose por su valor complementario. El propósito principal de este proceso es incrementar la diversidad genética dentro de la población, introduciendo pequeñas perturbaciones en las soluciones candidatas y evitando así la convergencia prematura hacia óptimos locales, lo cual contribuye a mantener la diversidad poblacional y mejorar la capacidad de búsqueda global del algoritmo. [40, 42].

Al igual que el cruce, la mutación constituye un operador estocástico que se aplica con una probabilidad de mutación p_m . Generalmente, el valor de p_m se selecciona pequeño, con el fin de preservar las características de las buenas soluciones encontradas y evitar distorsiones significativas en la población [39].

Uno de los esquemas de mutación más utilizados es la mutación uniforme. En este método, se selecciona aleatoriamente una o varias posiciones de bit b de la cadena binaria del individuo p , y se genera una nueva solución c invirtiendo dichos bits. Es decir, un bit con valor uno se cambia a cero, y viceversa. La Figura 5.4 ilustra el procedimiento correspondiente a la operación de mutación uniforme.

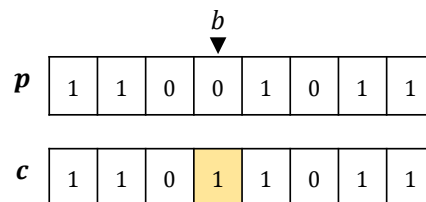


Figura 3.25: Operador mutación

Con base en los operadores descritos previamente, en este trabajo se implementa un algoritmo genético que emplea selección por elitismo como mecanismo de elección de individuos, cruce de un solo punto como operador de recombinación y una probabilidad de mutación fijada en $p_m = 0.1$. Esta configuración busca mantener un

equilibrio adecuado entre los procesos de exploración y explotación del espacio de búsqueda, favoreciendo la conservación de soluciones con buen desempeño mientras se introduce suficiente diversidad genética para evitar la convergencia prematura hacia óptimos locales.

En los capítulos siguientes se presenta la formulación detallada del algoritmo propuesto y su aplicación al problema de optimización del filtro pasivo tipo LCL, así como los criterios e indicadores utilizados para evaluar su desempeño y validar los resultados obtenidos.

CAPÍTULO 4.

INVERSORES MONOFÁSICOS

Actualmente se dispone de una gran variedad de configuraciones de inversores, entre las cuales destacan las topologías derivadas del puente H y de inversores NPC debido a su aplicación en sistemas de potencia de medio y alto voltaje. Estos convertidores han cobrado especial relevancia tanto en aplicaciones de alta potencia como en sistemas de conversión orientados a la conexión a red, particularmente para la integración de fuentes de energía renovable, como instalaciones fotovoltaicas y generadores eólicos.

Estas topologías se basan en el uso combinado de dispositivos semiconductores de potencia y elementos capacitivos, cuya conmutación controlada permite evitar condiciones de cortocircuito asociadas a las diferentes configuraciones de conexión de los capacitores.

4.1. Inversor NPC

El inversor de tres niveles tipo NPC (Neutral Point Clamped) fue propuesto inicialmente en 1981 por Nabae, Takahashi y Akagi [47]. Como se ilustra en la Figura 4.1, esta topología está conformada por cuatro interruptores de potencia y dos diodos de sujeción, donde cada interruptor integra un IGBT con su respectivo diodo en anti-paralelo. Adicionalmente, el sistema emplea dos capacitores conectados en serie que funcionan como divisor de voltaje del bus de continua.

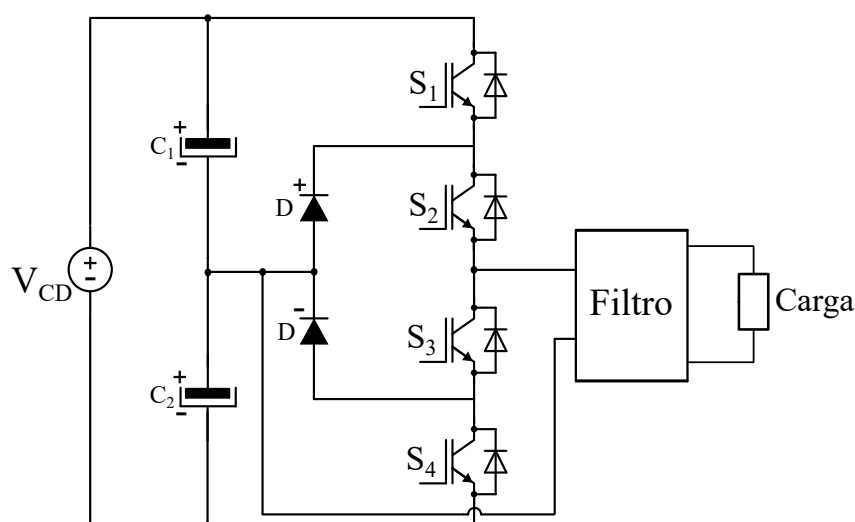


Figura 4.1: Inversor NPC

En comparación con los inversores convencionales de dos niveles, la topología NPC presenta ventajas significativas, entre las que destacan una menor generación de armónicos, una eficiencia cercana al 97 % y una mejora en la calidad de las formas de onda de salida, así como una reducción del voltaje soportado por cada dispositivo semiconductor [48]. Estas características han motivado su amplio estudio en el ámbito de las energías renovables, particularmente en aplicaciones fotovoltaicas, donde se busca una conversión de energía más eficiente y con menor impacto sobre la red eléctrica.

No obstante, una de las principales limitaciones del inversor 3L-NPC es la distribución no uniforme de las pérdidas en los dispositivos semiconductores, lo cual puede provocar desequilibrios térmicos dentro del sistema [49, 50].

Por otra parte, debido a que cada dispositivo semiconductor soporta únicamente la mitad del voltaje total del bus de continua, es posible emplear dispositivos con menores niveles de tensión nominal, lo que contribuye a la reducción de costos. Finalmente, los diodos de sujeción (D^+ y D^-) deben presentar tiempos de conmutación reducidos y una baja caída de voltaje en conducción, con el fin de minimizar las pérdidas asociadas a su operación [49].

Los diodos cumplen la función de fijar la tensión de salida con respecto al punto neutro del circuito. Asimismo, permiten que la corriente circule en ambos sentidos durante la generación de los estados nulos del voltaje de salida. En estas condiciones, la corriente de retorno hacia la fuente de alimentación fluye a través del diodo D^+ o del diodo D^- , dependiendo del sentido de la corriente en la carga [49].

Para la obtención de los tres niveles de voltaje a la salida del inversor NPC, los interruptores se disponen conforme a las configuraciones mostradas en la Tabla 4.1 [51]. En esta topología, los interruptores S_1 y S_4 conmutan a la frecuencia de conmutación, mientras que los interruptores S_2 y S_3 operan a la frecuencia fundamental de la red. Debido a esta disposición, la estructura NPC presenta la ventaja de que cada dispositivo semiconductor soporta únicamente la mitad del voltaje total del bus de continua, lo cual contribuye a mejorar la eficiencia global del convertidor [48].

Tabla 4.1: Estados de conmutación del inversor NPC.

S_1	S_2	S_3	S_4	Voltaje de salida
1	1	0	0	$+V_{CD}/2$
0	0	1	1	$-V_{CD}/2$
0	1	0	0	0
0	0	1	0	0

4.2. Inversor tipo T

La topología de inversor tipo T se implementa utilizando cuatro transistores IGBT. Dos de estos dispositivos conforman una rama principal del convertidor, mientras que los otros dos forman parte de un interruptor bidireccional encargado de la sujeción al punto neutro, tal como se muestra en la Figura 4.2.

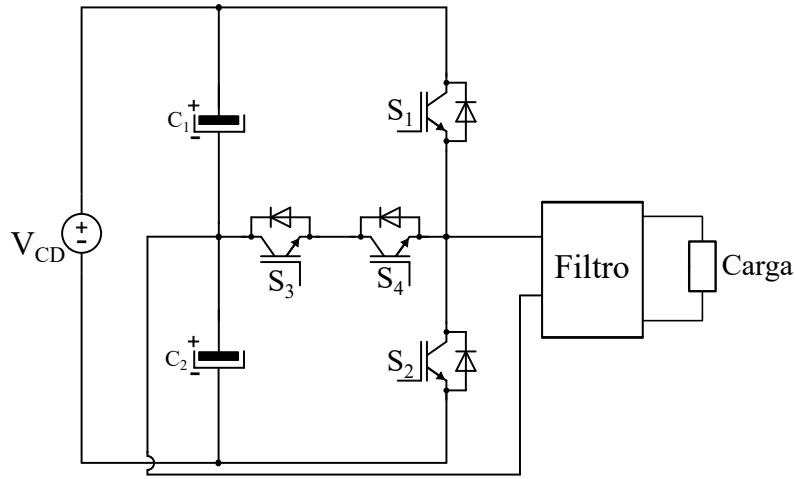


Figura 4.2: Inversor tipo T

El inversor tipo T es capaz de generar tres niveles de voltaje a la salida mediante una estrategia de modulación adecuada. Durante el semiciclo positivo, el nivel de voltaje positivo se obtiene cuando el interruptor S_1 se encuentra en conducción y los interruptores S_2 , S_3 y S_4 permanecen apagados. Para generar el nivel de voltaje nulo en este semiciclo ($V = 0$), el interruptor S_4 entra en conducción mientras que el resto de los interruptores permanecen abiertos.

Por otro lado, durante el semiciclo negativo, el nivel de voltaje negativo se obtiene cuando el interruptor S_2 conduce y los interruptores S_1 , S_3 y S_4 se mantienen apagados. En este mismo semiciclo, el nivel de voltaje cero se produce cuando el interruptor S_3 se encuentra activado y los demás interruptores están apagados. Cabe destacar que, durante el semiciclo positivo, los interruptores S_1 y S_4 conmutan a alta frecuencia de manera complementaria, mientras que en el semiciclo negativo esta función es realizada por los interruptores S_2 y S_3 [52].

Mediante el esquema convencional de modulación, el inversor tipo T puede generar tres niveles de voltaje a la salida, durante el semiciclo positivo los interruptores S_1 y S_4 conmutan a alta frecuencia de manera complementaria, mientras que en el semiciclo negativo esta conmutación se realiza mediante los interruptores S_2 y S_3 . En consecuencia, los interruptores S_1 y S_4 operan de forma complementaria en el semiciclo positivo, y los interruptores S_2 y S_3 lo hacen en el semiciclo negativo. Las secuencias de conmutación asociadas a este método se resumen en la Tabla 4.2[53].

Tabla 4.2: Estados de conmutación para el método convencional del inversor tipo T.

S_1	S_2	S_3	S_4	Voltaje de salida
1	0	0	0	$+V_{CD}/2$
0	1	0	0	$-V_{CD}/2$
0	0	0	1	0
0	0	1	0	0

4.3. Inversor H5

La topología H5 incorpora el principio de desacoplo en el lado de corriente continua (DC-decoupling), el cual se implementa mediante la adición de un interruptor adicional en el bus de continua, como se ilustra en la Figura 4.3. Este interruptor tiene como función principal aislar eléctricamente al inversor H5 de la red durante la generación de los estados nulos del voltaje de salida, evitando así el intercambio de potencia reactiva entre el filtro de salida y la capacitancia parásita del panel fotovoltaico en dichos estados. Como consecuencia, se logra una mejora en la eficiencia global del sistema [54].

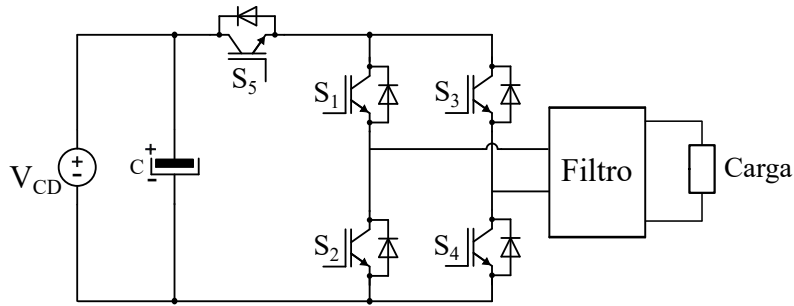


Figura 4.3: Inversor H5

Entre las principales ventajas de la topología H5 destaca el esquema de conmutación empleado, en el cual los interruptores S_2 , S_4 y S_5 operan a alta frecuencia, mientras que S_1 y S_3 conmutan a la frecuencia fundamental de la red. Durante la generación del estado de tensión nula, el interruptor S_5 se abre y los interruptores S_1 o S_3 se cierran, lo que permite reducir las pérdidas de potencia asociadas al filtro de salida.

El inversor H5 presenta una alta eficiencia, cercana al 98%, y un voltaje de modo común dominado por componentes de baja frecuencia, lo que contribuye a reducir la corriente de fuga [48]. Sin embargo, la inclusión del interruptor adicional S_5 incrementa las pérdidas por conducción, representando un compromiso entre la mejora del desacoplo en el lado de continua y el aumento de las pérdidas del sistema [31].

La generación de los tres niveles de voltaje a la salida del inversor H5 se describe mediante los estados de conmutación mostrados en la Tabla 4.3. En dicha tabla se presentan las combinaciones de encendido y apagado de los interruptores S_1 a S_5 que permiten obtener los distintos niveles de tensión en la salida del inversor.

Tabla 4.3: Estados de conmutación del inversor H5.

S_1	S_2	S_3	S_4	S_5	Voltaje de salida
1	0	0	1	1	$+V_{CD}$
0	1	1	1	1	$-V_{CD}$
1	0	1	0	0	0
1	0	1	0	0	0

El nivel de voltaje positivo $+V_{CD}$ se genera cuando los interruptores S_1 , S_4 y S_5 se

encuentran en conducción, estableciendo un camino de corriente desde el bus de continua hacia la carga. De manera análoga, el nivel de voltaje negativo $-V_{CD}$ se obtiene cuando los interruptores S_2 , S_3 , S_4 y S_5 conducen, invirtiendo la polaridad del voltaje aplicado a la salida.

Por otro lado, el nivel de voltaje nulo se produce cuando el interruptor adicional S_5 se abre, desacoplando el lado de corriente continua del inversor, mientras que los interruptores S_1 y S_3 permanecen en conducción. Este estado permite mantener la corriente de salida sin intercambio de energía con el bus de continua, reduciendo el voltaje de modo común y las corrientes de fuga asociadas a la capacitancia parásita del generador fotovoltaico.

Estos estados de conmutación constituyen la base del funcionamiento del inversor H5 y explican su capacidad para generar una señal de salida de tres niveles, característica que contribuye a mejorar la calidad de la forma de onda y a reducir los efectos asociados al modo común en aplicaciones fotovoltaicas sin transformador.

4.4. Inversor puente H

De entre las topologías de inversores analizadas (H5, NPC y tipo T) se seleccionó el inversor en puente H para el desarrollo del presente trabajo de tesis, debido a su simplicidad estructural, menor número de dispositivos de potencia y facilidad de implementación. En comparación con el inversor H5 y el inversor tipo T, la topología en puente H no requiere interruptores adicionales ni circuitos de sujeción al punto neutro, lo que reduce la complejidad del sistema y las pérdidas asociadas a la conducción de dispositivos extra.

Asimismo, a diferencia de la topología NPC, el inversor en puente H evita problemas relacionados con el desbalance de voltaje en los capacitores del bus de continua y la distribución desigual de pérdidas en los semiconductores, lo cual simplifica tanto el diseño del convertidor como las estrategias de control implementadas. Desde el punto de vista de la modulación, esta topología permite la aplicación de técnicas PWM ampliamente conocidas y documentadas, facilitando el análisis, la simulación y la validación experimental del sistema.

Es por ello que, el inversor en puente H constituye una plataforma adecuada para el desarrollo del presente trabajo, al ofrecer flexibilidad de control, capacidad de operación a frecuencias de conmutación elevadas y facilidad de integración con sistemas de acondicionamiento de potencia. En esta sección se presenta el análisis, dimensionamiento y diseño del inversor puente H propuesto, abordando tanto sus características eléctricas como los criterios de diseño considerados en cada una de sus etapas, incluyendo la selección de los dispositivos de potencia, el diseño del circuito de control y la implementación física del sistema mediante el desarrollo del circuito impreso (PCB).

Para el desarrollo del análisis, se consideró un inversor monofásico en configuración de puente completo, como se observa en la Figura 4.4. Como se mencionó previamente, este dispositivo cumple la función de transformar la corriente continua en una señal modulada de corriente alterna.

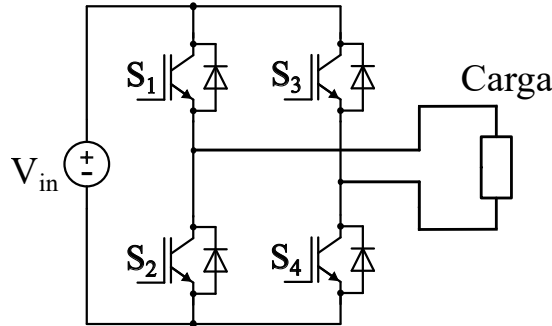


Figura 4.4: Inversor puente completo

El inversor está conformado por cuatro dispositivos semiconductores de potencia. El dispositivo semiconductor seleccionado fue *STGW20NC60VD* del fabricante ST Microelectronics, el cual soporta un voltaje colector-emisor de hasta 600 V, una corriente nominal de 30 A y pulsos de corriente de hasta 150 A. Presenta un tiempo de encendido de 31 ns y un tiempo de apagado de 66 ns. El diodo de libre circulación integrado cumple con las especificaciones de corriente (30 A_{RMS}) y con características dinámicas adecuadas (44 ns de encendido y 88 ns de apagado), estos datos nos serán útiles para implementar la modulación y calcular los tiempos muertos dentro del tiempo de recuperación de los diodos [55].

La tabla 4.4 resume los datos principales mencionados sobre el IGBT.

Tabla 4.4: Características principales del IGBT *STGW20NC60VD*.

Parámetro	Valor	Unidad
Voltaje colector-emisor máximo	600	V
Corriente nominal de colector	30	A
Corriente de pulso máximo	150	A
Tiempo de encendido	31	ns
Tiempo de apagado	66	ns
Corriente RMS del diodo	30	A
Tiempo de encendido del diodo	44	ns
Tiempo de apagado del diodo	88	ns

Para la conmutación de los IGBT se utilizó el driver de compuerta *ACPL3120*, en conjunto con una fuente aislada *MGJ2D051505SC*. Dicha fuente genera el voltaje suficiente entre las terminales *drain-source* de los IGBT para conmutar los dispositivos superiores de cada rama. Además, el mismo driver proporciona aislamiento óptico entre la etapa digital y la etapa de potencia.

El voltaje de las fuentes aisladas se seleccionó conforme al rango de operación del *ACPL3120*, que requiere un mínimo de 15 V ($V_{CC} - V_{EE}$). Las fuentes reciben una entrada de +5 V y entregan en su salida +15 V y -5 V, lo cual se encuentra dentro del

rango de V_{GS} de los IGBT. El circuito impulsor empleado se muestra en la Figura 4.5, junto con su respectiva fuente aislada, siendo utilizado tanto para los IGBT superiores como para los inferiores de cada rama, conforme a la topología del inversor [55].

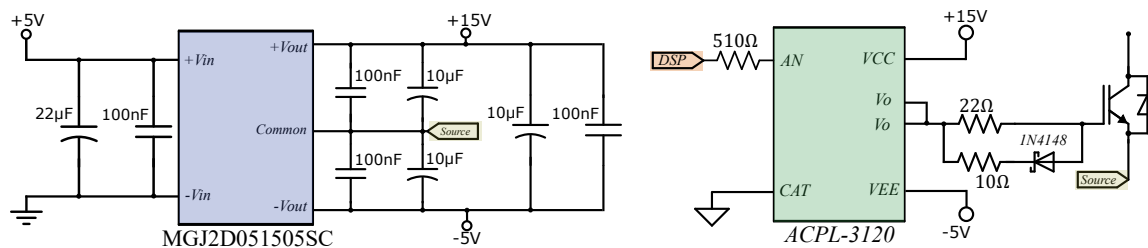


Figura 4.5: Circuito impulsor para los dispositivos de conmutación

Para el diseño del PCB se utilizó el software *Altium Designer*, tomando como base los diagramas esquemáticos presentados en las Figuras 4.4 y 4.5. Como resultado de este proceso, el modelado tridimensional del PCB se muestra en la Figura 4.6, donde puede apreciarse que, en ambas caras de la tarjeta, las pistas correspondientes a la etapa de potencia se encuentran expuestas. Esta decisión de diseño tiene como finalidad incrementar la capacidad de conducción de corriente del convertidor mediante la adición de estaño, lo cual aumenta el área efectiva de conducción en dicha etapa.

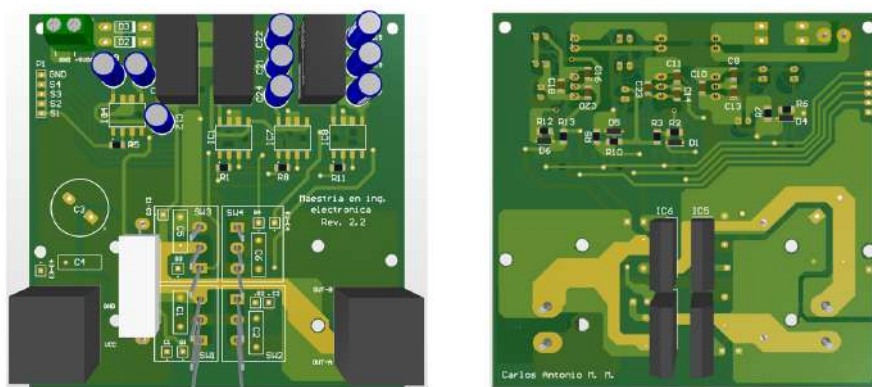


Figura 4.6: Modelo 3D del PCB [46].

Asimismo, se observa que los IGBT se encuentran montados en la cara inferior del PCB, con el propósito de facilitar la instalación de un disipador de aluminio, el cual no solo contribuye a mejorar la gestión térmica de los dispositivos de conmutación, sino que también funciona como elemento de soporte mecánico. Adicionalmente, se implementó una resistencia de potencia de 15 kΩ para la descarga del capacitor de entrada.

La Tabla 4.5 muestra las características principales que tiene el inversor así como los límites de voltaje, corriente y frecuencia de conmutación permitidos.

Tabla 4.5: Características del inversor puente H.

Parámetro	Magnitud	Unidades
Voltaje de entrada máximo	200	V_{CD}
Máxima corriente RMS de salida	20	A_{RMS}
Máximo pico de corriente	100	A
Máxima frecuencia de trabajo	16	kHz
Tipo de acoplamiento	Óptico	–
Voltaje de alimentación impulsores	5 – 5.6	V_{CD}
Voltaje mínimo etapa digital	3	V_{CD}
Voltaje máximo etapa digital	5.7	V_{CD}

Para el desarrollo del presente trabajo de tesis se consideran los parámetros de operación mostrados en la Tabla 4.6, los cuales se encuentran dentro de los límites de funcionamiento del inversor previamente descrito [55]. Dado que estos valores no exceden los rangos permitidos de voltaje, corriente ni frecuencia de conmutación del prototipo, se garantiza una operación segura del sistema sin comprometer la integridad de los dispositivos de potencia. Por estas razones la utilización del inversor previamente diseñado resulta adecuada para el desarrollo del trabajo, permitiendo centrar el análisis en los objetivos planteados sin la necesidad de realizar modificaciones estructurales en la topología del convertidor.

Tabla 4.6: Parámetros considerados para el funcionamiento del inversor.

Parámetro	Valor
V_{CD}	180 V
f_{SW}	10 kHz
f_G	60 Hz
R	83 Ω
P	390 W

Para controlar el encendido y apagado de los interruptores del inversor es necesario emplear una técnica de modulación que permita generar las señales de conmutación adecuadas. Existen distintas estrategias para la generación de estos pulsos; sin embargo, para este proyecto se seleccionó la modulación por ancho de pulso sinusoidal unipolar debido a su simplicidad de implementación y buen desempeño en aplicaciones de electrónica de potencia.

Modulación SPWM

Para controlar el inversor monofásico puente completo es necesario contar con las señales que se encargaran de activar los semiconductores (IGBT), estas señales de control se obtienen mediante la modulación SPWM unipolar, se utilizó esta modulación debido a que los armónicos de alta frecuencia se desplazan lejos de la señal fundamental lo que facilita el filtrado.

En la técnica de SPWM unipolar se utilizan dos señales de referencia senoidales de igual frecuencia y amplitud, pero desfasadas 180° , como se ilustra en la Figura 4.7.

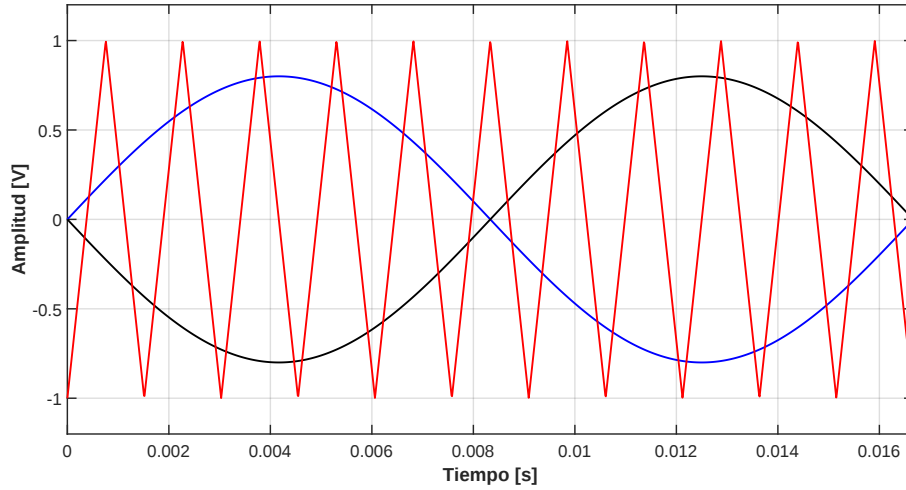


Figura 4.7: Modulación SPWM

Cada una de estas señales de referencia gobierna de manera independiente una rama del inversor en puente H, lo que permite modular de forma individual los voltajes de salida por cada rama, denotadas como v_{aN} y v_{bN} , con respecto al bus de continua del sistema. Esta estrategia de control posibilita un mayor grado de flexibilidad en la generación de las señales de salida, ya que cada brazo del inversor conmuta de acuerdo con su respectiva señal moduladora, manteniendo como referencia común el voltaje de continua V_{dc} .

Como resultado de esta operación, el voltaje de línea del inversor se obtiene a partir de la diferencia entre las tensiones de ambos brazos, definida como $v_{ab} = v_{aN} - v_{bN}$. Esta forma de obtención del voltaje de salida permite generar una señal escalonada con múltiples niveles de tensión, característica fundamental de los inversores en puente H. En particular, para la configuración considerada, el voltaje de línea puede adoptar tres niveles discretos, tales que $v_{ab} \in \{-V_{CD}, 0, +V_{CD}\}$.

La generación de un nivel intermedio de voltaje nulo se produce cuando ambos brazos del inversor se encuentran en estados de conmutación equivalentes, mientras que los niveles positivo y negativo del voltaje de línea se obtienen cuando los brazos operan en estados complementarios. Este comportamiento contribuye a una mejor aproximación a la forma de onda sinusoidal deseada [11].

El espectro armónico resultante desplaza la mayor parte de los componentes indeseados hacia frecuencias cercanas a f_{sw} y sus múltiplos. Esto contribuye a reducir significativamente el contenido armónico en la banda de frecuencias fundamental, lo que facilita el diseño del sistema de filtrado y mejora la calidad de la señal entregada a la carga o al sistema de potencia.

CAPÍTULO 5.

DISEÑO DEL FILTRO LCL

En este capítulo se describe el procedimiento para el dimensionamiento del filtro LCL, el cual se emplea en la etapa de salida del inversor con el propósito de mitigar el contenido armónico de la señal generada. El filtro LCL está compuesto por tres elementos pasivos fundamentales: el inductor del lado del convertidor (L_1), el capacitor de acoplamiento (C_f) y el inductor del lado de la carga (L_2). Cada uno de ellos cumple una función específica en la reducción de armónicos y en la mejora de la calidad de energía inyectada a la red. A continuación, se describe el procedimiento de diseño de cada uno de estos elementos.

5.1. Cálculo de los elementos del filtro

El inductor primario L_1 , ilustrado en la figura 5.1, se encarga de limitar el rizado de corriente generado por la conmutación del inversor. Este inductor suele ser el de mayor tamaño dentro del filtro [7], ya que su valor está directamente relacionado con la atenuación del rizado de alta frecuencia en la salida del inversor y con la reducción del contenido armónico asociado a la frecuencia de conmutación [10, 24].

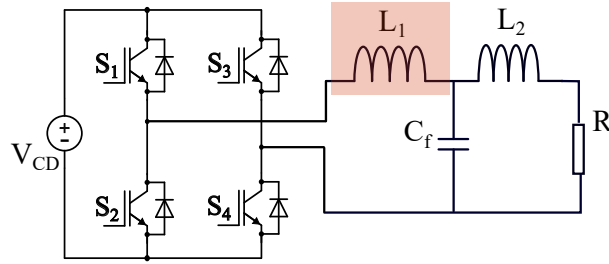


Figura 5.1: Diseño del inductor L_1

El valor del inductor L_1 se selecciona en función de la corriente de rizo máxima (Δi_{pp_max}), la cual típicamente se limita a aproximadamente el 20% de la corriente nominal del sistema, con el objetivo de reducir el contenido armónico de alta frecuencia, limitar el esfuerzo sobre los dispositivos de potencia y garantizar un compromiso adecuado entre la atenuación del rizado y el tamaño físico del inductor [7, 10].

El voltaje en el inductor (V) se expresa como:

$$V = L_1 \frac{di}{dt}. \quad (5.1)$$

Durante la etapa activa del ciclo de conmutación:

$$V_{CD} - V_o = L_1 \frac{\Delta i_{pp}}{D * T_s}. \quad (5.2)$$

Despejando el rizo de corriente:

$$\Delta i_{pp} = \frac{D * T_s * (V_{CD} - V_{OUT})}{L_1}. \quad (5.3)$$

El ciclo de trabajo instantáneo, en función de la modulación senoidal, es:

$$D_{\omega t} = m_a * \sin(\omega t) \quad (5.4)$$

El voltaje de salida se puede expresar como:

$$V_o = V_{CD} * D \quad (5.5)$$

Sustituyendo en la expresión de rizado de corriente:

$$\Delta i_{pp} = \frac{m_a * \sin(\omega t) * T_s * (V_{CD} - V_{CD} * m_a * \sin(\omega t))}{L}. \quad (5.6)$$

El punto de máximo rizado se determina de:

$$\frac{d(\Delta i_{pp})}{dt} = 0 \Rightarrow \sin(\omega t) = \frac{1}{2m_a}. \quad (5.7)$$

Así, la ondulación máxima resulta:

$$\Delta i_{pp_max} = \frac{V_{CD} * T_s}{4L}. \quad (5.8)$$

Finalmente, despejando L_1 :

$$L_1 = \frac{V_{CD}}{4f_{sw} * \Delta i_{pp_max}}. \quad (5.9)$$

Donde: Donde:

- V_{CD} : Voltaje del bus de corriente directa.
- V_o : Voltaje de salida del inversor.
- D : Ciclo de trabajo promedio.
- $D_{\omega t}$: Ciclo de trabajo instantáneo como función del tiempo.
- m_a : Índice de modulación.
- T_s : Período de conmutación.
- f_{sw} : Frecuencia de conmutación.
- ω : Frecuencia angular de la señal fundamental de referencia.
- f : Frecuencia fundamental de la señal sinusoidal de referencia.
- L_1 : Inductancia del filtro.
- Δi_{pp} : Rizado de corriente pico a pico.
- Δi_{pp_max} : Rizado máximo permitido de corriente.

Cálculo del capacitor C_f

El capacitor del filtro C_f , resaltado en la Figura 5.2, tiene como función principal desviar los armónicos de alta frecuencia hacia tierra o neutro, reduciendo el contenido armónico en la corriente de salida.

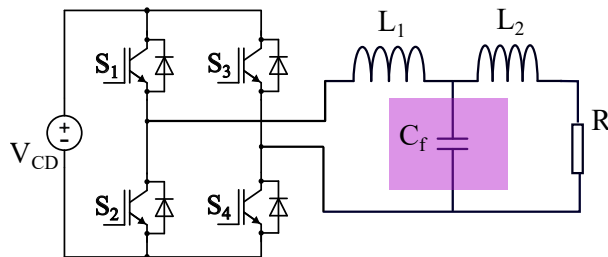


Figura 5.2: Cálculo del capacitor del filtro

La potencia reactiva (Q) absorbida por el capacitor se limita al 5 % de la potencia aparente nominal (S) [24]:

$$Q = 0.05S \quad (5.10)$$

La potencia aparente del sistema monofásico se define como:

$$S = V_{o,rms} I_{o,rms} \quad (5.11)$$

La relación se expresa como:

$$2\pi f C_f V_{o,rms}^2 = 0.05S \quad (5.12)$$

y despejando se obtiene:

$$C_f = \frac{0.05S}{V_{o,rms}^2 * 2\pi f} \quad (5.13)$$

Donde:

- Q : Potencia reactiva
- S : Potencia aparente
- C_f : Capacitancia del filtro
- $2\pi f$: Frecuencia angular fundamental
- $V_{o,rms}$: Voltaje RMS fundamental de salida

Cálculo del inductor L_2

El inductor L_2 , mostrado en la Figura 5.3, complementa la etapa de filtrado en el lado de salida del sistema, suavizando la corriente suministrada a la carga resistiva y contribuyendo a la atenuación de componentes armónicas generadas por el inversor.

La inductancia total del filtro, dada por $(L_1 + L_2)$, se determina considerando que la caída máxima de tensión en los inductores no debe exceder el 10 % del voltaje nominal

del sistema. Este criterio garantiza que la mayor parte del voltaje esté disponible para la transferencia de potencia fundamental, limitando el efecto reactivo del filtro sobre el inversor [7].

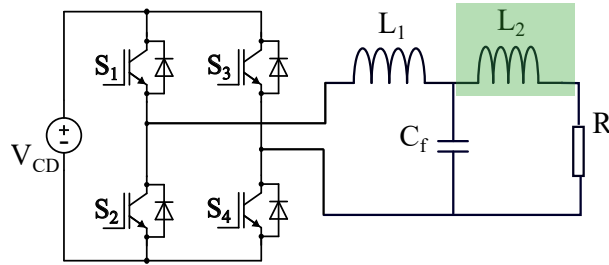


Figura 5.3: Cálculo del inductor L_2 .

La caída de voltaje en los inductores se define como:

$$V_{L_1+L_2} = I \cdot X_{L_1+L_2} = I \cdot 2\pi f (L_1 + L_2). \quad (5.14)$$

Aplicando el criterio del 10% del voltaje nominal:

$$I \cdot 2\pi f (L_1 + L_2) = 0.1 V_{o,rms}. \quad (5.15)$$

Expresando la corriente como $I = \frac{S}{V_{o,rms}}$, se obtiene:

$$L_1 + L_2 = \frac{0.1 V_{o,rms}^2}{S \cdot 2\pi f}. \quad (5.16)$$

Donde:

- L_1, L_2 : inductancias del filtro
- $V_{o,rms}$: voltaje RMS fundamental de salida del inversor
- I : corriente RMS fundamental del sistema
- f : frecuencia fundamental de la señal de salida (por ejemplo, 60 Hz)
- $X_{L_1+L_2} = 2\pi f (L_1 + L_2)$: reactancia total del filtro

5.2. Aplicación del algoritmo genético

Con las ecuaciones obtenidas para cada componente del filtro, se aplica el algoritmo genético para calcular los valores óptimos del filtro LCL. Aunque los cálculos analíticos permiten determinar valores iniciales que cumplen con ciertos criterios de diseño, como el rizo de corriente, la potencia reactiva del capacitor y la caída de voltaje en los inductores, estos parámetros se obtienen de manera independiente y no necesariamente representan la mejor combinación posible para el funcionamiento global del sistema.

Esto se debe a que las variables L_1 , L_2 y C_f están relacionadas entre sí y afectan simultáneamente características importantes del filtro, como la frecuencia de resonancia, la atenuación de armónicos y el desempeño general del inversor. Por esta razón, se emplea un algoritmo genético que permite explorar diferentes combinaciones de parámetros considerando las restricciones del sistema y los criterios de diseño establecidos, con el objetivo de encontrar configuraciones que mejoren el comportamiento global del filtro.

El algoritmo genético cuenta con cinco etapas, en las cuales se lleva a cabo una tarea específica; a continuación se detalla cada etapa y su interacción con el proceso de búsqueda de los valores óptimos del filtro LCL.

5.2.1. Población inicial

La población inicial se crea a partir de posibles combinaciones L_1 , L_2 y C_f , dentro de los rangos de búsqueda. Estos intervalos se seleccionaron de manera que los elementos del filtro cumplan con la función principal de atenuar los armónicos, y al mismo tiempo sean factibles en términos de construcción o adquisición comercial.

Los valores típicos para los inductores se sitúan en el rango de $1 \mu\text{H}$ a 10mH ; valores inferiores no logran una atenuación suficiente de armónicos, mientras que valores elevados provocan mayores pérdidas, incremento en el volumen físico y un aumento en el costo del sistema [7, 24].

Para el capacitor de filtro, el rango de valores adecuado se encuentra generalmente entre $1 \mu\text{F}$ y $10 \mu\text{F}$. Un valor elevado de capacitancia puede provocar un incremento de la corriente reactiva interna del sistema, así como mayores esfuerzos en el inversor y posibles efectos resonantes en el filtro. Por otro lado, un valor demasiado bajo reduce la capacidad de atenuación de las componentes armónicas de alta frecuencia generadas por la conmutación. El capacitor cumple principalmente la función de desviar las componentes de alta frecuencia y mejorar la calidad de la corriente de salida, por lo que su selección debe balancear la capacidad de filtrado y las limitaciones prácticas del diseño [24].

Adicionalmente, los rangos de búsqueda se ajustan considerando las condiciones de operación del inversor, como:

- La frecuencia de conmutación (f_{sw}), que determina el rango en el cual debe ubicarse la frecuencia de resonancia del filtro.
- La potencia nominal y el voltaje de salida, que establecen la corriente máxima permitida en los inductores, definida a partir de la potencia aparente del sistema como $I_{o,rms} = \frac{S}{V_{o,rms}}$, así como el valor máximo admisible de capacitancia.

Tomando en cuenta estas restricciones de diseño y operación, los rangos de búsqueda adoptados para los parámetros del filtro LCL se muestran en la Tabla 5.1.

Tabla 5.1: Rangos de búsqueda para los parámetros del filtro LCL

Elemento	Rango de valores
L_1	$[1 \mu\text{H}, 10 \text{ mH}]$
L_2	$[1 \mu\text{H}, 10 \text{ mH}]$
C_f	$[1 \mu\text{F}, 10 \mu\text{F}]$

Una vez definidos dichos rangos, se genera aleatoriamente una población inicial de combinaciones $\{L_1, L_2, C_f\}$. Cada individuo de esta población representa una posible solución candidata, que será evaluada en la siguiente etapa mediante la función de aptitud.

Función de aptitud (Fitness)

Una vez generada la población inicial de individuos, cada combinación de parámetros $\{L_1, L_2, C_f\}$ se evalúa mediante una función de aptitud con el objetivo de cuantificar su viabilidad dentro del diseño del filtro LCL. Esta evaluación se basa en restricciones técnicas relacionadas con el rizado de corriente, la ubicación de la frecuencia de resonancia y la caída de voltaje total introducida por las inductancias del filtro.

La frecuencia de resonancia del filtro se calcula como:

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}}. \quad (5.17)$$

Para garantizar una adecuada separación entre la componente fundamental y la banda de conmutación, se impone la siguiente restricción:

$$10f \leq f_{res} \leq \frac{1}{2}f_{sw}. \quad (5.18)$$

Además, se establecen condiciones adicionales de diseño:

- **Rizado de corriente en L_1 :** el rizado pico a pico se estima como:

$$\Delta i_{pp} = \frac{V_{CD}}{4f_{sw}L_1}, \quad (5.19)$$

y debe ser menor que el límite máximo permitido $\Delta i_{pp, \text{máx}} = 0.2I$.

- **Caída de voltaje en $L_1 + L_2$:** la caída de voltaje debida a la reactancia inductiva total se aproxima mediante:

$$V_{drop} = I(2\pi f)(L_1 + L_2), \quad (5.20)$$

donde la corriente nominal para una carga resistiva fija se calcula como:

$$I = \sqrt{\frac{S}{R_{load}}}. \quad (5.21)$$

El límite máximo permisible se define como:

$$V_{drop,m\acute{a}x} = 0.1 \sqrt{S R_{load}}. \quad (5.22)$$

Formulación de la función objetivo

La función de aptitud se construye como la suma de penalizaciones asociadas al incumplimiento de las restricciones anteriores. En la implementación del algoritmo genético, el puntaje se define como el negativo de dichas penalizaciones, de modo que el proceso evolutivo maximiza la aptitud mientras minimiza las violaciones de diseño:

$$\text{score} = -(P_{\Delta i} + P_{fres} + P_{Vdrop}). \quad (5.23)$$

El uso del signo negativo se debe a que el algoritmo genético opera bajo un esquema de maximización. De esta forma, las soluciones que presentan menores penalizaciones obtienen valores de aptitud mayores, favoreciendo su selección durante el proceso evolutivo.

Penalización por rizado de corriente

$$P_{\Delta i} = \text{máx}(0, \Delta i_{pp} - \Delta i_{pp,m\acute{a}x}). \quad (5.24)$$

Esta penalización evalúa el cumplimiento del límite máximo permitido para el rizado de corriente en el inductor L_1 . Cuando el rizado calculado Δi_{pp} es menor o igual al valor permitido $\Delta i_{pp,m\acute{a}x}$, la penalización es nula ($P_{\Delta i} = 0$). En caso contrario, la penalización toma el valor del excedente, creciendo proporcionalmente con la magnitud de la violación. Este enfoque tipo bisagra permite guiar gradualmente la búsqueda hacia valores de inductancia que reduzcan el rizado sin descartar inmediatamente soluciones cercanas al límite.

Penalización por frecuencia de resonancia

$$P_{fres} = \begin{cases} 0, & 10f \leq f_{res} \leq \frac{1}{2}f_{sw}, \\ \lambda, & \text{en otro caso,} \end{cases} \quad (5.25)$$

donde $\lambda = 10^6$ representa una penalización grande.

Esta condición verifica que la frecuencia de resonancia del filtro permanezca dentro del intervalo de diseño establecido. Si f_{res} se encuentra dentro del rango permitido, la penalización es cero. En caso contrario, se asigna una penalización constante grande (λ), lo que provoca que dichas soluciones sean descartadas por el algoritmo genético. Este tipo de penalización dura se emplea porque una ubicación incorrecta de la resonancia puede comprometer la estabilidad y la capacidad de filtrado del sistema.

Penalización por caída de voltaje

$$P_{V_{drop}} = \max(0, V_{drop} - V_{drop, \max}). \quad (5.26)$$

Esta penalización evalúa la caída de voltaje introducida por las inductancias del filtro a la frecuencia fundamental. Si la caída de voltaje calculada V_{drop} es menor o igual al límite permitido $V_{drop, \max}$, la penalización es nula. Cuando este límite se excede, la penalización toma el valor del excedente, aumentando proporcionalmente con la magnitud de la violación. De esta manera, el algoritmo genético favorece configuraciones que minimizan el efecto reactivo del filtro sobre la tensión fundamental sin restringir de forma abrupta el espacio de búsqueda.

Función de aptitud final

Finalmente, la función utilizada por el algoritmo genético queda expresada como:

$$\text{score} = -\left(\max(0, \Delta i_{pp} - \Delta i_{pp, \max}) + P_{fres} + \max(0, V_{drop} - V_{drop, \max})\right). \quad (5.27)$$

El uso de una función objetivo negativa se debe a que el algoritmo genético implementado opera bajo un esquema de maximización de aptitud. Por esta razón, el problema de diseño se formula originalmente como una minimización de penalizaciones asociadas al incumplimiento de restricciones físicas; sin embargo, al definir el puntaje como el negativo de la suma de penalizaciones, las soluciones que presentan menores violaciones de diseño obtienen valores de aptitud más altos. De esta manera, el proceso evolutivo favorece naturalmente a los individuos que satisfacen las condiciones establecidas, guiando la convergencia hacia regiones factibles del espacio de búsqueda sin requerir modificaciones adicionales en la estructura estándar del algoritmo genético.

Cabe destacar que, aunque la función de aptitud no incorpora un término de penalización explícito asociado al capacitor C_f , su valor queda restringido de manera implícita mediante la condición impuesta sobre la frecuencia de resonancia del filtro. Debido al acoplamiento paramétrico existente entre L_1 , L_2 y C_f dentro de la expresión de la frecuencia de resonancia, la optimización del sistema induce automáticamente un rango admisible para la capacitancia sin necesidad de introducir restricciones adicionales.

Partiendo de la definición de la frecuencia de resonancia:

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}}, \quad (5.28)$$

y considerando el intervalo permitido:

$$f_{res, \min} \leq f_{res} \leq f_{res, \max}, \quad (5.29)$$

al despejar la capacitancia se obtiene:

$$C_f = \frac{L_1 + L_2}{(2\pi f_{res})^2 L_1 L_2}. \quad (5.30)$$

De esta relación se deduce que el establecimiento de límites sobre la frecuencia de resonancia impone de forma indirecta cotas superiores e inferiores para C_f :

$$\frac{L_1 + L_2}{(2\pi f_{res,m\acute{a}x})^2 L_1 L_2} \leq C_f \leq \frac{L_1 + L_2}{(2\pi f_{res,m\acute{i}n})^2 L_1 L_2}. \quad (5.31)$$

En consecuencia, valores de capacitancia que conduzcan a frecuencias de resonancia fuera del intervalo especificado son automáticamente penalizados dentro del algoritmo genético. Este mecanismo introduce una restricción implícita sobre C_f , permitiendo que el proceso evolutivo converja hacia soluciones físicamente viables sin incrementar la complejidad de la función objetivo.

Relación entre la función de aptitud y la distorsión armónica total

La función de aptitud definida para el diseño del filtro LCL no evalúa de manera explícita la distorsión armónica total; sin embargo, se encuentra directamente relacionada con ella a través de los criterios eléctricos considerados, en particular mediante la evaluación del rizo de corriente en el inductor del lado del inversor L_1 . Este enfoque se fundamenta en la relación intrínseca existente entre el rizo de corriente y el contenido armónico de la señal.

Desde el punto de vista espectral, la corriente generada por el inversor puede descomponerse en una componente fundamental y un conjunto de componentes armónicas asociadas principalmente al proceso de modulación PWM. De manera general, la corriente puede expresarse mediante una serie de Fourier como:

$$i(t) = I_1 \sqrt{2} \sin(\omega t) + \sum_{n=2}^{\infty} I_n \sqrt{2} \sin(n\omega t + \phi_n), \quad (5.32)$$

donde I_1 representa el valor RMS de la componente fundamental e I_n corresponde al valor RMS del armónico de orden n . A partir de esta descomposición, la distorsión armónica total de corriente se define como

$$THD_i = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1}. \quad (5.33)$$

Por otro lado, el rizo de corriente puede definirse como la contribución RMS de las componentes armónicas de la señal, excluyendo la componente fundamental, lo cual puede expresarse como

$$i_{rizo,rms} = \sqrt{\sum_{n=2}^{\infty} I_n^2}. \quad (5.34)$$

Al comparar las expresiones anteriores, se observa que el numerador de la definición de la THD coincide exactamente con el valor RMS del rizo de corriente. En consecuencia, la relación entre ambas magnitudes puede escribirse como

$$\text{THD}_i = \frac{i_{\text{rizo,rms}}}{I_1}. \quad (5.35)$$

En el diseño del filtro LCL, la función de aptitud incorpora de manera explícita una restricción sobre el rizo de corriente en el inductor L_1 , imponiendo que este no exceda un porcentaje máximo de la corriente fundamental de salida. Matemáticamente, esta condición se expresa como

$$\Delta i_{pp,L_1} \leq 0.2 I_1, \quad (5.36)$$

donde $\Delta i_{pp,L_1}$ corresponde al rizo pico a pico de la corriente en el inductor L_1 . Para un inversor con modulación PWM, dicho rizo puede aproximarse mediante

$$\Delta i_{pp,L_1} = \frac{V_{DC}}{4f_{sw}L_1}, \quad (5.37)$$

lo cual conduce a la expresión empleada en el dimensionamiento del inductor

$$L_1 = \frac{V_{DC}}{4f_{sw} \Delta i_{pp,\max}}. \quad (5.38)$$

Este criterio limita directamente la amplitud de las componentes armónicas de alta frecuencia presentes en la corriente, reduciendo el valor de $i_{\text{rizo,rms}}$ y, por ende, la THD de la señal.

Adicionalmente, la función de aptitud evalúa la frecuencia de resonancia del filtro LCL, definida como

$$\omega_{\text{res}} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}}, \quad (5.39)$$

la cual se restringe al intervalo

$$10 \omega_{\text{red}} \leq \omega_{\text{res}} \leq \frac{1}{2} \omega_{\text{sw}}, \quad (5.40)$$

garantizando que el filtro opere en una región donde se maximiza la atenuación de armónicos y se evita la amplificación de componentes no deseadas. Esta condición contribuye adicionalmente a limitar el contenido armónico de la corriente.

En conjunto, la función de aptitud favorece soluciones que presentan un rizo de corriente reducido y una adecuada ubicación de la frecuencia de resonancia del filtro. Aunque la THD no se calcula explícitamente dentro del proceso de optimización, la minimización del rizo de corriente y el cumplimiento de las restricciones de diseño establecen un vínculo matemático directo entre la función de aptitud y la reducción de la distorsión armónica total, permitiendo mejorar la calidad de la energía suministrada por el inversor de manera indirecta.

5.2.2. Operadores genéticos

Dentro del algoritmo genético implementado, los operadores evolutivos permiten generar nuevas soluciones a partir de la población actual, combinando exploración del espacio de búsqueda y explotación de los mejores individuos. A continuación se

describe la forma específica en que se aplican los operadores en el proceso de optimización [46]:

- **Selección (elitismo):** En esta implementación la selección se realiza mediante un esquema de elitismo. Después de evaluar la función de aptitud de todos los individuos, la población se ordena según su valor de fitness y se seleccionan directamente los mejores cinco individuos. Estos individuos élite se preservan sin modificación y se utilizan como base para generar la siguiente generación. Este enfoque garantiza que las soluciones de mayor calidad no se pierdan durante el proceso evolutivo y acelera la convergencia del algoritmo.
- **Cruce (recombinación lineal):** Una vez seleccionados los padres, se genera un nuevo descendiente mediante un operador de recombinación lineal continua. En este proceso se selecciona un número aleatorio α en el intervalo $[0, 1]$ y el hijo se calcula como:

$$\text{Hijo} = \alpha \cdot \text{Padre A} + (1 - \alpha) \cdot \text{Padre B.} \quad (5.41)$$

Este operador permite obtener soluciones intermedias dentro del espacio continuo de búsqueda, combinando directamente los parámetros L_1 , L_2 y C_f de ambos padres.

Ejemplo:

En el proceso de crossover se elige un valor aleatorio:

$$\alpha = 0.3 \quad (5.42)$$

Por lo tanto, el descendiente se calcula como:

$$\text{Hijo} = 0.3 \cdot \text{Padre A} + 0.7 \cdot \text{Padre B.} \quad (5.43)$$

Como resultado, se obtiene un nuevo conjunto de parámetros:

$$[L_1, L_2, C_f]_{\text{hijo}} = [7.17 \text{ mH}, 1.06 \text{ mH}, 2.998 \mu\text{F}]. \quad (5.44)$$

Padre A			Padre B		
7.8 mH	1.2 mH	2.75 μF	6.9 mH	1.0 mH	3.12 μF
$\alpha = 0.3$					
7.17 mH		1.06 mH		2.998 μF	

Figura 5.4: Ejemplo de operador cruce

- **Mutación:** La mutación se aplica con una probabilidad fija definida por el parámetro `mutationRate`. Cuando ocurre, se añade una perturbación aleatoria al descendiente:

$$\Delta x = (\text{rand} - 0.5) \cdot 0.2 \cdot \text{rango}, \quad (5.45)$$

donde la perturbación se escala con el tamaño del rango de búsqueda de cada parámetro. Este mecanismo introduce variabilidad controlada en los valores de L_1 , L_2 y C_f , evitando la convergencia prematura hacia óptimos locales y promoviendo la exploración del espacio de soluciones.

Posteriormente, los nuevos individuos generados mediante cruce y mutación son restringidos a los límites válidos de diseño, asegurando que los parámetros permanezcan dentro de rangos físicamente realizables.

Los descendientes con mayor desempeño reemplazan a los individuos menos aptos de la población anterior, formando así una nueva generación. Este proceso iterativo continúa hasta que se cumple un criterio de paro, como el número máximo de generaciones o la convergencia de la aptitud de la población.

Durante el proceso evolutivo del algoritmo genético, la verificación de condiciones de frontera se aplica después de las operaciones de cruce y mutación, y antes de la evaluación de aptitud. Esto se debe a que dichas operaciones pueden generar descendientes con valores de L_1 , L_2 o C_f fuera de los rangos físicamente admisibles. Para garantizar la validez de las soluciones, cada parámetro se ajusta mediante un operador de saturación (*clamping*), que limita el valor al rango permitido cuando se exceden los límites definidos. De esta forma, los individuos ingresan a la etapa de evaluación con parámetros coherentes con las restricciones de diseño, evitando inestabilidades numéricas en el cálculo de la función de aptitud. Finalmente, los individuos generados son evaluados mediante la función de aptitud.

5.3. Resultados del algoritmo

Una vez que el algoritmo genético completó el proceso de optimización, se obtuvo un conjunto de valores óptimos para cada uno de los elementos del filtro LCL (L_1 , L_2 y C_f). Estos resultados representan la mejor solución encontrada tras un proceso iterativo de evolución en el que cada generación produjo configuraciones candidatas evaluadas mediante la función de aptitud. De esta forma, se logró un diseño de filtro que cumple simultáneamente los criterios de resonancia, atenuación armónica y cumplimiento de normativas de calidad de energía.

La Figura 5.5 muestra el diagrama de flujo del Algoritmo Genético que se implementó en el software MATLAB. Dicho algoritmo sigue el proceso evolutivo descrito anteriormente en este capítulo.

El algoritmo genético fue diseñado específicamente para abordar las restricciones propias del problema de optimización. El procedimiento inició con la generación de una población inicial de 100 individuos, creada de manera aleatoria dentro de los rangos definidos para cada elemento del filtro. De esta forma, cada individuo representó

una posible combinación de valores de L_1 , L_2 y C_f , lo que permitió explorar un espacio de búsqueda amplio y diverso desde las primeras generaciones. Posteriormente, el proceso evolutivo se desarrolló durante 200 generaciones, aplicando operadores de selección, cruce y mutación, junto con un mecanismo de verificación de condiciones de frontera que aseguró que los valores propuestos se mantuvieran dentro de los límites físicos y de diseño previamente establecidos.

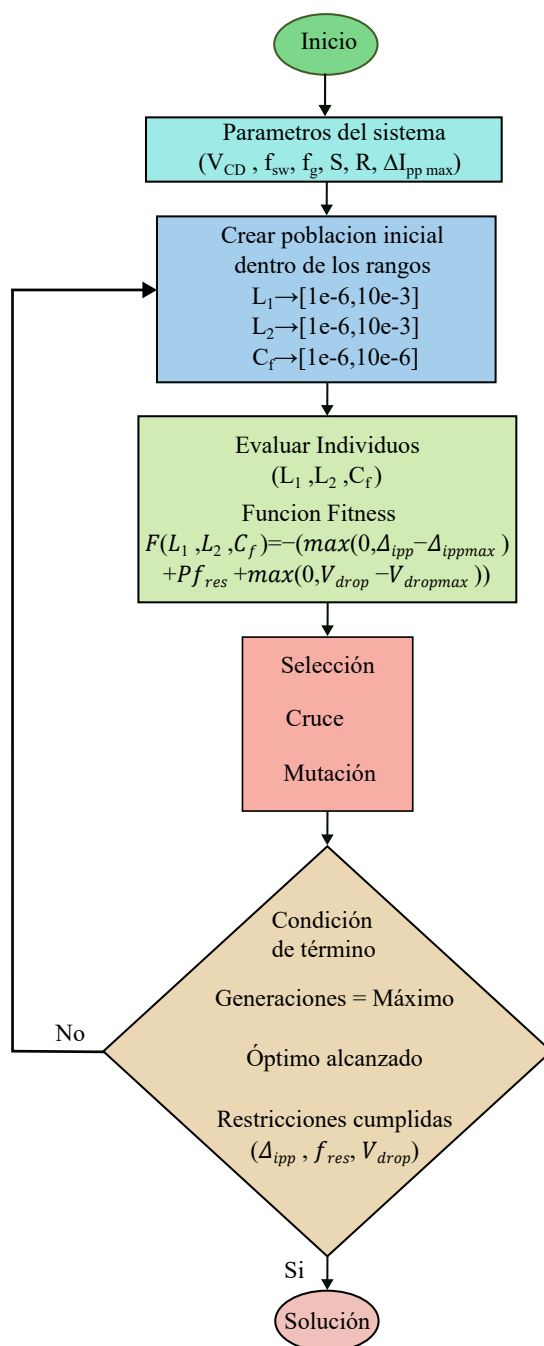


Figura 5.5: Diagrama de flujo del algoritmo genético implementado en MATLAB

La Tabla 5.2 presenta un resumen de los parámetros de configuración empleados en el algoritmo. En ella se observan tanto los valores definidos para el tamaño de la población, número de generaciones y tasa de mutación, como los rangos de búsqueda permitidos para cada uno de los elementos del filtro LCL. Asimismo, se incluyen las

restricciones de diseño más relevantes, como la limitación del rizado de corriente en L_1 , la caída de voltaje máxima en L_2 y la ubicación de la frecuencia de resonancia dentro del intervalo permitido por la teoría de diseño de filtros LCL [7].

Tabla 5.2: Parámetros del algoritmo genético implementado.

Parámetro	Valor
Tamaño de la población	100 individuos
Número de generaciones	200
Tasa de mutación	10 %
Rango de L_1	0.1 – 10 mH
Rango de L_2	0.1 – 10 mH
Rango de C_f	0.5 – 10 μ F
Restricciones	Rizado de corriente (Δi_{pp}); caída de voltaje inductiva (V_{drop}); frecuencia de resonancia (f_{res})

Tras la aplicación del proceso evolutivo, el algoritmo convergió a un conjunto de valores que maximizan la función de aptitud del sistema. Esta maximización se logra mediante la minimización progresiva de las penalizaciones asociadas al incumplimiento de las restricciones de diseño. De esta manera, el algoritmo genético favorece aquellas configuraciones del filtro LCL que satisfacen simultáneamente los criterios físicos y dinámicos establecidos.

Estos resultados representan el conjunto de parámetros óptimos del filtro LCL, garantizando un equilibrio entre la atenuación armónica, la estabilidad del sistema y la factibilidad práctica de implementación. La Tabla 5.3 resume los valores obtenidos para cada uno de los elementos del filtro, los cuales serán empleados en la etapa de simulación y posteriormente validados en el prototipo experimental.

Tabla 5.3: Valores óptimos del filtro LCL obtenidos mediante el algoritmo genético.

Parámetro	Valor óptimo
L_1	7.75 mH
L_2	1.143 mH
C_f	2.822 μ F

Con los valores optimizados de L_1 , L_2 y C_f obtenidos mediante el algoritmo genético, se procede al análisis detallado del comportamiento del filtro LCL. En esta etapa, los parámetros seleccionados se emplean para generar la respuesta en frecuencia del filtro, con el fin de verificar la ubicación adecuada de la frecuencia de resonancia y evaluar el nivel de atenuación proporcionado en la banda de altas frecuencias.

En el anexo de este trabajo se presenta el código del algoritmo genético implementado en MATLAB para el diseño del filtro LCL. Dicho anexo incluye, además, una explicación general de la función de cada bloque de código, con el fin de facilitar la comprensión del procedimiento de optimización, su reproducibilidad y la identificación de las etapas principales del proceso evolutivo.

CAPÍTULO 6.

RESULTADOS DE SIMULACIÓN

La respuesta en frecuencia del filtro LCL es importante para evaluar su capacidad de atenuación y su comportamiento dinámico frente a las componentes armónicas generadas por el inversor. El filtro LCL permite una atenuación de 60 dB/dec, sin embargo, su configuración introduce una frecuencia de resonancia que debe controlarse para evitar inestabilidades u oscilaciones indeseadas. A partir de los valores optimizados, es posible determinar la ubicación de la frecuencia de resonancia y analizar la pendiente de atenuación en la región de altas frecuencias.

El filtro LCL puede modelarse a partir de las impedancias de cada elemento en el dominio de Laplace:

$$Z_{L_1}(s) = L_1 s \quad (6.1)$$

$$Z_{L_2}(s) = L_2 s \quad (6.2)$$

$$Z_C(s) = \frac{1}{sC_f} \quad (6.3)$$

$$Z_R(s) = R \quad (6.4)$$

En el lado de la carga, la inductancia L_2 está en serie con la resistencia R , por lo que su impedancia equivalente es:

$$Z_{L_2R}(s) = Z_{L_2}(s) + Z_R(s) = L_2 s + R. \quad (6.5)$$

La impedancia equivalente $Z_{L_2R}(s)$ está en paralelo con el capacitor C_f , la combinación en paralelo de ambas impedancias se obtiene como:

$$Z_{\parallel}(s) = Z_C(s) \parallel Z_{L_2R}(s) = \frac{Z_C(s) Z_{L_2R}(s)}{Z_C(s) + Z_{L_2R}(s)} \quad (6.6)$$

Sustituyendo las expresiones:

$$Z_{\parallel}(s) = \frac{\frac{1}{sC_f} (L_2 s + R)}{\frac{1}{sC_f} + (L_2 s + R)} \quad (6.7)$$

Multiplicando numerador y denominador por sC_f para simplificar:

$$Z_{\parallel}(s) = \frac{(L_2 s + R)}{1 + sC_f(L_2 s + R)} \quad (6.8)$$

La impedancia total vista desde el inversor es la suma en serie de L_1 con la impedancia equivalente del paralelo:

$$Z_{LCL}(s) = Z_{L_1}(s) + Z_{\parallel}(s) = L_1 s + \frac{L_2 s + R}{1 + sC_f(L_2 s + R)} \quad (6.9)$$

De forma simplificada puede escribirse como:

$$Z_{LCL}(s) = L_1 s + \left(\frac{1}{sC_f} \parallel (L_2 s + R) \right) \quad (6.10)$$

Esta expresión corresponde a la impedancia equivalente del filtro LCL.

A partir de esta expresión se obtiene la función de transferencia que relaciona el voltaje del inversor $V_{inv}(s)$ con el voltaje en la carga $V_o(s)$:

$$G(s) = \frac{V_o(s)}{V_{inv}(s)} = \frac{L_2 s + R}{C_f L_1 L_2 s^3 + C_f L_1 R s^2 + (L_1 + L_2) s + R}$$

Una vez parametrizada la función de transferencia con los valores optimizados, es posible generar el diagrama de Bode del filtro para distintos valores de carga.

La Fig. 6.1 muestra el diagrama de Bode de la función de transferencia $G(s) = V_o(s)/V_{inv}(s)$ para el filtro LCL diseñado, considerando cinco valores de carga: $R = 25\Omega$, $R = 50\Omega$, $R = 83\Omega$, $R = 100\Omega$, y $R = 250\Omega$. En todos los casos se observa una frecuencia de resonancia cercana a los 3 kHz, coherente con el valor calculado analíticamente. Sin embargo, la altura del pico de resonancia varía de forma significativa con el valor de la resistencia. Para $R = 25\Omega$ el sistema presenta un alto amortiguamiento y prácticamente no se aprecia un pico resonante, mientras que para la carga nominal de $R = 83\Omega$ aparece un pico moderado, del orden de a pocos decibelios. Finalmente, para $R = 250\Omega$ la carga se vuelve ligera y el amortiguamiento disminuye, dando lugar a un pico de resonancia pronunciado, lo cual incrementa los esfuerzos en los elementos del filtro y el riesgo de inestabilidad. Este comportamiento confirma la importancia de considerar el rango de variación de la carga en el diseño y análisis del filtro LCL.

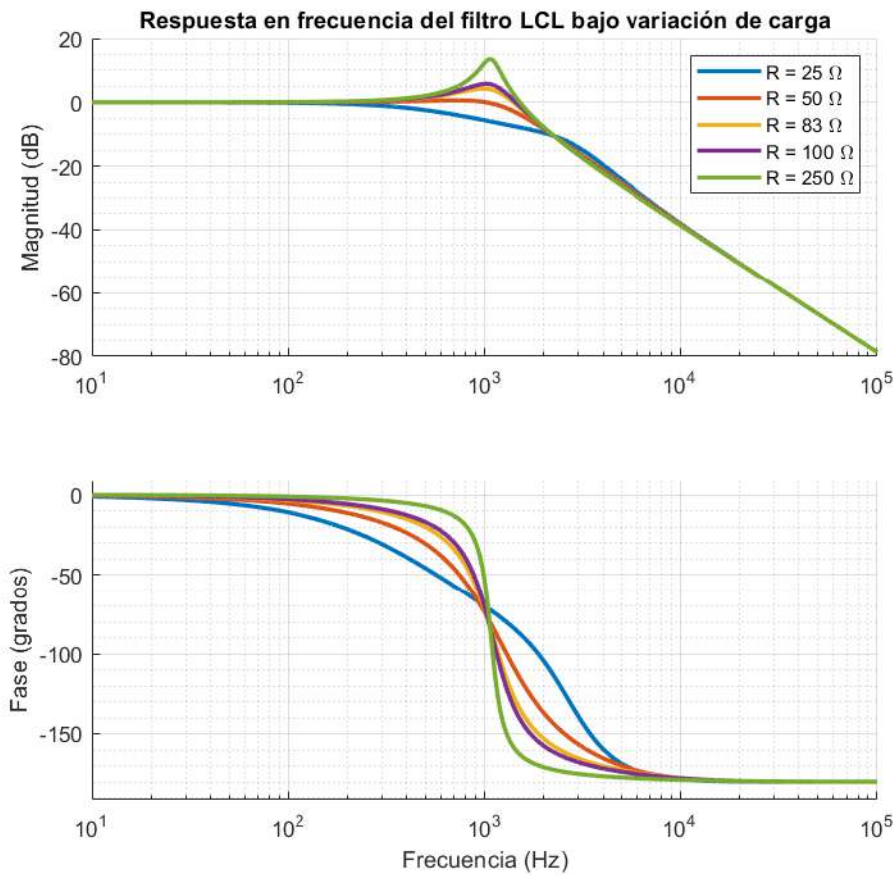


Figura 6.1: Respuesta en frecuencia del filtro LCL bajo variación en la carga

Aunque el filtro LCL está compuesto por tres elementos almacenadores de energía (L_1 , L_2 y C_f), lo que implica un sistema de tercer orden, el diagrama de Bode de la función de transferencia $G(s) = V_o(s)/V_{inv}(s)$ presenta un comportamiento asintótico característico de segundo orden.

La función de transferencia obtenida es:

$$G(s) = \frac{L_2 s + R}{C_f L_1 L_2 s^3 + C_f L_1 R s^2 + (L_1 + L_2) s + R} \quad (6.11)$$

El denominador es un polinomio cúbico en s , lo que confirma la existencia de tres polos. Sin embargo, el numerador es de primer orden, lo que introduce un cero en:

$$s_z = -\frac{R}{L_2} \quad (6.12)$$

Desde el punto de vista frecuencial, el comportamiento en altas frecuencias está determinado por el grado relativo del sistema, definido como la diferencia entre el número de polos y el número de ceros:

$$n_{rel} = n_p - n_z = 3 - 1 = 2 \quad (6.13)$$

Por esta razón, cuando $\omega \rightarrow \infty$, la magnitud de la función de transferencia se aproxima a:

$$|G(j\omega)| \approx \frac{L_2 \omega}{C_f L_1 L_2 \omega^3} = \frac{1}{C_f L_1 \omega^2} \quad (6.14)$$

lo que conduce a una pendiente asintótica de:

$$-40 \text{ dB/década} \quad (6.15)$$

Asimismo, el comportamiento de la fase en altas frecuencias resulta de la contribución conjunta de tres polos (-270°) y un cero ($+90^\circ$), por lo que el desfase total tiende a:

$$-270^\circ + 90^\circ = -180^\circ \quad (6.16)$$

En consecuencia, aunque el filtro es dinámicamente de tercer orden, la transferencia V_o/V_{inv} presenta un grado relativo igual a dos, lo que explica que el diagrama de Bode exhiba una pendiente y un desfase asintótico equivalentes a los de un sistema de segundo orden.

Para garantizar que los valores del filtro LCL obtenidos mediante el algoritmo genético cumplan con las condiciones establecidas, se realizaron pruebas de simulación en el software PSIM.

La estrategia de modulación SPWM unipolar se implementó en el software *PSIM*, utilizando una señal portadora y dos señales moduladoras con un desfase de π radianes una de otra. En el software *PSIM* se utilizaron comparadores para realizar la comparación entre la portadora y las referencias senoidales, generando de esta manera los pulsos de disparo requeridos para cada interruptor del inversor en puente H.

La tabla 6.1 muestra los valores de las señales de control utilizadas en la modulación. La Tabla 6.1 presenta los parámetros de las señales de control empleados en la implementación de la técnica SPWM en *PSIM*.

Tabla 6.1: Parámetros de modulación SPWM unipolar

Señal	Frecuencia	Función
Senoidal	60Hz	Señal moduladora positiva
Senoidal	60Hz	Señal moduladora desfasada 180°
Triangular	10kHz	Señal portadora

La frecuencia de conmutación del inversor se definió en 10kHz debido al compromiso existente entre eficiencia y desempeño armónico. En convertidores electrónicos de potencia, el incremento de la frecuencia de conmutación mejora la calidad espectral de la señal de salida y permite reducir el tamaño de los elementos pasivos; sin embargo, también incrementa las pérdidas por conmutación y el esfuerzo térmico en los dispositivos semiconductores [10, 12]. Por ello, 10kHz constituye un valor intermedio que permite mantener pérdidas aceptables sin penalizar significativamente la eficiencia global del convertidor.

Desde el punto de vista espectral, la relación entre la frecuencia de conmutación y la frecuencia fundamental de 60Hz es:

$$\frac{f_{sw}}{f_{grid}} = \frac{10000}{60} \approx 166 \quad (6.17)$$

lo que asegura una adecuada separación entre la componente fundamental y los armónicos asociados a la conmutación. Esta separación facilita la tarea del filtro LCL, ya que los armónicos de alta frecuencia pueden ser atenuados con mayor eficacia, contribuyendo a reducir el contenido armónico total en la salida [7].

Al seleccionar la frecuencia de conmutación a 10kHz se puede ubicar la frecuencia de resonancia del filtro dentro del intervalo recomendado:

$$10f_{grid} < f_{res} < 0.5f_{sw} \quad (6.18)$$

lo que favorece una operación estable, evita amplificaciones indeseadas y garantiza un comportamiento dinámico adecuado del sistema [7, 31].

Finalmente, esta frecuencia se encuentra dentro del rango típicamente empleado en inversores monofásicos de potencia media (5–20kHz), lo que asegura compatibilidad con dispositivos comerciales, controladores digitales y materiales magnéticos, manteniendo un equilibrio adecuado entre desempeño eléctrico, eficiencia y viabilidad práctica [12, 10].

En la Figura 6.2 muestra la modulación SPWM unipolar implementada para el control del inversor monofásico en puente completo. El uso de esta técnica de modulación desplaza los armónicos hacia frecuencias alejadas de la componente fundamental, lo que facilita considerablemente la tarea de filtrado mediante el filtro pasivo LCL.

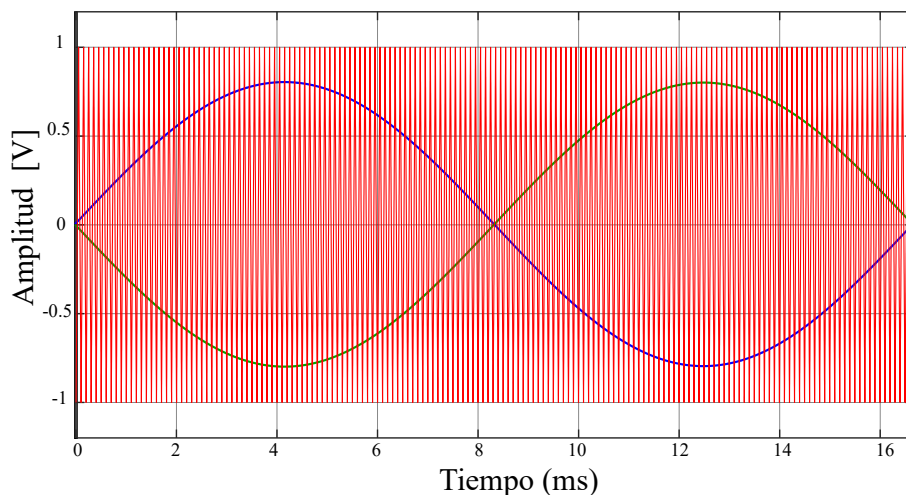


Figura 6.2: Modulación SPWM unipolar

De esta forma, a partir de la comparación entre las señales moduladoras y la señal portadora triangular, se obtienen los pulsos de control para cada una de las ramas del inversor en puente H. Cada rama es gobernado por una referencia senoidal distinta Senoidal positiva y Senoidal desfasada 180° .

Para la simulación del sistema se definieron los parámetros eléctricos del inversor puente H, los cuales se resumen en la Tabla 7.4. Estos valores corresponden a las condiciones nominales de operación.

Tabla 6.2: Parámetros de operación del inversor en puente H.

Parámetro	Valor
Voltaje de bus CD (V_{CD})	180 V
Frecuencia de conmutación (f_{sw})	10 kHz
Frecuencia de red (f_g)	60 Hz
Potencia (P)	155.7W
Corriente de salida (i_o)	2.17 A
Índice de modulación (m_a)	0.8

La selección de un bus de 180V contribuye directamente a la viabilidad y reproducibilidad del proyecto, ya que permite la implementación del sistema utilizando dispositivos semiconductores comerciales de 600V, fuentes de alimentación disponibles en laboratorio y condiciones de seguridad controladas. Este nivel de tensión facilita la construcción del prototipo y permite que los resultados experimentales puedan ser replicados en otros entornos académicos bajo condiciones similares. De esta manera, el diseño y la validación del filtro optimizado no dependen de requerimientos de alta potencia, sino del comportamiento eléctrico fundamental del sistema, garantizando consistencia y escalabilidad.

Con los parámetros definidos en la Tabla 7.4, se llevaron a cabo pruebas de simulación en el software *PSIM*. El objetivo de estas simulaciones fue analizar el comportamiento del inversor monofásico en puente H operando bajo la técnica de modulación

SPWM unipolar.

Durante esta etapa se analizó la forma de onda de voltaje a la salida del inversor sin filtrado y posteriormente se evaluó la respuesta del sistema al integrar el filtro LCL optimizado. Para ello, se realizaron simulaciones en ambos escenarios con el fin de comparar el comportamiento del inversor y observar las diferencias en la señal de salida. Se examinó el contenido armónico presente en la señal y la mejora obtenida tras la incorporación del filtro, comprobando que el diseño cumple con los criterios establecidos durante la fase de optimización.

Primero se obtuvieron pruebas a la salida del inversor en puente H con una carga resistiva de $83\ \Omega$, esto se observa en la Figura 6.3, antes de aplicar el filtro LCL.

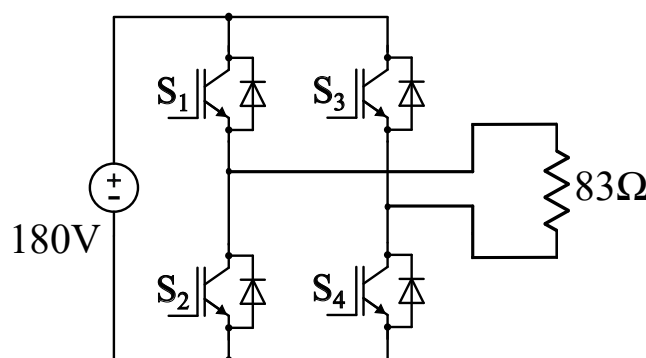


Figura 6.3: Inversor con carga resistiva

Aunque la componente fundamental se mantiene en la salida, la señal del inversor sin filtrado presenta una forma de onda pulsada debido al proceso de conmutación propio de la modulación SPWM. Esto puede observarse en la Figura 6.4, donde se aprecia la forma de onda característica antes de aplicar el filtro. La presencia de estas conmutaciones hace necesario el uso de un filtro de salida para suavizar la señal y acercarla a una forma sinusoidal.

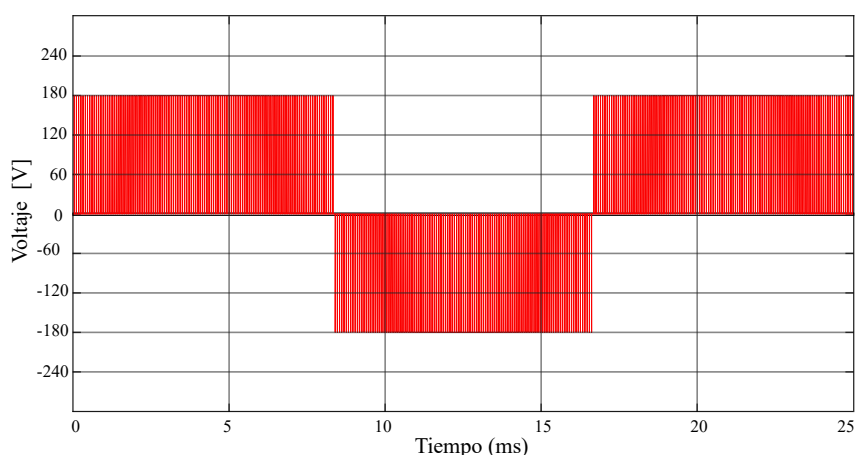


Figura 6.4: Voltaje a la salida del inversor

Para analizar el contenido armónico, se aplicó la Transformada Rápida de Fourier (FFT) a la forma de onda de voltaje en la carga. Este procedimiento permite descomponer la señal no senoidal en sus diferentes componentes de frecuencia, identificando

tanto la magnitud de la componente fundamental de 60Hz como la distribución de los armónicos generados por el proceso de conmutación a 10kHz esto se observa en la figura 6.5.

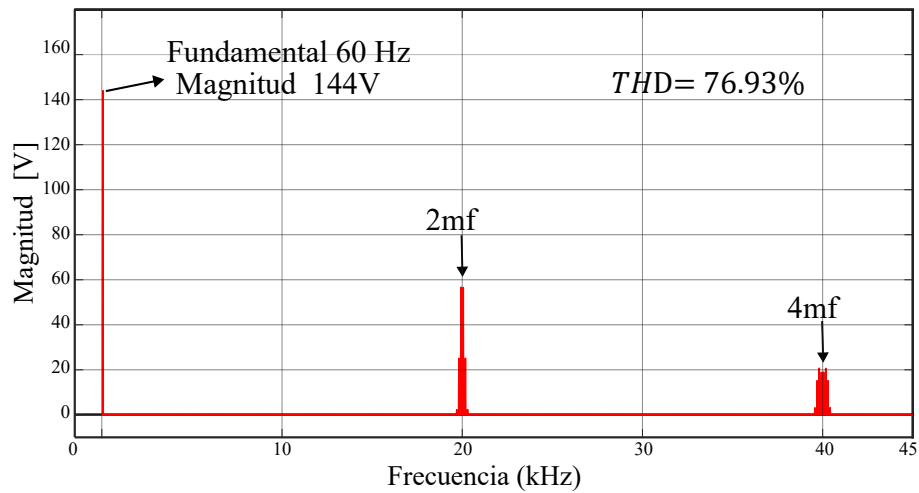


Figura 6.5: Espectro armónico del voltaje a la salida del inversor

El análisis espectral mediante FFT muestra que la componente fundamental a 60Hz presenta una magnitud aproximada de 144V; sin embargo, el espectro revela armónicos alrededor de la frecuencia de conmutación y sus múltiplos, inherentes a la modulación SPWM. El valor obtenido de $THD \approx 76.93\%$ supera ampliamente el límite del 5% recomendado por la norma IEEE 519 para sistemas de baja tensión, utilizado como referencia de calidad de energía.

De esta forma, el siguiente paso consiste en agregar al modelo de simulación en *PSIM* los valores de L_1 , L_2 y C_f obtenidos a partir del proceso de optimización, como se muestra en la Figura 6.6, con el fin de evaluar el desempeño del inversor bajo condiciones nominales de operación y verificar la reducción de los armónicos a la salida del filtro LCL.

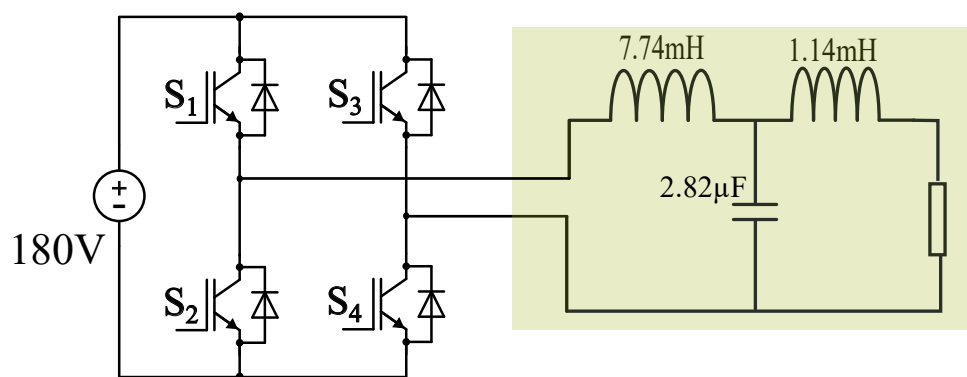


Figura 6.6: Filtro LCL con valores óptimos

Una vez implementado el inversor con el filtro LCL en PSIM, se procedió al análisis del voltaje y corriente en la etapa de salida. Los resultados muestran que el voltaje obtenido presenta una forma de onda prácticamente senoidal, como se observa en la Figura 6.7.

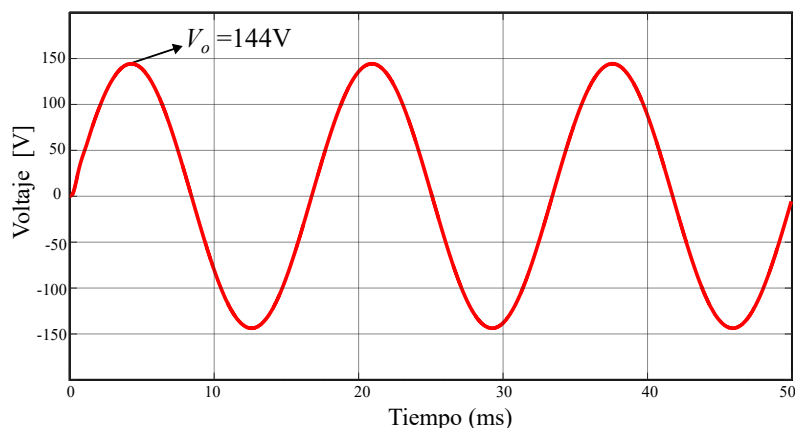


Figura 6.7: Voltaje a la salida del filtro LCL obtenida en simulación.

De igual forma, se realizó el análisis espectral mediante la Transformada Rápida de Fourier, con el fin de identificar los armónicos presentes en el voltaje de salida del filtro y validar su correcto funcionamiento, como se muestra en la Figura 6.8.

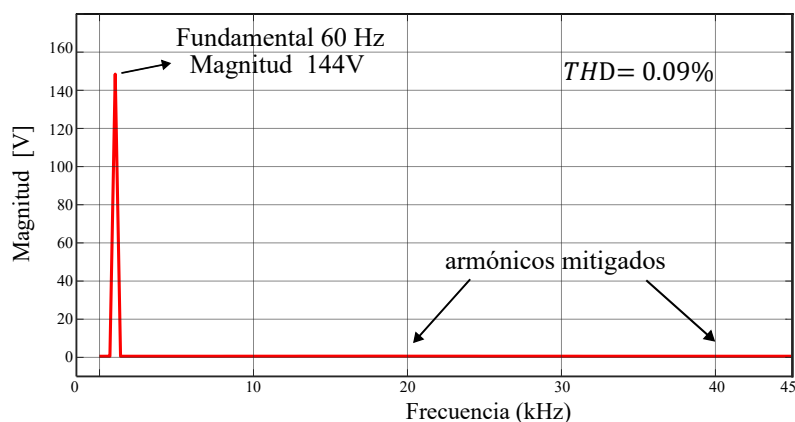


Figura 6.8: Espectro armónico del voltaje de salida del filtro obtenido en simulación.

Los resultados confirman que el diseño optimizado permite reducir la THD a niveles inferiores al 5 %, cumpliendo con criterios internacionales de calidad de energía eléctrica, como los establecidos por la norma IEEE 519. Este comportamiento valida la efectividad del diseño del filtro LCL y demuestra la utilidad del algoritmo genético en el proceso de optimización de parámetros eléctricos.

Adicionalmente, los demás parámetros considerados en la función de aptitud fueron corroborados mediante el análisis de las respuestas obtenidas en simulación. En particular, se verificó que la frecuencia de resonancia del filtro se mantiene dentro del rango de diseño establecido, esto mediante el diagrama de bode y los valores de corriente y voltaje en los elementos pasivos permanecen dentro de límites operativos

aceptables, que posteriormente se analizaran las formas de onda de salida correspondientes en el prototipo experimental para verificar que cumplan las condiciones propuestas.

Una vez analizado el voltaje de salida del inversor con y sin filtro LCL, se verificó que el diseño obtenido mediante el algoritmo genético cumple con las condiciones establecidas de atenuación armónica y estabilidad. La estabilidad del sistema se garantiza mediante la adecuada selección de la frecuencia de resonancia del filtro, asegurando que se ubique dentro del rango de diseño $10f_{red} < f_{res} < 0.5f_{sw}$, así como mediante el análisis del diagrama de Bode, el cual permite verificar la ausencia de picos resonantes excesivos y confirmar un comportamiento estable en la respuesta en frecuencia del sistema.

Después de analizar el voltaje a la salida del inversor, se procede al estudio de corriente a la salida del inversor. El análisis de corriente resulta igualmente importante, ya que permite comprobar el cumplimiento de las restricciones establecidas en el algoritmo genético. De esta manera, al observar las formas de onda de corriente a la salida del filtro, es posible evaluar la correspondencia entre la corriente de salida y el voltaje filtrado. Este análisis complementa la caracterización del comportamiento dinámico del sistema y valida la efectividad del diseño del filtro LCL bajo condiciones resistivas.

En la Figura 6.9 se presenta la forma de onda de corriente obtenida a la salida del filtro LCL. Se observa una forma de onda prácticamente senoidal; la corriente mantiene una forma simétrica respecto al eje horizontal, lo que indica un funcionamiento equilibrado del inversor en ambos semiciclos de conducción. En consecuencia, la corriente de salida muestra un comportamiento cercano al ideal, mostrando el adecuado desempeño del filtro LCL en la conformación de la señal y en la mejora de la calidad de la corriente entregada.

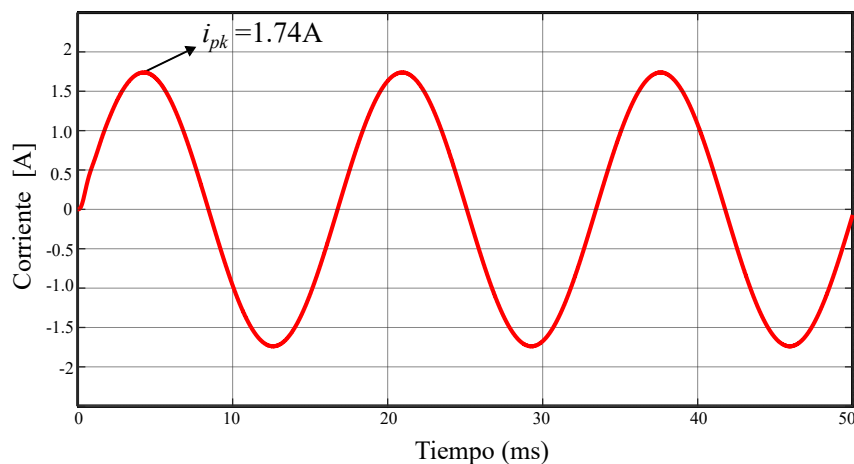


Figura 6.9: Corriente a la salida del filtro obtenida en simulación

Posteriormente, se aplicó el análisis en frecuencia a la de corriente de salida mediante la transformada rápida de Fourier, con el fin de evaluar su contenido armónico y cuantificar la eficacia del filtro LCL.

La Figura 6.10 muestra el espectro de magnitud de la corriente, donde se aprecia que el componente fundamental se localiza en 60 Hz con una magnitud de 1.74 A. El resto de las componentes armónicas presentan valores prácticamente despreciables, lo que confirma la adecuada atenuación de los armónicos de conmutación introducidos por el inversor.

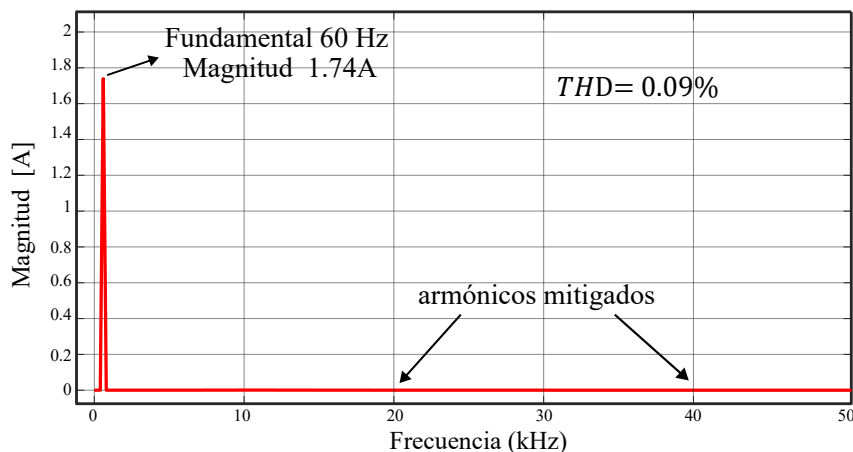


Figura 6.10: Espectro armónico de la corriente a la salida del filtro en simulación

Este resultado demuestra que el diseño del filtro cumple con las restricciones establecidas en el algoritmo genético, asegurando una corriente de salida de baja distorsión armónica y un comportamiento senoidal adecuado para aplicaciones de conversión CD/CA.

Los resultados de simulación muestran que el contenido armónico de corriente se mantiene dentro de los valores recomendados por la norma IEEE 519. En particular, se obtuvo un valor de distorsión armónica total de $THD \approx 0.09\%$, inferior al límite típico del 5 % establecido como referencia para sistemas de baja potencia.

Dado que las simulaciones se realizan bajo condiciones ideales sin considerar las pérdidas en los elementos pasivos, las tolerancias de los componentes ni las no linealidades del sistema, se procedió a la implementación física del filtro. El objetivo es evaluar su comportamiento en un entorno real, en el cual intervienen factores como la saturación del núcleo magnético, las resistencias parásitas y los efectos térmicos. Esta validación experimental resultará útil para confirmar que el filtro mantiene su desempeño esperado en condiciones reales de operación, garantizando una adecuada calidad de energía, una reducción efectiva del contenido armónico y la estabilidad del sistema inversor-filtro.

CAPÍTULO 7.

RESULTADOS EXPERIMENTALES

Después de realizar las pruebas de simulación y observar el comportamiento del inversor y el filtro, se procedió a la implementación física dentro del laboratorio de electrónica de potencia. Primero se programó la tarjeta DSP con la modulación SPWM unipolar y se comunicó con el inversor para obtener el voltaje de salida.

Para implementar la modulación se utilizó un procesador digital de señales (DSP) modelo TMS320F28335 del fabricante Texas Instruments, como el que se muestra en la Figura 7.1, dicha tarjeta es ideal para generar la modulación debido a la frecuencia de reloj con la que trabaja, que es de 150 MHz. Esta tarjeta DSP es usada en conjunto con el programa de *Simulink* de *Matlab*, y mediante diagrama de bloques es posible generar las señales de modulación y realizar la interfaz con el inversor para generar los pulsos de activación de los semiconductores.



Figura 7.1: Tarjeta DSP

La modulación utiliza una señal portadora de 10kHz y dos señales moduladoras a una frecuencia de 60Hz con un desfase de π radianes. La estrategia de modulación fue diseñada en *Simulink* utilizando el bloque **ePWM**.

El bloque **ePWM** genera una señal portadora interna; en la Figura 7.2 se muestran las tres diferentes formas en que esta puede configurarse como señal portadora [56].

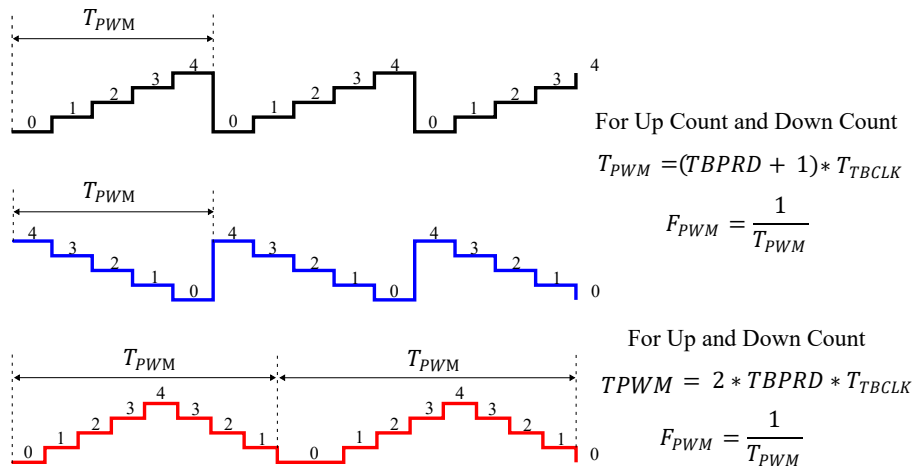


Figura 7.2: Formas de onda de señal portadora que se pueden crear con el bloque ePWM

Para crear la señal portadora se utiliza la tercera forma de onda *For Up and Down Count* mostrada en la Figura 7.2. Para generar dicha señal es necesario calcular el parámetro TBPRD

$$TBPRD = \frac{f_{clk}}{2f_{PWM}} \quad (7.1)$$

donde f_{clk} es la frecuencia del reloj de la tarjeta DSP. En este caso, se utilizó el modelo DSP 2833x, que cuenta con un reloj de 150MHz, y f_{PWM} es la frecuencia de conmutación.

Teniendo en cuenta estos datos, se calcula entonces el parámetro TBPRD, que define la amplitud y la frecuencia de la señal portadora:

$$TBPRD = \frac{150 \text{ MHz}}{2 * 10 \text{ kHz}} \quad (7.2)$$

$$TBPRD = 7500 \quad (7.3)$$

El bloque **ePWM** también requiere las señales de referencia (moduladoras). Estas señales se introducen externamente con un bloque de señal senoidal, el diagrama de bloques implementado para realizar la modulación se muestra en la Figura 7.3, las señales se introducen con una amplitud igual al valor del parámetro TBPRD multiplicado por el índice de modulación m_a .

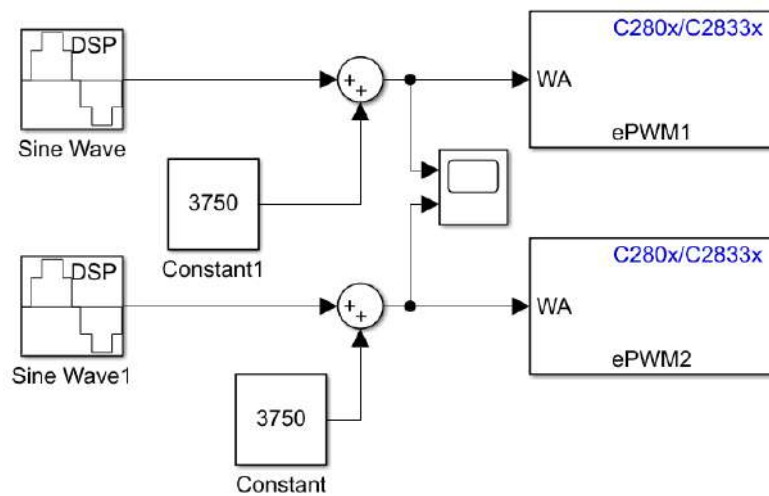


Figura 7.3: Diagrama de bloques de la modulación implementada en Simulink

Como la señal portadora creada en el bloque **ePWM** no puede tomar valores negativos, las señales moduladoras se introducen con un *offset* de la mitad de la amplitud de la señal triangular (TBPRD), además se reduce su m_a a la mitad para que se encuentren dentro de ella, como se muestra en la Figura 7.4, permitiendo así realizar la comparación de manera similar a la modulación SPWM mostrada anteriormente.

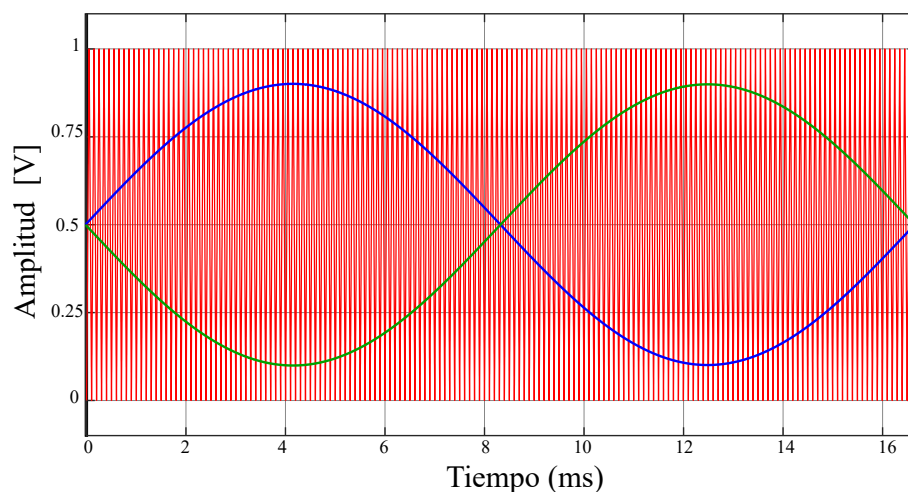


Figura 7.4: Estructura de la modulación SPWM en Simulink

La amplitud de las señales moduladoras se calcula entonces como:

$$\text{Amplitud moduladora} = \frac{\text{TBPRD} * m_a}{2} \quad (7.4)$$

$$\text{Amplitud moduladora} = \frac{7500 * 0.8}{2} = 3000 \quad (7.5)$$

Con esto se obtienen las señales de modulación que serán cargadas en la tarjeta DSP para realizar la conexión con el inversor, como se muestran en la figura 7.5.

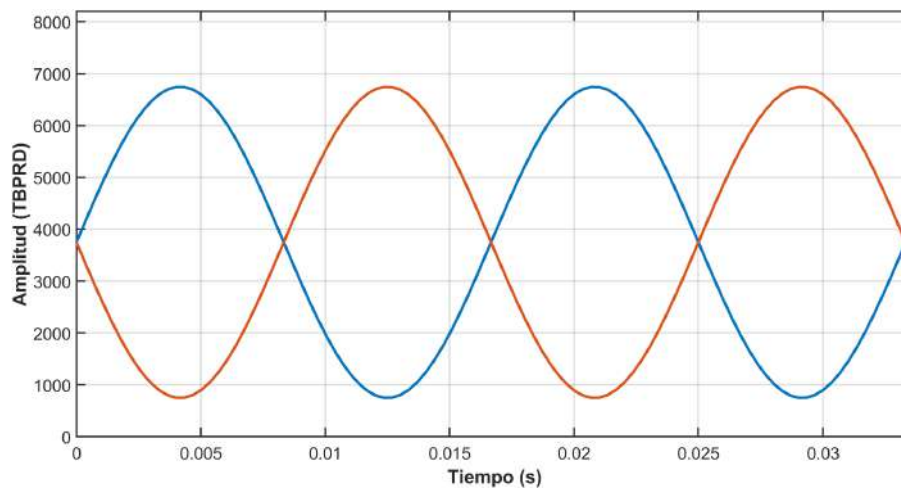


Figura 7.5: Señales moduladoras implementadas en Simulink

Los bloques **ePWM** también cuentan con la opción de configurar tiempos muertos (*dead time*). En la Figura 7.6 se muestra la pestaña correspondiente dentro del bloque, denominada *Deadband Unit*, desde la cual es posible ajustar los parámetros de tiempo muerto.

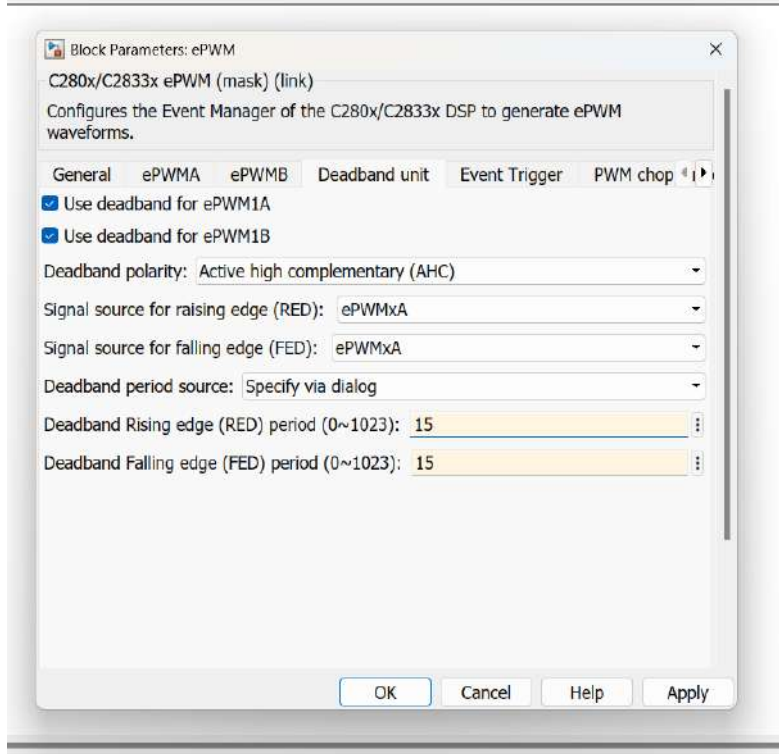


Figura 7.6: Pestaña para configurar tiempo muerto dentro del bloque ePWM

En la figura se muestra el menú correspondiente para realizar la configuración de tiempos muertos dicha configuración se basa en el reloj interno de la tarjeta DSP donde solo nos permite agregar un valor en relación al tiempo mínimo de muestreo.

El tiempo muerto se calculó de la siguiente manera:

$$T_{\text{clk}} = \frac{1}{f_{\text{clk}}} \quad (7.6)$$

Para este cálculo, se utilizan los datos del reloj interno de la tarjeta DSP. Con $f_{\text{clk}} = 150\text{MHz}$:

$$T_{\text{clk}} = \frac{1}{150 \times 10^6} = 6.67\text{ ns} \quad (7.7)$$

Como el tiempo de recuperación inverso de los diodos es de 88 ns , eso quiere decir que el tiempo muerto debe ser mayor para dar lugar a la recuperación de los diodos. Además, como el valor que se debe introducir en el bloque ePWM dentro de la pestaña de tiempo muerto debe ser un valor entero, se calcula el valor más próximo al tiempo de recuperación. Para cumplir esto se selecciona 100 ns de tiempo muerto y se realiza el siguiente cálculo para conocer el valor que se introducirá en el bloque ePWM:

$$\frac{100\text{ ns}}{6.67\text{ ns}} \approx 15 \quad (7.8)$$

Una vez definidos los parámetros temporales de operación y configurados los módulos de control del ePWM en el DSP, resulta necesario verificar que la implementación no comprometa los recursos disponibles del dispositivo.

En la Tabla 7.1 se resumen los recursos de memoria del DSP TMS320F28335, expresados en términos de capacidad total, memoria utilizada y memoria disponible, todos cuantificados en bits. A partir de los resultados obtenidos del archivo de mapeo generado durante la compilación, se observa que el uso de la memoria FLASH es reducido, ocupando aproximadamente el 1.20% de la capacidad total. De igual manera, la memoria RAMLPRG presenta un nivel de utilización mínimo, reflejando una baja demanda de almacenamiento dinámico en el programa actual. La memoria RAMM0 se encuentra completamente disponible, mientras que la RAMM1 aparece totalmente ocupada, situación que es consistente con la asignación típica de secciones del sistema, como el stack o estructuras internas del runtime del compilador [56]. Estos resultados evidencian que el sistema cuenta con suficientes recursos de memoria para operar sin restricciones relacionadas con capacidad o saturación del dispositivo.

Tabla 7.1: Recursos de memoria del DSP TMS320F28335

Recurso DSP	Total [bits]	Utilizado [bits]	Disponible [bits]	Uso [%]
FLASH	4,194,144	50,368	4,143,776	1.20
RAMLPRG	262,144	496	261,648	0.19
RAMM0	16,352	0	16,352	0.00
RAMM1	16,384	16,384	0	100.00

En el DSP TMS320F28335, las memorias RAMM0 y RAMM1 corresponden a bloques de memoria interna ubicados dentro del espacio de memoria M0 y M1, los cuales forman parte de la arquitectura Harvard modificada del procesador. Estas memorias se encuentran cercanas al núcleo del CPU, lo que permite accesos rápidos con baja latencia y las hace adecuadas para almacenar variables críticas, stack del sistema o estructuras necesarias durante la ejecución en tiempo real [56].

La memoria RAMM0 generalmente se emplea para almacenamiento temporal de variables o datos de ejecución rápida, aunque su uso depende de la configuración definida en el archivo linker command (.cmd). Por otro lado, la memoria RAMM1 suele asignarse automáticamente a secciones del sistema, como el stack, buffers de inicialización o estructuras del runtime, motivo por el cual es común observarla completamente ocupada tras la compilación del proyecto.

Debido a su velocidad de acceso, estas memorias son utilizadas preferentemente en aplicaciones de control digital en tiempo real, como generación de señales PWM, ejecución de rutinas de interrupción y algoritmos de control implementados en el DSP.

7.1. Resultados del inversor sin filtro

En la Figura 7.7 se muestran las señales de activación generadas para los cuatro interruptores del inversor en puente H. Las señales corresponden a los canales D0, D1, D2 y D3, los cuales representan los pulsos complementarios aplicados a cada rama del inversor, garantizando la operación adecuada de los dispositivos de conmutación.

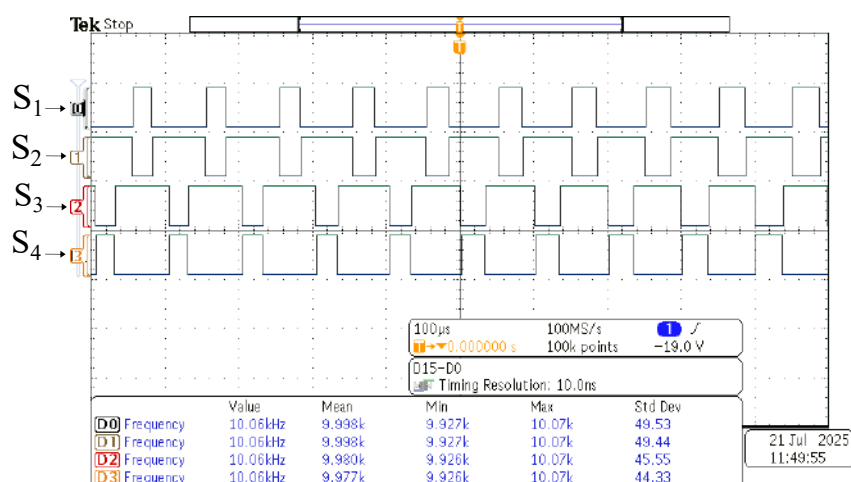


Figura 7.7: Pulsos de activación para cada interruptor

Se observa que las señales presentan la conmutación alternada esperada, asegurando que en cada rama del puente nunca conduzcan simultáneamente los dos transistores correspondientes al esquema del inversor puente H mostrado en la Figura 7.8. Esta condición es fundamental para evitar cortocircuitos directos sobre el bus de CD (shoot-through) y garantizar una operación segura y confiable de los dispositivos de potencia.

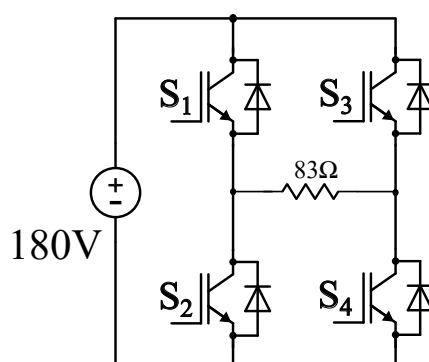


Figura 7.8: Esquema del inversor puente H

La medición realizada confirma que las señales de disparo poseen una frecuencia de 10.06kHz, valor coherente con la frecuencia de conmutación establecida en la modulación SPWM. Asimismo, la simetría, periodicidad y estabilidad temporal de los pulsos observados en el osciloscopio validan el correcto funcionamiento del bloque de control digital previo a la integración del inversor con el filtro LCL y la carga.

Una vez verificada la correcta generación de los pulsos de activación a 10kHz, se procede a validar la configuración del tiempo muerto previamente calculado e implementado dentro del módulo ePWM. Esta etapa permite asegurar la adecuada temporización entre las señales complementarias de cada rama del inversor, garantizando una operación correcta durante la conmutación.

Para llevar a cabo esta verificación, se configuró el osciloscopio digital de manera que midiera el intervalo de tiempo comprendido entre el flanco descendente de una señal y el flanco ascendente de su complementaria, como en la Figura 7.9, donde se

observa que el tiempo muerto establecido fue de 100 ns, valor suficiente para proteger los dispositivos semiconductores sin afectar la calidad de la señal de salida. De esta forma, fue posible determinar de manera precisa el retardo implementado en el sistema de control digital y confirmar que el valor del tiempo muerto correspondiera al configurado en el bloque de modulación en *Simulink*.

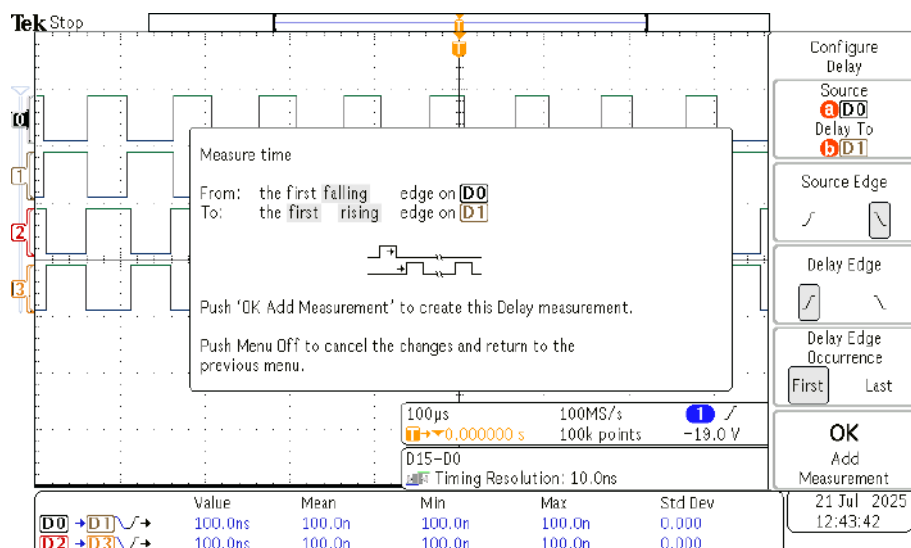


Figura 7.9: Configuración para medir tiempo muerto

Una vez verificado el correcto funcionamiento del sistema de control digital, así como la adecuada implementación del tiempo muerto en las señales de compuerta, se procedió a realizar las pruebas experimentales del inversor en su configuración completa. En esta etapa, el circuito fue alimentado con un voltaje de bus de 180 V_{DC} y operado bajo una carga resistiva de 83 Ω, replicando las mismas condiciones establecidas durante la etapa de simulación.

El voltaje y la corriente de salida del inversor fueron capturadas mediante un osciloscopio digital Tektronix. En la Figura 7.10 se muestra la forma de onda del voltaje de salida obtenida cuando el inversor opera con una carga puramente resistiva. Como puede observarse, presenta una forma cuadrada característica del inversor puente H en operación directa, con una amplitud aproximada de 179 V, valor consistente con el nivel del bus de corriente continua aplicado. Esta correspondencia confirma el correcto funcionamiento de la etapa de potencia y la adecuada conmutación de los dispositivos semiconductores.

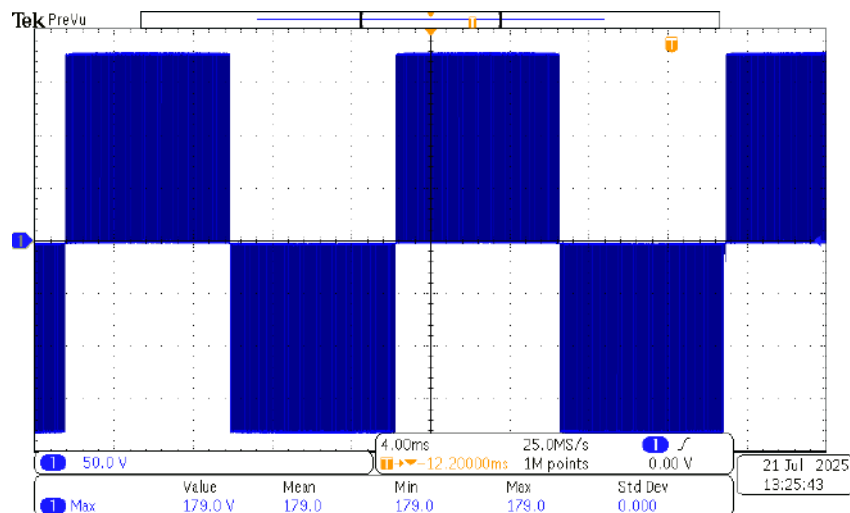


Figura 7.10: Voltaje a la salida del inversor

Con esto se observa la correcta implementación de la modulación y el funcionamiento del inversor puente H. Ahora se procede a realizar el análisis del contenido armónico presente en el voltaje de salida del inversor, para ello, se aplicó la Transformada Rápida de Fourier a la forma de onda medida bajo carga resistiva. Este procedimiento permite identificar las componentes armónicas generadas por el proceso de conmutación del inversor y evaluar su distribución espectral en torno a la frecuencia fundamental de 60 Hz, como se muestra en la Figura 7.11.

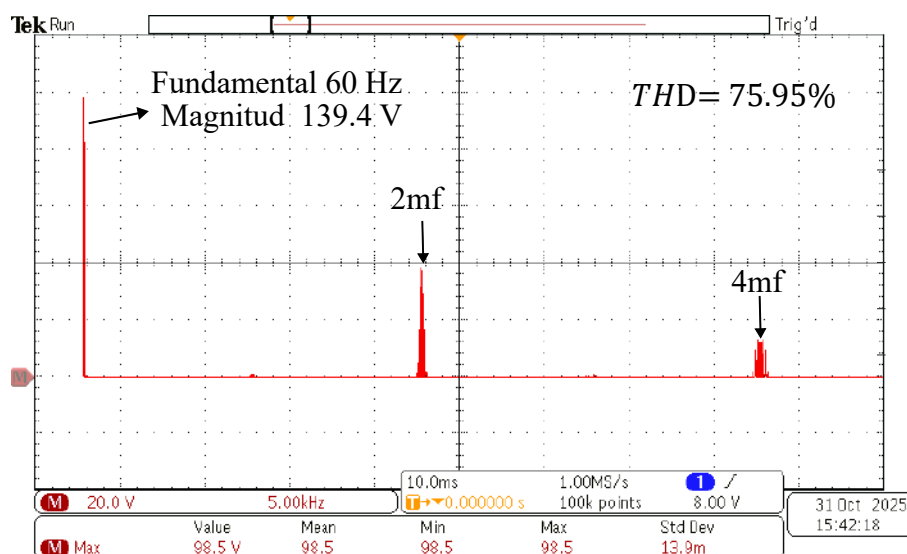


Figura 7.11: Espectro armónico del voltaje a la salida del inversor

Una vez analizado el espectro de frecuencia aplicado al voltaje de salida del inversor, se observó la presencia de componentes armónicas de alta frecuencia asociadas principalmente a la frecuencia de conmutación y sus múltiplos. Estos armónicos, generados por el proceso de modulación y el comportamiento no lineal de los dispositivos semiconductores, incrementan la distorsión armónica total. Debido a ello, resulta necesario incorporar un filtro pasivo tipo LCL, con el propósito de atenuar las componentes armónicas de alta frecuencia y obtener una forma de onda senoidal en la salida.

7.2. Construcción del filtro LCL

Una vez que se comprobó mediante simulación que los valores obtenidos mediante el algoritmo genético cumplen con las restricciones y el filtro cumple con las normas de calidad de la energía se procede a construir físicamente el inductor primario.

En un inicio, una alternativa común es el uso de núcleos toroidales, los cuales ofrecen ventajas en cuanto a bajas fugas magnéticas y reducción de interferencias electro-magnéticas. No obstante, en aplicaciones donde circulan corrientes elevadas como es el caso del inductor conectado al lado del inversor estos núcleos presentan una alta probabilidad de entrar en saturación magnética, reduciendo drásticamente la inductancia efectiva y comprometiendo la operación del sistema [18].

Para superar esta limitación, se optó por la construcción del inductor utilizando núcleos de ferrita tipo E, el cual ofrece la posibilidad de introducir un entrehierro controlado, como se muestra en la figura 7.12. Dicho entrehierro permite incrementar la cantidad de energía magnética almacenada en el núcleo y, al mismo tiempo, desplaza el punto de saturación hacia corrientes más elevada, de esta manera, se garantiza que el inductor opere de forma segura en condiciones nominales, evitando pérdidas excesivas y manteniendo los niveles de inductancia requeridos para cumplir con la atenuación de armónicos en el filtro LCL [10].

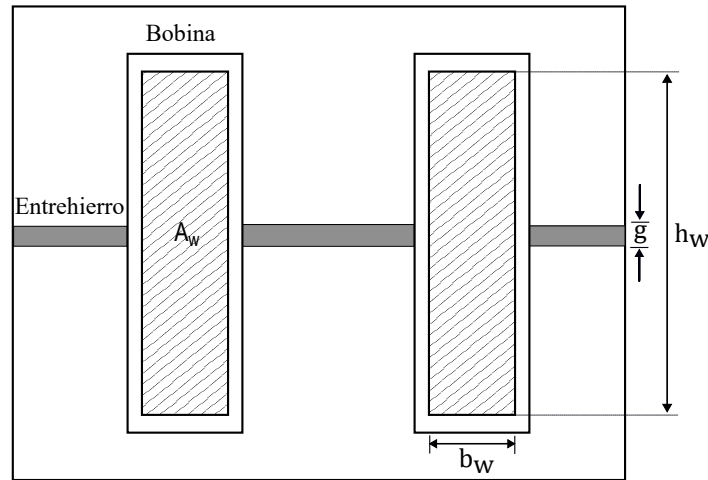


Figura 7.12: Vista transversal de núcleo doble E

Para realizar el cálculo del número de vueltas necesario para lograr la inductancia desea se toman en cuenta las siguientes expresiones [10, 12]:

$$L = \frac{N^2}{\mathcal{R}_m} \quad \mathcal{R}_m = \frac{\ell_e}{\mu_0 \mu_r A_e} + \frac{g}{\mu_0 A_e}, \quad (7.9)$$

donde $\mathcal{R}_m$ representa la reluctancia total del circuito magnético, compuesta por las contribuciones del núcleo y del entrehierro. Los datos del núcleo se tomaron de la hoja de datos y se representan en la Tabla 7.2.

Tabla 7.2: Parámetros del núcleo ETD59.

Parámetro	Símbolo	Valor
Área efectiva del núcleo	A_e	$3.68 \times 10^{-4} \text{ m}^2$
Longitud magnética efectiva	ℓ_e	0.139 m
Permeabilidad relativa (N87, típica)	μ_r	2200
Permeabilidad del vacío	μ_0	$4\pi \times 10^{-7} \text{ H/m}$
Entrehierro geométrico	g	0.20 mm = $2.0 \times 10^{-4} \text{ m}$
Inductancia objetivo	L_{obj}	7.74 mH = $7.74 \times 10^{-3} \text{ H}$

En primer lugar, se calcula la reluctancia asociada al material del núcleo y al entrehierro, considerando la geometría y propiedades magnéticas del conjunto:

$$\mathcal{R}_{\text{núcleo}} = \frac{\ell_e}{\mu_0 \mu_r A_e} = \frac{0.139}{(4\pi \times 10^{-7})(2200)(3.68 \times 10^{-4})} \approx 1.366 \times 10^5 \text{ [A/Wb]}, \quad (7.10)$$

$$\mathcal{R}_{\text{gap}} = \frac{g}{\mu_0 A_e} = \frac{2.0 \times 10^{-4}}{(4\pi \times 10^{-7})(3.68 \times 10^{-4})} \approx 4.324 \times 10^5 \text{ [A/Wb]}. \quad (7.11)$$

La reluctancia total del circuito magnético resulta entonces:

$$\mathcal{R}_m = \mathcal{R}_{\text{núcleo}} + \mathcal{R}_{\text{gap}} = (1.366 + 4.324) \times 10^5 = 5.690 \times 10^5 \text{ [A/Wb]}. \quad (7.12)$$

Sustituyendo los valores obtenidos en la ecuación de diseño, se obtiene el número de vueltas requerido:

$$N = \sqrt{L_{\text{obj}} \mathcal{R}_m} = \sqrt{(7.74 \times 10^{-3})(5.690 \times 10^5)} = \sqrt{4.407 \times 10^3} \approx 66.4 \text{ vueltas}. \quad (7.13)$$

Dado que para la construcción física del inductor se requiere un número entero de vueltas, se selecciona el valor entero superior, resultando en un devanado de **67 vueltas** para el inductor primario.

Una vez que se tiene la relación del número de vueltas con la inductancia, se procedió a la construcción del inductor, y con ayuda de un equipo medidor de inductancias se realizaron varias mediciones para asegurar que la inductancia resultante se aproximará al valor que se obtuvo mediante el algoritmo genético, en la Figura 7.13 se presenta una de las mediciones realizadas.



Figura 7.13: Medición de la inductancia del inductor L_1

Con lo anterior se comprueba que el inductor primario construido presenta un valor de inductancia muy cercano al obtenido mediante el algoritmo genético. La diferencia observada es mínima y no produce variaciones significativas en parámetros críticos del sistema, como la frecuencia de resonancia del filtro LCL ni su capacidad de atenuación armónica. En consecuencia, el comportamiento del prototipo se mantiene dentro de los parámetros de diseño establecidos, por lo que no se espera que dicha diferencia afecte de manera significativa el funcionamiento general ni los resultados experimentales.

Para determinar el valor del capacitor del filtro, es necesario considerar que este componente debe ser realizable físicamente, preferentemente mediante el uso de capacitores comerciales o un arreglo de ellos, ya que su fabricación manual resulta impráctica. Con base en el valor obtenido por el algoritmo genético, se decidió implementar un arreglo en paralelo conformado por dos capacitores comerciales: uno de $2.2 \mu\text{F}$ y otro de $0.47 \mu\text{F}$. La conexión en paralelo permite obtener una capacitancia equivalente cercana a la requerida, dado que las capacitancias se suman directamente en esta configuración.

La ecuación que define la capacitancia equivalente (C_{eq}) de capacitores en paralelo se expresa como:

$$C_{eq} = C_1 + C_2 + \dots + C_n \quad (7.14)$$

Sustituyendo los valores seleccionados:

$$C_{eq} = 2.2 \mu\text{F} + 0.47 \mu\text{F} = 2.67 \mu\text{F} \quad (7.15)$$

Los capacitores tipo MKP (Metalized Polypropylene) fueron seleccionados para el filtro LCL debido a su adecuado desempeño en aplicaciones de conversión de potencia que operan en el rango de kilohertz. Estos dispositivos presentan baja resistencia serie

equivalente (ESR), lo que reduce las pérdidas por conducción y el calentamiento asociado a la corriente de rizo generada por la conmutación del inversor. Además, ofrecen alta capacidad de manejo de corriente RMS y estabilidad del valor capacitivo frente a variaciones de frecuencia y voltaje aplicado. Dado que la frecuencia de resonancia del filtro LCL depende directamente del valor de la capacitancia, la estabilidad y linealidad de los capacitores MKP garantizan un comportamiento predecible y confiable del sistema. Por estas razones, los capacitores MKP constituyen la opción más adecuada para la implementación del filtro LCL.

El voltaje nominal de 1 kV proporciona un margen de seguridad considerable respecto a la tensión de operación del sistema (180 VDC), lo cual incrementa la confiabilidad y reduce el esfuerzo dieléctrico ante posibles sobreoscilaciones resonantes o transitorios de conmutación.

Posteriormente, se verificó el valor del arreglo utilizando un medidor de capacitancia. El valor medido fue de $2.76 \mu\text{F}$, al ser un valor muy cercano al calculado por el algoritmo genético se espera que la diferencia no afecte el comportamiento del filtro. En la Figura 7.14 se muestra el arreglo de capacitores y la medición realizada.



Figura 7.14: Medición del arreglo de capacitores

La elección de capacitores de película de polipropileno, en lugar de capacitores electrolíticos o cerámicos, se fundamenta en su estabilidad eléctrica, menor variación de capacitancia con la frecuencia y mayor capacidad para soportar corriente RMS, asegurando un comportamiento similar con el modelo teórico del filtro LCL diseñado y optimizado.

El segundo inductor se construyó con núcleo ETD49, este inductor tiene la función de limitar la caída de voltaje del sistema; para este inductor se utilizaron dos

núcleos de ferrita tipo E para su construcción, como inicialmente se tiene la inductancia obtenida por el algoritmo se parte de esa información para realizar el cálculo de los elementos faltantes como numero de vueltas, gap, etc. Los datos del núcleo se obtuvieron de la hoja de datos del fabricante y se presentan en la tabla 7.3. El cálculo de la inductancia del devanado se basa en la relación entre el número de vueltas, la reluctancia magnética total del circuito y el valor objetivo de inductancia.

La expresión general se define como:

$$L = \frac{N^2}{\mathcal{R}_m} \quad \mathcal{R}_m = \frac{\ell_e}{\mu_0 \mu_r A_e} + \frac{g}{\mu_0 A_e}, \quad (7.16)$$

donde $\mathcal{R}_m$ representa la reluctancia total del circuito magnético, compuesta por las contribuciones del núcleo y del entrehierro.

Tabla 7.3: Parámetros del núcleo ETD49 3C90

Parámetro	Símbolo	Valor
Área efectiva del núcleo	A_e	$2.11 \times 10^{-4} \text{ m}^2$
Longitud magnética efectiva	ℓ_e	0.103 m
Permeabilidad relativa	μ_r	2300
Permeabilidad del vacío	μ_0	$4\pi \times 10^{-7} \text{ H/m}$
Entrehierro geométrico	g	0.1 mm = $1.0 \times 10^{-4} \text{ m}$
Inductancia objetivo	L_{obj}	1.15 mH = $1.15 \times 10^{-3} \text{ H}$
Número de vueltas	N	25

En primer lugar, se calcula la reluctancia asociada al material del núcleo y al entrehierro, considerando la geometría y propiedades magnéticas del conjunto:

$$\mathcal{R}_{\text{núcleo}} = \frac{\ell_e}{\mu_0 \mu_r A_e} = \frac{0.103}{(4\pi \times 10^{-7})(2300)(2.11 \times 10^{-4})} \approx 1.69 \times 10^5 \text{ [A/Wb]}, \quad (7.17)$$

$$\mathcal{R}_{\text{gap}} = \frac{g}{\mu_0 A_e} = \frac{1.0 \times 10^{-4}}{(4\pi \times 10^{-7})(2.11 \times 10^{-4})} \approx 3.77 \times 10^5 \text{ [A/Wb]}. \quad (7.18)$$

La reluctancia total del circuito magnético resulta entonces:

$$\mathcal{R}_m = \mathcal{R}_{\text{núcleo}} + \mathcal{R}_{\text{gap}} = (1.69 + 3.77) \times 10^5 = 5.46 \times 10^5 \text{ [A/Wb]}. \quad (7.19)$$

Sustituyendo los valores obtenidos en la ecuación de diseño, se tiene:

$$L = \frac{N^2}{\mathcal{R}_m} = \frac{25^2}{5.46 \times 10^5} = \frac{625}{5.46 \times 10^5} = 1.144 \times 10^{-3} \text{ H} = 1.144 \text{ mH}. \quad (7.20)$$

Con $N = 25$ vueltas y un entrehierro de $g = 0.1 \text{ mm}$, el núcleo ETD49 permite obtener una inductancia de aproximadamente $L = 1.144 \text{ mH}$, la cual cumple con la inductancia objetivo de 1.15 mH, esta desviación es mínima y se encuentra dentro de los márgenes de tolerancia aceptables en el diseño de componentes magnéticos.

Para verificar que el inductor secundario cumple con la inductancia calculada y requerida para el filtro, se realizaron diferentes mediciones utilizando un medidor de inductancias. En la Figura 7.15 se muestra el inductor construido y una de las mediciones realizadas en el laboratorio de Electrónica de Potencia.



Figura 7.15: Inductor secundario y medición de inductancia realizada en laboratorio.

Los resultados muestran que la inductancia medida es muy cercana al valor teórico calculado. Por lo tanto, este componente no afectará el desempeño del sistema ya que cumple con las especificaciones de diseño.

Una vez fabricados los inductores y conformado el capacitor del filtro mediante el arreglo en paralelo de capacitores comerciales, se procedió al ensamblaje completo del filtro LCL, en la Figura 7.16 se observa el filtro construido.

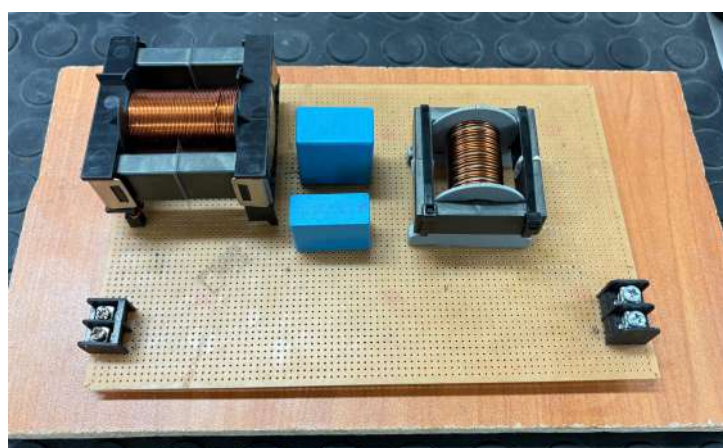


Figura 7.16: Filtro LCL construido

Posteriormente, el filtro será conectado a la salida del inversor con el propósito de realizar pruebas experimentales y validar su funcionamiento bajo condiciones reales de operación.

7.3. Resultados del inversor con filtro

Una vez construido el filtro, se procedió a conectarlo a la salida del inversor con el fin de obtener el voltaje y la corriente bajo condiciones reales de operación. El objetivo de esta prueba fue analizar el comportamiento del filtro y verificar la coherencia entre los resultados experimentales y los obtenidos mediante simulación, en la Tabla 7.4 se muestran los parámetros utilizados para llevar a cabo las pruebas experimentales.

Tabla 7.4: Parámetros de operación del inversor en puente H.

Parámetro	Valor
Voltaje de bus CD (V_{CD})	180 V
Frecuencia de conmutación (f_{sw})	10 kHz
Frecuencia de red (f_g)	60 Hz
Potencia (P)	155.7W
Corriente de salida (i_o)	2.17 A
Índice de modulación (m_a)	0.8

Para la validación experimental, se utilizó una fuente de alimentación de 180 V_{CD} a la entrada del inversor. Posteriormente, tras la implementación del filtro LCL, se registró el voltaje en la carga, cuyo resultado se muestra en la Figura 7.17. El voltaje de salida presenta una forma de onda prácticamente senoidal y un valor máximo que difiere en aproximadamente 5 v respecto al obtenido en simulación. Esta pequeña desviación puede atribuirse a pérdidas por resistencias parásitas, pérdidas de conmutación y a las tolerancias inherentes de los componentes pasivos.

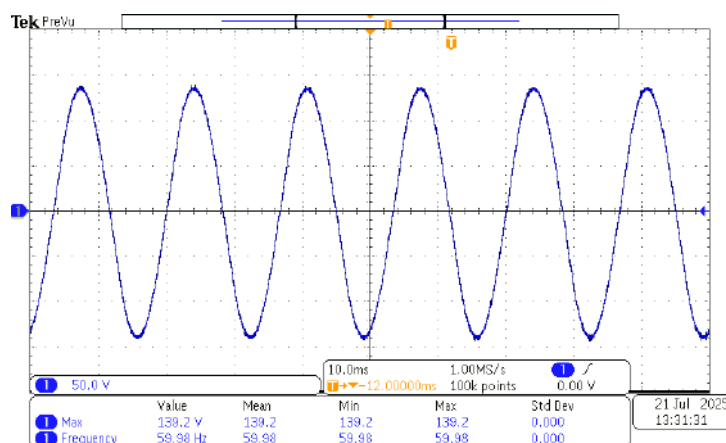


Figura 7.17: Voltaje de salida filtrado

A pesar de esta diferencia, se observa que la frecuencia de la señal de salida se mantiene en 60 Hz, lo cual confirma que el filtro LCL cumple adecuadamente su función al atenuar los armónicos asociados a la frecuencia de conmutación y permitir el paso predominante de la componente fundamental. Este comportamiento confirma que la frecuencia de resonancia del filtro fue correctamente seleccionada, garantizando un compromiso adecuado entre la atenuación de armónicos de alta frecuencia y la mínima distorsión de la señal fundamental.

La ligera diferencia observada entre los resultados experimentales y los obtenidos en simulación puede atribuirse a efectos no ideales, tales como resistencias parásitas en los devanados, pérdidas en el núcleo magnético, caídas de voltaje en los dispositivos semiconductores y tolerancias propias de los componentes pasivos utilizados.

En consecuencia, el voltaje de salida filtrado presenta una forma de onda estable, con bajo contenido armónico, validando el correcto desempeño del sistema inversor-filtro bajo condiciones experimentales.

Para evaluar el contenido armónico presente en el voltaje a la salida del filtro, se aplica la Transformada Rápida de Fourier para comprobar que los armónicos son atenuados eficazmente y se mantenga dentro de los límites establecidos por la norma IEEE-519, la cual recomienda valores de distorsión armónica total menores al 5 % para garantizar niveles adecuados de calidad de energía y evitar efectos adversos sobre cargas sensibles y la red eléctrica.

En la Figura 7.18 se muestra el análisis de la FFT correspondiente al voltaje a la salida del filtro. Se observa la componente fundamental, mientras que los armónicos de alta frecuencia son atenuados por el filtro LCL. Este resultado valida la correcta implementación de las condiciones de diseño establecidas en el algoritmo de optimización y confirma el buen desempeño del filtro en la atenuación de armónicos.

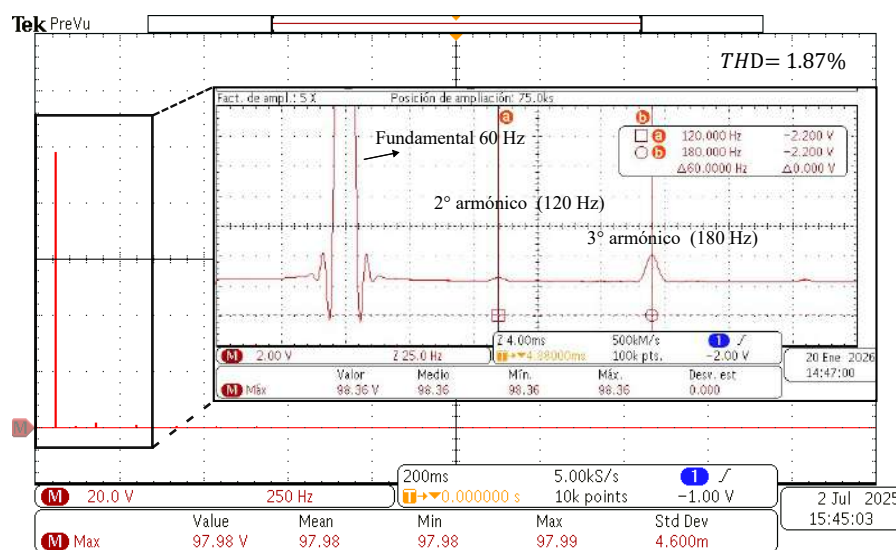


Figura 7.18: Espectro armónico del voltaje filtrado

Con esto se observa que después de aplicar el filtro LCL y analizar el voltaje y su espectro en frecuencia, la salida del filtro presenta un contenido armónico mínimo y una forma de onda prácticamente senoidal manteniendo coherencia con los resultados obtenidos en simulación.

Ahora se realiza el análisis de la corriente a la salida del filtro, con el propósito de verificar que no exista desfase significativo ni deformación en la forma de onda. En la Figura 7.19 se muestra la corriente medida a la salida del filtro LCL. Se observa una forma de onda senoidal estable con una frecuencia de 59.87 Hz y una corriente

máxima de 1.738 A, lo cual coincide con los valores obtenidos en la simulación.

Es importante señalar que, al tratarse de una carga puramente resistiva, la corriente y el voltaje se encuentran en fase. Esto se debe a que la relación constitutiva de la resistencia está dada por la ley de Ohm, donde la corriente es proporcional instantáneamente al voltaje aplicado, sin almacenamiento de energía ni efectos reactivos asociados. En contraste, los desfases entre corriente y voltaje aparecen típicamente en presencia de elementos reactivos, como inductores o capacitores, donde la energía se almacena temporalmente en campos magnéticos o eléctricos [10].

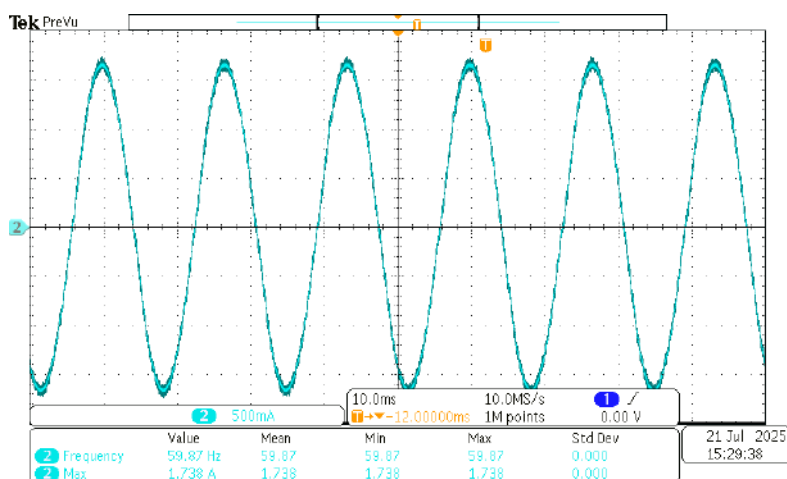


Figura 7.19: Corriente a la salida del filtro

La Figura 7.20 muestra el espectro de la corriente filtrada obtenido mediante la FFT, se aprecia que la componente fundamental es claramente dominante y los armónicos de alta frecuencia han sido atenuados.

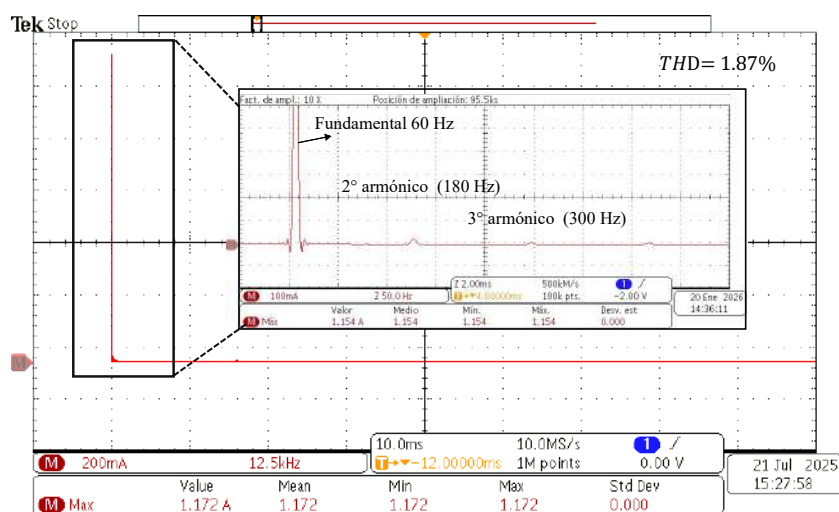


Figura 7.20: Espectro armónico de la corriente filtrada

Estos resultados evidencian que el sistema opera con un comportamiento casi ideal, garantizando una transferencia de energía eficiente y una forma de onda de corriente prácticamente pura, cumpliendo con los parámetros de diseño establecidos.

Con el propósito de analizar el funcionamiento del filtro LCL, se registraron experimentalmente la corriente en los inductores y el voltaje en el capacitor. En la Figura 7.21 se muestra la corriente que circula por el inductor L_1 del filtro LCL durante la operación del inversor, su función principal es atenuar los armónicos generados por la conmutación, actuando como la primera etapa del proceso de filtrado. La corriente observada presenta una forma de onda cuasi senoidal, dominada por la componente fundamental del sistema, lo que indica un funcionamiento estable del inversor y una correcta transferencia de energía hacia la carga.

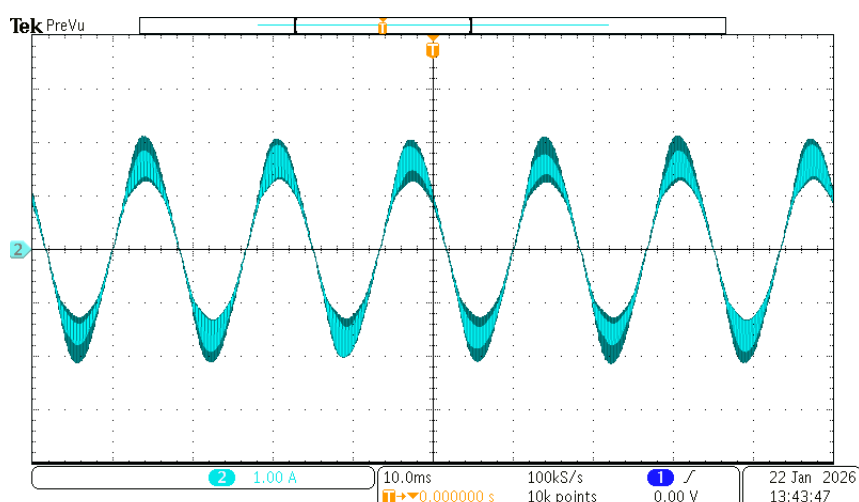


Figura 7.21: Corriente en inductor primario L_1

Sobre la forma de onda de corriente se aprecia un rizado de alta frecuencia superpuesto, el cual es consecuencia directa de la modulación empleada en el inversor. Este rizado es más notable en las regiones cercanas a los valores máximos y mínimos de la corriente, donde los cambios de voltaje aplicados al inductor son más pronunciados. Dicho comportamiento es característico de los inductores conectados directamente a la salida del inversor, ya que estos están expuestos a los escalones de voltaje producidos durante la conmutación. El comportamiento observado en la corriente de L_1 es coherente con su función dentro del filtro, ya que este elemento se encarga de reducir el contenido armónico de alta frecuencia antes de que sea derivado por el capacitor del filtro y atenuado adicionalmente por el inductor L_2 .

Por otro lado, la Figura 7.22 ilustra el voltaje en el capacitor del filtro, donde se observa una forma de onda senoidal a la frecuencia fundamental. Aunque pueden existir pequeñas componentes de rizado superpuestas a la señal principal, estas no resultan dominantes en la escala observada, este comportamiento confirma que el capacitor actúa como un camino de baja impedancia para las componentes de alta frecuencia, desviando las corrientes armónicas hacia tierra y reduciendo su propagación hacia la carga.

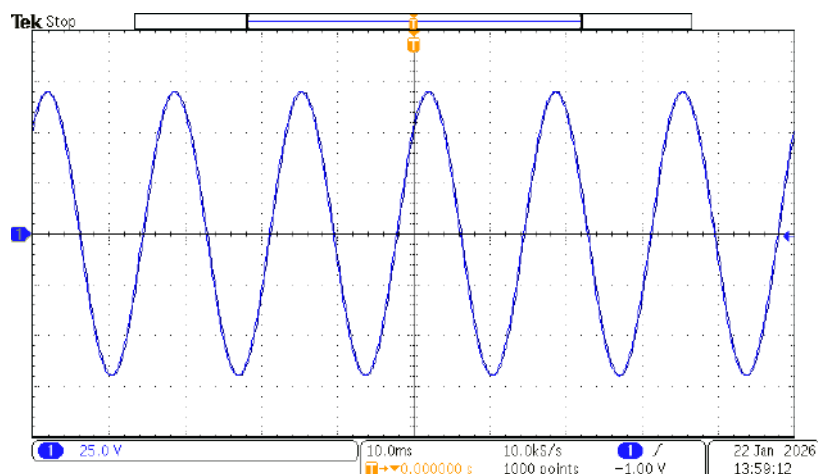


Figura 7.22: Voltaje en el capacitor del filtro

Finalmente, la corriente medida en el inductor L_2 , mostrada en la Figura 7.23, exhibe una forma de onda prácticamente senoidal, con rizado despreciable, lo que indica que los armónicos de alta frecuencia han sido eficazmente atenuados antes de ser entregados a la carga.

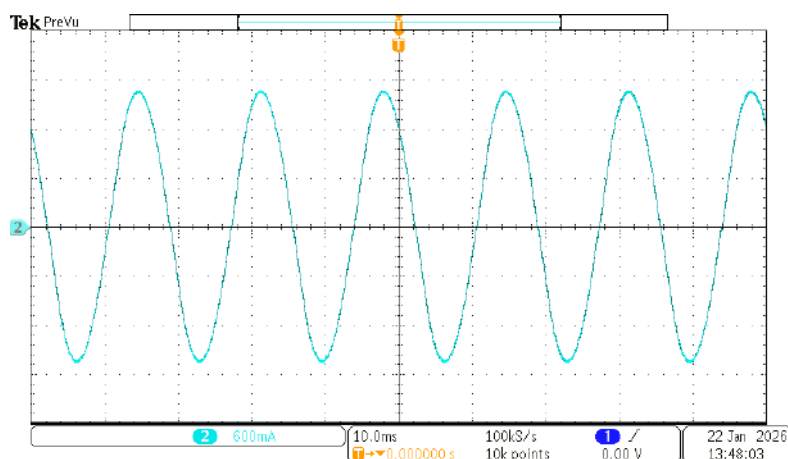


Figura 7.23: Corriente en inductor L_2

Con el objetivo de verificar la ausencia de componentes armónicas dentro de la banda de paso del filtro, se empleó un equipo medidor de calidad de la energía de la marca *Fluke*. Mediante este instrumento se realizó la medición de los armónicos de baja frecuencia presentes en el sistema, en la Figura 7.24 se tiene la componente fundamental.

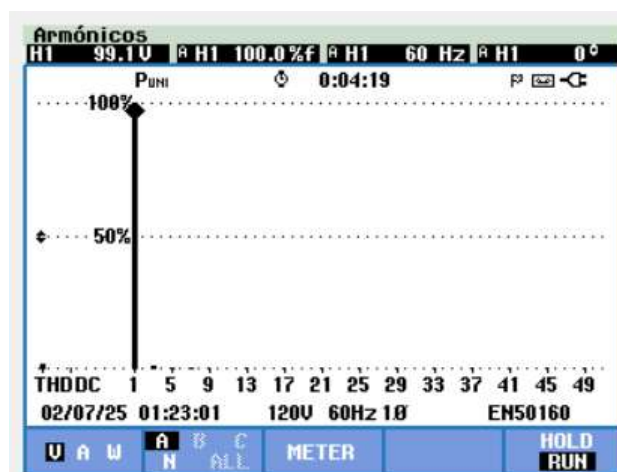
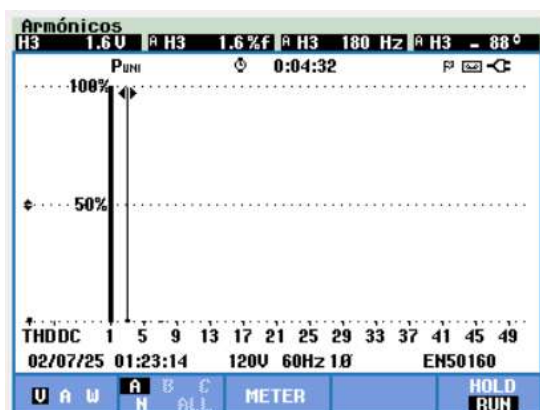
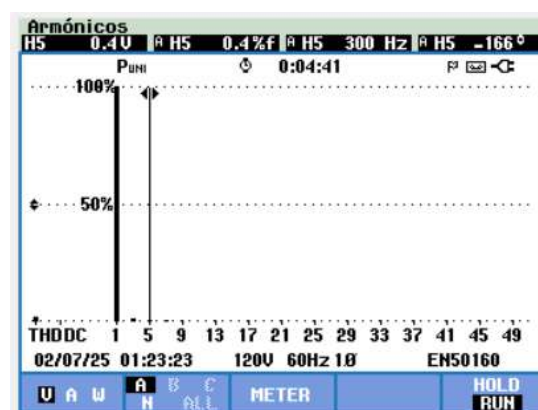


Figura 7.24: Espectro de frecuencia del voltaje filtrado

Las mediciones correspondientes al tercer y quinto armónico se presentan en la Figura 7.25.



(a) Tercer armónico



(b) Quinto armónico

Figura 7.25: Espectro de armónicos de baja frecuencia medidos con el analizador de calidad de energía

Los resultados muestran que la magnitud de dichos armónicos es significativamente reducida en comparación con el componente fundamental, como se observó en la Figura 7.18, lo que confirma que el filtro atenúa de manera efectiva las componentes no deseadas dentro de su banda de operación, con esto se verifica la correcta implementación de la modulación y el adecuado desempeño del filtro.

En la Figura 7.27 se presenta el comportamiento del sistema inversor-filtro ante un cambio abrupto en la carga, aplicado con el propósito de validar su respuesta dinámica. Durante la primera mitad de la captura, el convertidor opera alimentando una carga resistiva fija de $R_1 = 83 \, \Omega$. Posteriormente, al activar un interruptor, se conecta en paralelo una resistencia adicional de $R_2 = 50 \, \Omega$, provocando una disminución inmediata de la resistencia equivalente vista por el inversor, como se muestra en la Figura 7.26.

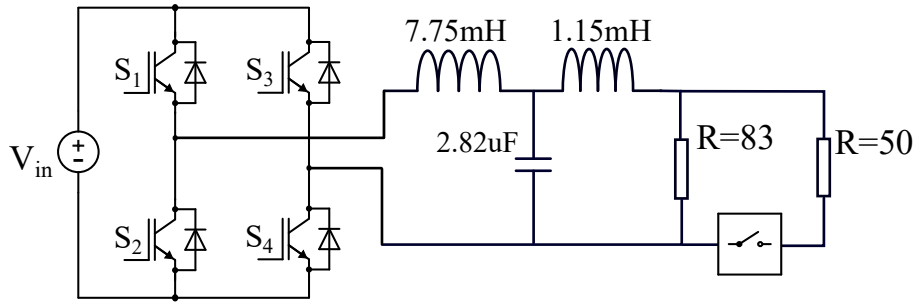


Figura 7.26: Sistema inversor filtro con carga variable

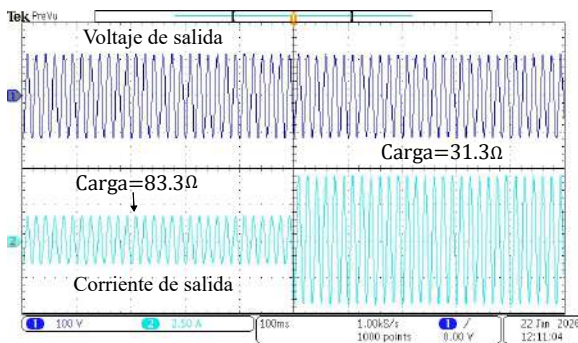
La resistencia equivalente se calcula mediante la combinación en paralelo:

$$R_{eq} = \left(\frac{1}{R_1} + \frac{1}{R_2} \right)^{-1} \quad (7.21)$$

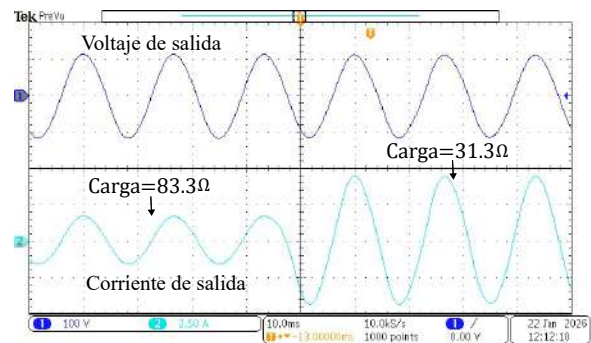
$$R_{eq} = \left(\frac{1}{83} + \frac{1}{50} \right)^{-1} \approx 31.2 \, \Omega \quad (7.22)$$

La Figura 7.27a muestra una vista general del evento, en la cual se identifica claramente el instante de conmutación de carga en el centro de la pantalla. El canal 1 (azul) corresponde al voltaje de salida, mientras que el canal 2 (cian) corresponde a la corriente de carga. Como consecuencia de la reducción de R_{eq} , se incrementa la corriente demandada por la carga, lo cual se refleja en un aumento notable de la amplitud de la corriente durante la segunda mitad de la captura.

Por otro lado, la Figura 7.27b presenta un acercamiento (zoom) donde se observa con mayor claridad la transición y el establecimiento del nuevo régimen de operación. Tras la conexión de la resistencia en paralelo, la corriente presenta un incremento abrupto y posteriormente se estabiliza, mientras que el voltaje mantiene su comportamiento. Este resultado confirma la respuesta esperada del sistema, donde una disminución de la impedancia de carga produce un aumento de la corriente de salida.



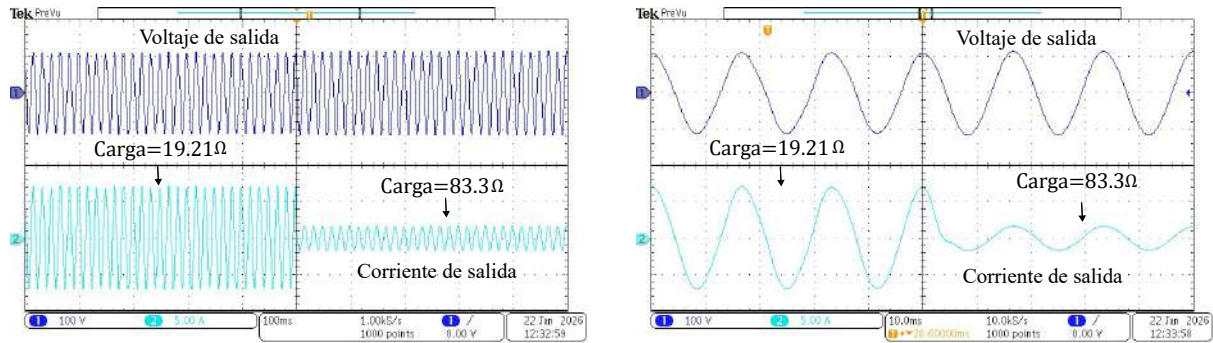
(a) Vista general: transición de $83 \, \Omega$ a $R_{eq} \approx 31.2 \, \Omega$ al $50 \, \Omega$ en paralelo.



(b) Zoom mostrando el incremento de corriente tras el cambio de carga.

Figura 7.27: Cambio dinámico de carga mayor a menor en el sistema inversor-filtro.

De manera inversa, se evaluó también la respuesta dinámica del sistema ante un incremento abrupto en la resistencia equivalente de carga, como se aprecia en la Figura 7.28. Durante la primera mitad de la captura, el inversor opera alimentando una carga equivalente de aproximadamente $R_{eq} = 19.2 \Omega$, obtenida mediante un arreglo de resistencias en paralelo controlado por un interruptor, como se muestra en la Figura 7.28a. Posteriormente, al desactivar dicho interruptor, una de las ramas en paralelo se desconecta, provocando un incremento inmediato en la resistencia equivalente vista por el inversor, alcanzando un valor aproximado de 83Ω , esto se muestra en la Figura 7.28b.



(a) Vista general: transición de 19.2Ω a $R_{eq} \approx 83.3 \Omega$ al desconectar 25Ω en paralelo.

(b) Zoom mostrando el cambio en la señal de corriente.

Figura 7.28: Cambio dinámico de carga menor a mayor en el sistema inversor-filtro.

Como consecuencia de este cambio, se observa una disminución en la amplitud de la corriente suministrada por el inversor, mientras que el voltaje de salida se mantiene prácticamente constante, evidenciando la adecuada regulación del sistema y la estabilidad dinámica del filtro LCL frente a variaciones abruptas de carga.

Una vez concluidas las pruebas relacionadas con el cambio dinámico de carga, a continuación se presentan los resultados correspondientes a las pruebas realizadas ante variaciones en el índice de modulación del inversor. Para llevar a cabo dichas pruebas, se implementó en Simulink el diagrama de bloques correspondiente al esquema de modulación, mostrado en la Fig. 7.29. En este modelo, la señal senoidal de referencia es escalada mediante un factor variable que representa el índice de modulación, permitiendo modificar la amplitud de la señal de salida del inversor.

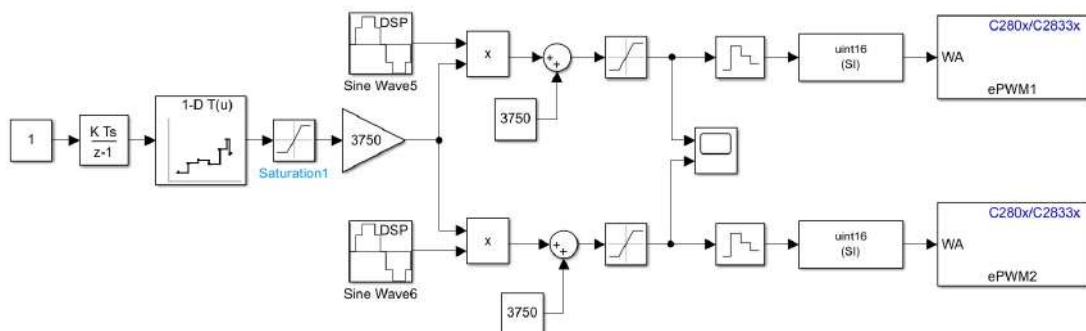
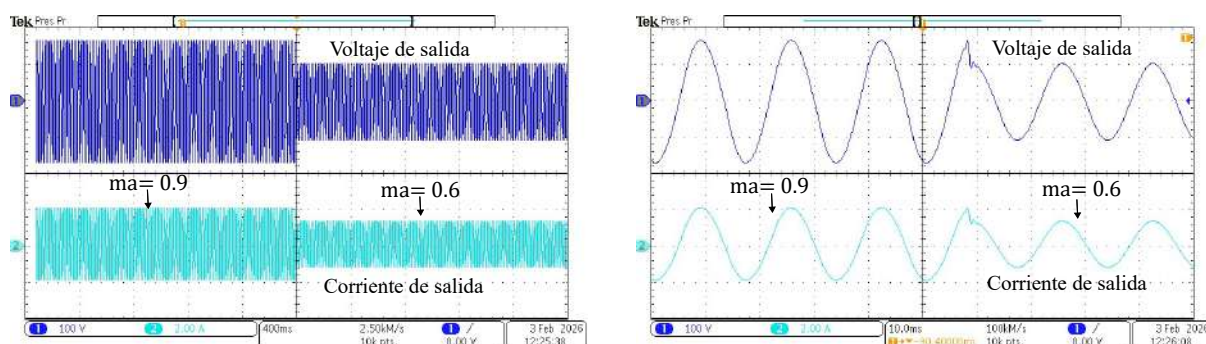


Figura 7.29: Diagrama de bloques de la modulación con variación en el índice de modulación

El índice de modulación se varía de manera programada mediante una señal dependiente del tiempo, lo que permite generar una transición controlada desde un valor inicial menor hacia uno mayor después de un intervalo determinado. Posteriormente, la señal moduladora es acondicionada mediante bloques de saturación y escalamiento para adecuar su rango dinámico al valor del registro del temporizador del módulo ePWM del DSP. Finalmente, la señal es convertida a formato entero y aplicada a los módulos ePWM, generando las señales PWM necesarias para el control del inversor.

En la Figura 7.30 se muestra la respuesta del sistema ante una variación en el índice de modulación del inversor. Durante la primera mitad de la captura, el sistema opera con un valor inicial del índice de modulación, generando una amplitud mayor en el voltaje de salida y, consecuentemente, una corriente de carga elevada. Posteriormente, se aplica una reducción en el índice de modulación, provocando una disminución inmediata en la amplitud del voltaje fundamental y una reducción proporcional en la corriente.



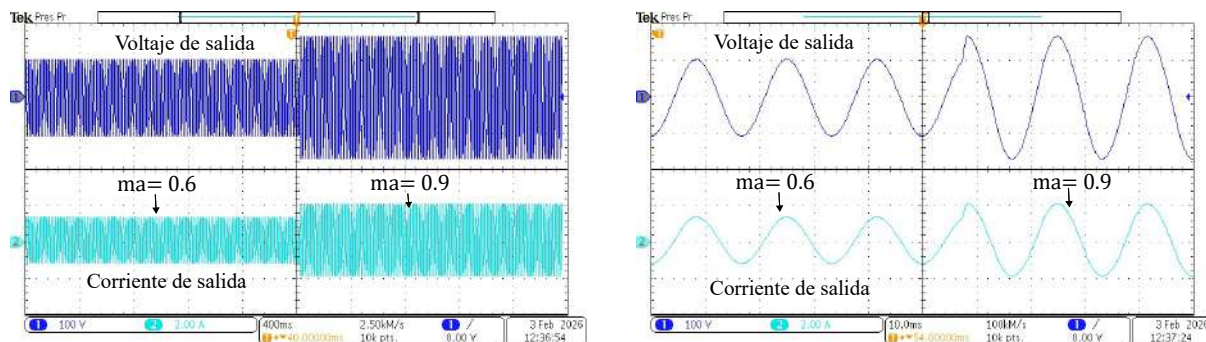
(a) Vista genera: cambio en el índice de modulación de 0.9 a 0.6.

(b) Zoom mostrando la transición entre ambos índices de modulación.

Figura 7.30: Cambio dinámico en el índice de modulación

El acercamiento (zoom) presentado en la Figura 7.30b permite observar con mayor detalle la transición entre ambos niveles de operación, donde se aprecia una breve perturbación transitoria seguida de una rápida estabilización hacia un nuevo régimen permanente. Este comportamiento confirma la relación directa entre el índice de modulación y la amplitud del voltaje de salida, así como la estabilidad dinámica del sistema frente a cambios en las condiciones de control.

Las pruebas relacionadas con el cambio en el índice de modulación se realizaron de manera inversa, mostrando la transición desde un índice menor hacia uno mayor, como se observa en la Figura 7.31.



(a) Vista general: Cambio en el índice de modulación de 0.6 a 0.9

(b) Zoom mostrando el aumento de amplitud para voltaje y corriente.

Figura 7.31: Cambio dinámico en el índice de modulación de menor a mayor

Con el objetivo de evaluar cuantitativamente la calidad de la energía a la salida del inversor, se realizó una medición con un analizador de calidad eléctrica *Fluke*, cuyo resultado se muestra en la Figura 7.32. En esta prueba se registró un valor de distorsión armónica del 1.8%, correspondiente al voltaje filtrado.

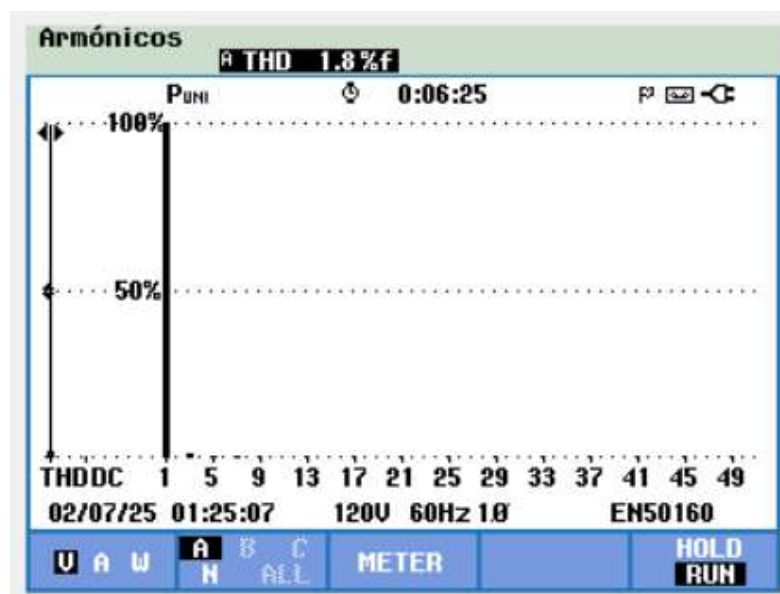


Figura 7.32: Medición de THD de la señal filtrada mediante analizador Fluke

El bajo valor de THD obtenido confirma que el filtro LCL atenúa de manera eficiente los armónicos de alta frecuencia generados por la conmutación del inversor, garantizando una forma de onda de voltaje prácticamente senoidal y cumpliendo con los límites establecidos por la norma *IEEE-519*, la cual recomienda una distorsión inferior al 5% para sistemas de bajo voltaje. Estos resultados demuestran que el diseño del filtro es adecuado para aplicaciones que requieren una elevada calidad de energía en la etapa de salida.

Los resultados experimentales demuestran que la implementación del filtro LCL permite obtener un voltaje de salida con una forma de onda prácticamente senoidal, reduciendo el contenido armónico asociado a la conmutación del inversor. La FFT confirma una atenuación efectiva de las componentes superiores, mientras que la medición con el analizador *Fluke* muestra una THD de tan solo 1.8% , valor muy por debajo del límite establecido por las normas internacionales.

Por lo tanto, el filtro diseñado cumple satisfactoriamente con los objetivos planteados, garantizando una adecuada calidad de energía, estabilidad de operación y coherencia con los resultados obtenidos en simulación. Estos resultados validan tanto el procedimiento de diseño teórico como la efectividad del prototipo implementado, confirmando la viabilidad del sistema inversor-filtro para aplicaciones de potencia en entornos industriales.

Comparación con filtro no óptimo

Con el fin de analizar el impacto de una selección inadecuada de parámetros del filtro LCL, se presenta a continuación un caso de diseño *no óptimo*, cuya limitante principal se relaciona con la ubicación de su frecuencia de resonancia. En la Tabla 7.5 se muestran los parámetros empleados en el algoritmo genético (tamaño de población, número de generaciones, tasa de mutación y rangos de búsqueda).

Tabla 7.5: Parámetros del algoritmo genético

Parámetro	Valor
Tamaño de población	100 individuos
Número de generaciones	5000
Tasa de mutación	0.05

En la Tabla 7.6 se muestran los rangos de búsqueda definidos para cada uno de los elementos que conforman el filtro LCL. Dichos intervalos establecen los límites dentro de los cuales el algoritmo genético explora posibles soluciones, permitiendo evaluar diferentes combinaciones de valores para L_1 , L_2 y C_f .

Tabla 7.6: Rangos de búsqueda para los parámetros del filtro LCL

Parámetro	Símbolo	Rango	Unidades
Inductor primario	L_1	$[0, 15 \times 10^{-3}]$	H
Inductor secundario	L_2	$[0, 15 \times 10^{-3}]$	H
Capacitor del filtro	C_f	$[0, 15 \times 10^{-6}]$	F

Mientras que las condiciones de operación del sistema como (voltaje de entrada, frecuencia fundamental y frecuencia de conmutación), estos parámetros se definen en la Tabla 7.7.

Tabla 7.7: Parámetros del sistema

Parámetro	Símbolo	Valor
Voltaje DC	V_{DC}	15 V
Frecuencia fundamental	f	60 Hz
Frecuencia de conmutación	f_{sw}	10 kHz
Resistencia de carga	R	82 Ω

A partir del proceso evolutivo, el algoritmo reportó como mejor individuo el conjunto $L_1 = 12.5$ mH, $L_2 = 13.3$ mH y $C_f = 12$ μ F, el cual fue implementado para su evaluación en simulación, como se muestra en la Figura 7.33 y posteriormente en pruebas experimentales.

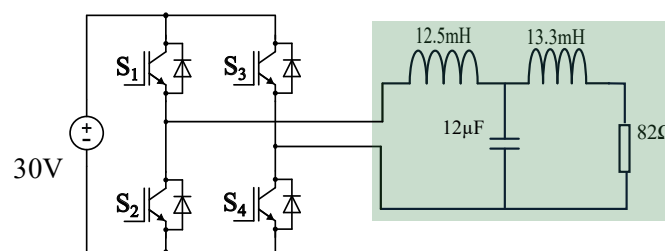


Figura 7.33: Inversor con filtro no óptimo

La Figura 7.34 presenta el voltaje a la salida del filtro y su correspondiente espectro en frecuencia obtenidos en simulación. En el dominio del tiempo se observa una forma de onda prácticamente senoidal, con amplitud estable y periodo consistente con la frecuencia fundamental de 60 Hz. El análisis espectral muestra una componente dominante en la fundamental, mientras que el resto de las componentes armónicas presentan magnitudes despreciables dentro del rango mostrado. Esto se refleja en el valor de distorsión armónica total indicado en la figura, $THD = 0.0019\%$, el cual confirma que, bajo el modelo simulado, la señal de salida se aproxima a una senoidal ideal.

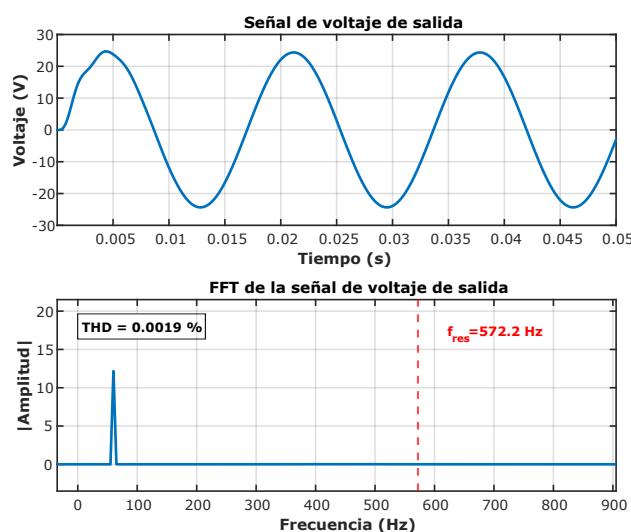


Figura 7.34: Voltaje a la salida del filtro y su espectro armónico

El comportamiento observado en simulación se explica debido a que el modelo empleado considera condiciones ideales o con pérdidas reducidas: los elementos del filtro suelen modelarse con inductancias y capacitancias nominales, y en muchos casos con resistencias parásitas despreciables, además de una fuente de alimentación ideal y dispositivos de conmutación sin no linealidades significativas. Como resultado, las componentes de alta frecuencia asociadas a la conmutación quedan fuertemente atenuadas por el filtro, y la salida se observa con un contenido armónico mínimo. En la implementación experimental, en cambio, es común que aparezcan componentes adicionales debido a no idealidades como resistencias serie, pérdidas en el núcleo, caídas de tensión en semiconductores, tolerancias de componentes y acoplamientos parasitarios, lo que incrementa el contenido armónico respecto a la simulación.

Para complementar el análisis en el dominio del tiempo y de la frecuencia presentado anteriormente, resulta necesario evaluar la ubicación de la frecuencia de resonancia del filtro LCL, ya que este parámetro influye directamente en el comportamiento dinámico del sistema y en su capacidad de atenuar los armónicos asociados al proceso de conmutación. Por esta razón, a continuación se determina la frecuencia de resonancia del filtro empleando la expresión analítica correspondiente.

La frecuencia de resonancia del filtro LCL se determina mediante la siguiente expresión:

$$f_{\text{res}} = \frac{1}{2\pi} \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}}, \quad (7.23)$$

donde $L_1 = 0.012510$ H, $L_2 = 0.013302$ H y $C_f = 12 \mu\text{F} = 12 \times 10^{-6}$ F. Sustituyendo los valores se obtiene:

$$f_{\text{res}} = \frac{1}{2\pi} \sqrt{\frac{0.012510 + 0.013302}{(0.012510)(0.013302)(12 \times 10^{-6})}} \quad (7.24)$$

$$f_{\text{res}} \approx 572.2 \text{ Hz}. \quad (7.25)$$

De acuerdo con el criterio de diseño para filtros LCL, la frecuencia de resonancia debe ubicarse dentro del intervalo recomendado $10f_{\text{red}} < f_{\text{res}} < \frac{1}{2}f_{\text{sw}}$, con el objetivo de evitar interacciones con la componente fundamental y garantizar una adecuada atenuación de los armónicos de conmutación. Considerando que $f_{\text{red}} = 60$ Hz y $f_{\text{sw}} = 10$ kHz, el intervalo permisible corresponde a $600 \text{ Hz} < f_{\text{res}} < 5 \text{ kHz}$. En este caso, la frecuencia de resonancia calculada (572.2 Hz) se encuentra por debajo del límite inferior establecido, por lo que el diseño se clasifica como no óptimo, ya que puede provocar una interacción no deseada con la frecuencia fundamental y una reducción en la efectividad del filtro para la atenuación de armónicos.

Para generar el diagrama de Bode mostrado en la Figura 7.35, se evaluó la función de transferencia previamente obtenida para el filtro LCL, empleando los valores de los componentes correspondientes al diseño no óptimo. Este análisis permitió examinar el comportamiento del sistema en el dominio de la frecuencia, identificando características relevantes como la ubicación de la frecuencia de resonancia, la respuesta en magnitud y fase, así como la capacidad del filtro para atenuar las componentes de alta

frecuencia asociadas al proceso de conmutación.

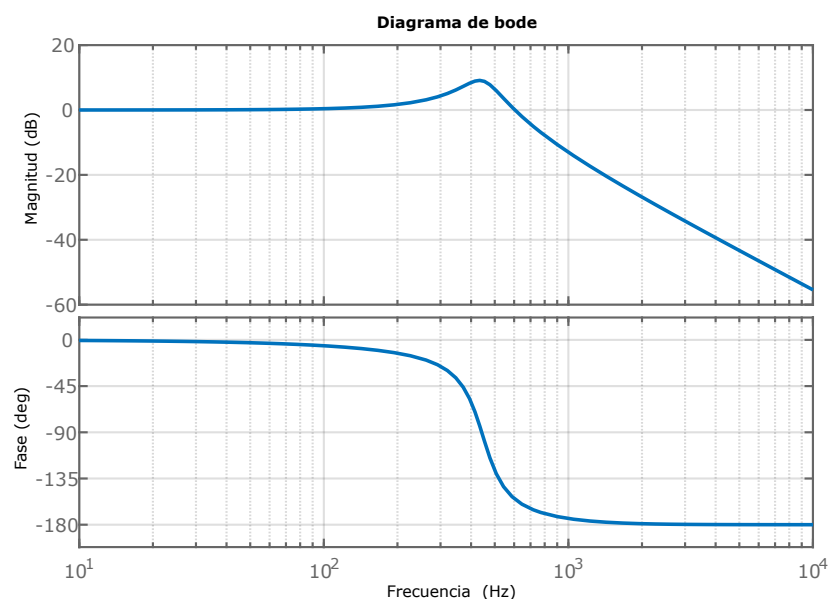


Figura 7.35: Diagrama de bode del filtro

Desde el punto de vista de diseño, la presencia de un pico de resonancia tan cercano a la frecuencia fundamental evidencia que la frecuencia de resonancia se encuentra fuera del intervalo recomendado $10f_{red} < f_{res} < \frac{1}{2}f_{sw}$. Esta ubicación no óptima puede provocar una amplificación no deseada de ciertas componentes espectrales y aumentar la sensibilidad del sistema ante perturbaciones, lo que compromete la robustez y el desempeño del filtro en condiciones reales de operación.

La validación experimental del mismo conjunto de parámetros se presenta en la Figura 7.36, donde el voltaje medido a la salida del filtro muestra una forma de onda predominantemente senoidal correspondiente a la componente fundamental, sobre la cual se observa un rizado de alta frecuencia. Este comportamiento indica la presencia de componentes asociadas al proceso de conmutación que no han sido completamente atenuadas por el filtro bajo las condiciones del diseño no óptimo.

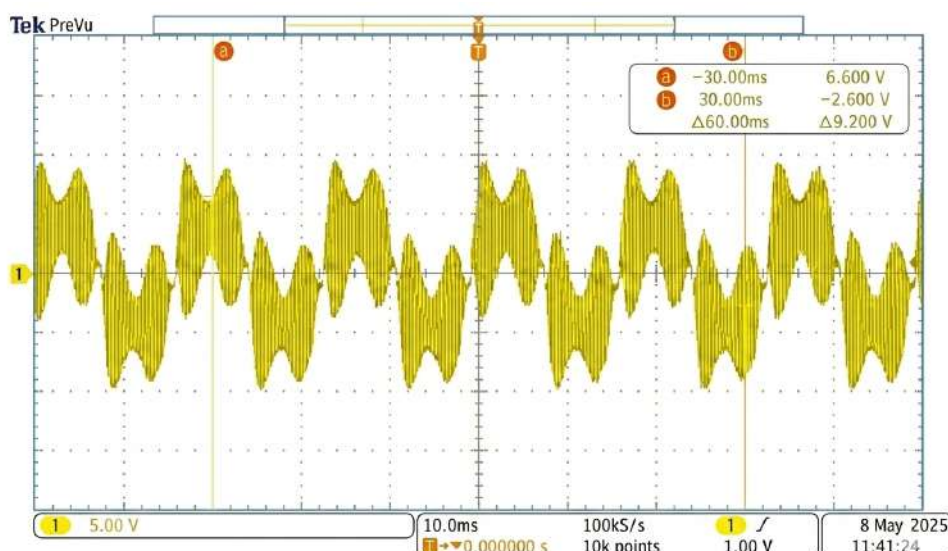


Figura 7.36: Voltaje a la salida del filtro no óptimo

De manera consistente, la FFT experimental mostrada en la Figura 7.37 presenta picos espectrales asociados a la conmutación y sus componentes cercanas, lo que confirma que el filtro, al operar con una frecuencia de resonancia mal ubicada, no proporciona la atenuación esperada e incluso puede amplificar ciertas componentes alrededor de la resonancia.

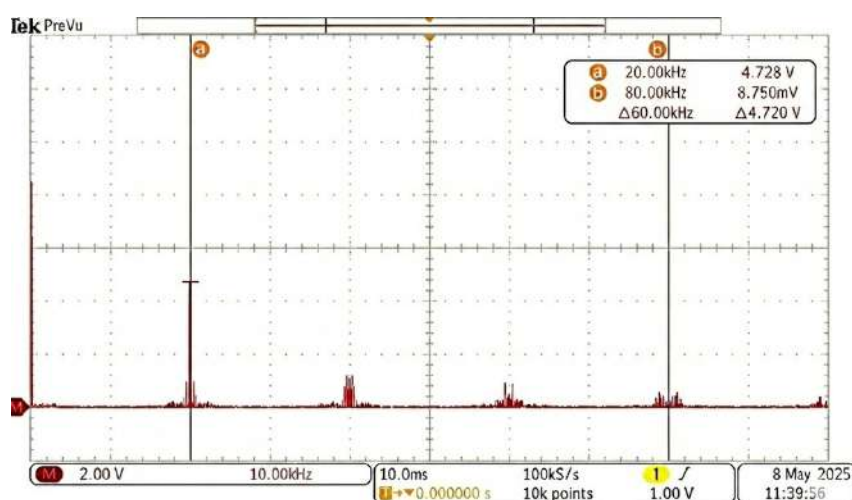


Figura 7.37: Espectro armónico del voltaje a la salida del filtro no óptimo

En términos generales, la diferencia fundamental entre el filtro LCL *óptimo* y el *no óptimo* radica en la ubicación de su frecuencia de resonancia y en la consecuencia que esto tiene sobre la respuesta dinámica y la atenuación armónica. En el diseño no óptimo, la frecuencia de resonancia calculada $f_{\text{res}} \approx 572.2 \text{ Hz}$ queda por debajo del límite inferior recomendado $10f_{\text{red}}$ (para $f_{\text{red}} = 60 \text{ Hz}$, $10f_{\text{red}} = 600 \text{ Hz}$), lo que aproxima la resonancia a la banda de la componente fundamental. Esta condición incrementa la sensibilidad del sistema ante perturbaciones y puede introducir amplificación localizada alrededor de la resonancia.

En contraste, en el filtro óptimo la frecuencia de resonancia se ubica dentro del intervalo recomendado $10f_{\text{red}} < f_{\text{res}} < \frac{1}{2}f_{\text{sw}}$. Para el caso analizado, se obtuvo una frecuencia de resonancia de $f_{\text{res}} = 3001$ Hz, valor que se encuentra suficientemente alejado tanto de la frecuencia fundamental como de la frecuencia de conmutación. Esta ubicación adecuada permite minimizar la interacción con la componente fundamental y evita la amplificación de armónicos cercanos a la banda de interés, reduciendo así la probabilidad de fenómenos resonantes indeseados. Como resultado, el sistema presenta una respuesta dinámica más estable, mejor capacidad de atenuación de componentes de alta frecuencia y una mayor robustez frente a perturbaciones y no idealidades presentes en la implementación real.

Desde el punto de vista espectral, el filtro óptimo tiende a concentrar la energía de la señal de salida en la componente fundamental y a suprimir de forma más efectiva las componentes de alta frecuencia asociadas a la conmutación, lo que se traduce en un menor contenido armónico y, por tanto, un menor valor de THD. Por el contrario, en el filtro no óptimo la atenuación puede ser menos robusta debido a la ubicación desfavorable de la resonancia, lo que favorece la aparición de rizado y picos espectrales cercanos a bandas de interés cuando se consideran no idealidades. Finalmente, en la validación experimental estas diferencias se vuelven más evidentes: el filtro óptimo presenta una forma de onda de voltaje/corriente más limpia y estable, mientras que el filtro no óptimo suele mostrar deformaciones en su señal de voltaje.

CAPÍTULO 8.

CONCLUSIONES Y TRABAJOS FUTUROS

El presente trabajo demostró que la aplicación de un algoritmo genético para el diseño de un filtro LCL constituye una estrategia efectiva y flexible para resolver un problema complejo de optimización en sistemas electrónicos de potencia. El enfoque propuesto permitió considerar de forma simultánea las restricciones técnicas, normativas y físicas que intervienen en el diseño, obteniendo parámetros óptimos de L_1 , L_2 y C_f que garantizan el cumplimiento de los criterios de desempeño establecidos.

Los resultados confirman que la frecuencia de resonancia del filtro se ubica dentro del intervalo recomendado entre $10\omega_{\text{red}}$ y $\frac{1}{2}\omega_{\text{sw}}$, lo que garantiza estabilidad dinámica y evita la aparición de fenómenos de resonancia indeseados. Asimismo, el filtro diseñado proporciona una atenuación eficaz de los armónicos de alta frecuencia generados por el inversor, logrando una corriente de salida prácticamente senoidal y una $THD = 1.87\%$, valor que se encuentra dentro de los límites establecidos por la norma IEEE 519, la cual recomienda para sistemas de bajo voltaje una distorsión armónica inferior al 5%.

El método de optimización propuesto demostró ser robusto tanto en simulación como en su implementación experimental, lo que evidencia su aplicabilidad en entornos reales. En comparación con métodos convencionales de diseño basados en prueba y error o simplificaciones analíticas, el uso del algoritmo genético ofrece una convergencia más eficiente y una mejor exploración del espacio de búsqueda, permitiendo soluciones más precisas y confiables.

Además, la coherencia entre los resultados de simulación y los valores medidos en el prototipo físico valida la precisión del modelo matemático y confirma la viabilidad técnica del filtro optimizado. En consecuencia, la integración de técnicas metaheurísticas en el diseño de filtros pasivos representa un avance relevante dentro del campo de la electrónica de potencia, especialmente en aplicaciones orientadas a conversión de energía renovable e inversores conectados a red, donde la calidad de energía y la estabilidad del sistema son factores críticos. Esta técnica permite encontrar soluciones que equilibran desempeño eléctrico, factibilidad práctica y cumplimiento normativo, aportando una herramienta poderosa para el diseño de sistemas de conversión de energía renovable e inversores conectados a red, donde la eficiencia, la calidad de energía y la estabilidad del sistema son factores críticos.

Inicialmente, este trabajo contemplaba la implementación y comparación de diversos algoritmos metaheurísticos para evaluar su desempeño en el diseño y optimización del filtro. Sin embargo, durante el desarrollo experimental se identificaron limitaciones prácticas asociadas principalmente a la construcción física del filtro, lo que restringió la viabilidad de realizar un estudio comparativo amplio, además el diseño y construcción del filtro requirieron procesos iterativos de selección de núcleos, cálculo de inductancias, bobinado y validación experimental, demandando un tiempo considerable. En este contexto, la implementación de múltiples algoritmos habría implicado la fabricación y caracterización de varios prototipos, lo cual resultaba en una tarea de largo tiempo. Por ello, se optó por concentrar los esfuerzos en un único algoritmo que ofreciera un balance adecuado entre capacidad de exploración, robustez y facilidad de implementación.

Finalmente, la ausencia de un estudio comparativo exhaustivo no limita la validez de los resultados, sino que responde a una decisión metodológica orientada a garantizar coherencia entre el análisis teórico y la implementación experimental, dejando la comparación con otras metaheurísticas como trabajo futuro.

Trabajos futuros

Como proyección de este trabajo, se proponen diversas líneas de investigación que podrían fortalecer y ampliar los resultados alcanzados. En primer lugar, se recomienda la evaluación de otros algoritmos metaheurísticos, tales como *Particle Swarm Optimization* (PSO), *Firefly Algorithm* (FA) o *Moth-Flame Optimization* (MFO), con el propósito de comparar su desempeño frente al algoritmo genético en términos de velocidad de convergencia, precisión y robustez. Este análisis permitiría establecer una base comparativa que oriente la selección del método más adecuado para el diseño óptimo de filtros pasivos en diversas condiciones de operación.

Asimismo, una extensión relevante consiste en incorporar modelos térmicos y electromagnéticos detallados de los componentes del filtro, considerando pérdidas por histéresis, corrientes parásitas y saturación del núcleo magnético. Esto posibilitaría un diseño más preciso y confiable, especialmente para aplicaciones donde las variaciones térmicas o la operación prolongada pueden afectar la estabilidad del sistema.

Otra línea de desarrollo futuro consiste en integrar el diseño optimizado del filtro con estrategias avanzadas de control digital, como el control resonante, predictivo o basado en realimentación de estados, implementadas en plataformas de procesamiento digital de señales (DSP) o sistemas embebidos. Dicha integración permitiría mejorar la dinámica del inversor, reducir la distorsión en condiciones transitorias y evaluar experimentalmente la respuesta del sistema ante perturbaciones de red.

Bibliografía

- [1] E. T. Sayed, A. G. Olabi, A. H. Alami, A. Radwan, A. Mdallal, A. Rezk, and M. A. Abdelkareem, “Renewable energy and energy storage systems,” *Energies*, vol. 16, Feb. 2023.
- [2] M. Ahmed, P. Cofie, J. Fuller, and C. Tolliver, “THD analysis and cost comparison for an n-level h-bridge inverter incorporating passive and active filters,” *World Journal of Advanced Engineering Technology and Sciences*, vol. 5, pp. 045–053, Mar. 2022.
- [3] J. M. Carrasco, L. G. Franquelo, J. T. Bialasiewicz, E. Galván, R. C. P. Guisado, M. Ángeles Martíin Prats, J. I. León, and N. Moreno-Alfonso, “Power-electronic systems for the grid integration of renewable energy sources: A survey,” *IEEE Transactions on Industrial Electronics*, vol. 53, pp. 1002–1016, Jun. 2006.
- [4] E. E. Ahsan, M. A. Shobug, M. M. H. Tanim, and M. H. Reza, “Harmonic distortion reduction of transformerless inverter’s output voltage using 5-level single-phase inverter and LCL filter,” in *2nd International Conference on Advanced Information and Communication Technology (ICAICT)*, pp. 251–256, Nov. 2020.
- [5] R. N. Beres, X. Wang, M. Liserre, F. Blaabjerg, and C. L. Bak, “A review of passive power filters for three-phase grid-connected voltage-source converters,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, pp. 54–69, Mar. 2016.
- [6] “IEEE recommended practice and requirements for harmonic control in electric power systems,” Tech. Rep. IEEE Std 519-2014, IEEE Standards Association, New York, NY, USA, June 2014. Revision of IEEE Std 519-1992.
- [7] M. Liserre, F. Blaabjerg, and S. Hansen, “Design and control of an LCL-filter-based three-phase active rectifier,” *IEEE Transactions on Industry Applications*, vol. 41, pp. 1281–1291, Sep. 2005.
- [8] M. H. Rashid, *Electrónica de Potencia: Circuitos, Dispositivos y Aplicaciones*. México: Pearson Educación, 3 ed., 2004.
- [9] E. Ballester and R. Piqué, *Electrónica de Potencia: Principios Fundamentales y Estructuras Básicas*. Barcelona, España: Marcombo, 1 ed., 2011.
- [10] N. Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*. Hoboken, NJ, USA: John Wiley & Sons, 3rd ed., 2003.
- [11] D. W. Hart, *Electrónica de Potencia*. México: Prentice Hall, 2001.
- [12] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*. Springer, 2nd ed., 2001.

- [13] C. Poongothai and K. Vasudevan, "Design of LCL filter for grid-interfaced PV system based on cost minimization," *IEEE Transactions on Industry Applications*, vol. 55, pp. 584–592, Jan. 2019.
- [14] M. Hojabri and M. Hojabri, "Design, application and comparison of passive filters for three-phase grid-connected renewable energy systems," *ARPJ Journal of Engineering and Applied Sciences*, vol. 10, no. 22, pp. 10281–10290, 2015.
- [15] P. Channegowda and V. John, "Filter optimization for grid interactive voltage source inverters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 12, pp. 4106–4114, 2010.
- [16] C. Gurrola-Corral, J. Segundo, M. Esparza, and R. Cruz, "Optimal LCL-filter design method for grid-connected renewable energy sources," *International Journal of Electrical Power and Energy Systems*, vol. 120, Sep. 2020.
- [17] S. Jayalath and M. Hanif, "An LCL-filter design with optimum total inductance and capacitance," *IEEE Transactions on Power Electronics*, vol. 33, pp. 6687–6698, Aug. 2018.
- [18] W. T. McLyman, *Transformer and Inductor Design Handbook*. Boca Raton, FL, USA: CRC Press, 4th ed., 2011.
- [19] P. García-Triviño, L. García-Franquelo, E. Galván, M. Carrasco, and J. M. Guerrero, "Particle swarm optimization-based tuning of PI controllers in grid-connected inverters for hybrid renewable energy systems," *Electric Power Systems Research*, vol. 130, pp. 1–10, 2016.
- [20] N. A. Roslan, M. A. Hannan, A. Mohamed, M. S. A. Rahman, and A. Hussain, "Particle swarm optimization-based PI controller tuning for grid-connected PV inverters," *Energy Reports*, vol. 6, pp. 241–251, 2020.
- [21] Z. Salam, A. Jusoh, and M. Amjad, "Selective harmonic elimination PWM for multilevel inverters using differential evolution algorithm," *IEEE Transactions on Power Electronics*, vol. 28, no. 2, pp. 1043–1052, 2013.
- [22] T. S. Babu and K. R. Balasubramanian, "Harmonic elimination in multilevel inverters using bacterial foraging algorithm," *Energy Conversion and Management*, vol. 95, pp. 100–110, 2015.
- [23] Y. Yang, H. Wang, X. Zhang, and Z. Chen, "Optimal design of LCL filters for grid-connected inverters using a hybrid simulated annealing–simplex method," *IEEE Access*, vol. 11, pp. 35621–35633, 2023.
- [24] A. Reznik, M. G. Simoes, A. Al-Durra, and S. M. Mueen, "LCL filter design and performance analysis for grid-interconnected systems," *IEEE Transactions on Industry Applications*, vol. 50, no. 2, pp. 1225–1232, 2014.
- [25] Z. Wu, M. Aldeen, and S. Saha, "A novel optimisation method for the design of LCL filters for three-phase grid-tied inverters," in *2016 IEEE Innovative Smart Grid Technologies - Asia (ISGT-Asia)*, pp. 214–220, 2016.

- [26] M. A. Djema, M. Boudour, and A. A. Ladjici, "Direct power control modeling with optimized LCL filter for grid integrated renewables," in *8th International Conference on Modelling, Identification and Control (ICMIC)*, pp. 748–753, 2016.
- [27] "IEEE Application Guide for IEEE Std 1547, IEEE Standard for Interconnecting Distributed Resources With Electric Power Systems," 2009.
- [28] B. Alamri and Y. M. Alharbi, "A framework for optimum determination of LCL-filter parameters for n-level voltage source inverters using heuristic approach," *IEEE Access*, vol. 8, pp. 209212–209223, 2020.
- [29] Y. Cai, Y. He, H. Zhou, and J. Liu, "Design method of LCL filter for grid-connected inverter based on particle swarm optimization and screening method," *IEEE Transactions on Power Electronics*, vol. 36, pp. 10097–10113, Sep. 2021.
- [30] M. H. J. Bollen, *Understanding Power Quality Problems: Voltage Sags and Interruptions*. IEEE Press, 2000.
- [31] R. Teodorescu, M. Liserre, and P. Rodriguez, *Grid Converters for Photovoltaic and Wind Power Systems*. Chichester, United Kingdom: John Wiley & Sons, 2011.
- [32] Comisión Federal de Electricidad, *Perturbaciones permisibles en las formas de onda de tensión y corriente del suministro de energía eléctrica*. CFE, México, 2015.
- [33] P. Cortés, J. Rodríguez, and S. Kouro, "Analysis and design of passive filters for grid-connected power converters," *IEEE Transactions on Industrial Electronics*, vol. 61, no. 7, pp. 3579–3588, 2014.
- [34] K. H. Ahmed, S. J. Finney, and B. W. Williams, "Passive filter design for three-phase inverter interfacing in distributed generation," *Electrical Power Quality and Utilisation, Journal*, vol. XIII, no. 2, pp. 49–58, 2007.
- [35] S. E. De León-Aldaco, H. Calleja, and J. Aguayo Alquicira, "Metaheuristic optimization methods applied to power converters: A review," *IEEE Transactions on Power Electronics*, vol. 30, no. 12, pp. 6791–6803, 2015.
- [36] F. Glover, "Future paths for integer programming and links to artificial intelligence," in *Computers and Operations Research*, pp. 533–549, Elsevier, 1986.
- [37] X.-S. Yang, *Engineering Optimization: An Introduction with Metaheuristic Applications*. John Wiley & Sons, 2010.
- [38] P. Venkataraman, *Applied Optimization with MATLAB Programming*. John Wiley & Sons, 2009.
- [39] K. Deb, *Multi-Objective Optimization Using Evolutionary Algorithms*. John Wiley & Sons, 2001.
- [40] J. H. Holland, *Adaptation in Natural and Artificial Systems*. University of Michigan Press, 1975.
- [41] T. Bickel and L. Thiele, "A comparison of selection schemes used in evolutionary algorithms," *Evolutionary Computation*, vol. 4, no. 4, pp. 361–394, 1996.

- [42] D. E. Goldberg, *Genetic Algorithms in Search, Optimization, and Machine Learning*. Addison-Wesley, 1989.
- [43] L. J. Eshelman and J. D. Schaffer, "Real-coded genetic algorithms and interval-schemata," in *Proceedings of the 3rd International Conference on Genetic Algorithms*, pp. 187–202, Morgan Kaufmann, 1989.
- [44] S. E. D. León-Aldaco, H. Calleja, and J. A. Alquicira, "Metaheuristic optimization methods applied to power converters: A review," *IEEE Transactions on Power Electronics*, vol. 30, pp. 6791–6803, Dec. 2015.
- [45] R. Baldick, *Applied Optimization: Formulation and Algorithms for Engineering Systems*. Cambridge University Press, 2006.
- [46] O. Sánchez-Vargas, S. E. D. León-Aldaco, J. Aguayo-Alquicira, and A. R. López-Núñez, "Evolutionary metaheuristic methods applied to minimize the THD in inverters: A systematic review," *European Journal of Electrical Engineering*, vol. 23, pp. 237–245, Jun. 2021.
- [47] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point-clamped PWM inverter," *IEEE Transactions on Industry Applications*, vol. IA-17, pp. 518–523, Sep. 1981.
- [48] G. Vázquez, P. R. Martínez-Rodríguez, J. M. Sosa, J. C. Rentería-Soto, and C. A. Limones-Pozos, "Comparative analysis of single-phase grid-connected transformerless photovoltaic inverter topologies," in *IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)*, (Mexico City, Mexico), pp. 1–6, 2013.
- [49] J. de Jesús Mendoza-Mendoza, "Diseño y validación de una ley de control para filtro activo de corriente basado en una topología 3l-NPC," tesis de maestría, TecNM/Instituto Tecnológico Superior de Irapuato, Irapuato, Guanajuato, México, 2016.
- [50] F. Sebaaly, H. Y. Kanaan, and N. Moubayed, "Three-level neutral-point-clamped inverters in transformerless PV systems: State of the art," in *17th IEEE Mediterranean Electrotechnical Conference (MELECON)*, (Beirut, Lebanon), pp. 1–7, 2014.
- [51] J. J. Mendoza-Mendoza, P. R. Martínez-Rodríguez, G. Escobar, J. M. Sosa, G. Vázquez, and C. A. Limones-Pozos, "A modulation scheme for a 3l-NPC converter in transformerless PV applications," in *IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)*, pp. 1–6, 2015.
- [52] C. A. Limones-Pozos, G. Vázquez, P. R. Martínez-Rodríguez, F. I. Mariscal, and A. A. Valdez-Fernández, "Analysis and design of single-phase t-type transformerless inverter for PV applications," in *IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)*, pp. 1–6, 2017.
- [53] G. R. Moradi, E. Afshari, R. Rahimi, B. Farhangi, and S. Farhangi, "Improvement of the modulation method for single-phase transformerless photovoltaic co-energy inverter for reactive power injection capability," in *24th Iranian Conference on Electrical Engineering (ICEE)*, pp. 1–6, 2016.

- [54] M. Diosdado-Hernández, “Análisis, diseño e implementación de un controlador para un inversor monofásico con filtro LCL para inyección de potencia activa a la red,” tesis de maestría, TecNM/Instituto Tecnológico Superior de Irapuato, Irapuato, Guanajuato, México, 2016.
- [55] C. A. M. Malpica, “Accionamiento y monitoreo de motores de inducción mediante internet de las cosas,” tesis de maestría, TecNM/Instituto Tecnológico Superior de Irapuato, Irapuato, Guanajuato, México, Feb. 2024.
- [56] Texas Instruments, *TMS320F2833x, TMS320F2823x Real-Time Microcontrollers Datasheet*. Texas Instruments, Aug. 2022.

Anexo

En este apéndice se presenta el código completo implementado en MATLAB para la optimización de los parámetros del filtro LCL mediante un algoritmo genético. El programa considera las restricciones de rizado de corriente, caída de voltaje y frecuencia de resonancia, asegurando que el diseño cumpla con la norma IEEE 519.

Este bloque define los parámetros eléctricos básicos del sistema inversor-filtro-carga, los cuales permanecen constantes durante la ejecución del algoritmo genético.

```
% === Parámetros del sistema ===  
VDC = 180;           % Voltaje de bus DC [V]  
fsw = 10000;         % Frecuencia de conmutación [Hz]  
f = 60;              % Frecuencia de red [Hz]  
S = 390.36;          % Potencia nominal [W]  
I = ;               % Corriente nominal [A]  
delta_ipp_max = 0.2 * I;  
R_load = 83;         % Ohmios.
```

En este apartado se establecen los rangos de búsqueda de los parámetros del filtro LCL dentro del algoritmo genético. Dichos rangos delimitan el espacio de soluciones explorado por el algoritmo y garantizan que los valores generados sean físicamente realizables y coherentes con aplicaciones prácticas, evitando combinaciones de parámetros no viables o irrelevantes desde el punto de vista del diseño del filtro.

```
% === Rango de búsqueda para L1, L2 y C ===  
L1_range = [1e-6, 10e-3];  
L2_range = [1e-6, 10e-3];  
C_range = [1e-6, 10e-6];
```

Este bloque define los parámetros de configuración del algoritmo genético, estableciendo el tamaño de la población inicial, el número máximo de generaciones y la tasa de mutación.

```
% === Parámetros del algoritmo genético ===  
populationSize = 100;  
generations = 200;  
mutationRate = 0.1;
```

Aquí se inicializa la población del algoritmo genético generando soluciones candidatas aleatorias dentro de los rangos de diseño del filtro LCL. Cada individuo representa un conjunto de parámetros (L_1, L_2, C_f) y es evaluado mediante una función de aptitud que mide su desempeño conforme a los criterios y restricciones del diseño, permitiendo identificar las soluciones más adecuadas en cada generación.

```
% === Inicializar población aleatoria ===
population = [...
    rand(populationSize, 1) * diff(L1_range) + L1_range(1), ...
    rand(populationSize, 1) * diff(L2_range) + L2_range(1), ...
    rand(populationSize, 1) * diff(C_range) + C_range(1)];

max_fitness = zeros(generations, 1);

for gen = 1:generations
    fitness_values = zeros(populationSize, 1);
    for i = 1:populationSize
        L1 = population(i,1);
        L2 = population(i,2);
        C = population(i,3);
        fitness_values(i) = fitness(L1, L2, C, fsw, f, S,...
            delta_ipp_max, R_load, VDC);
    end
end
```

Posteriormente se registra el mejor valor de aptitud por generación y se seleccionan los individuos con mayor desempeño mediante elitismo, garantizando la preservación de las mejores soluciones durante el proceso evolutivo.

```
% Registrar mejor fitness de la generación
max_fitness(gen) = max(fitness_values);

% Selección (mejores 5 individuos)
[~, idx_sorted] = sort(fitness_values, 'descend');
elites = population(idx_sorted(1:5), :);
```

En este bloque se genera la nueva población a partir de los individuos élite mediante operadores de cruce y mutación. El cruce combina linealmente los parámetros de dos soluciones seleccionadas, mientras que la mutación introduce perturbaciones aleatorias controladas para mantener la diversidad genética, los nuevos individuos son restringidos a los rangos válidos de diseño y se actualiza la población para dar inicio a la siguiente generación del proceso evolutivo.

```
% Nueva población: conservar elites y cruzar
new_population = elites;
while size(new_population,1) < populationSize
    parents = elites(randperm(5,2), :);
    alpha = rand();
    child = alpha * parents(1,:) + (1-alpha) * parents(2,:);
    % Mutación
    if rand() < mutationRate
        mutation = (rand(1,3) - 0.5) .* [diff(L1_range),...
            diff(L2_range), diff(C_range)] * 0.2;
        child = child + mutation;
    end
    % Restringir al rango válido
    child(1) = min(max(child(1), L1_range(1)), L1_range(2));
```

```

        child(2) = min(max(child(2), L2_range(1)), L2_range(2));
        child(3) = min(max(child(3), C_range(1)), C_range(2));
        new_population = [new_population; child];
    end
    population = new_population;
end

```

En este bloque se evalúa la población final del algoritmo genético para identificar el individuo con el mayor valor de la función de aptitud, el cual corresponde a la solución óptima del problema de diseño. A partir de esta solución se obtienen los valores óptimos de los parámetros del filtro LCL (L_1, L_2, C_f) y se calcula la frecuencia de resonancia asociada, además se gráfica el diagrama de bode del filtro.

```

% === Mejor individuo final ===
final_fitness = zeros(populationSize,1);
for i = 1:populationSize
    final_fitness(i) = fitness(population(i,1), population(i,2),...
        population(i,3), fsw, f, S, delta_ipp_max, R_load, VDC);
end
[~, best_idx] = max(final_fitness);
best_L1 = population(best_idx,1);
best_L2 = population(best_idx,2);
best_C = population(best_idx,3);
best_fres = calcular_fres(best_L1, best_L2, best_C);

% === Mostrar resultados ===
fprintf('\n--- Resultados Óptimos del Filtro LCL ---\n');
fprintf('L1 = %.6f mH\n', best_L1 * 1e3);
fprintf('L2 = %.6f mH\n', best_L2 * 1e3);
fprintf('C = %.6f uF\n', best_C * 1e6);
fprintf('fres = %.2f Hz\n', best_fres);

% === Análisis de la función de transferencia ===
s = tf('s');
G = (s*best_L2 + R_load) / ...
    (s*best_L1*(1 + s^2 * best_L2 * best_C + s * best_C * R_load) +...
    s*best_L2 + R_load);

% Diagrama de Bode
figure;
bode(G);
grid on;
title('Diagrama de Bode del Filtro LCL Optimizado');

```

A continuación se muestra la función de aptitud utilizada por el algoritmo genético para evaluar la calidad de cada solución candidata del filtro LCL. La función cuantifica el desempeño del diseño mediante un esquema de penalización, considerando tres criterios: el rizado de corriente en la inductancia del lado del inversor, la ubicación de la frecuencia de resonancia del filtro y la caída de voltaje en régimen fundamental.

En primer lugar, se garantiza la validez numérica de los parámetros del filtro evitando valores nulos o negativos. Posteriormente, se calcula el rizado de corriente en la inductancia L_1 y se penaliza cualquier excedente respecto al límite máximo permitido. A continuación, se evalúa la frecuencia de resonancia del filtro y se aplica una penalización severa si esta se encuentra fuera del rango admisible definido por la frecuencia de red y la frecuencia de conmutación. Finalmente, se estima la caída de voltaje provocada por las inductancias del filtro y se penaliza su excedente respecto a un valor máximo tolerable.

```
% --- Función de aptitud (fitness) ---
function score = fitness(L1, L2, C, fsw, f, S, delta_ipp_max, R_load, VDC)
    epsilon = 1e-9;
    L1 = max(L1, epsilon);
    L2 = max(L2, epsilon);
    C = max(C, epsilon);

    % Penalización por rizado de corriente en L1
    delta_ipp = (VDC / (4 * fsw * L1));
    penalizacion_rizado = max(0, delta_ipp - delta_ipp_max);

    % Penalización por frecuencia de resonancia
    fres = calcular_fres(L1, L2, C);
    penalizacion_fres = 0;
    if fres < (49 * f) || fres > (0.5 * fsw)
        penalizacion_fres = 1e6;
    end

    % Penalización por caída de voltaje
    I = sqrt(S / R_load); % corriente en carga fija
    V_drop = I * 2 * pi * f * (L1 + L2);
    V_drop_max = 0.1 * (sqrt(S * R_load)); % 10% del voltaje en carga
    penalizacion_voltaje = max(0, V_drop - V_drop_max);

    score = - (penalizacion_rizado + penalizacion_fres + ...
        penalizacion_voltaje);
end

% --- Cálculo de frecuencia de resonancia ---
function fres = calcular_fres(L1, L2, C)
    fres = (1 / (2 * pi)) * sqrt((L1 + L2) / (L1 * L2 * C));
end
```