



EDUCACIÓN
SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO
NACIONAL DE MÉXICO

Tecnológico Nacional de México

Centro Nacional de Investigación
y Desarrollo Tecnológico

Tesis de Maestría

Simulación y validación del método activo
anti-isla Cambio de Frecuencia Sandia para
inversores fotovoltaicos interconectados a red

presentada por

Ing. Rodrigo Briones Sánchez

como requisito para la obtención del grado
de

**Maestro en Ciencias en Ingeniería
Electrónica**

Director de tesis

Dr. Jorge Hugo Calleja Gjumlich

Codirector de tesis

Dr. Rodolfo Amalio Vargas Méndez

Cuernavaca, Morelos, México. Octubre de 2020.



"2020, Año de Leona Vicario, Benemérita Madre de la Patria"

Cuernavaca, Mor., 05/octubre/2020
No. de Oficio: DIE/553/20
Asunto: Aceptación de documentos de tesis

DR. CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO
PRESENTE

Por este conducto, los integrantes de Comité Tutorial del **C. Ing. Rodrigo Briones Sánchez**, con número de control **M18CE091** de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado **"Simulación y validación del método activo anti-isla cambio de frecuencia sandia para inversores fotovoltaicos interconectados a red"** y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

DIRECTOR DE TESIS

Dr. Jorge Hugo Calleja Gjumlich
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 4033213

CODIRECTOR DE TESIS

Dr. Rodolfo Amalio Vargas Méndez
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 9526506

REVISOR 1

Dr. Jesús Aguayo Alquicira
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 4706315

REVISOR 2

Dr. Mario Ponce Silva
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 3516427

C.p. M.E. Guadalupe Garrido Rivera- Jefa del Departamento de Servicios Escolares
Estudiante
Expediente



“2020, Año de Leona Vicario, Benemérita Madre de la Patria”

Cuernavaca, Morelos **21/octubre/2020**

OFICIO No. SAC/ 254/2020

Asunto: Autorización de impresión de tesis

RODRIGO BRIONES SÁNCHEZ
CANDIDATO AL GRADO DE MAESTRO EN CIENCIAS
EN INGENIERÍA ELECTRÓNICA
P R E S E N T E

Por este conducto tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado “**Simulación y validación del método activo anti-isla cambio de frecuencia sandia para inversores fotovoltaicos interconectados a red**”, ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

ATENTAMENTE

Excelencia en Educación Tecnológica®

“Conocimiento y tecnología al servicio de México”

DR. CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO



**CENTRO NACIONAL
DE INVESTIGACIÓN
Y DESARROLLO
TECNOLÓGICO
SUBDIRECCIÓN
ACADÉMICA**

C.c.p. M.E. Guadalupe Garrido Rivera. Jefa del Departamento de Servicios Escolares
Expediente
CMAZ/CHG

RESUMEN

En la electrónica actual, el mejoramiento de la generación de energía se basa en diferentes fuentes renovables que dependen de su ubicación. En México la energía más privilegiada es la solar, pues en todo el país se recibe una gran cantidad de irradiación solar casi de manera uniforme. Los módulos fotovoltaicos son un medio con el que se aprovecha la conversión de energía solar a eléctrica, específicamente en forma de corriente CD; a pesar de que la mayoría de aparatos electrónicos funcionan con corriente CA, actualmente existen técnicas muy eficientes para convertir de CD a CA. Estas prácticas tienen grandes ventajas para los usuarios de sistemas fotovoltaicos pues, uno de sus fines es minimizar costes de electricidad en viviendas, y, aunque no es el único ámbito en que se utilizan, si es el más común. Dependiendo del tamaño del sistema FV y del consumo, se derivan tres condiciones: cuando la generación es menor al consumo, en esta condición el sistema es únicamente auxiliar a la red eléctrica; cuando la generación es igual al consumo, condición en la que es suficiente para tener el mínimo desembolso para el usuario; cuando la generación es mayor al consumo, la condición más favorable para el propietario del sistema FV pues, además de ahorrarse el costo del servicio de electricidad, está en la posibilidad de venderle a la compañía suministradora el exceso residual de generación. La problemática detectada reside en el uso de los sistemas interconectados a red cuando exista algún tipo de mantenimiento por parte del servicio de energía eléctrica. Esta condición de trabajo se conoce como operación en modo isla, la cual se debe evitar para prevenir accidentes. En este proyecto de tesis se presentan las técnicas de detección de islas más usuales aplicadas a sistemas fotovoltaicos interconectados a red y la selección del método Cambio de Frecuencia Sandia (CFS), ya que la revisión del estado del arte demostró que es uno de los métodos más eficientes, el cual es aplicado como técnica de control a un inversor monofásico de 1 kW de potencia máxima. Este método tiene una buena relación en cuanto a eficiencia y calidad de la potencia, pues tiene una

Zona de No Detección ZND reducida y las perturbaciones que se producen debidas al método, no perjudican significativamente en la inyección de energía a la red convencional. También se describen las etapas y características en que se conjunta un sistema fotovoltaico interconectado a red; además, se mencionan los principales problemas que incluye dicho sistema, siendo el principal el de operación en modo isla. Se presentan las simulaciones y resultados de la técnica CFS, los cuales deben cumplir con el estándar IEEE 929-2000, que es utilizado para regular el tiempo de detección de islas (no mayor a 1 s) y la cantidad máxima de distorsión armónica total (THD no mayor al 5%) en la corriente inyectada a la red. Las simulaciones se realizaron con dos filtros pasa-bajos: filtro de tipo L y filtro de tipo LCL, los cuales se someten bajo las mismas condiciones de operación y se muestran las diferencias resultantes. También se describe el protocolo normalizado de laboratorio que se debe seguir para una interconexión real y las pruebas necesarias a las que se debe someter un inversor para condiciones de isla.

ABSTRACT

In current electronics, the improvement of power generation is based on different renewable sources that depend on their location. In Mexico, the most privileged type of energy is solar, since throughout the country a large amount of solar irradiance is received almost uniformly. Photovoltaic modules are a means with which the conversion of solar energy to electrical energy is used, specifically in the form of DC current; Although most electronic devices run on AC current, there are currently very efficient techniques to convert from DC to AC. These practices have great advantages for the users of photovoltaic systems, since one of their purposes is to minimize electricity costs in homes, and, although it is not the only area in which they are used, it is the most common. Depending on the size of the PV system and consumption, three conditions arise: when generation is less than consumption, in this condition the system is only auxiliary to the electrical grid; when the generation is equal to the consumption, a condition in which it is sufficient to have the minimum outlay for the user; When generation is greater than consumption, the most favorable condition for the owner of the PV system, since, in addition to saving the cost of electricity service, is the possibility of selling the residual excess generation to the utility company. The problem detected resides in the use of systems interconnected to the grid when there is some type of maintenance by the electric power service. This working condition is known as island mode operation, which must be avoided to prevent accidents. In this thesis project, the most common island detection techniques applied to grid-connected photovoltaic systems and the selection of the Sandia Frequency Change (CFS) method are presented, since the review of the state of the art showed that it is one of the methods more efficient, which is applied as a control technique to a single-phase inverter with 1 kW of maximum power. This method has a good relationship in terms of efficiency and power quality, since it has a reduced ZND No Detection Zone and the disturbances that occur due to the method do not significantly affect the injection of energy into the conventional

network. The stages and characteristics in which a photovoltaic system interconnected to the grid is combined are also described; In addition, the main problems that this system includes are mentioned, the main one being that of operation in island mode. The simulations and results of the CFS technique are presented, which must comply with the IEEE 929-2000 standard, which is used to regulate the island detection time (no greater than 1 s) and the maximum amount of total harmonic distortion (THD no greater than 5%) in the current injected into the network. The simulations were carried out with two low-pass filters: L-type filter and LCL-type filter, which are subjected under the same operating conditions and the resulting differences are shown. It also describes the standard laboratory protocol that must be followed for a real interconnection and the necessary tests that an inverter must undergo for island conditions.

DEDICATORIA

Dedico este trabajo a:

A mi mamá, Teresa Sánchez, por su amor incondicional y cuidados a pesar de la distancia, así como su apoyo en cada momento.

A mi papá, Ignacio Briones, quién me brindó su apoyo desde un inicio para terminar mis estudios de grado.

A mi hija, quien llegó justo para motivar e impulsar mi dedicación en el desarrollo de esta etapa.

A las personas que confiaron en mi preparación para mejorar profesionalmente y como ser humano.

AGRADECIMIENTOS

Agradezco:

A mis directores de tesis, Dr. Jorge Hugo Calleja Gjumlich y Dr. Rodolfo Amalio Vargas Méndez por proporcionarme sus conocimientos tanto en el aula como en tutorías, por los consejos y recomendaciones, por su confianza y apoyo.

A mi comité revisor: Dr. Jesús Aguayo Alquícira y Dr. Mario Ponce Silva, por los comentarios y sugerencias durante el desarrollo de este proyecto, así como los conocimientos proporcionados dentro del aula.

A la Lic. Lorena Ruíz Ramírez por las facilidades y el apoyo otorgado para tramites durante mi estancia en el CENIDET.

Al Tecnológico Nacional de México y al Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET), por proporcionar los recursos e instalaciones.

Al Consejo Nacional de Ciencia y Tecnología (CONACYT), por proporcionar el apoyo económico para poder lograr este proyecto.

CONTENIDO

RESUMEN	I
ABSTRACT	III
LISTA DE FIGURAS.....	IX
LISTA DE TABLAS.....	X
LISTA DE ACRÓNIMOS	XI
1 INTRODUCCIÓN.....	1
1.1 Ubicación y planteamiento del problema.....	2
1.2 Revisión del estado del arte	5
1.2.1 Métodos pasivos	8
1.2.2 Métodos activos	9
1.2.3 Ventajas y desventajas de los métodos anti-isla.....	17
1.3 Propuesta de solución	18
1.4 Objetivos	19
1.4.1 Objetivo General	19
1.4.2 Objetivos Específicos	20
1.5 Justificación.....	20
1.6 Alcances.....	21
1.7 Organización del Documento	21
2 SISTEMA FOTOVOLTAICO	22
2.1 Módulo fotovoltaico.....	23
2.1.1 Composición del módulo fotovoltaico.....	23
2.1.2 Efectos de la irradiancia y la temperatura	25
2.2 Acondicionamiento de CD	26
2.2.1 Topología elevadora como acondicionamiento de CD en sistemas de interconexión.....	26
2.3 Inversor de interconexión a red	29
2.3.1 Inversor monofásico.....	30
2.3.1.1 Conmutación de dos niveles en inversor monofásico.....	31
2.3.1.2 Conmutación de 3 niveles en inversor monofásico.....	32
2.3.2 Inversores trifásicos	34
2.4 Filtros de interconexión	35
2.4.1 Filtro topología L	36
2.4.2 Filtro topología LCL.....	37

2.4.2.1	Filtro LCL con amortiguamiento	37
3	DISEÑO Y SIMULACIÓN DE LA TÉCNICA CFS.....	39
3.1	Técnica cambio de frecuencia sandia	39
3.1.1	Factor de corte inicial	40
3.1.2	Constante de rapidez k	41
3.2	Programación del método CFS en MATLAB/simulink	42
3.3	Simulación de técnica Cambio de Frecuencia Sandia.....	43
3.3.1	Cambio de frecuencia sandia con filtro L	44
3.3.2	Cambio de Frecuencia Sandia con filtro LCL	47
3.3.3	Programación de alto nivel en MBED.....	51
3.4	Resultados comparativos de simulación entre un filtro L y LCL	52
4	PROTOCOLO DE PRUEBAS PARA CONDICION DE ISLA	54
4.1	Sistema de red eléctrica	54
4.2	Respuesta a condiciones anormales de red.....	55
4.2.1	Intervalo normal de tensión de operación	55
4.2.2	Rango normal de operación de frecuencia.....	56
4.2.3	Distorsión armónica total.....	56
4.2.4	Reconexión después de una condición de isla	57
4.2.5	Toma de tierra	57
4.2.6	Inyección de corriente directa	57
4.3	Procedimiento de prueba para islas en inversores fotovoltaicos interconectados a red.....	57
4.3.1	Características de la instrumentación	58
4.3.2	Procedimiento para verificar los límites de tensión y frecuencia	58
4.3.3	Procedimiento para verificar la condición de isla	61
4.3.3.1	Antecedentes del procedimiento de prueba.....	62
4.3.3.2	Procedimiento de prueba de inversor anti-isla	63
5	CONCLUSIONES Y TRABAJOS FUTUROS.....	68
5.1	Conclusiones	68
5.2	Trabajos futuros.....	71
	REFERENCIAS.....	72
	Anexo A.....	77
	Anexo B.....	78

LISTA DE FIGURAS

Figura 1. Condición normal de un sistema fotovoltaico interconectado a la red [1].	3
Figura 2. Accidente natural como causa del modo isla.....	4
Figura 3. Condición de falla.	4
Figura 4. Esquema general de interconexión a red de un inversor (GD).	6
Figura 5. Zona de no detección (área sombreada).....	7
Figura 6. Forma de detección de isla para el algoritmo propuesto en [14].	10
Figura 7. Algoritmo de detección de islas propuesto en [14].....	10
Figura 8. Gráficas de la técnica propuesta en [16].	11
Figura 9. Esquema de inyección armónica propuesto en [18].	12
Figura 10. Onda de referencia en color negro para el método DFA.	13
Figura 11. Diagrama de flujo propuesto en [24].	14
Figura 12. Diagrama de flujo propuesto en [25].	15
Figura 13. Diagrama de flujo propuesto en [26].	15
Figura 14. Esquema general propuesto en [27].	16
Figura 15. Diagrama de flujo del método propuesto en [28].	17
Figura 16. Diagrama a bloques de un inversor interconectado a red con detección de islas.	19
Figura 17. Diagrama de bloques de un sistema fotovoltaico interconectado a red.	23
Figura 18. Estructura general de un módulo fotovoltaico.....	24
Figura 19. Tipos de celdas fotovoltaicas de silicio.	25
Figura 20. Curvas características con temperatura constante.....	25
Figura 21. Curvas características con irradiancia constante.....	26
Figura 22. a) Diagrama del convertidor elevador. b) interruptor encendido. c) interruptor apagado.	27
Figura 23. Formas de onda del convertidor elevador.	28
Figura 24. Configuración en puente completo de un inversor monofásico.	30
Figura 25. Esquema de modulación de dos niveles.	31
Figura 26. Forma de onda de salida de inversor monofásico de dos niveles.....	32
Figura 27. Esquema de modulación de tres niveles.	32
Figura 28. Tensión V_A con modulación de 3 niveles.....	33
Figura 29. Tensión V_B con modulación de 3 niveles.....	33
Figura 30. Tensión de salida de un inversor con modulación de 3 niveles.	34
Figura 31. Topología trifásica de un inversor.....	34
Figura 32. Modulación de un inversor trifásico.	35
Figura 33. Tensiones de salida de un inversor trifásico.	35
Figura 34. Diagrama monofásico con filtro tipo L.....	36
Figura 35. Esquema con filtro LCL monofásico.....	37
Figura 36. Esquema con filtro LCL amortiguado.....	37
Figura 37. Circuito equivalente para el análisis del filtro LCL.....	38
Figura 38. Formas de onda de la tensión y de la corriente modificada en la salida del inversor.	40
Figura 39. En a) se muestra un factor de corte positivo y en b) un factor de corte negativo.....	41
Figura 40. Diagrama de flujo de la técnica CFS utilizado en MATLAB.	42

Figura 41. Modelo de simulación para condiciones de isla.	43
Figura 42. Modelo de simulación para condiciones de isla con filtro tipo L.	44
Figura 43. Tensión en el PCC. Desconexión de red después de dos ciclos y detección de isla en el quinto ciclo.	45
Figura 44. Onda de referencia para condición de isla.	45
Figura 45. Corriente a la salida del filtro tipo L.	46
Figura 46. Contenido de THD en la corriente.	46
Figura 47. Señal de frecuencia en el PCC.	47
Figura 48. Tensión a la salida del inversor al detectar una isla.	47
Figura 49. Esquema de detección de islas con filtro LCL.	48
Figura 50. Señal de referencia en una condición de isla con un filtro LCL.	49
Figura 51. Frecuencia en el PCC cuando ocurre una isla.	49
Figura 52. Tensión medida en PCC usando filtro LCL.	50
Figura 53. Contenido de THD con filtro tipo LCL.	50
Figura 54. Tensión de salida en el inversor antes del filtro LCL.	51
Figura 55. Diagrama de flujo utilizado en tarjeta nucleo stm32f767zi. V = tensión, f = frecuencia.	52
Figura 56. Circuito para verificar la activación en los límites de tensión y frecuencia.	58
Figura 57. Circuito para pruebas de condición de isla.	63

LISTA DE TABLAS

Tabla 1. Valores límites para tensión y frecuencia en condiciones de isla.	8
Tabla 2. Valores del modelo de simulación de condición de isla con filtro L.	44
Tabla 3. Valores del modelo de simulación de condición de isla con filtro LCL.	48
Tabla 4. Resultados de simulaciones.	53
Tabla 5. Porcentajes y tiempos de detección para diferentes niveles de tensión. .	55
Tabla 6. Carga real, en porcentaje de la potencia nominal.	65
Tabla 7. Hoja de prueba para condición de isla con ajuste de inductancia.	66
Tabla 8. Hoja de prueba para condición de isla con ajuste de capacitancia.	67

LISTA DE ACRÓNIMOS

<i>CA</i>	<i>Corriente alterna</i>
<i>CD</i>	<i>Corriente directa</i>
<i>CFS</i>	<i>Cambio de frecuencia sandia</i>
<i>CTS</i>	<i>Cambio de tensión sandia</i>
<i>DAC</i>	<i>Convertor analógico digital</i>
<i>DFA</i>	<i>Deriva de frecuencia activa</i>
<i>DSP</i>	<i>Procesador de señales digitales</i>
<i>FP</i>	<i>Factor de potencia</i>
<i>FPGA</i>	<i>Arreglo de compuertas programables en campo</i>
<i>FV</i>	<i>Fotovoltaico</i>
<i>GD</i>	<i>Generación distribuida</i>
<i>LED</i>	<i>Diodo emisor de luz</i>
<i>MPPT</i>	<i>Seguimiento del punto de máxima potencia</i>
<i>PCC</i>	<i>Punto de conexión común</i>
<i>PWM</i>	<i>Modulación por ancho de pulso</i>
<i>SFVIR</i>	<i>Sistema fotovoltaico interconectado a red</i>
<i>SOF</i>	<i>Sobre frecuencia</i>
<i>SOT</i>	<i>Sobre tensión</i>
<i>SPWM</i>	<i>Modulación por ancho de pulso sinusoidal</i>
<i>SUF</i>	<i>Sub frecuencia</i>
<i>SUT</i>	<i>Sub tensión</i>
<i>SVPWM</i>	<i>Modulación por ancho de pulso en el espacio vectorial</i>
<i>TCF</i>	<i>Tasa de cambio de frecuencia</i>
<i>THD</i>	<i>Distorsión armónica total</i>
<i>ZND</i>	<i>Zona de no detección</i>

1

INTRODUCCIÓN

Durante años, en todos los países se ha generado energía eléctrica a partir de combustibles fósiles. El consumo de estos combustibles va acompañado de una diversidad de problemas; por ejemplo, sectores de alto consumo de energía, como el agrícola, contribuyen entre el 14% y el 30% de las emisiones de gases de efecto invernadero [1]. En los años setenta, los cambios climáticos y el desabasto de petróleo impulsaron la introducción de nuevas formas de generación de energía a partir de fuentes renovables; los principales objetivos era complementar a las fuentes no renovables a corto plazo y reemplazarlas casi por completo a largo plazo. Una de las principales fuentes de energía renovable es la solar.

El consumo de energía eléctrica es de los factores con mayor impacto en el desarrollo humano, ya que permite aprovechar medios que mejoran la calidad de vida y que en la actualidad se han vuelto indispensables: motores en la industria, electrodomésticos en hogares, alumbrados públicos en las calles, etc. En general, el sector energético tiene gran influencia preponderante en la economía de un país [2].

Una forma de generar electricidad es mediante la energía solar fotovoltaica, la cual depende de la ubicación geográfica y el recurso disponible. Se estima que con los 1.8×10^{14} kW que intercepta nuestro planeta es posible abastecer la demanda global de energía. Además, la eficiencia de los módulos fotovoltaicos ha aumentado en los últimos años, por lo que su empleo es cada vez más atractivo y diversificado, pues

con ellos es posible instalar sistemas autónomos, por ejemplo, de bombeo en zonas agrícolas, o microrredes en lugares sin conexión a la red eléctrica [3].

Aun cuando los avances en la generación de energía son cada vez más frecuentes, también aparecen problemas intrínsecos que se deben resolver. En los sistemas interconectados a red surgen regímenes de operación que, en casos extremos, pueden ocasionar hasta el fallecimiento de una persona; éste es el caso de la formación de islas [4].

1.1 Ubicación y planteamiento del problema

Debido al gran crecimiento de la electrónica y su empleo en los hogares, la demanda de energía es cada vez mayor y el costo para los usuarios se incrementa en proporción directa a la cantidad de equipos eléctricos y electrónicos. Además, se ha encontrado que las dimensiones de la residencia y el número de habitantes del hogar influyen de manera importante en la demanda energética [5]. También se demostró que en México aumentó el consumo energético entre 1992 y 2008, especialmente en ámbitos urbanos [6]. Esto supone un desembolso mayor para los habitantes, y una de las alternativas a las que se recurre con frecuencia para disminuir los costos, es a la instalación de generadores distribuidos basados en energías renovables.

El aprovechamiento de energías renovables se ha incrementado en los últimos años. En México, a partir del 2006 ha aumentado la generación de energía solar fotovoltaica, y se le ha usado principalmente en los hogares. Una de las principales aplicaciones es la inyección a la red convencional mediante inversores.

Un sistema fotovoltaico interconectado a la red (SFVIR) consta básicamente de un arreglo de paneles solares y una etapa de conversión de potencia (CD/CD/CA). En la Figura 1 se muestra un esquema general de este tipo de sistema.

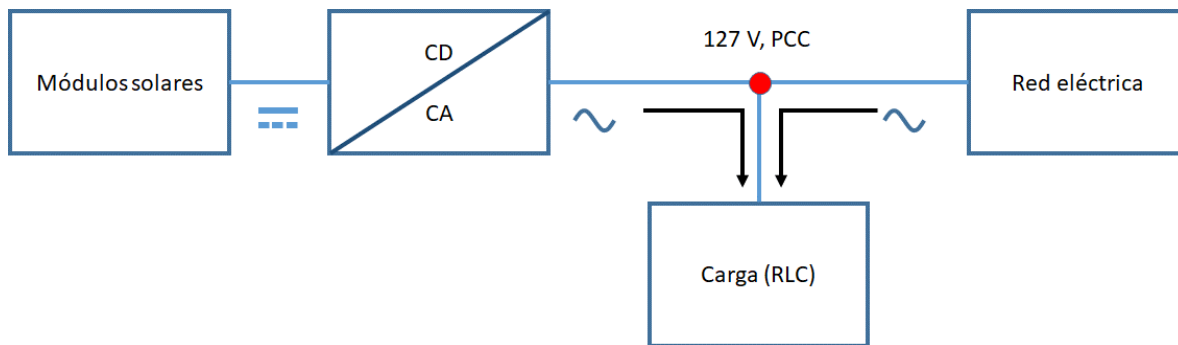


Figura 1. Condición normal de un sistema fotovoltaico interconectado a la red [1].

Los sistemas interconectados trabajan en conjunto con la red eléctrica convencional, ya que ambos se conectan a un mismo nodo, conocido como punto de conexión común (PCC) [7]. Estos complementan el suministro de energía en su lugar de instalación. Cuando sucede una desconexión por parte de la red, el sistema fotovoltaico es la única fuente que alimenta a la carga; a esta condición se le conoce como operación en modo isla [7, 8].

Bajo condiciones de operación normales, la carga siempre está operando a frecuencia y tensión constantes, debido a que la red eléctrica no sufre grandes variaciones. Dada la diferencia en capacidades, el inversor no tiene influencia sobre los parámetros operativos de la red convencional y todo el sistema está gobernado por los parámetros de la red. Sin embargo, puede suceder que la red interrumpa el suministro de energía, lo que puede deberse a diferentes razones. Las principales son [9, 10]:

- Fallo detectado por la red: cuando en la red se detecta algún problema, se activan las protecciones ocasionando que se interrumpa el suministro de energía.
- Desconexión intencionada: esto sucede normalmente cuando la empresa que suministra la energía debe desarrollar actividades de mantenimiento.
- Errores humanos o vandalismo: el corte de energía puede ser a causa de vandalismo, o por algún error humano en la central de control.
- Accidente natural: también puede deberse a algún accidente natural, como un terremoto, una inundación, un derrumbe, etc.



Figura 2. Accidente natural como causa del modo isla.

Una vez que la red eléctrica se desconecta del sistema, comienza el modo isla. En la Figura 3 se observa el esquema de un sistema operando en modo isla.

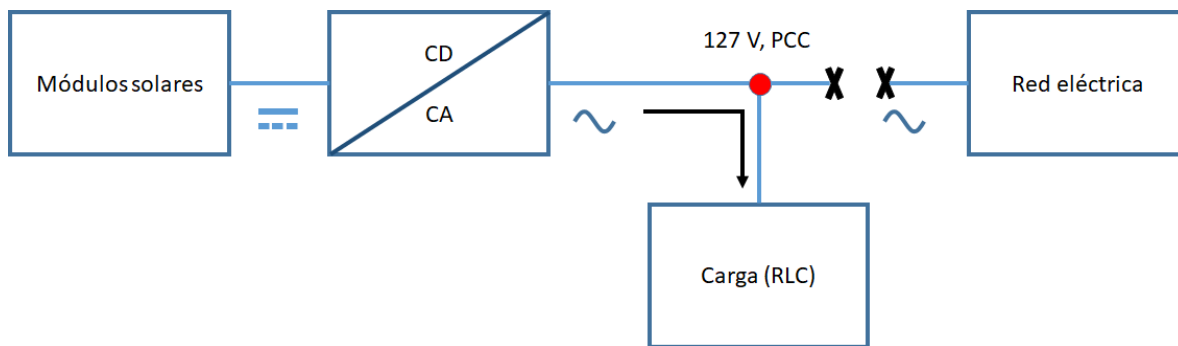


Figura 3. Condición de falla.

Es importante evitar a toda costa la operación en modo isla, para prevenir los siguientes problemas:

- La red no controla ni la tensión ni la frecuencia: si la red se desconecta del sistema, no puede administrar ni la frecuencia ni la tensión; los valores que aparecen en la carga son entonces los que ofrece el inversor.
- Peligro para trabajadores y usuarios: cuando necesita llevar a cabo tareas de mantenimiento, la empresa que suministra la energía corta el suministro desde la central de control. Cuando la cuadrilla de mantenimiento llega, asume que la red ya no está energizada; sin embargo, debido al sistema de generación local, la carga permanece energizada y esto puede ocasionar accidentes y, en el peor de los casos, la muerte.

- Daños al sistema de generación o a las cargas: en caso de que el inversor no pueda suministrar la energía requerida por la carga, puede ocurrir una falla en la etapa de potencia, en la mayoría de los casos irreversible.
- Interferencia en el restablecimiento manual: si la isla es muy grande (presencia de múltiples inversores) puede ocasionar problemas de estabilidad al restablecer la red de forma manual o automática.

Un caso particular sucede cuando, una vez en el modo isla, el inversor es capaz de proporcionar la totalidad de la potencia que demanda la carga, lo que resulta en un apareamiento de la potencia suministrada con la potencia consumida. Dicho caso se debe evitar porque el inversor puede no ser capaz de detectar rápidamente que la red ya no está conectada. Por lo tanto, detectar la condición del modo isla en menor tiempo se vuelve un reto [7, 9, 10].

En este proyecto de tesis se propone el estudio de las características de un sistema fotovoltaico interconectado a red, que esté provisto de detectores de condiciones de operación anómalas: sobre tensión, bajo tensión, sobre frecuencia y baja frecuencia; además, debe ser capaz de cumplir con el estándar IEEE 929-2000. Los requisitos destacados para su cumplimiento son el tiempo de detección y la cantidad máxima de armónicos. El sistema está compuesto por un módulo o arreglo de módulos fotovoltaicos, una etapa de acondicionamiento de CD, una etapa inversora y una etapa de filtrado.

1.2 Revisión del estado del arte

Existen normas y estándares; como IEEE 929-2000, que regulan las condiciones en que se debe detectar una isla. Como parámetro de valoración se utiliza la denominada Zona de No Detección ZND, la cual es el área en el plano que involucra las potencias activa y reactiva de la carga en la que no es posible detectar la formación de una isla. Cada técnica de detección exhibe una ZND característica, la que depende también del factor de calidad en la carga. Claramente, es deseable que la ZND del método que se esté usando sea lo más pequeña posible.

Para explicar en qué consiste la ZND, considere el diagrama de la Figura 4, la que muestra una carga RLC alimentada simultáneamente por el generador fotovoltaico, identificado como GD, y por la red.

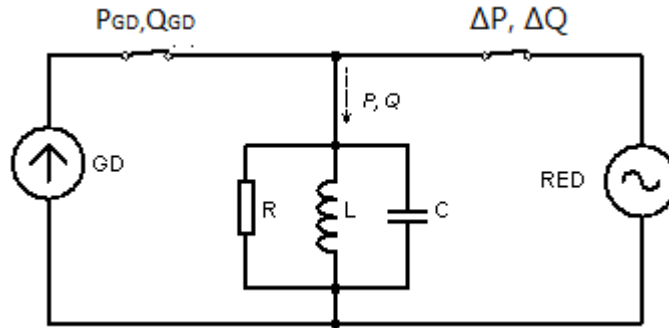


Figura 4. Esquema general de interconexión a red de un inversor (GD).

Se parte de la premisa de que el generador FV está provisto de mecanismos de protección, los que fuerzan el apagado cuando la tensión o la frecuencia exceden los límites operativos mínimo o máximo. En el diagrama de la Figura 4 se cumple que:

$$P = P_{GD} + \Delta P \quad (1.1)$$

$$Q = Q_{GD} + \Delta Q \quad (1.2)$$

Se supone que el porcentaje mayor de las potencias activa y reactiva que demanda la carga la proporciona el generador GD, de forma que la red solamente entrega porcentajes reducidos ΔP y ΔQ . En la Figura 4, las relaciones entre los diferenciales de potencia ΔP y ΔQ , y los umbrales de activación de las protecciones de sobre/sub frecuencia (SOF/SUF) y sobre/sub tensión (SOT/SUT) son:

$$\left(\frac{V}{V_{\max}} \right)^2 - 1 \leq \frac{\Delta P}{P_{GD}} \leq \left(\frac{V}{V_{\min}} \right)^2 - 1 \quad (1.3)$$

$$Q_f \cdot \left(1 - \left(\frac{f}{f_{\min}} \right)^2 \right) \leq \frac{\Delta Q}{Q_{GD}} \leq Q_f \cdot \left(1 - \left(\frac{f}{f_{\max}} \right)^2 \right) \quad (1.4)$$

Donde:

- $V_{\max} = 110\% \cdot V_{NOM}$ es el nivel de activación de la protección de sobre tensión.
- $V_{\min} = 88\% \cdot V_{NOM}$ es el nivel de activación de la protección de bajo tensión.

- $f_{\max} = 60.5$ Hz es el nivel de activación de la protección de sobre frecuencia.
- $f_{\min} = 59.3$ Hz es el nivel de activación de la protección de baja frecuencia.
- Q_f es el factor de calidad.
- P_{GD} y Q_{GD} son las potencias activa y reactiva que entrega la fuente de generación.
- ΔP y ΔQ son las potencias activa y reactiva proveniente de la red.

Aplicando (1.3) y (1.4), para $Q_f = 2.5$ y $V_{NOM} = 120$ V se obtiene:

$$-17.36\% \leq \frac{\Delta P}{P_{GD}} \leq 29.13\% \quad (1.5)$$

$$-5.94 \leq \frac{\Delta Q}{Q_{GD}} \leq 4.11\% \quad (1.6)$$

Si las relaciones entre las potencias activa o reactiva $\Delta P/P_{GD}$ y $\Delta Q/Q_{GD}$ están dentro de los límites determinados en (1.5) y (1.6), la frecuencia y la tensión resultantes permanecerán dentro de los valores nominales, incluso, después de que se haya desconectado la red eléctrica. Como resultado a este comportamiento, se forma una isla que no se detecta. La representación gráfica se muestra en la Figura 5, donde el área sombreada corresponde a la ZND. En la figura también se muestra qué protección es la que se activa cuando se excede la ZND.

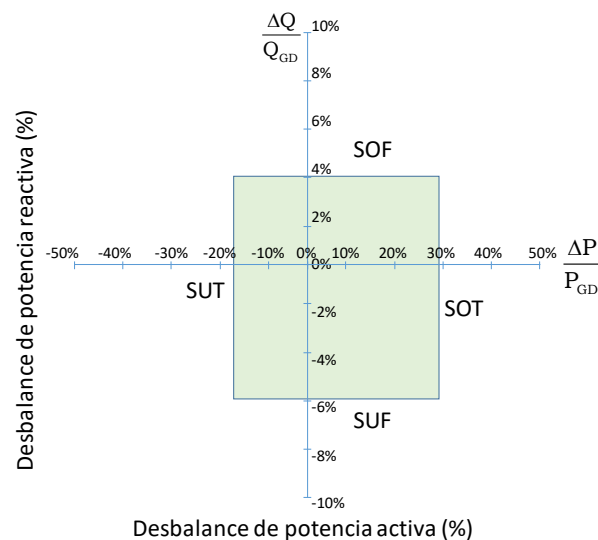


Figura 5. Zona de no detección (área sombreada).

Para entender la problemática, es necesario conocer las virtudes y desventajas de los métodos anti-isla, las que se centran en cuatro aspectos:

- Dimensiones de la zona de no detección.
- Velocidad de respuesta.
- Impacto sobre la calidad de la potencia.
- Complejidad de la implementación.

Los métodos disponibles actualmente se dividen en dos grandes grupos: locales y remotos. A su vez, los métodos locales se subdividen en métodos activos y métodos pasivos. El enfoque principal de este proyecto está en los métodos activos [11].

En la literatura se reportan diferentes técnicas de detección de islas para inversores interconectados a red, las cuales se revisan a continuación.

1.2.1 Métodos pasivos

Estos métodos se basan en la detección y monitoreo de la tensión y la frecuencia. La red está sujeta a diferentes perturbaciones como caídas de tensión, picos de tensión, distorsión armónica total THD y variaciones de frecuencia. En el caso de que la lectura en el PCC exceda los límites establecidos para estos parámetros, entonces el inversor está obligado a apagarse. Los límites para la tensión y la frecuencia se listan en la Tabla 1 [12].

Tabla 1. Valores límites para tensión y frecuencia en condiciones de isla.

Parámetro	Mínimo	Máximo
Frecuencia (Hz)	59.3	60.5
Tensión (% $V_{NOMINAL}$)	88	110

Los principales métodos de detección de islas son los siguientes:

- Activación de las protecciones de sobre/sub tensión.
- Activación de las protecciones de sobre/sub frecuencia.
- Detección de armónicos de tensión y corriente.

Recurriendo al circuito de la Figura 4, si $P = P_{GD}$ y $Q = Q_{GD}$, la red no entrega potencia a la carga.

En un caso general, la red entrega las potencias ΔP , ΔQ . Si la red se desconecta, el comportamiento del sistema depende de las magnitudes de ΔP y ΔQ . Si la frecuencia de resonancia de la carga RLC es la misma que la de la red, únicamente se tendrá potencia activa, la cual depende directamente de la tensión. Una vez que la red se desconecta, la potencia de la carga se fuerza a ser la misma que la del generador FV; la tensión de la red cambia entonces a:

$$V'_{\text{NOM}} = K \cdot V_{\text{NOM}} \quad (1.7)$$

donde

$$K = \sqrt{\frac{P_{\text{GD}}}{P}} \quad (1.8)$$

Si $P_{\text{GD}} > P$ hay un incremento en la amplitud de la tensión; si $P_{\text{GD}} < P$ entonces hay un decremento de la amplitud. En cuanto a la potencia reactiva, está sujeta a la frecuencia y la amplitud de la tensión.

$$Q = Q_{\text{GD}} = \left(\frac{1}{\omega L} - \omega C \right) \cdot V'^2_{\text{NOM}} \quad (1.9)$$

Una ΔP pequeña resulta en un cambio insuficiente en la amplitud de la tensión mientras que una ΔQ pequeña resulta en un cambio insuficiente en la frecuencia, lo que dificulta la detección de una condición de isla. Como las probabilidades de que ΔP y ΔQ caigan en la ZND son considerables, se considera que las técnicas pasivas por si solas son insuficientes para la detección de islas [13].

1.2.2 Métodos activos

Son aquellos que, de manera periódica, introducen perturbaciones de forma intencionada en la salida del inversor, después se monitorea la respuesta de la red para determinar si aún está conectada al PCC. Todos los métodos activos tienen como objetivo hacer que cambie la tensión y/o la frecuencia en el PCC.

En [14] se propone un algoritmo de detección que usa una combinación de dos técnicas: tasa de cambio de frecuencia TCF e inyección de potencia reactiva. Primero se mide periódicamente la frecuencia en el PCC (punto A en la Figura 6), si existe una diferencia de frecuencia entonces se calcula la tasa de cambio y se inyecta potencia reactiva de signo opuesto (punto B); en la medición siguiente si la

tasa de cambio también cambia de forma opuesta (punto C), entonces se detecta una isla y se apaga el inversor (punto D). En la Figura 6 se ilustra un esquema visual y el diagrama de flujo del algoritmo se observa en la Figura 7.

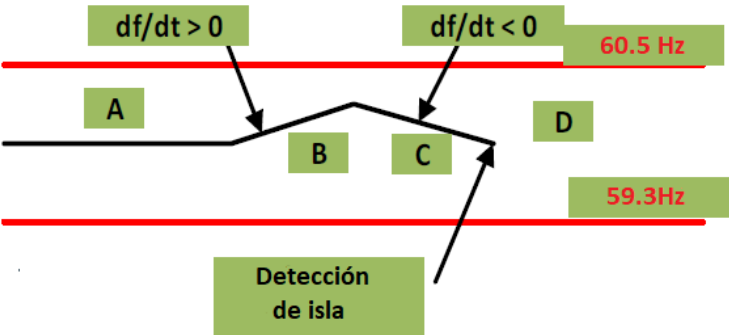


Figura 6. Forma de detección de isla para el algoritmo propuesto en [14].

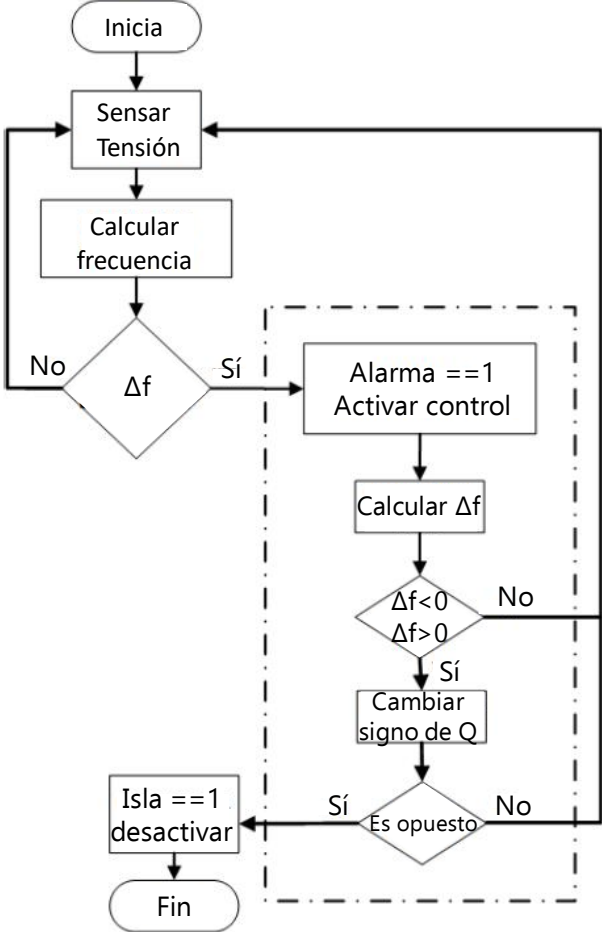


Figura 7. Algoritmo de detección de islas propuesto en [14].

En [15] se muestra la ventaja de usar una técnica basada en perturbaciones dinámicas de potencia reactiva. El desarrollo experimental se implementó en una tarjeta DSP TMS320F2808, la cual presenta excelentes características para el control que se propuso.

En [16] también se emplea una técnica basada en un control de potencia reactiva. Esta técnica consiste en incrementar o decrementar periódicamente el ángulo entre la tensión y la corriente de salida del inversor, provocando que la frecuencia en el PCC también exhiba incrementos o decrementos, lo que eventualmente activa las protecciones de sobre/sub frecuencia. La Figura 8 muestra las gráficas basadas en inyección de potencia reactiva.

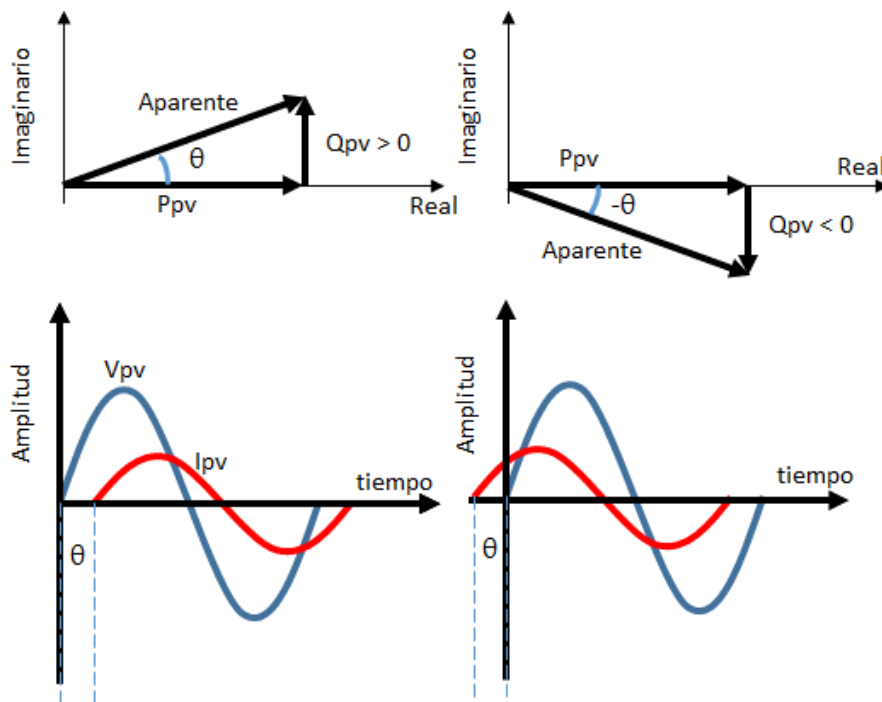


Figura 8. Gráficas de la técnica propuesta en [16].

En [17] se muestra cómo detectar una isla mediante potencia activa, basados en aumentos y disminuciones periódicas en la amplitud de la corriente del inversor. También se usa el método deriva de frecuencia activa DFA; cuando las variaciones son grandes en la tensión de salida del inversor, después de que ocurrió una condición de isla, se ejecuta el método DFA que resulta en la detección de la isla y en el apagado del inversor.

También es posible saber si ocurrió una isla mediante la inyección de armónicos, ya que hay límites en éstos; por ejemplo, en el estándar IEEE 929-2000 se indica que debe ser del 5%.

En [18] se propone la detección de la condición de isla mediante la inyección de armónicos de k -ésimo orden, con el esquema que se muestra en la Figura 9. Se utiliza un control de inyección de corriente armónica basado en un marco de referencia d-q con el fin de minimizar la ZND. También se menciona que, con el método propuesto, no importa la cantidad de fuentes de generación (inversores) interconectadas, la detección de islas sigue siendo igual de eficiente.

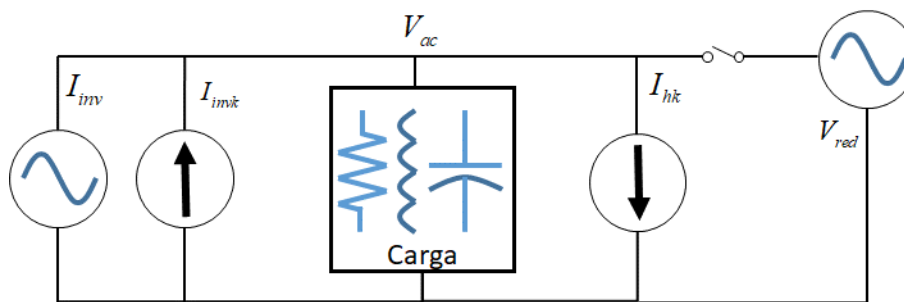


Figura 9. Esquema de inyección armónica propuesto en [18].

En [19] se propone agregar una perturbación periódica en el bus de CD del inversor y observar la THD en la salida. Si ocurre una condición de isla sin la inyección de la perturbación, el valor de la THD en la tensión será de aproximadamente 4%, por lo que aún está dentro de los valores permitidos, pero si se inyecta una señal periódica de amplitud del 1% a una frecuencia de 30 Hz en el bus de CD, justo en el momento en que ocurre una isla se detectan valores de THD del doble (aproximadamente del 8%) por lo que es posible detectarla. Mientras esté conectada la red, el 1% no causará ningún cambio significativo.

Otra forma de detectar la condición de isla es mediante el cambio en la frecuencia. En [20] se explica el funcionamiento del método DFA y cambio de frecuencia sandia CFS. El método DFA tiene como control una onda de referencia modificada, la cual deforma la corriente del inversor para forzar a que cambie la frecuencia en el PCC. En la Figura 10 se observa la onda de referencia de la técnica DFA.

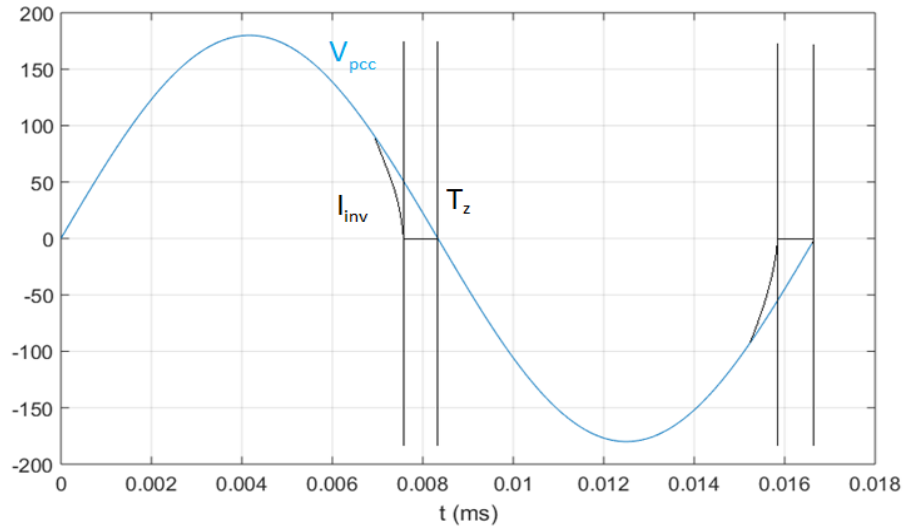


Figura 10. Onda de referencia en color negro para el método DFA.

También se explica el principio de funcionamiento de la técnica CFS, el cual agrega una realimentación positiva a la técnica DFA; dicha realimentación está en función de la frecuencia de la tensión en el PCC y se obtiene como resultado un mejor tiempo de detección y una eficiencia mayor.

En [21] se utiliza la técnica CFS modificada, aplicada a varios inversores con el fin de atenuar o evitar el efecto de dilución (*dilution*), que consiste en que, en sistemas de múltiples inversores conectados a red, la dirección del cambio de frecuencia de cada inversor es diferente y en ocasiones opuesto; esto resulta en un efecto total de compensación que evita la detección de la isla [22]. Se demuestra que, bajo las mismas condiciones de operación, la técnica CFS tradicional no es tan efectiva como la que proponen.

En [23] se utiliza una combinación de la técnica TCF como método pasivo y CFS como método activo. Primero se mide la frecuencia de la tensión en el PCC y si llega a tener algún cambio ($df/dt > 0$ o $df/dt < 0$), entonces se activa la técnica con realimentación positiva, lo que da lugar a un mejor rendimiento en la detección de islas. El principal problema con el método TCF es que la detección de isla es difícil cuando las magnitudes de la carga y la generación dentro de la isla están cercanas entre sí.

En [24] se muestra una mejora en el método CFS ya que usan la realimentación en un control de potencia reactiva, para hacer más rápido el cambio de frecuencia. Se

utiliza un parámetro i_q para controlar la potencia reactiva Q . Si i_q disminuye, Q también disminuye y la frecuencia f aumenta; si i_q aumenta, Q también aumenta y f disminuye. Ahora, bajo estas condiciones, si se realimenta mediante f a i_q durante una condición de isla, entonces la frecuencia crecerá en una dirección rápidamente hasta alcanzar los límites para detectar una isla. La Figura 11 muestra el diagrama de flujo del método propuesto.

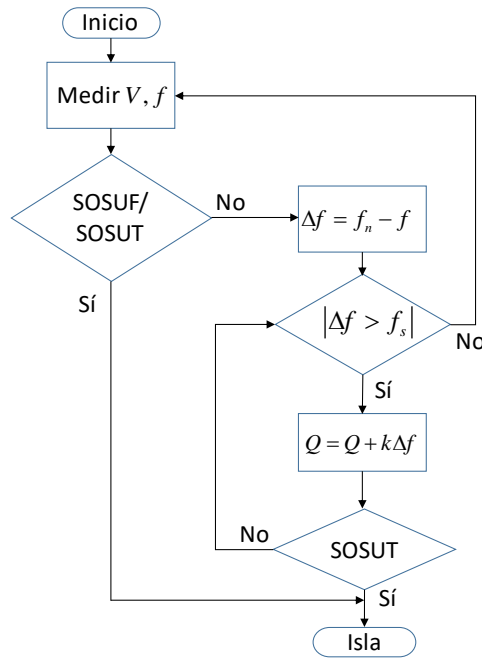


Figura 11. Diagrama de flujo propuesto en [24].

En [25] se presenta la definición de un nuevo parámetro de detección que está en función de la frecuencia y la potencia en la carga. De acuerdo a los autores, el valor de $|\Delta f / \Delta P_L|$ es muy diferente cuando sucede una condición de isla a cuando el sistema se encuentra en operación normal (interconexión a red). Por lo tanto, el parámetro que proponen es $V = \int_{t_n}^{t_n+T} \left| \frac{\Delta f}{\Delta P_L} \right| dt$. La Figura 12 muestra el diagrama de flujo del método propuesto.

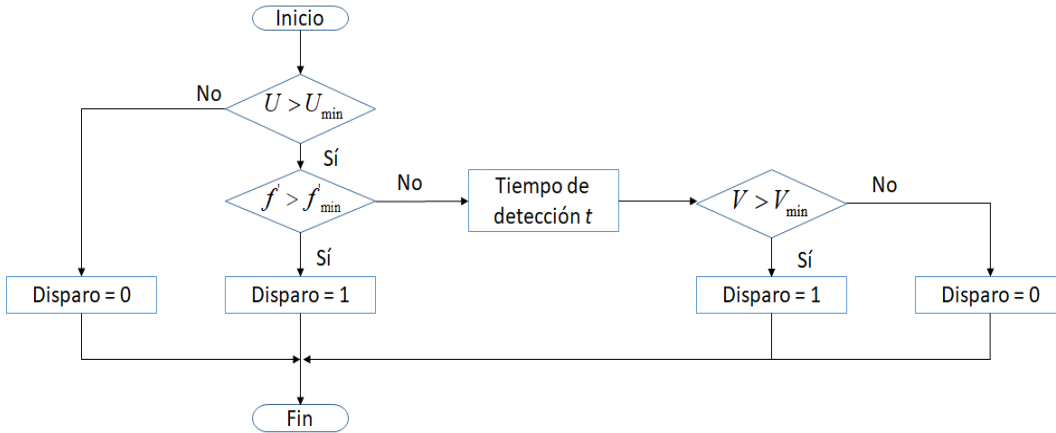


Figura 12. Diagrama de flujo propuesto en [25].

En [26] se propone un método de detección de islas basado en agregar una pequeña perturbación del segundo armónico en la corriente que inyecta el inversor. Cuando la red se desconecta, la tensión en el PCC sigue la forma de la corriente inyectada por el inversor, por lo que es posible detectar una segunda armónica pequeña. Por otro lado, si la red está conectada esta perturbación no es perceptible. El método se validó por simulación y experimentalmente en un inversor de 250 W. La Figura 13 muestra el diagrama de flujo propuesto.

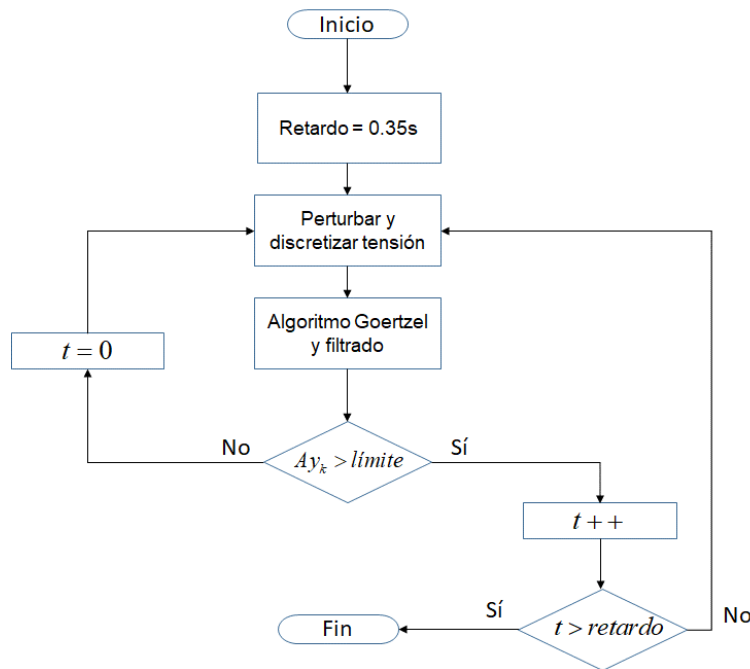


Figura 13. Diagrama de flujo propuesto en [26].

En [27] se muestra un control sin sensor de tensión que está adaptado a un sistema monofásico y se emplean controles resonantes basados en la ley de control de modelo interno; es decir, resultados de observadores del control resonante. Luego, se utiliza un algoritmo basado en filtros de Kalman para detectar la condición de isla basándose en la diferencia de energía entre los tercero y quinto armónicos estimados y los reales. Las pruebas experimentales se realizaron bajo condiciones reales de conexión a red. La Figura 14 muestra el esquema general propuesto por los autores.

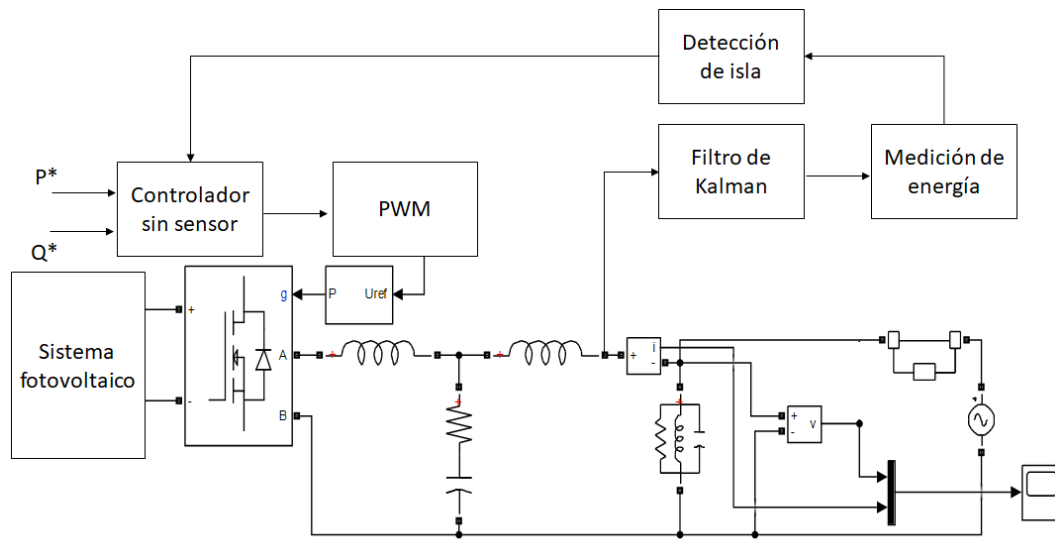


Figura 14. Esquema general propuesto en [27].

En [28] se muestra a la THD de la corriente y al desbalance de la tensión en las terminales de salida de la fuente de generación, como nuevos parámetros de monitoreo en la detección de condiciones de isla. Los autores proponen un método de detección que combina el parámetro convencional de la tensión en PCC y los dos parámetros anteriores, con el fin de mejorar la efectividad bajo condiciones reales de isla. La Figura 15 muestra el diagrama de flujo de lo anterior.

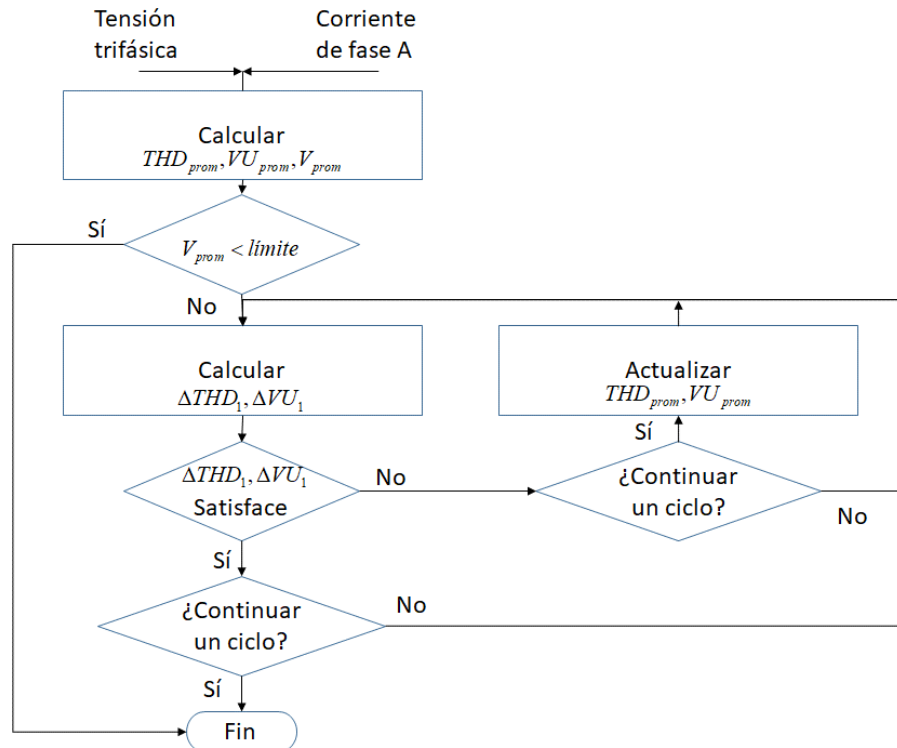


Figura 15. Diagrama de flujo del método propuesto en [28].

Otros métodos usan la tensión en el PCC como parámetro de control. Uno de los métodos más importantes es el cambio de tensión sandia (CTS) que también usa la realimentación positiva en la tensión en el PCC. Si hay una diferencia en la tasa de cambio de la tensión, ya sea positiva o negativa, entonces se generan 3 ciclos con el 80% del valor nominal de tensión, después se mide la tensión en PCC y, si este disminuye, se concluye que hay una isla [25]. El uso de la tensión para detectar islas es de los métodos más efectivos [29] pero su gran desventaja es que presenta una reducción considerable en la calidad de la potencia [9, 10, 26, 30, 31].

1.2.3 Ventajas y desventajas de los métodos anti-isla

El principal problema ante el funcionamiento en modo isla es que, por una parte, los métodos anti-isla pasivos son muy lentos en cuanto a la detección y eso supone un nivel de riesgo. Por otra parte, los métodos de detección activos, en su mayoría provocan un deterioro en la calidad de la potencia. A pesar de que son más rápidos que los métodos pasivos, tienen diferentes zonas de no detección. En resumen,

todos presentan ventajas y desventajas diferentes, lo que dificulta elegir la mejor opción para su implementación en un inversor. Por tal motivo, se listan las ventajas y desventajas más importantes en los métodos activos para la detección de islas.

Ventajas:

- Son sencillos de implementar en un sistema digital, como un microcontrolador.
- Tienen ZND muy reducidas.
- Solo se deben medir frecuencia y tensión en el PCC como variables eléctricas.
- Costos reducidos de implementación.

Desventajas:

- Reducción de la calidad de la potencia.
- No tienen una ZND igual a cero.

1.3 Propuesta de solución

De acuerdo a la literatura que se revisó, los mejores métodos de detección son CFS (Cambio de Frecuencia Sandia) y CTS (Cambio de Tensión Sandia). Conforme al conocimiento adquirido durante los semestres 1 y 2 y por la ventaja que presenta al tener realimentación positiva, en este trabajo se opta por simular el método de detección de islas CFS como control en un inversor fotovoltaico monofásico, con las siguientes características:

- Potencia nominal de 1 kW.
- Cumplimiento de la norma IEEE 929-2000.

La Figura 16 muestra el diagrama de bloques propuesto.

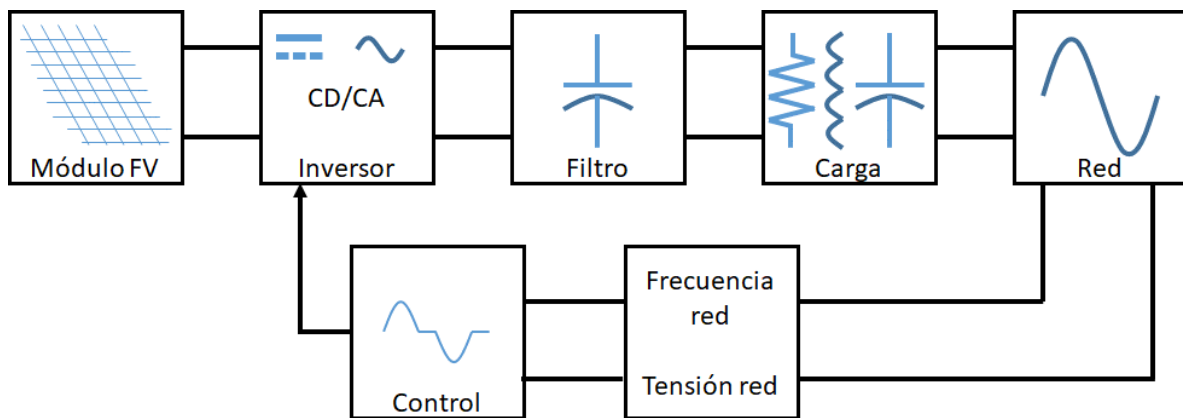


Figura 16. Diagrama a bloques de un inversor interconectado a red con detección de islas.

EL modelo de simulación tendrá como fuente principal un módulo FV que alimentará al inversor. También será necesario un filtro que limite la THD para que no exceda el máximo permitido. Se sintonizará una carga RLC que cumplirá con el protocolo para pruebas de condiciones de isla y el sistema estará conectado a la red eléctrica para monitorear los cambios de frecuencia y tensión, que se utilizarán en el algoritmo de detección de islas.

1.4 Objetivos

Los objetivos de la investigación se dividen de la siguiente manera:

1.4.1 Objetivo General

Validar y determinar la efectividad del método activo Cambio de Frecuencia Sandia mediante simulación en un inversor monofásico de 1 kW interconectado a red.

1.4.2 Objetivos Específicos

- Conocer los aspectos de sistemas fotovoltaicos interconectados a red y las características del modo isla.
- Revisar las técnicas activas anti-isla más usadas a la actualidad, para comparar las ventajas y desventajas con la técnica a validar.
- Simular la técnica Cambio de Frecuencia Sandia bajo el cumplimiento de la norma IEEE 929-2000.
- Describir el protocolo de pruebas para la condición de isla en inversores interconectados a red.

1.5 Justificación

La energía solar fotovoltaica se ha aprovechado especialmente en países en donde la irradiancia es más abundante. En general todas las energías limpias dependen del recurso y de la ubicación geográfica.

En México, desde mediados de la década pasada la utilización de sistemas fotovoltaicos toma un papel importante como fuentes de generación distribuidas.

Los sistemas de interconexión a red se desarrollan a causa del consumo en las grandes ciudades. El desarrollo de estos sistemas de generación no es sencillo, pues existen problemas que se deben resolver, tales como el aprovechamiento de la energía mediante el seguimiento de la máxima potencia, el almacenamiento de energía en bancos de baterías o el caso particular de este proyecto, evitar funcionamiento en condiciones de isla.

Evitar el funcionamiento en modo isla previene el desgaste tanto de la fuente de generación de energía como de las cargas que alimente, lo que permite alargar la vida útil tanto del inversor como de los aparatos electrónicos conectados. Además, evita comprometer la seguridad del personal de mantenimiento de la línea, lo cual es el objetivo principal de las técnicas de detección de islas.

1.6 Alcances

Las principales contribuciones de la investigación serán:

- Simular un inversor monofásico utilizado en sistemas fotovoltaicos interconectados a la red.
- La técnica CFS será simulada en MATLAB/*Simulink*.
- Se escribirá un código utilizable en funciones de MATLAB y en la plataforma de desarrollo MBED.
- La técnica cumplirá con las normas y estándares establecidos en IEEE 929-2000.

1.7 Organización del Documento

En el capítulo 2 se presentan los componentes y características de un SFVIR, que comprende al módulo fotovoltaico, etapas de acondicionamiento de CD, inversora y de filtrado. En el capítulo 3 se describe el diseño de la técnica CFS y las simulaciones realizadas. En el capítulo 4 se describirá el protocolo a seguir para condiciones reales de interconexión a red y del modo isla. Finalmente, en el capítulo 5 se mencionan las conclusiones del proyecto y los trabajos futuros sugeridos.

2

SISTEMA FOTOVOLTAICO

Un sistema fotovoltaico es un conjunto de componentes cuyo fin es transformar la energía de un estado de irradiancia a energía eléctrica, utilizable para alimentar aparatos eléctricos y electrónicos de hogares, negocios o industrias. Por una parte, están los sistemas fotovoltaicos autónomos, aquellos que alimentan por sí solos a las cargas que se les conecten, y que se utilizan en localidades de difícil acceso para la red eléctrica, o lugares donde la demanda no compensa la inversión.

Por otra parte, se encuentran los sistemas fotovoltaicos interconectados a red, aquellos que sirven como auxiliares al consumo de un hogar y se ubican, en su mayoría, en lugares urbanizados donde la demanda es muy grande. Sus principales objetivos son reducir los picos de demanda que debe satisfacer el proveedor de electricidad, y disminuir los costos de energía en que incurre el usuario para, incluso, vender energía en caso de que la generación sea mayor al consumo.

Estos sistemas constan de un módulo o conjunto de módulos fotovoltaicos, una etapa de acondicionamiento en CD (en su mayoría un convertidor elevador), de una etapa inversora ya sea monofásica o trifásica y de la etapa de filtrado, tal como se ilustra en la Figura 17. En las siguientes secciones se muestran las etapas que conforman un SFVIR.

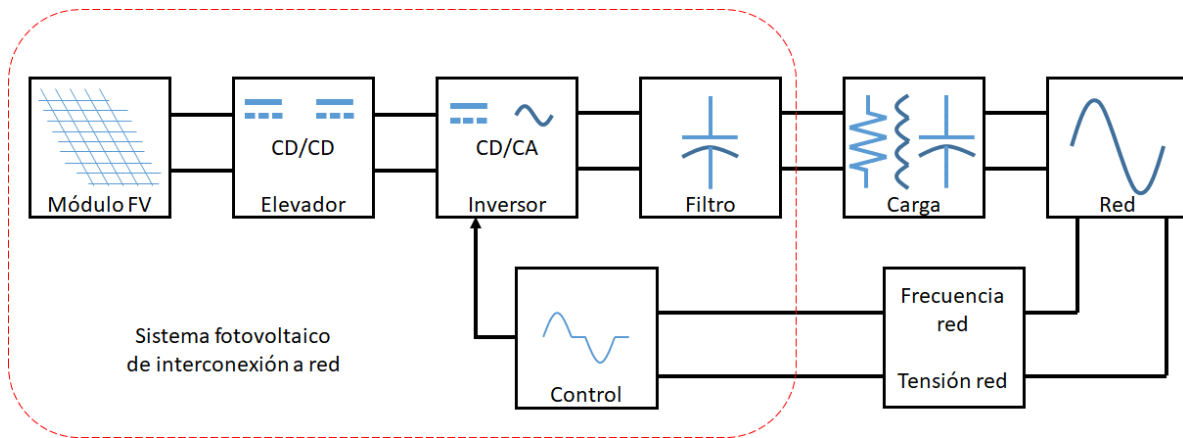


Figura 17. Diagrama de bloques de un sistema fotovoltaico interconectado a red.

2.1 Módulo fotovoltaico

El módulo fotovoltaico es la etapa que aprovecha el fenómeno fotovoltaico para transformar la energía solar en energía eléctrica, específicamente en forma de corriente directa. Los módulos o paneles solares se componen de un arreglo de celdas conectadas en serie o paralelo, o una combinación de ambas. Ya que se instalan en exteriores, su construcción es robusta para soportar las condiciones ambientales a las que se exponen: viento, polvo, temperatura y humedad. La vida útil promedio de un módulo FV es de aproximadamente 25 años, aunque cada fabricante ofrece diferentes plazos de garantía.

2.1.1 Composición del módulo fotovoltaico

La parte más importante del módulo FV son las celdas fotovoltaicas, ya que se encargan de transformar la energía solar en energía eléctrica. Estas celdas están encapsuladas y recubiertas por placas de vidrio, plástico y marcos de aluminio. En la Figura 18 se muestra una estructura general de un panel solar, donde la capa del medio son las celdas solares.

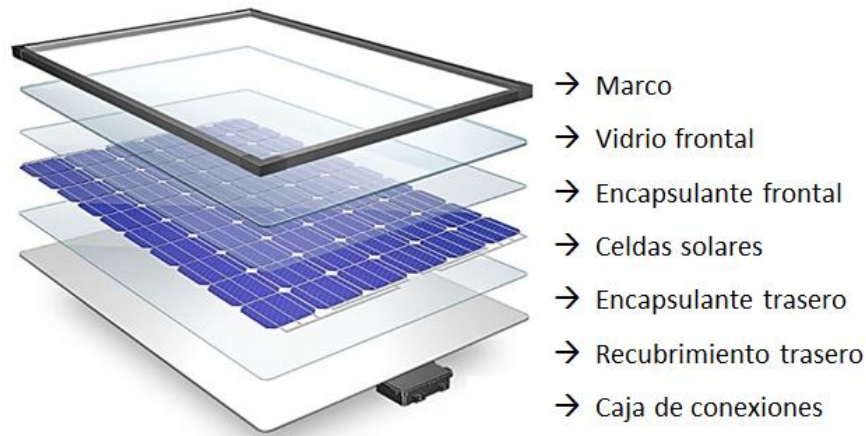


Figura 18. Estructura general de un módulo fotovoltaico.

Las celdas fotovoltaicas se fabrican de materiales semiconductores, por ejemplo, de silicio cristalino o de arseniuro de galio. En el caso del arseniuro de galio, éste se fabrica específicamente para usarse en los módulos FV, mientras que el silicio se fabrica en lingotes para usos múltiples, como en la microelectrónica; además, el arseniuro de galio tiene mejor eficiencia de conversión de energía, por lo que es más costoso. Se habla de que la eficiencia de una celda de silicio es de entre el 10% al 20% mientras que las más modernas, celdas multi-unión o celdas tándem, han alcanzado valores por encima del 40%, fabricadas en arseniuro de galio [32]. Sin embargo, a la fecha las celdas de silicio son las más empleadas en paneles solares y se dividen básicamente en 3 categorías:

- Celdas de silicio monocristalino, las cuales se fabrican de un solo cristal de silicio y presentan un color azul oscuro uniforme.
- Celdas de silicio policristalino, también conocidas como multi-cristalino, fabricadas por un conjunto de cristales de silicio.
- Celdas de silicio amorfo, que son menos eficientes que las de silicio cristalino, pero también más baratas.

El aspecto de las celdas y los módulos se ilustra en la Figura 19.

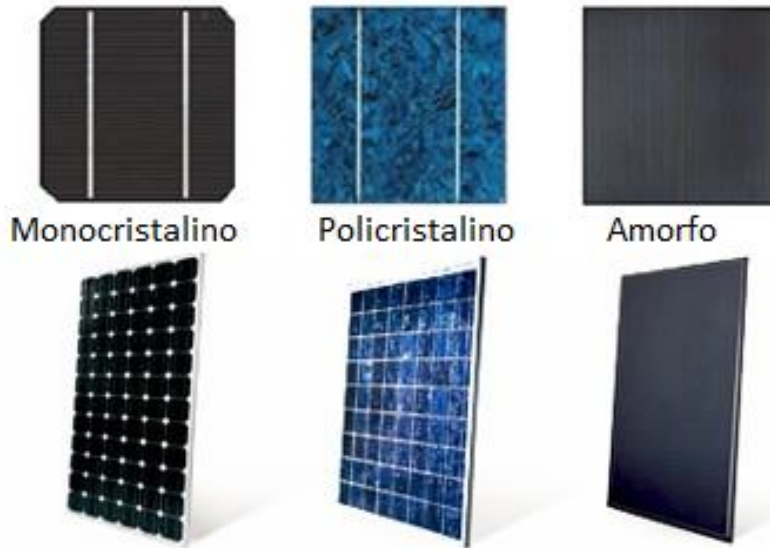


Figura 19. Tipos de celdas fotovoltaicas de silicio.

2.1.2 Efectos de la irradiancia y la temperatura

La potencia de salida de un módulo FV depende directamente de dos variables ambientales: la irradiancia y la temperatura. En función de estas variables, se publican curvas características de los paneles solares. La Figura 20 muestra las curvas características de un módulo FV a temperatura constante. Se observa que la potencia es directamente proporcional al nivel de irradiancia: a mayor irradiancia mayor potencia.

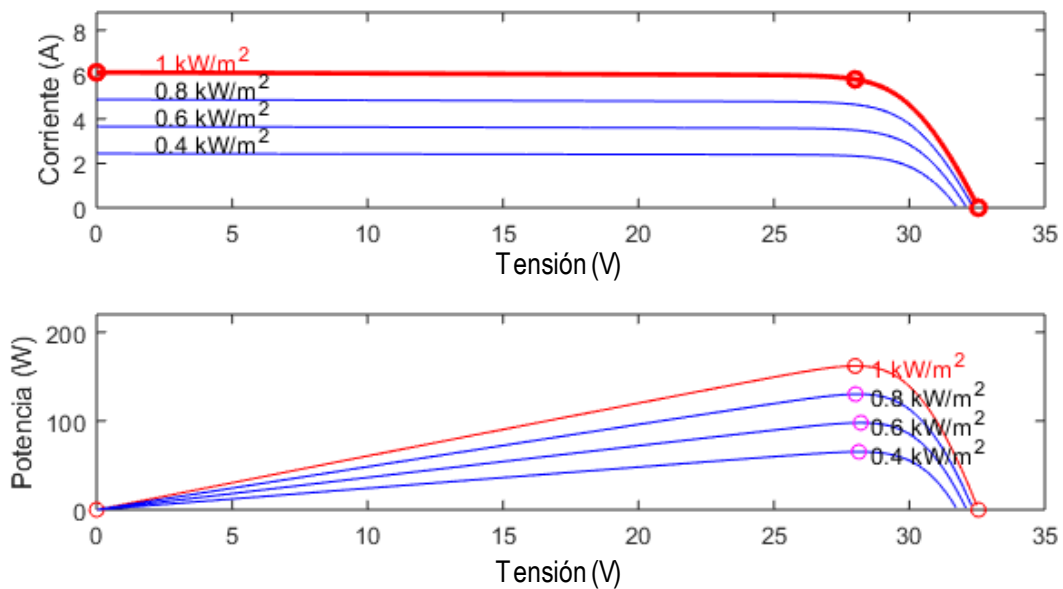


Figura 20. Curvas características con temperatura constante.

En la Figura 21 se observan las curvas características con irradiancia constante y diferentes temperaturas. La potencia disminuye conforme aumenta la temperatura.

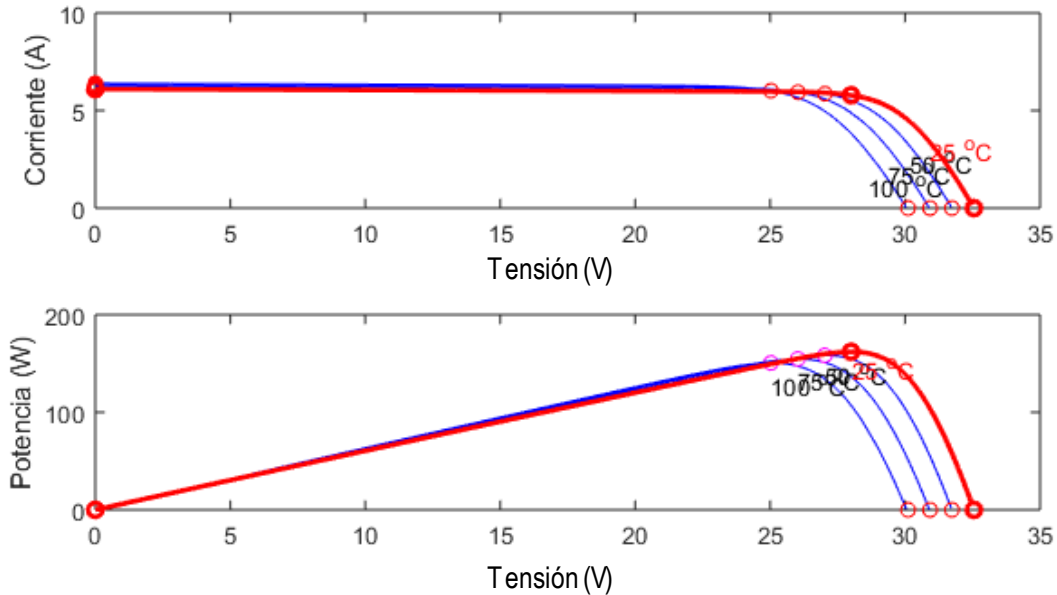


Figura 21. Curvas características con irradiancia constante.

2.2 Acondicionamiento de CD

La siguiente etapa del SFVIR es la etapa de acondicionamiento de CD, la cual se encarga de entregar un nivel de tensión utilizable por la siguiente etapa, la inversora. La función del convertidor de CD es transformar de un nivel de tensión a otro. Normalmente la tensión de entrada de un inversor debe ser mayor a la tensión de salida; por esto, es necesario utilizar una etapa elevadora de tensión, pues los módulos FV normalmente se conectan de forma que entreguen entre 12 V y 24 V. De ahí la importancia de elevar ese nivel hasta aproximadamente 200 V para sistemas monofásicos.

2.2.1 Topología elevadora como acondicionamiento de CD en sistemas de interconexión

En la Figura 22.a se muestra el diagrama eléctrico del convertidor elevador; en 22.b se muestra el circuito equivalente cuando el interruptor se encuentra encendido; en

22.c se ilustra el circuito equivalente cuando el interruptor está apagado [33]. El análisis del convertidor elevador percibe las siguientes condiciones previas:

- El MOSFET y el diodo son interruptores ideales
- Las capacitancias del transistor y del diodo, y las inductancias de los cables son cero.
- Los componentes pasivos son lineales, invariantes en el tiempo e independientes de la frecuencia.
- La impedancia de salida de la fuente de entrada es cero tanto para la componente de CD como la de CA.

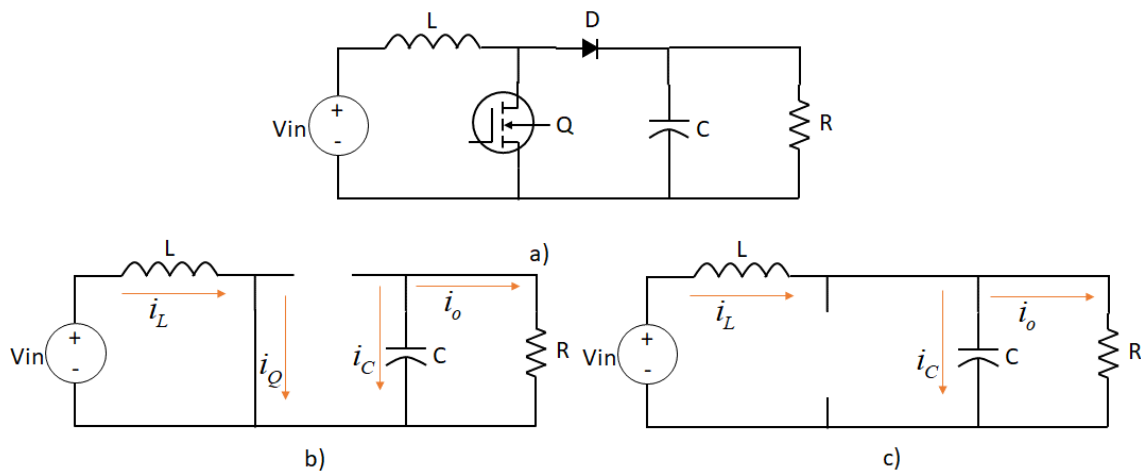


Figura 22. a) Diagrama del convertidor elevador. b) interruptor encendido. c) interruptor apagado.

En la Figura 23 se muestran las curvas para las variables eléctricas del transistor, del diodo, en el capacitor y en el inductor del convertidor elevador.

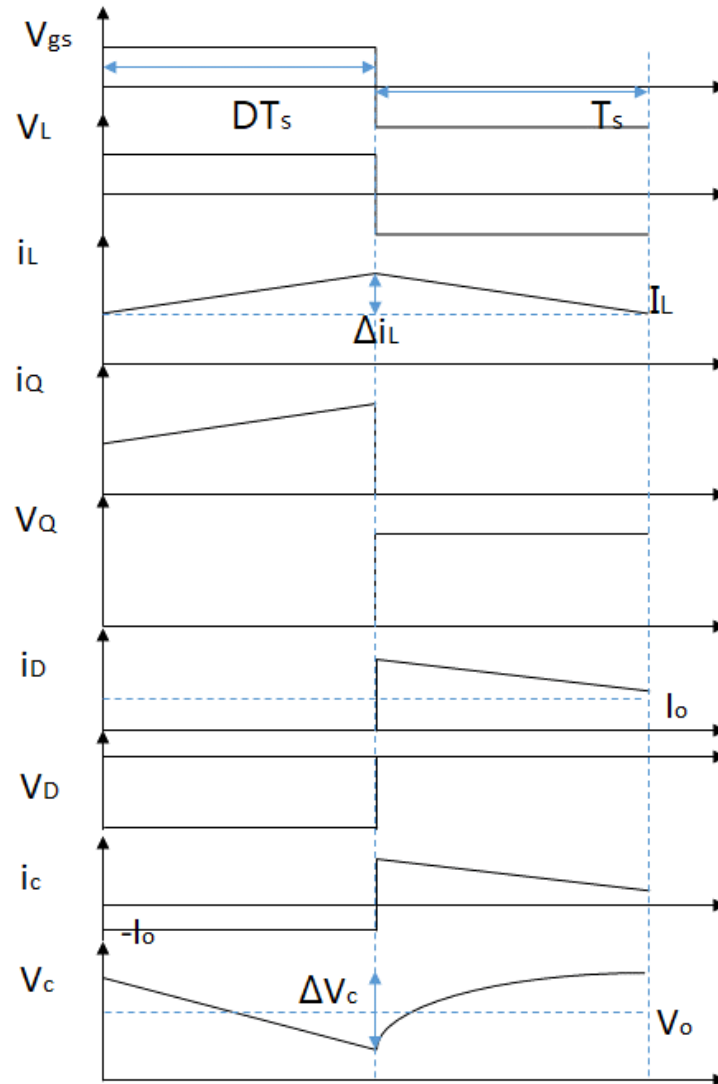


Figura 23. Formas de onda del convertidor elevador.

Los valores más importantes en el diseño de un convertidor elevador son:

- Ganancia M

Es la relación que hay entre la tensión de salida y la de entrada. Su ecuación es:

$$M = \frac{V_o}{V_{in}} = \frac{1}{1 - D} \quad (2.1)$$

Donde D es el ciclo de trabajo

- Inductor

El inductor es uno de los componentes de mayor atención pues, en la práctica, es el elemento que conduce la corriente nominal, lo que provoca disipación de potencia en los parásitos. La ecuación que lo define es:

$$L = \frac{V_{in}}{\Delta i_L \cdot f_s} \cdot D \quad (2.2)$$

Donde Δi_L es el rizo de corriente en el inductor y f_s es la frecuencia de conmutación del interruptor.

- Capacitor

En el caso del capacitor es más sencillo de llevar a la práctica pues, en comparación con el inductor, hay una amplia oferta comercial. Para obtener su valor se aplica que:

$$C = \frac{V_o}{\Delta V_c \cdot R \cdot f_s} \cdot D \quad (2.3)$$

Donde ΔV_c es el rizo de la tensión en el capacitor y R es la carga.

- Corriente en el inductor

La corriente promedio en el inductor se puede expresar como:

$$I_L = \frac{V_{in}}{(1-D)^2 \cdot R} \quad (2.4)$$

- Corriente en el transistor

La corriente promedio del interruptor está dada por:

$$I_Q = \frac{I_o}{(1-D)} \quad (2.5)$$

- Corriente en el diodo

La corriente promedio del diodo se define como:

$$I_D = \frac{1}{T} \int_0^T i_D dt = \frac{I_o}{1-D} \int_{DT}^T dt = I_o \quad (2.6)$$

2.3 Inversor de interconexión a red

La siguiente etapa es la inversora, encargada de producir una onda de tensión alterna, del mismo valor de tensión que el de la red eléctrica al que se interconecta. Un inversor está compuesto por interruptores que conmutan la tensión de entrada,

de forma que se obtiene una onda de salida que oscila entre un valor positivo y otro negativo. Para producir una salida sinusoidal se utiliza la modulación por ancho de pulso (PWM), la que también permite controlar la frecuencia de la onda de salida del inversor.

Existen técnicas de modulación que permiten disminuir la distorsión armónica total THD en un inversor, como la modulación en escalera o las modulaciones SVPWM y SPWM [34, 35]. Otra forma de disminuir la THD en la onda de salida del inversor es mediante filtros que eliminan algunas componentes armónicas, de forma que se obtiene una onda más limpia. Esto se hace a fin de interconectar el inversor a la red, pues el estándar IEEE 929-2000 solo permite una THD máxima del 5%.

2.3.1 Inversor monofásico

La Figura 24 muestra la configuración de los interruptores en un inversor monofásico puente completo. Los interruptores conectan la carga a $+V_{in}$ cuando se activan S1 y S4 y a $-V_{in}$ cuando se activan S2 y S3. Esta conmutación periódica de $+V_{in}$ y $-V_{in}$ produce una onda cuadrada alterna que es adecuada en algunas aplicaciones.

El control de los interruptores para una salida SPWM requiere una onda de referencia sinusoidal, también llamada de control o moduladora, y una onda portadora triangular que controla la frecuencia de conmutación.

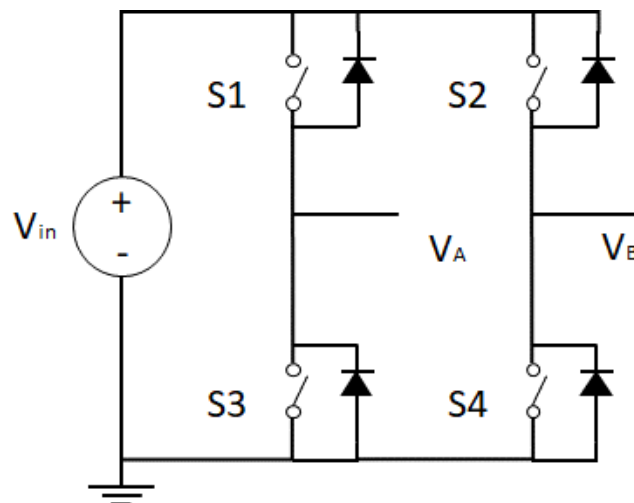


Figura 24. Configuración en puente completo de un inversor monofásico.

2.3.1.1 Conmutación de dos niveles en inversor monofásico

Para obtener una salida de dos niveles (conmutación entre $+V_{in}$ y $-V_{in}$), es necesario que los dispositivos de conmutación se activen en forma cruzada; es decir, S1 y S4 se saturan al mismo tiempo mientras que S2 y S3 no conducen. Sean V_{seno} la onda de referencia y V_{tri} la portadora. Para una modulación SPWM, el esquema de control es:

- S1 y S4 conducen cuando $V_{seno} > V_{tri}$ ($V_o = +V_{in}$)
- S2 y S3 conducen cuando $V_{seno} < V_{tri}$ ($V_o = -V_{in}$)

En la Figura 25 se muestra una modulación de dos niveles de un inversor monofásico.

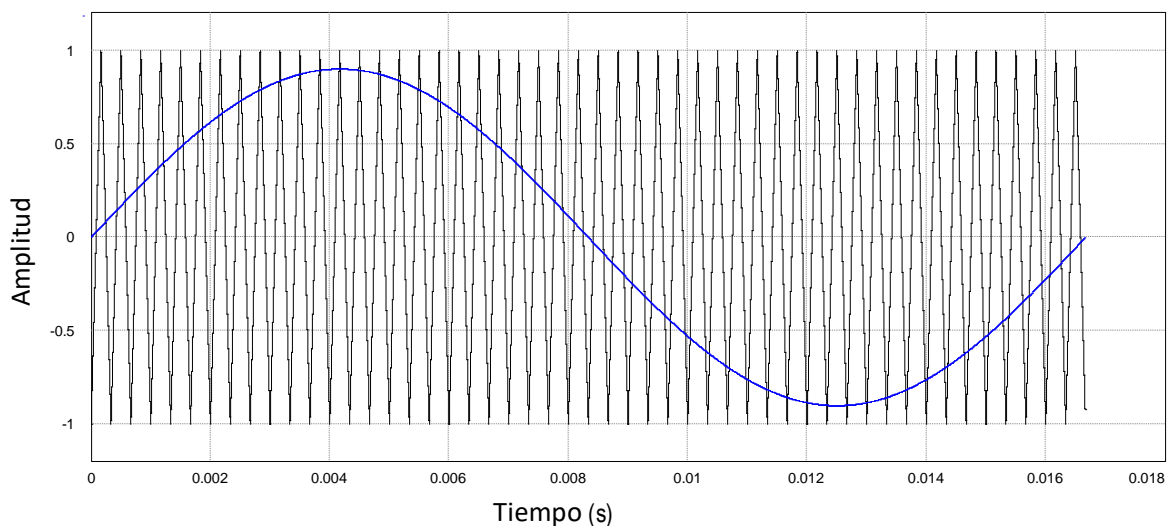


Figura 25. Esquema de modulación de dos niveles.

La manera de controlar los interruptores es sencilla, pues son dos pares de señales de control iguales. Esto quiere decir que S1 y S4 tienen la misma señal de control; lo mismo para S2 y S3. La forma de onda de salida de esta configuración se observa en la Figura 26.

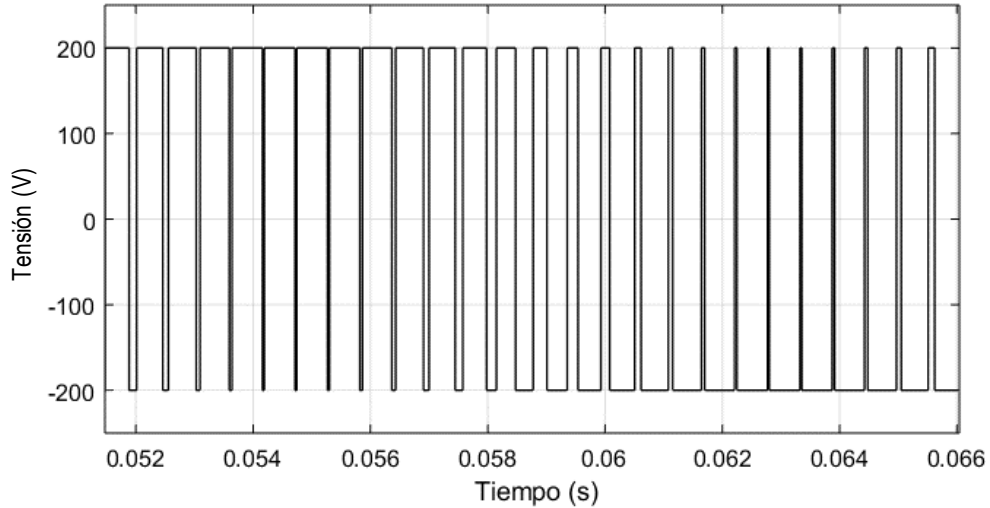


Figura 26. Forma de onda de salida de inversor monofásico de dos niveles.

2.3.1.2 Conmutación de 3 niveles en inversor monofásico

Para obtener una salida de tensión de tres niveles, es necesario controlar las ramas por separado; es decir, que las comparaciones SPWM se logran con dos señales de referencia distintas, una dada por $V \text{ seno}(\omega t + \theta)$ y otra dada por $-V \text{ seno}(\omega t + \theta)$, mientras que comparten la misma portadora, tal como se muestra en la Figura 27.

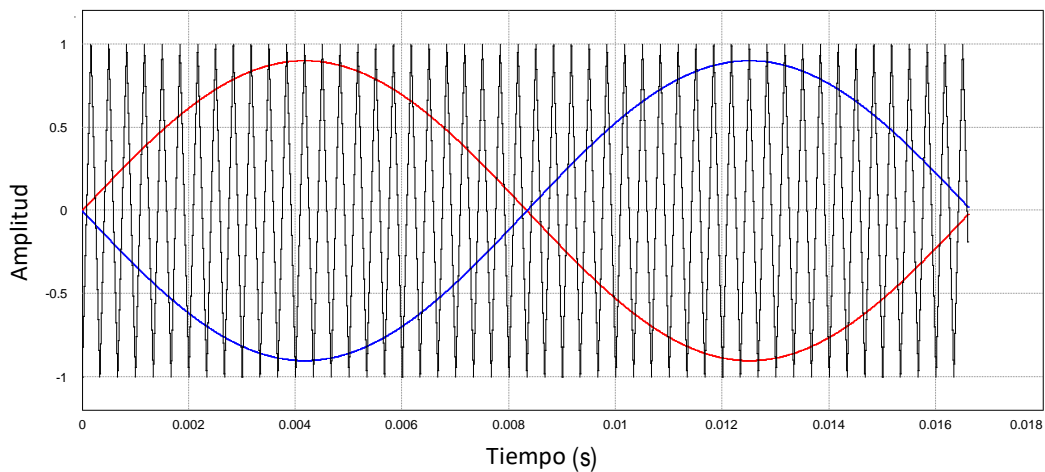


Figura 27. Esquema de modulación de tres niveles.

La tensión de salida ahora se encuentra en valores de $+V_{in}$, 0 y $-V_{in}$. Un esquema de conmutación de tres niveles tiene los siguientes controles de los interruptores:

- S1 Conduce cuando $V_{\text{seno}} > V_{\text{tri}}$
- S3 conduce cuando $V_{\text{seno}} < V_{\text{tri}}$
- S2 conduce cuando $-V_{\text{seno}} > V_{\text{tri}}$

- S4 conduce cuando $-V_{\text{seno}} < V_{\text{tri}}$

Debido al hecho de que los transistores de la misma rama no se deben encender simultáneamente, S1 y S3 son complementarios al igual que S2 y S4. En la Figura 28 se observa la tensión en V_A mientras que en la Figura 29 se muestra la tensión V_B .

Por otra parte, la tensión de salida $V_o = V_{AB} = V_A - V_B$ se muestra en la Figura 30.

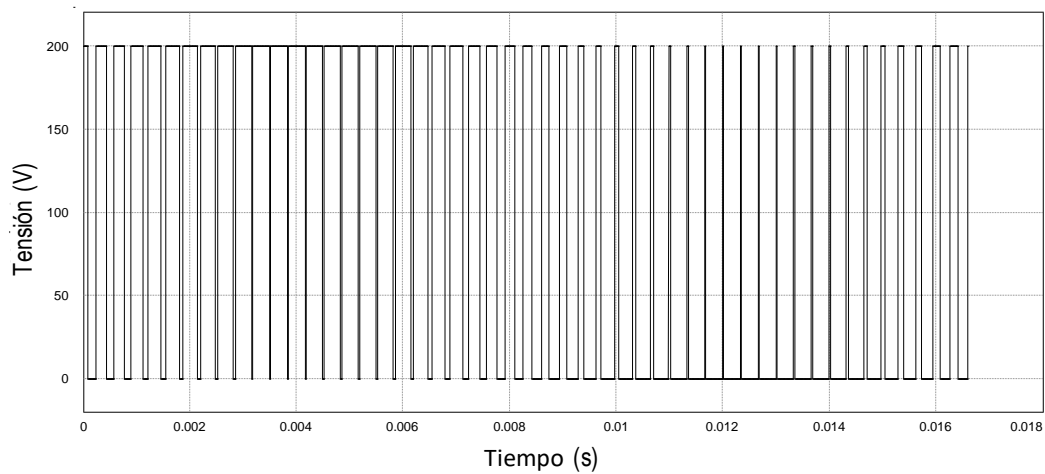


Figura 28. Tensión V_A con modulación de 3 niveles.

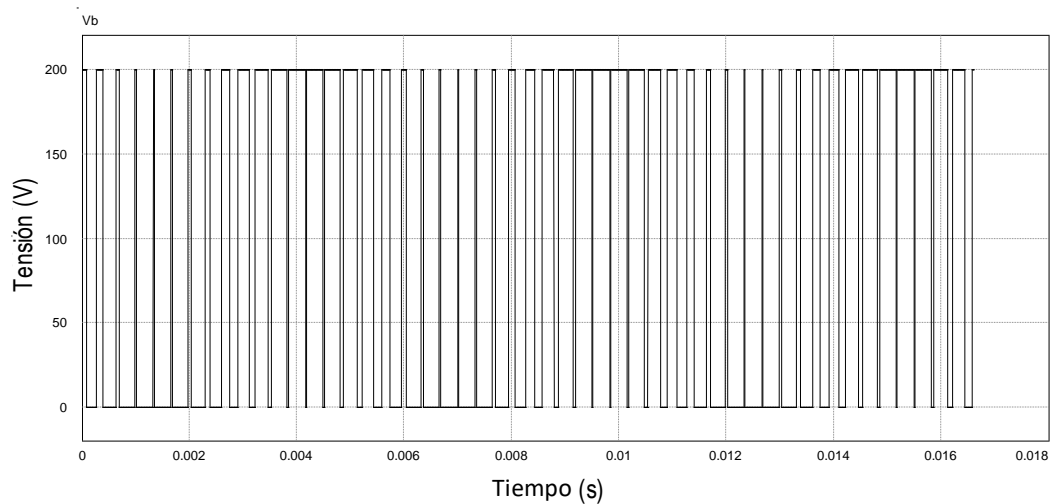


Figura 29. Tensión V_B con modulación de 3 niveles.

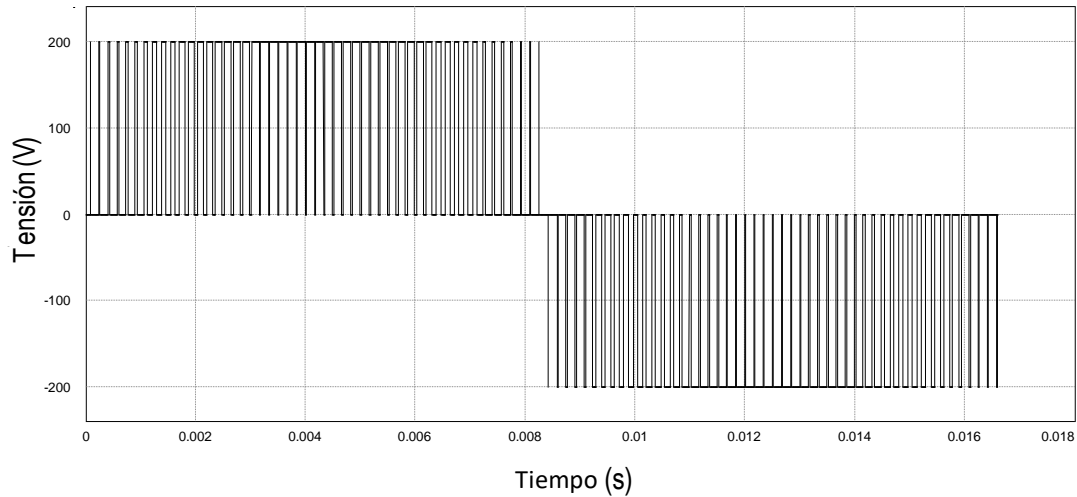


Figura 30. Tensión de salida de un inversor con modulación de 3 niveles.

2.3.2 Inversores trifásicos

Un inversor trifásico es una topología que se construye con tres ramas; es decir, son 6 dispositivos de conmutación, tal como se observa en la Figura 31.

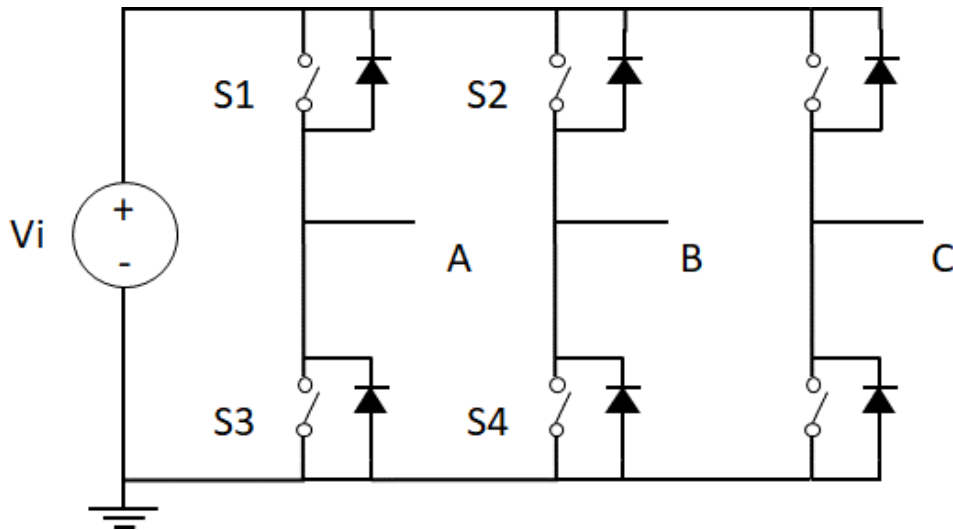


Figura 31. Topología trifásica de un inversor.

La forma de modular los inversores trifásicos es mediante tres señales de referencia, cada una desfasada 120 grados con respecto a las otras. En la Figura 32 se muestran las señales de referencia (moduladoras) y la señal comparadora (portadora) [36].

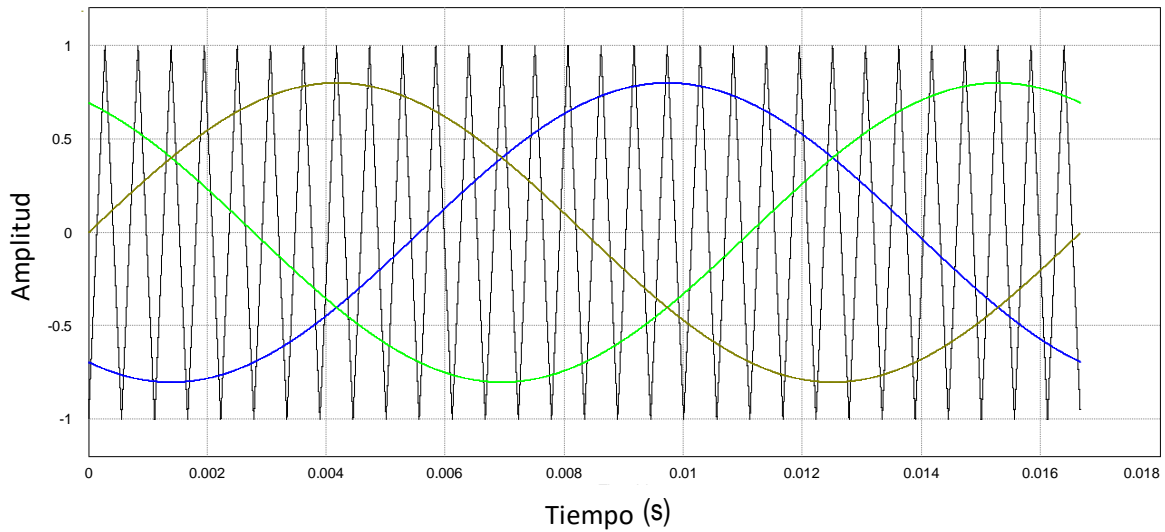


Figura 32. Modulación de un inversor trifásico.

La salida de tensión de esta topología tiene el mismo desfase entre cada una de las ramas del inversor. En la Figura 33 se muestra las tensiones entre fase y fase (V_{AB} , V_{BC} , V_{CA}).

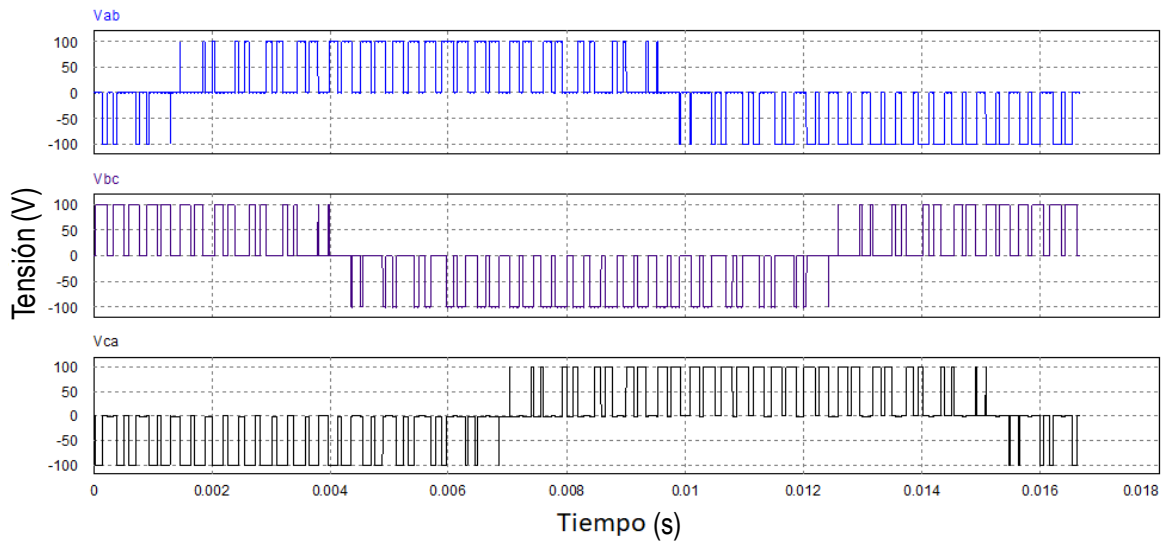


Figura 33. Tensiones de salida de un inversor trifásico.

2.4 Filtros de interconexión

En los SFVIR, una de las etapas importantes es la del filtrado entre el inversor y la línea (PCC). El filtro permite extraer a la salida del inversor una onda más cercana a una sinusoidal ideal, lo que limita la cantidad de THD que se inyecta a la red.

Debido a la baja frecuencia en la red eléctrica (60 Hz en México) y, a fin de eliminar los armónicos que se sitúan a partir de esta y de altas frecuencias, los filtros de interconexión que se usan son de tipo pasa-bajas; existe una gran variedad de filtros, sin embargo, los más usados para interconexión son dos, los filtros de tipo L y los filtros de tipo LCL.

2.4.1 Filtro topología L

El filtro tipo L es simplemente una inductancia en serie con el inversor, aunque también suele representarse con una resistencia y una inductancia; se representan así porque se muestra la resistencia interna de la bobina, cuyo valor depende del tipo de material, su proceso de fabricación, calibre del alambre, entre otros. Debido a que es un solo elemento, el filtro es de primer orden; un análisis de la respuesta en frecuencia muestra que produce una atenuación de 20db/dec. Este filtro tiene la desventaja de que normalmente su valor es muy grande; su ventaja es que, al ser de primer orden, no hay posibilidad de resonancia, por lo que no es necesario una técnica de amortiguamiento. La Figura 34 muestra el esquema eléctrico de un filtro de tipo L acoplado a un sistema FV de interconexión a red. Es usual que este tipo de filtro se utilice en esquemas de regulación de corriente.

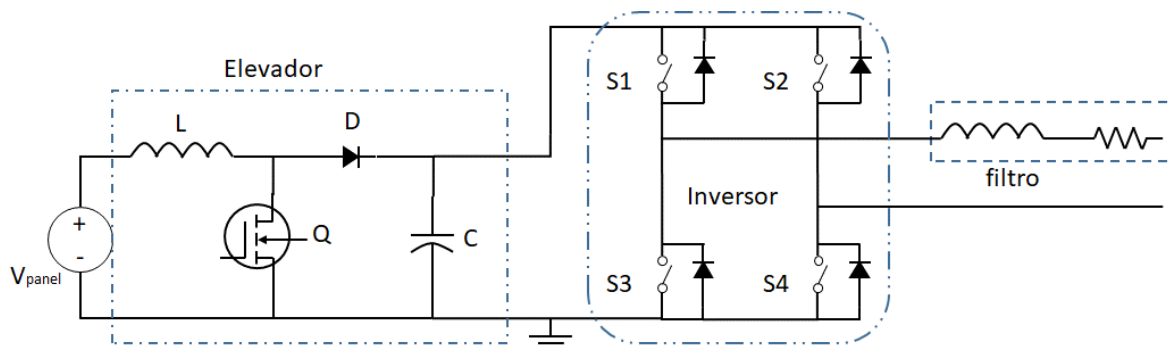


Figura 34. Diagrama monofásico con filtro tipo L.

La función de transferencia de este filtro es:

$$G_L = \frac{i_o}{V_i} = \frac{1}{Ls + R} \quad (2.7)$$

2.4.2 Filtro topología LCL

El filtro tipo LCL es un arreglo de dos inductancias y una capacitancia, tal como se muestra en la Figura 35.

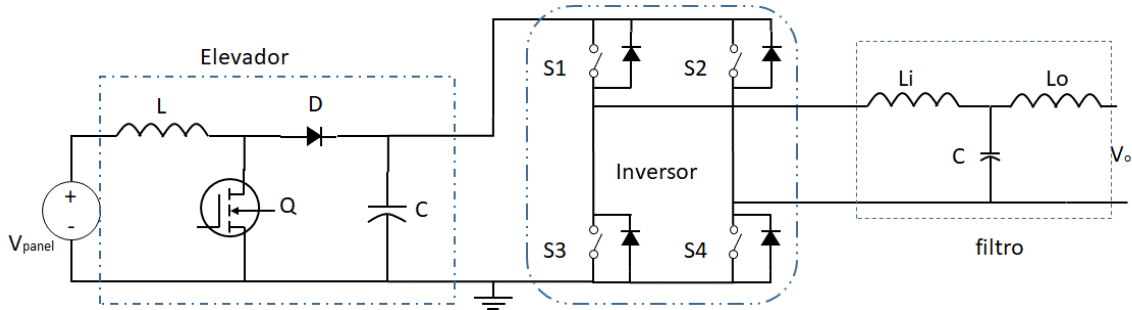


Figura 35. Esquema con filtro LCL monofásico.

En un análisis de respuesta en frecuencia se observa que la atenuación es de 60 db/dec, lo que se debe a que el filtro es de tercer orden. A diferencia del filtro de tipo L, el filtro LCL, al ser un arreglo de inductancias y capacitancia, introduce una frecuencia de resonancia al sistema, por lo que es necesario una técnica de amortiguamiento.

2.4.2.1 Filtro LCL con amortiguamiento

Para evitar la resonancia que el filtro causa en el sistema, se recurre a menudo a una resistencia de amortiguamiento en serie con el capacitor [37]. El circuito del filtro amortiguado por medio de una resistencia en serie se observa en la Figura 36.

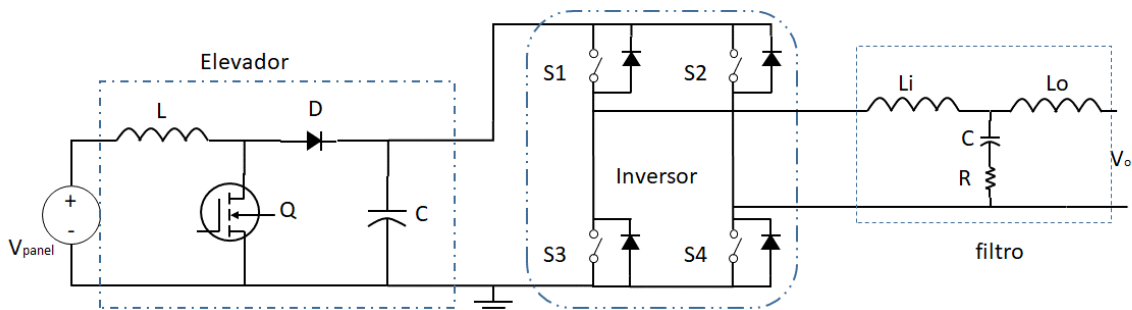


Figura 36. Esquema con filtro LCL amortiguado.

Para obtener la función de transferencia del filtro, en el circuito de la Figura 37 se analizan las mallas mediante las leyes de Kirchhoff [38]:

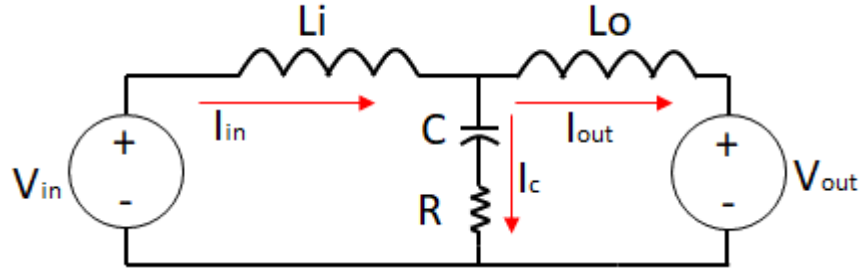


Figura 37. Circuito equivalente para el análisis del filtro LCL

$$V_{in} - L_i \frac{dI_{in}}{dt} - \frac{1}{C} \int I_c \cdot dt - I_c \cdot R = 0 \quad (2.8)$$

$$-\frac{1}{C} \int I_c \cdot dt - I_c \cdot R + L_o \frac{dI_{out}}{dt} + V_{out} = 0 \quad (2.9)$$

Se transforma al dominio de Laplace y se obtiene:

$$V_{in} - L_i \cdot S \cdot I_{in} - \frac{1}{C \cdot S} I_c - I_c \cdot R = 0 \quad (2.10)$$

$$-\frac{1}{C \cdot S} \cdot I_c - I_c \cdot R + L_o \cdot S \cdot I_{out} + V_{out} = 0 \quad (2.11)$$

Considerando que es un filtro ideal, la salida V_{out} se asume como:

$$V_{out} = 0 \quad (2.12)$$

Despejando I_c de (2.11) se obtiene:

$$I_c = \frac{S^2 \cdot L_o \cdot I_{out} \cdot C}{1 + R \cdot C \cdot S} \quad (2.13)$$

Sustituyendo (2.13) en (2.10) se obtiene la función de transferencia:

$$\frac{I_{out}}{V_{in}} = \frac{R \cdot C \cdot S + 1}{S^3 \cdot L_i \cdot L_o \cdot C + S^2 \cdot (L_i + L_o) \cdot C \cdot R + S \cdot (L_i + L_o)} \quad (2.14)$$

3

DISEÑO Y SIMULACIÓN DE LA TÉCNICA CFS

3.1 Técnica cambio de frecuencia sandia

La técnica Cambio de Frecuencia Sandia CFS se desarrolló en los laboratorios Sandia (*Sandia National Laboratories*). Se basa en el hecho de que, como medida estándar, los inversores fotovoltaicos incluyen protecciones que impiden la generación de ondas a frecuencias fuera de los límites de funcionamiento de la red eléctrica. Como se muestra en la Figura 38, la técnica CFS introduce una perturbación en la corriente del inversor, aumentando progresivamente la frecuencia hasta alcanzar los límites de las protecciones de sobre/sub frecuencia. El aumento en frecuencia se logra disminuyendo la duración de los semiciclos positivo y negativo y agregando, en los cruces por cero de la onda, tiempos muertos de la longitud necesaria para mantener la frecuencia nominal de 60 Hz. A estos tiempos muertos se les conoce como factor de corte. A fin de mejorar el tiempo de detección, y la eficiencia en general, la técnica tiene una realimentación positiva que depende de la frecuencia en el PCC.

La ecuación característica de la técnica CFS es [39, 40]:

$$cf_k = cf_0 + k \cdot (f_k - f_{red}) \quad (3.1)$$

donde:

- cf_k es el factor de corte en cada ciclo de línea.
- cf_0 es el factor de corte inicial.
- k es la constante de rapidez.
- f_k es la frecuencia medida en PCC en cada ciclo de línea.

- f_{red} es la frecuencia nominal de la red (60 Hz).

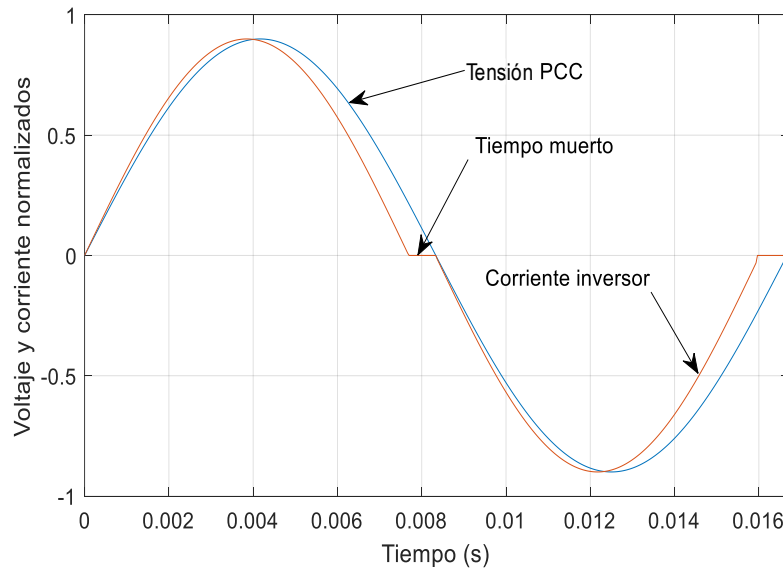


Figura 38. Formas de onda de la tensión y de la corriente modificada en la salida del inversor.

3.1.1 Factor de corte inicial

El factor de corte inicial es un parámetro que se puede modificar de forma libre. En [41] se muestra como se modifica el factor de corte inicial, de manera que se toman en cuenta valores específicos de la frecuencia; de esta manera, dependiendo del intervalo de frecuencia en el que se encuentra, el cf_0 será mayor o menor. En la práctica, es posible omitir cf_0 .

Elegir un valor inicial puede o no afectar en la detección de islas. Para explicar esto, supóngase un cf_0 positivo, lo cual tiene como meta producir un aumento de la frecuencia; la técnica perderá eficacia cuando la frecuencia de la red cambie en sentido opuesto (es decir, cuando $f_k < f_{red}$), porque la aplicación de (3.1) producirá un cf_k menor a cf_0 . Esto se refleja como una disminución en la frecuencia de la onda de salida del inversor lo cual, a su vez, tiende a compensar la disminución de la frecuencia de red y produce un retraso en la detección de la isla.

La Figura 39 muestra factores de corte tanto positivo como negativo.

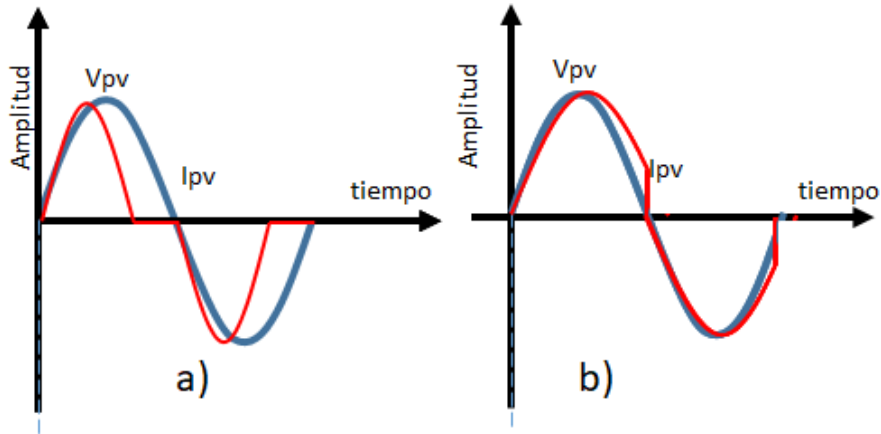


Figura 39. En a) se muestra un factor de corte positivo y en b) un factor de corte negativo.

3.1.2 Constante de rapidez k

Se le conoce como constante de rapidez de realimentación porque el tiempo de detección de la isla depende de su valor. Para obtener un valor de k , es necesario calcular:

$$\theta_{inv} = \frac{\pi}{2} \cdot [cf_0 + k \cdot (f_k - f_{red})] \quad (3.2)$$

$$\theta_{carga} = -\tan^{-1} \left[Q_f \cdot \left(\frac{f_0}{f_k} - \frac{f_k}{f_0} \right) \right] \quad (3.3)$$

Donde θ_{inv} es el ángulo de la corriente del inversor, que es el desfase entre la corriente y la tensión en el inversor producido por la duración del factor de corte, y θ_{carga} es el ángulo de la carga. Q_f es el factor de calidad en la carga. Además, es necesario que para cualquier escenario se cumpla que:

$$\frac{d\theta_{carga}}{df_k} < \frac{d\theta_{inv}}{df_k} \quad (3.4)$$

Sustituyendo (3.2) y (3.3) en la relación (3.4), se obtiene que [42, 43]:

$$k > \frac{4Q_f}{\pi f_0} \quad (3.5)$$

Así, para un factor de calidad unitario, el valor de k es igual a 0.2122, el cual es una referencia inicial para pruebas de condición de isla.

3.2 Programación del método CFS en MATLAB/simulink

El diagrama de flujo utilizado en MATLAB se ilustra en la Figura 40. Se muestra que lo primero es definir la fracción de corte inicial y la constante de rapidez, después se obtiene el valor de la tensión y la frecuencia en el PCC, de esta manera, el algoritmo pregunta si ocurrió un corrimiento en la frecuencia, y, en caso de que sea verdadero (formación de isla), comienza el aumento del factor de corte ya sea positivo o negativo. Con el aumento del factor de corte en la señal de referencia, la frecuencia también tiende a cambiar rápidamente; las protecciones se activan si esta excede los límites de sobre/sub frecuencia.

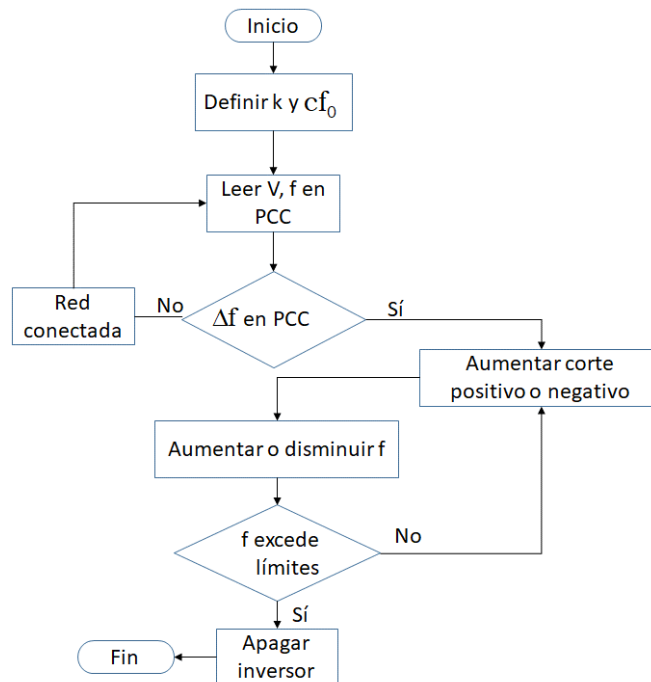


Figura 40. Diagrama de flujo de la técnica CFS utilizado en MATLAB.

En el código mostrado en 2 partes como *script 1* y *script 2* en el Anexo A, se muestra que la función de MATLAB tiene como entradas, la frecuencia y la tensión en el PCC, así como contadores de un ciclo, medio ciclo y el tiempo de corte anterior. Además, se desarrolló una mejora en la constante de rapidez: se especifica un intervalo de frecuencia en el que k conserva su valor inicial; fuera de ese intervalo, k cambia su valor para disminuir el tiempo de detección.

En las líneas de código del *script 2* también se muestran las condiciones en las que existe tiempo muerto en la corriente (fracción de corte k-ésimo en cada ciclo de línea, que corresponde a la variable T_{zk} en el código) y en las que debe haber un corrimiento de valores en tiempo para modificar la señal de referencia. El último apartado del código muestra los límites en que se activan las protecciones de sobre/sub frecuencia.

3.3 Simulación de técnica Cambio de Frecuencia Sandia

El entorno de programación de MATLAB/simulink ofrece ventajas como la programación de bloques. También ofrece la posibilidad de programar el código mediante bloques de “funciones de MATLAB”. Para la programación de la técnica CFS se usó tanto la programación a bloques para el circuito eléctrico como la programación de código (*script 1 y 2* mostrados en la sección anterior). El modelo de simulación contiene al sistema FV interconectado a red; sin embargo, para agilizar el tiempo de simulación y los resultados, se omiten la etapa de acondicionamiento de CD (etapa elevadora) y los módulos fotovoltaicos. Estas dos etapas se reemplazan por una fuente de CD que entrega el nivel de tensión que se requiere a la entrada de la etapa inversora (200 V). En la Figura 41 se muestra el modelo de simulink de MATLAB.

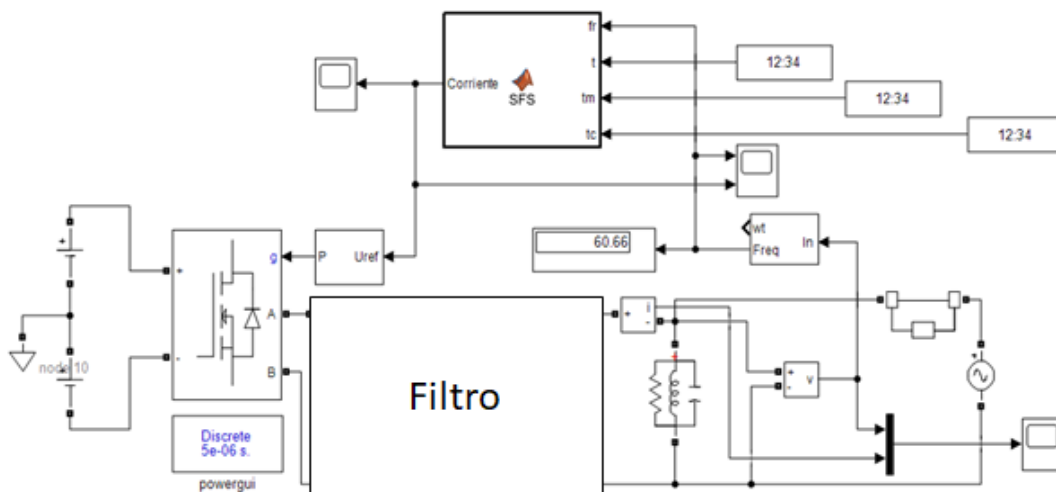


Figura 41. Modelo de simulación para condiciones de isla.

El modelo se conforma por una fuente de 200 V, un inversor monofásico, un filtro para la corriente, una carga RLC, la red y una función de MATLAB en la que se programó la técnica CFS.

3.3.1 Cambio de frecuencia sandia con filtro L

La Figura 42 muestra el modelo de simulación con un filtro de tipo L.

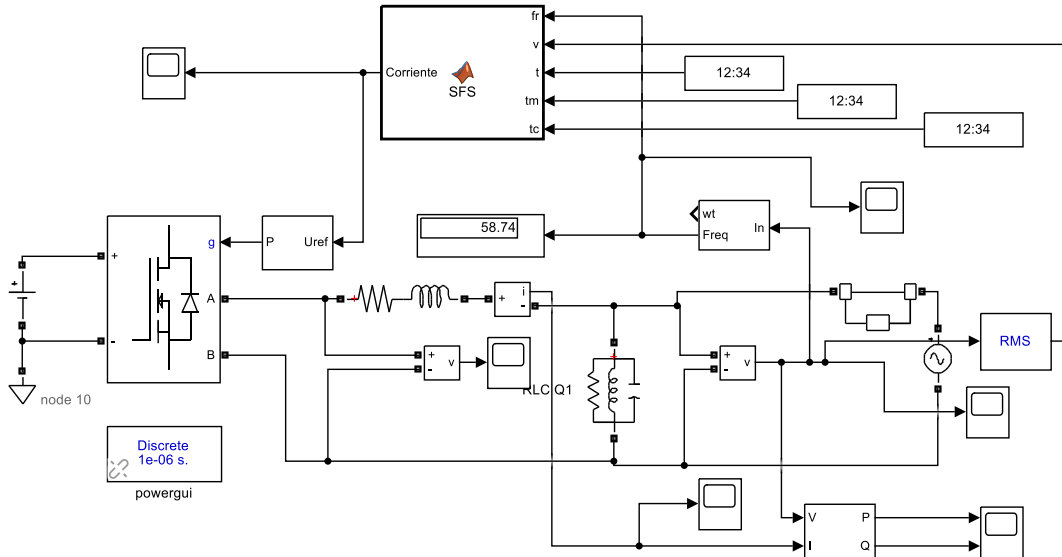


Figura 42. Modelo de simulación para condiciones de isla con filtro tipo L.

Tabla 2. Valores del modelo de simulación de condición de isla con filtro L.

Característica	Valor	Unidades
Frecuencia de conmutación	1800	Hz
Potencia del inversor	1000	W
Tensión de entrada	200	V
Tensión de salida	180	V
Tensión RMS de salida	127	V
Inductancia filtro	10	mH
Resistencia filtro	1	Ω
Resistencia (carga)	16.2	Ω
Capacitor (carga)	163.74	μF
Inductor (carga)	43	mH
Factor de calidad	1	-

De acuerdo a los resultados de la simulación, en la Figura 43 se muestra la tensión en el PCC.

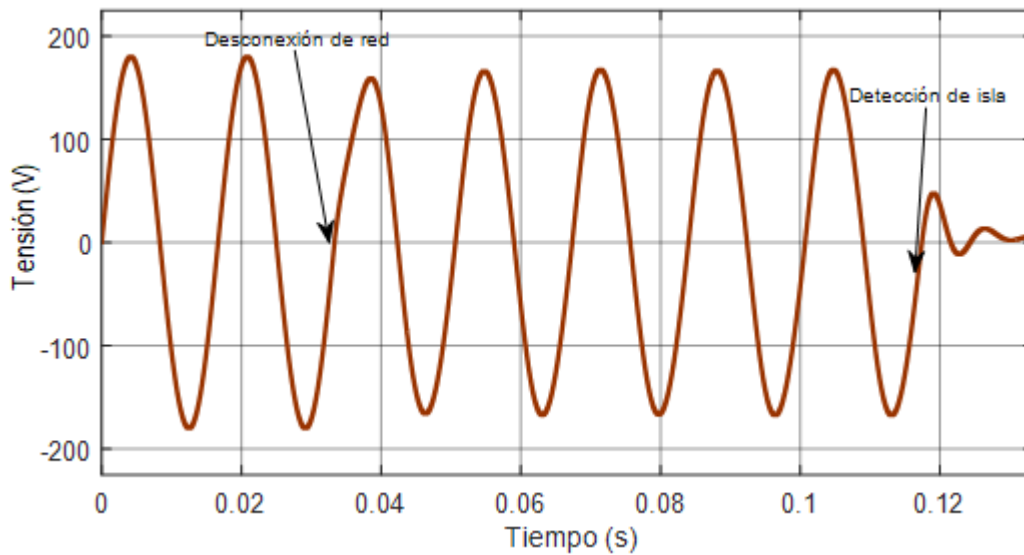


Figura 43. Tensión en el PCC. Desconexión de red después de dos ciclos y detección de isla en el quinto ciclo.

El tiempo total de detección en ciclos red es de 5 ciclos o 83.33 ms (tiempo después de los dos primeros ciclos cuando ocurre la desconexión). La onda de referencia correspondiente a la tensión de la Figura 43 es la que se muestra en la Figura 44.

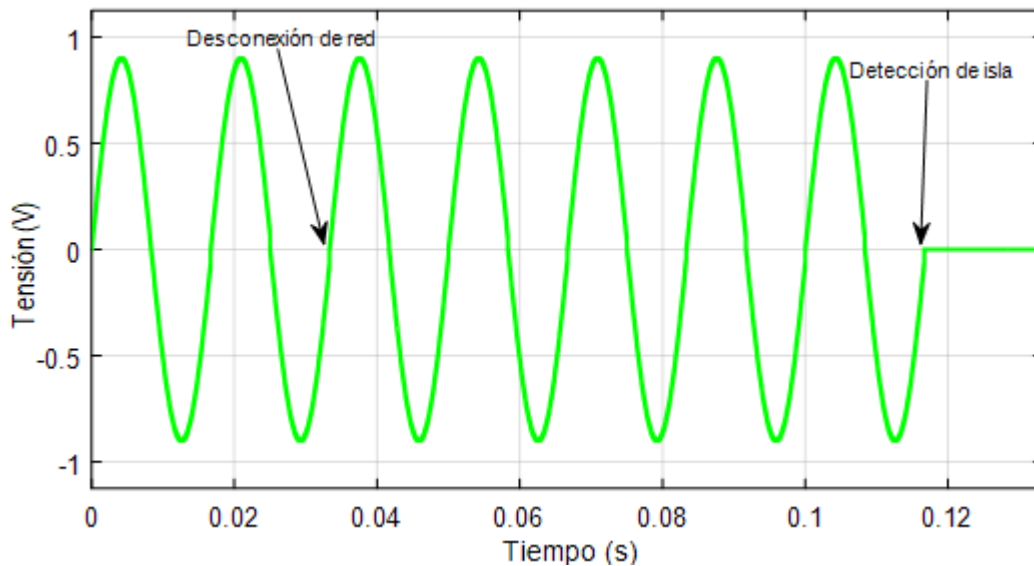


Figura 44. Onda de referencia para condición de isla.

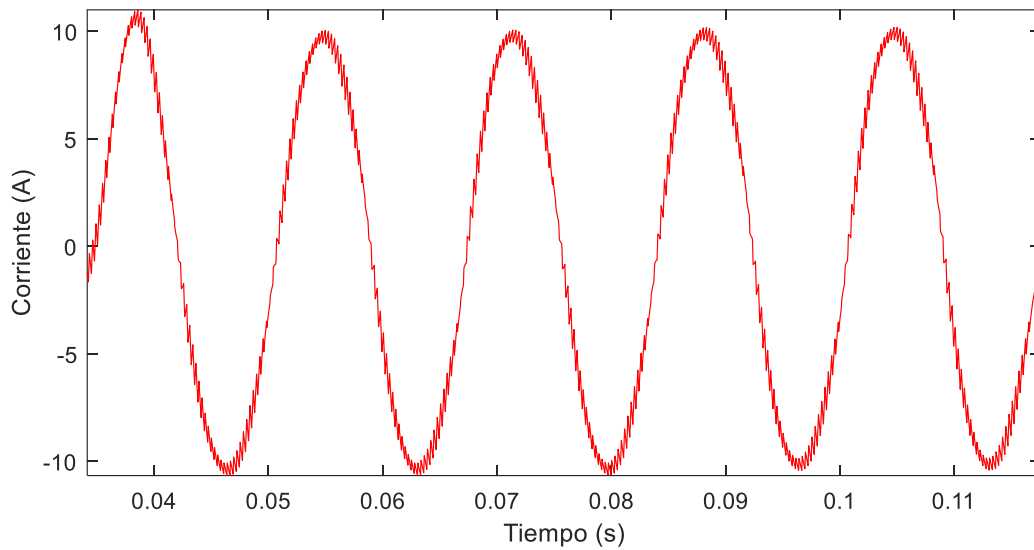


Figura 45. Corriente a la salida del filtro tipo L.

La Figura 45 muestra la onda de corriente, la cual tiene el contenido armónico del 7.72% (Figura 46) durante el lapso en que ocurrió la isla.

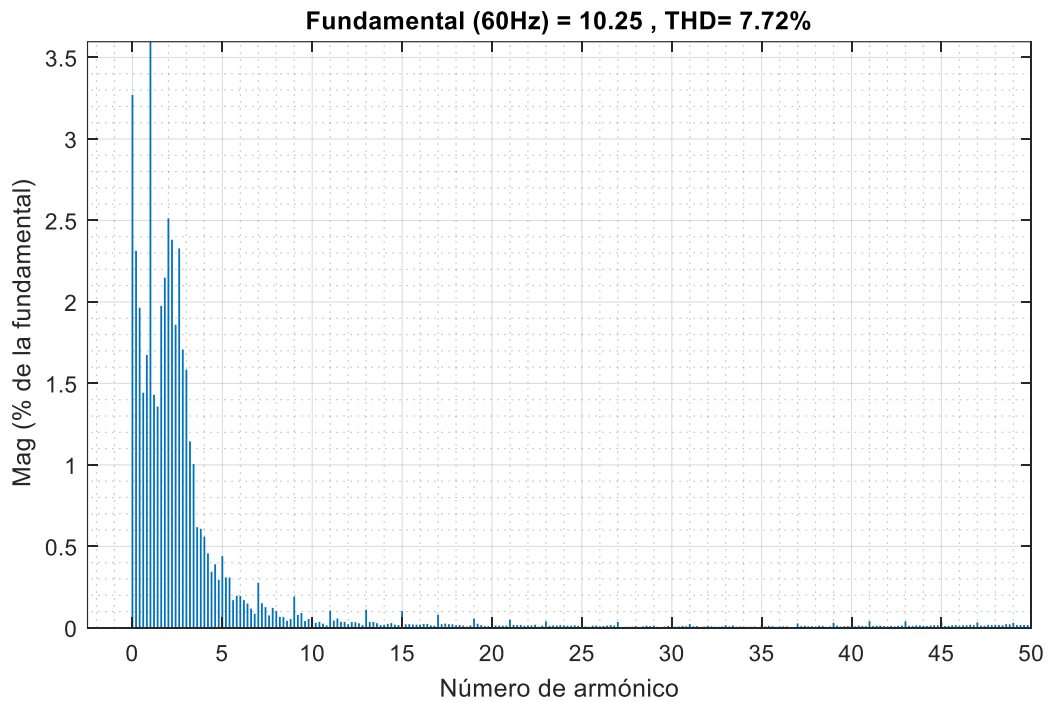


Figura 46. Contenido de THD en la corriente.

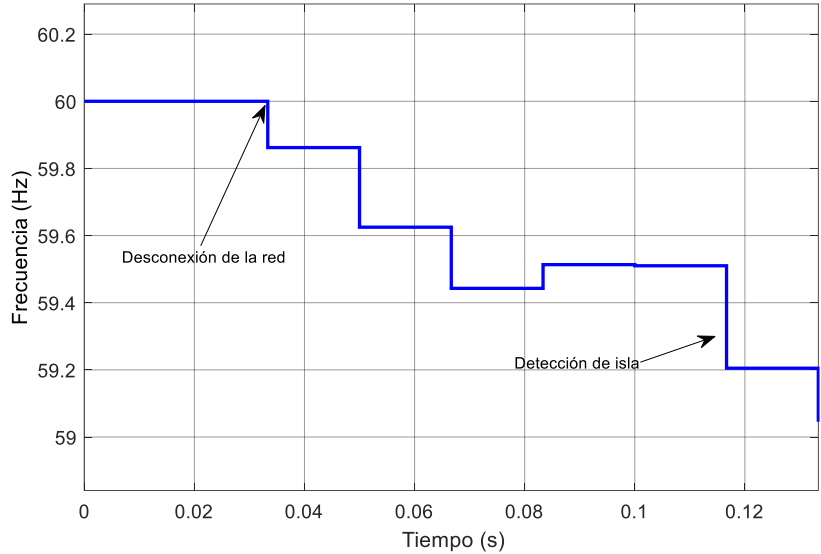


Figura 47. Señal de frecuencia en el PCC.

La Figura 47 muestra la frecuencia durante la condición de isla. Se muestra que, en este caso, fue la protección de subfrecuencia la que se activó para apagar el inversor. La salida del inversor se muestra en la Figura 48.

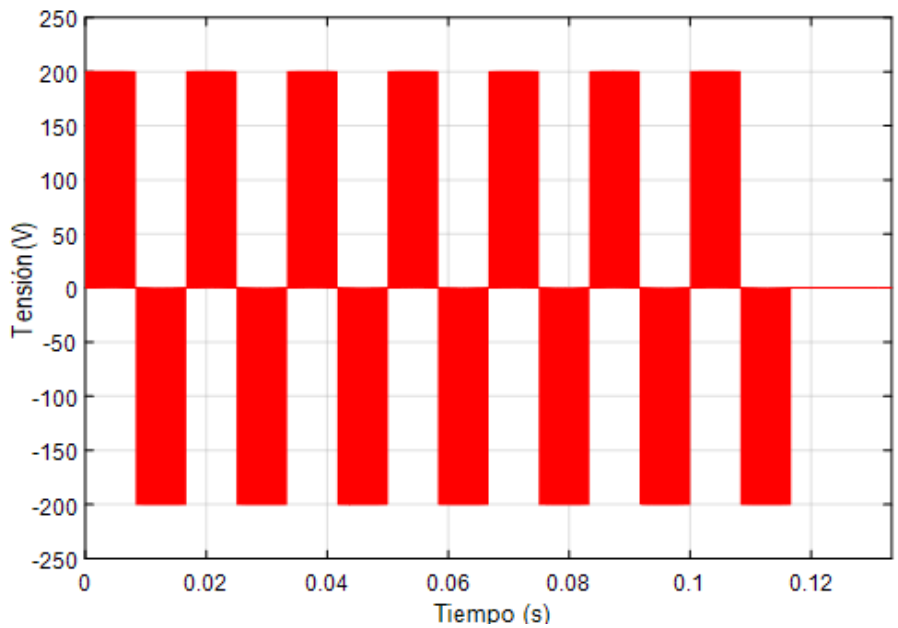


Figura 48. Tensión a la salida del inversor al detectar una isla.

3.3.2 Cambio de Frecuencia Sandia con filtro LCL

La Figura 49 muestra el modelo utilizado para la detección de islas con un filtro LCL. En el modelo se encuentra una fuente de 200 V que alimenta al inversor monofásico,

el cual tiene acoplado entre su salida y la red eléctrica un filtro tipo LCL, seguido de la carga RLC con un factor de calidad unitario y de la función de MATLAB que contiene la técnica CFS (*script 1 y 2*).

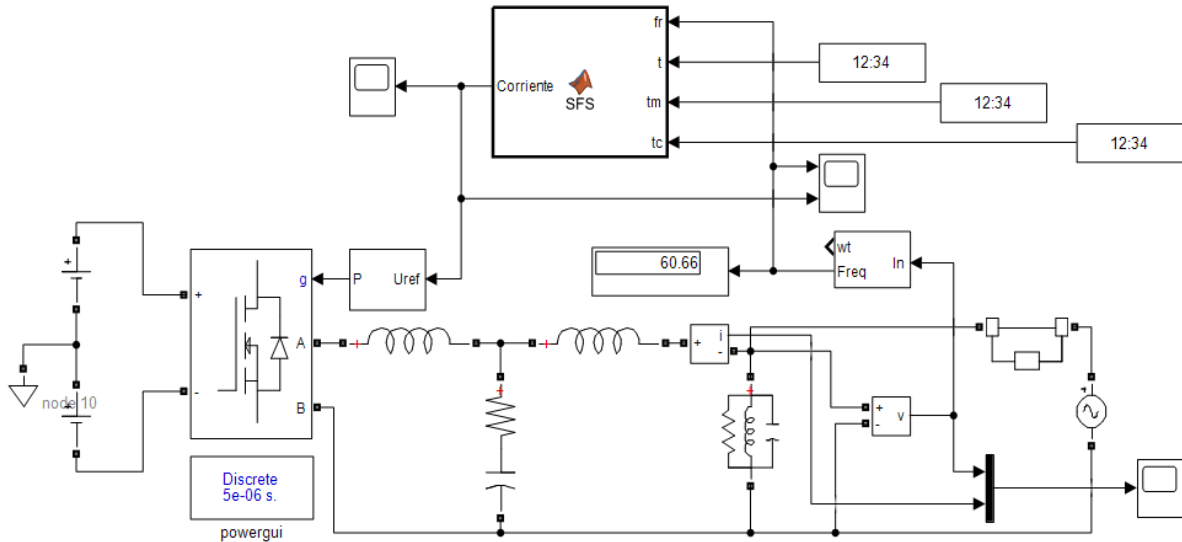


Figura 49. Esquema de detección de islas con filtro LCL.

Tabla 3. Valores del modelo de simulación de condición de isla con filtro LCL.

Característica	Valor	Unidades
Frecuencia de conmutación	1800	Hz
Potencia del inversor	1000	W
Tensión de entrada	200	V
Tensión de salida	180	V
Tensión RMS de salida	127	V
Capacitancia filtro	130.99	uF
Inductancia 1 filtro	20	mH
Inductancia 2 filtro	20	mH
Resistencia filtro	8.73	Ω
Resistencia (carga)	16.2	Ω
Capacitor (carga)	163.74	uF
Inductor (carga)	43	mH
Factor de calidad	1	-

En la Figura 50 se muestra la señal de referencia cuando sucede una isla. La isla se forma al terminar 2 ciclos de red, a los 33.33 ms. La isla se detecta después de 5 ciclos de red 116.66 ms, por lo que la señal de referencia se hace cero.

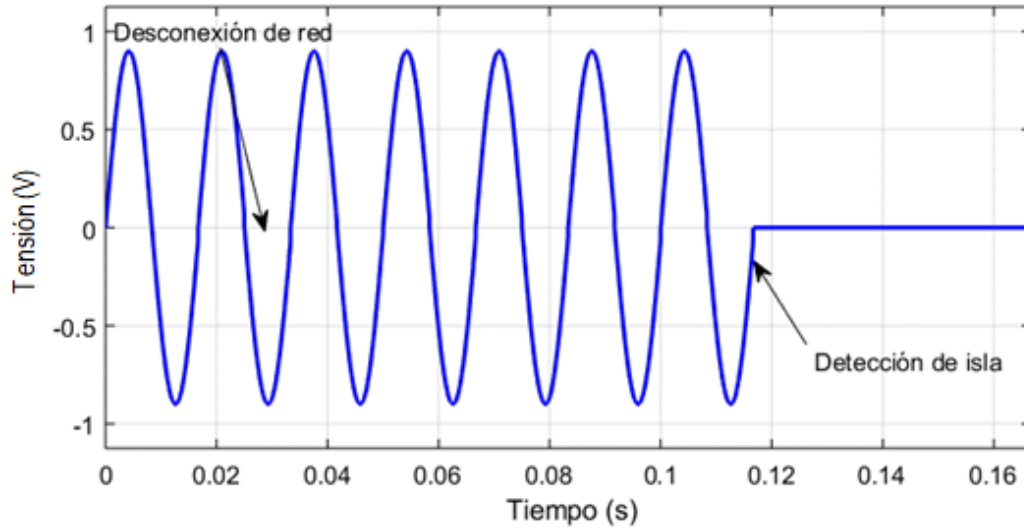


Figura 50. Señal de referencia en una condición de isla con un filtro LCL.

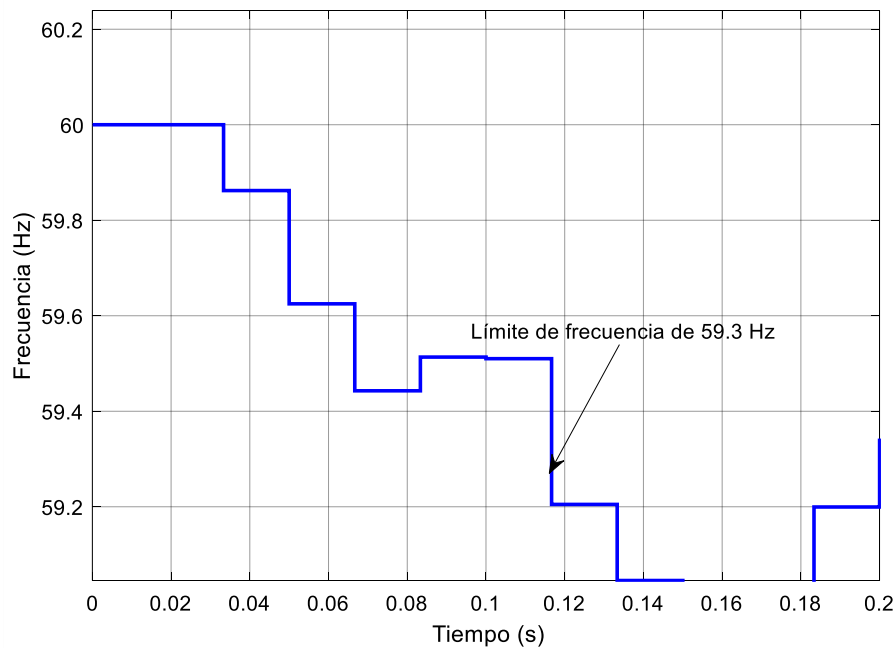


Figura 51. Frecuencia en el PCC cuando ocurre una isla.

En la Figura 51 se observa la frecuencia medida en el PCC durante el funcionamiento en isla. La variación en frecuencia empieza en el segundo ciclo, cuando se desconecta la red, la frecuencia comienza a caer por debajo de los 60

Hz. Esta disminución de frecuencia realimenta la fracción de corte y hace que siga disminuyendo hasta llegar al límite de 59.3 Hz.

La Figura 52 muestra la tensión en el PCC. El lapso corto en el que sucede una pequeña oscilación se debe al efecto de resonancia producido en el PCC.

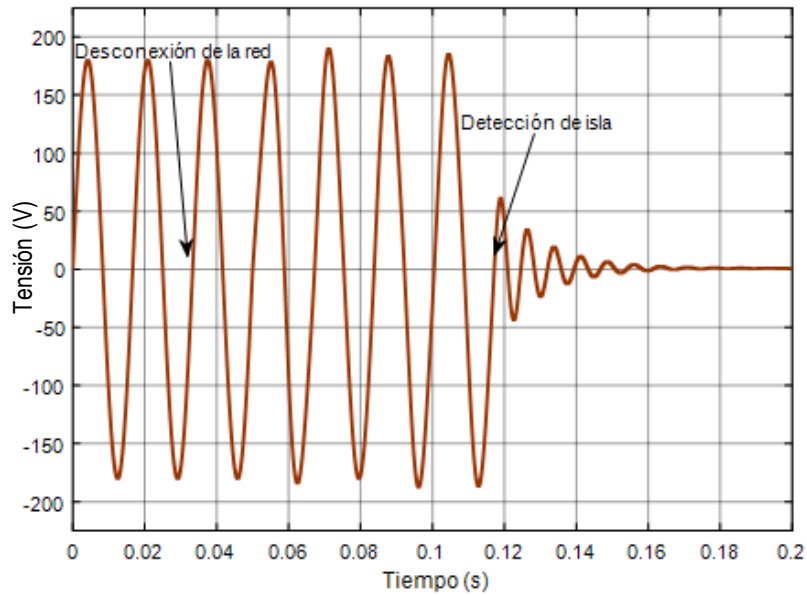


Figura 52. Tensión medida en PCC usando filtro LCL.

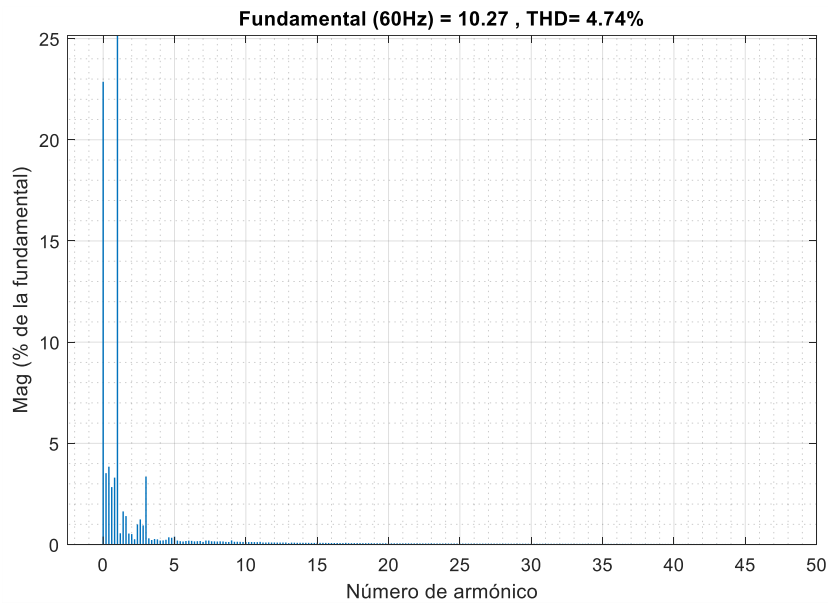


Figura 53. Contenido de THD con filtro tipo LCL.

La Figura 53 contiene la información sobre el contenido armónico (THD) que se inyecta a la red, el cual es de 4.74%.

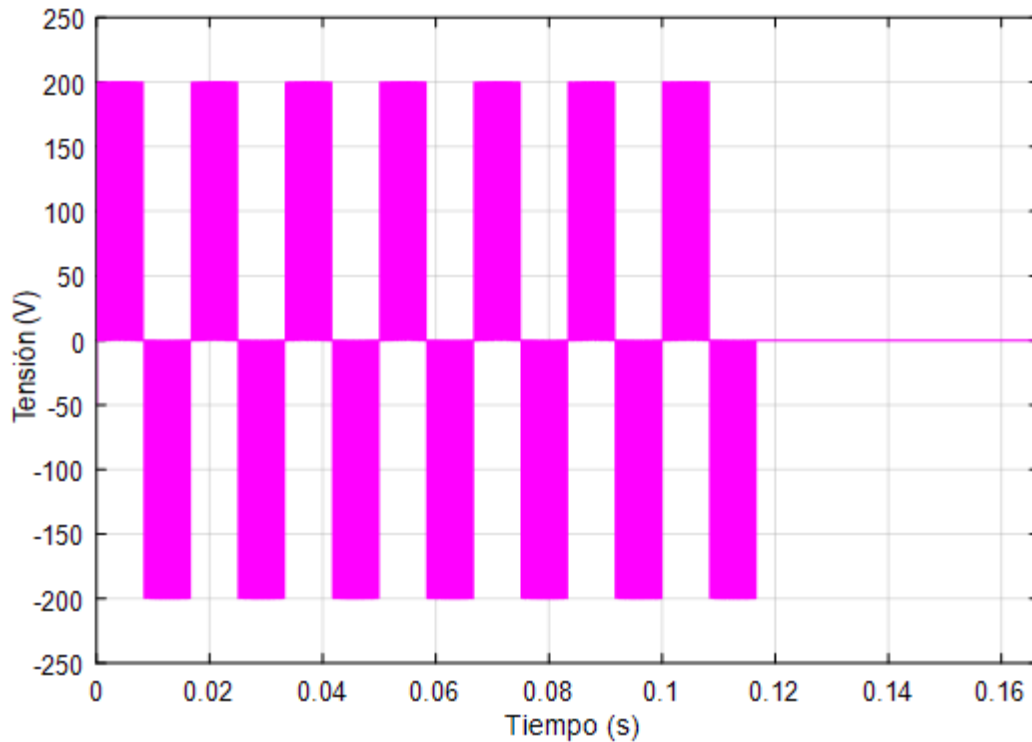


Figura 54. Tensión de salida en el inversor antes del filtro LCL.

La Figura 54 muestra la tensión de salida del inversor en condición de isla (detección para $t = 116.66$ ms).

3.3.3 Programación de alto nivel en MBED

Se implementó un algoritmo de programación estructurada para la técnica anti-isla CFS; el código se hizo en un lenguaje de alto nivel en el entorno MBED, un compilador en línea que utiliza una combinación de C y C++. En la Figura 55 se observa el diagrama de flujo que se utilizó con la tarjeta *nucleo stm32f767zi*.

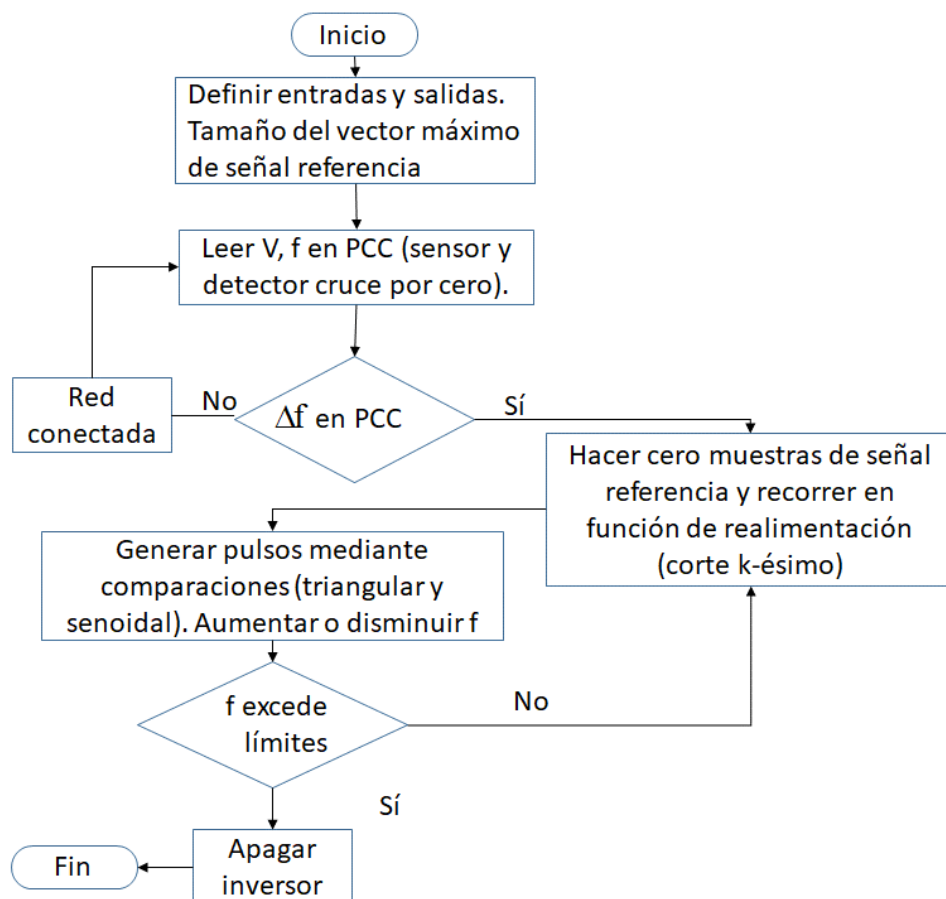


Figura 55. Diagrama de flujo utilizado en tarjeta *nucleo stm32f767zi*. V = tensión, f = frecuencia.

El pseudocódigo correspondiente al diagrama de flujo de la Figura 55 se observa en el Anexo B.

3.4 Resultados comparativos de simulación entre un filtro L y LCL

Los resultados de los dos filtros ante las mismas condiciones de operación muestran que es mejor utilizar el filtro LCL como filtro de interconexión a red, debido a que el contenido armónico exhibe una THD menor al 5% permitida en IEEE 929-2000. En las figuras 55 y 62 no solo aparecen armónicos impares, sino también de orden par o fraccionario, los cuales se deben a cambios dinámicos en los parámetros del circuito y generalmente al impacto de un controlador con realimentación [44]; sin embargo, en IEEE 929-2000 no proponen límites para los interarmónicos. A pesar de estos, el nivel de THD sigue siendo menor al permitido para el caso del filtro LCL.

En cuanto al tiempo de detección, es el mismo para ambos casos, pues depende del algoritmo. Los resultados de las simulaciones para un filtro tipo L y para un filtro tipo LCL se muestran en la Tabla 4.

Tabla 4. Resultados de simulaciones.

Filtro	Tiempo de detección	Cumple con IEEE 929-2000	THD	Cumple con IEEE 929-2000
Tipo L	5 ciclos	Si	7.72 %	No
Tipo LCL	5 ciclos	Si	4.74 %	Si

4

PROTOCOLO DE PRUEBAS PARA CONDICION DE ISLA

4.1 Sistema de red eléctrica

Las características nominales de la red eléctrica en México son una tensión eficaz $V_{\text{NOM}} = 127 \text{ V}$ y una frecuencia $f_{\text{NOM}} = 60 \text{ Hz}$.

A pesar de que son parámetros estables, suelen presentar de manera aleatoria problemas de variaciones, tanto en tensión (caídas o subidas de tensión) como en frecuencia (aumentos o disminuciones). Las perturbaciones más frecuentes con la red eléctrica son [45]:

- Bajada de tensión: es una reducción en la amplitud de la tensión con duración de 0.5 ciclos a 1 minuto. Las causas más comunes suelen ser fallos en el sistema o como consecuencia al encender cargas con altas demandas de corriente de arranque. Las cargas que operan bajo estas condiciones pueden sufrir desgaste, tal como sucede con los motores, que sufren sobrecalentamiento. También puede producirse la falla de cargas no lineales como en fuentes de alimentación de computadoras.
- Subida de tensión: su origen más común es la desconexión repentina de cargas grandes. Algunas de las consecuencias son la pérdida de datos en equipos de cómputo, parpadeos de luces, daños a semiconductores de los equipos y al aislamiento de conductores.
- Distorsión de onda: la distorsión de la onda en la red eléctrica se debe a cargas desequilibradas que producen circulación de corrientes no deseadas; al uso de

dispositivos que conmuten a frecuencias múltiplos de la frecuencia de la red; a la superposición de otra onda generada por equipos como convertidores de frecuencia; a perturbaciones periódicas provocadas por dispositivos electrónicos como controladores de velocidad variable; a ruido emitido por una gran variedad de dispositivos electrónicos, especialmente equipos de calidad dudosa.

- Parpadeo: son perturbaciones muy diferentes a las demás, en general, son cambios aleatorios en la tensión, producidos principalmente por equipos eléctricos o electrónicos que tengan variaciones significativas de corriente. Las variaciones de tensión son pequeñas, de entre el 95% y el 105% del valor nominal y a una frecuencia baja, por debajo de los 25 Hz.
- Variaciones de frecuencia: este tipo de anomalías es muy rara en la red de distribución, pero suele ser común en lugares donde tienen generadores de respaldo o si hay una infraestructura deficiente.

4.2 Respuesta a condiciones anormales de red

Un sistema FV debe detectar las condiciones anormales de operación de la red eléctrica y dejar de energizarla cuando la tensión o la frecuencia se encuentran fuera de los límites de IEEE 929-2000, cuando hay riesgo potencial de que ocurra una isla o cuando se detecta un exceso de corriente continua.

4.2.1 Intervalo normal de tensión de operación

De acuerdo a IEEE 929-2000 la tensión base es de $V_{NOM} = 120$ V. Debido a que la norma puede utilizarse también para otras tensiones base, en la Tabla 5 los límites se muestran en porcentajes.

Tabla 5. Porcentajes y tiempos de detección para diferentes niveles de tensión.

Tensión V_{PCC} en el PCC	Tiempo máximo de detección
$V_{PCC} < 50\%$	6 ciclos
$50\% \leq V_{PCC} < 88\%$	120 ciclos
$88\% \leq V_{PCC} \leq 110\%$	Funcionamiento normal
$110\% < V_{PCC} < 137\%$	120 ciclos

Los valores de la Tabla 5 se deben medir en valores eficaces en el PCC. El propósito de la demora permitida es atravesar por perturbaciones de corta duración, para evitar un número excesivo de disparos de apagado.

Es de suma importancia que, para equipos pequeños de potencia inferior a 10 kW, no se permita que el usuario ajuste los porcentajes límites. Para sistemas intermedios y grandes es posible hacer un ajuste en campo si lo aprueba el suministrador de energía.

4.2.2 Rango normal de operación de frecuencia

Los sistemas FV pequeños deben ser capaces de funcionar dentro de un intervalo fijo que va de 59.3 Hz a 60.5 Hz, por lo que los puntos de prueba para determinar si existe o no una isla son 59.2 Hz y 60.6 Hz. Para sistemas medianos y grandes, es posible reajustar el intervalo de funcionamiento para circunstancias especiales. Cuando la frecuencia de la red está fuera de los límites de 59.3 Hz y 60.5 Hz, el inversor debe dejar de energizar la línea de red dentro de los siguientes 6 ciclos. El motivo de permitir esta demora es atravesar perturbaciones de corta duración y evitar un número excesivo de disparos de apagado.

4.2.3 Distorsión armónica total

La distorsión armónica total es un parámetro que mide la cantidad de distorsión que posee una onda en comparación con una sinusoidal ideal. Esta se define como la relación entre la suma de los cuadrados de todas las armónicas de la onda dividida por su fundamental. La THD de la tensión, por ejemplo, se define como:

$$\text{THD}_v = \frac{\sqrt{\sum_{i=2}^{\infty} V_i^2}}{V_1} \cdot 100\% \quad (4.1)$$

4.2.4 Reconexión después de una condición de isla

Después de que ocurrió una condición de isla, es importante esperar a que tanto la tensión como la frecuencia se hayan restablecido. El servicio de red eléctrica debe mantenerse como mínimo 5 minutos con tensión y frecuencia nominales, tiempo suficiente para que el inversor reconecte automáticamente el sistema FV a la red.

4.2.5 Toma de tierra

Es de gran importancia que el sistema FV y el equipo de interconexión estén puestos a tierra, de acuerdo a los códigos aplicables. Por ejemplo, los generadores e inversores deben estar cableados al centro de carga de CA. Ninguno debe tener una unión interna entre los conductores neutro y de tierra. Tampoco debe tener tomas de corriente que se puedan usar cuando el generador o el inversor estén en funcionamiento mientras estén desconectados del centro de carga. Si se desean las tomas de corriente en el generador o el inversor, deben ser dispositivos de interrupción de circuito por falla a tierra.

4.2.6 Inyección de corriente directa

Los sistemas FV no deben inyectar a la red una corriente de CD cuya amplitud sea mayor al 0.5% de la corriente nominal de salida del inversor; esto aplica tanto a condiciones de operación normales como anormales. Los fabricantes de inversores generalmente usan uno de dos métodos para prevenir la inyección de corriente de CD a la red. Un método es incorporar un transformador de aislamiento de salida en el inversor. El otro método es usar un sensor de corriente que apaga al inversor cuando ésta alcanza el umbral de apagado.

4.3 Procedimiento de prueba para islas en inversores fotovoltaicos interconectados a red

Los inversores de sistemas FV interconectados a red están diseñados para conectarse en paralelo a la red eléctrica. Además de las protecciones de sobre/sub

tensión y sobre/sub frecuencia, este tipo de inversores incluyen un medio para apagarse cuando la red no está presente (formación de isla). La prueba de inversores en condiciones nominales que funcionen con una red real requieren de equipo especial para pruebas. Por lo tanto, las pruebas a plena potencia se reservan normalmente para procedimientos de certificación. Cualquier cambio que se haga en *software* o *hardware* debe probarse nuevamente para su certificación. El protocolo normalizado para someter a un inversor a pruebas de condición de isla se divide en dos procedimientos:

- El primer procedimiento se lleva a cabo para verificar que las protecciones de sobre/sub frecuencia y sobre/sub tensión funcionen correctamente, para utilizarlas en el segundo procedimiento.
- En el segundo procedimiento se efectúa la detección de isla [12].

4.3.1 Características de la instrumentación

Excepto para la frecuencia, en los siguientes procedimientos de prueba el error de medición para todos los parámetros debe ser inferior al 2%. El error de medición máximo para la frecuencia debe ser de 0.1 Hz.

4.3.2 Procedimiento para verificar los límites de tensión y frecuencia

La Figura 56 muestra el diagrama utilizado para verificar los límites de tensión y frecuencia.

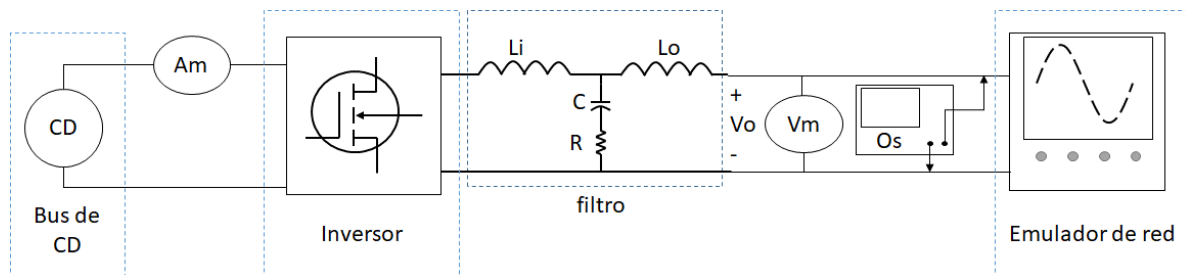


Figura 56. Circuito para verificar la activación en los límites de tensión y frecuencia.

- a) Conectar la salida del inversor a un emulador de red que sea capaz de absorber la energía liberada por el inversor, tal como se muestra en la Figura 56. No es necesario que el inversor funcione a potencia nominal para verificar los límites de tensión y frecuencia; por ejemplo, potencia de prueba al 50%.
- b) Ajustar el emulador de red a tensión y frecuencia nominales de 127 V - 60 Hz y verificar si el inversor está suministrando energía. Medir la tensión con un voltímetro en las terminales del emulador, denotado en la figura como V_m . También medir la frecuencia mediante un osciloscopio denotado en la figura como O_s , con el fin de confirmar que el emulador sí se encuentra ajustado a los valores requeridos. Es recomendable que el osciloscopio que se utilice sea portátil para evitar problemas de tierras. Igualmente conectar un amperímetro en serie con el inversor en el bus de CD, denotado como A_m en la figura, a fin de verificar si consume energía.
- c) Verificación de la protección contra sobre tensión
 - c.1) Aumentar manualmente la tensión por encima de 139.7 V, hasta que se active la protección contra sobre tensión.
 - c.2) Registrar el valor en el cual ocurrió la activación de la protección.
 - c.3) Restablecer la tensión a su valor nominal y verificar que:
 - c.3.i Un inversor con reinicio manual permanece desconectado del emulador de red. Restablecer la operación del inversor una vez que se verificó que permanecía desconectado.
 - c.3.ii Un inversor con reinicio automático no se reconecta hasta que haya transcurrido 5 minutos, especificado en 4.2.4.
 - c.4) Repetir diez veces los pasos c.1) a c.3).
 - c.5) Comprobar que en todas las corridas se satisface el límite de activación; con una sola falla en cualquier corrida, se considera que el sistema falla en la secuencia de prueba. Se calcula el valor promedio en el cual se activó la protección en caso de una prueba exitosa.
- d) Verificación de la protección contra sub tensión
 - d.1) Disminuir manualmente la tensión por debajo de 111.76 V, hasta que se active la protección contra sub tensión.

- d.2) Registrar el valor en el cual ocurrió la activación de la protección.
- d.3) Restablecer la tensión a su valor nominal y verificar que:
 - d.3.i Un inversor con reinicio manual permanece desconectado del emulador de red. Restablecer la operación del inversor una vez que se verificó que permanecía desconectado.
 - d.3.ii Un inversor con reinicio automático no se reconecta hasta que haya transcurrido 5 minutos, especificado en 4.2.4.
- d.4) Repetir diez veces los pasos d.1) a d.3).
- d.5) Comprobar que en todas las corridas se satisface el límite de activación; con una sola falla en cualquier corrida, se considera que el sistema falla en la secuencia de prueba. Se calcula el valor promedio en el cual se activó la protección en caso de una prueba exitosa.
- e) Verificación de la protección contra sobre frecuencia
 - e.1) Aumentar manualmente la frecuencia por encima de 60.5 Hz a un ritmo no mayor de 0.5 Hz/s, hasta que se active la protección contra sobre frecuencia.
 - e.2) Registrar el valor en el cual ocurrió la activación de la protección.
 - e.3) Restablecer la frecuencia a su valor nominal y verificar que:
 - e.3.i Un inversor con reinicio manual permanece desconectado del emulador de red. Restablecer la operación del inversor una vez que se verificó que permanecía desconectado.
 - e.3.ii Un inversor con reinicio automático no se reconecta hasta que haya transcurrido 5 minutos, especificado en 4.2.4.
 - e.4) Repetir diez veces los pasos e.1) a e.3).
 - e.5) Comprobar que en todas las corridas se satisface el límite de activación; con una sola falla en cualquier corrida, se considera que el sistema falla en la secuencia de prueba. Se calcula el valor promedio en el cual se activó la protección en caso de una prueba exitosa.
- f) Verificación de la protección contra sub frecuencia

- f.1) Disminuir manualmente la frecuencia por debajo de 59.3 Hz a un ritmo no mayor de 0.5 Hz/s, hasta que se active la protección contra sub frecuencia.
- f.2) Registrar el valor en el cual ocurrió la activación de la protección.
- f.3) Restablecer la frecuencia a su valor nominal y verificar que:
 - f.3.i Un inversor con reinicio manual permanece desconectado del emulador de red. Restablecer la operación del inversor una vez que se verificó que permanecía desconectado.
 - f.3.ii Un inversor con reinicio automático no se reconecta hasta que haya transcurrido 5 minutos, especificado en 4.2.4.
- f.4) Repetir diez veces los pasos f.1) a f.3).
- f.5) Comprobar que en todas las corridas se satisface el límite de activación; con una sola falla en cualquier corrida, se considera que el sistema falla en la secuencia de prueba. Se calcula el valor promedio en el cual se activó la protección en caso de una prueba exitosa.

4.3.3 Procedimiento para verificar la condición de isla

Definiciones:

- Se entiende como red a cualquier fuente capaz de mantener una isla en el intervalo recomendado de tensión y frecuencia.
- Se considera como fuente para esta prueba un generador con control de tensión y frecuencia y sin protecciones anti-isla.

Una vez que se verificaron los límites de frecuencia y tensión del inversor, se realiza una prueba para determinar que el inversor no mantiene un funcionamiento estable ante la ausencia de la red eléctrica.

Debido a la necesidad de conocer tanto la potencia activa como la potencia reactiva del inversor, se recomienda ejecutar esta prueba con una conexión a red real en lugar de un emulador de red.

La tensión debe estar al menos 3% antes de sus límites de activación, los cuales son $88\% * V_{NOM}$ o $110\% * V_{NOM}$; es decir, se realiza con tensiones de $0.91\% * V_{NOM}$

o $107\% \cdot V_{\text{NOM}}$. En la red mexicana esto equivale a 115.57 V o 135.89 V. La frecuencia debe estar al menos 0.25 Hz dentro de los límites de activación, los cuales son 60.5 Hz o 59.3 Hz; es decir, 59.55 Hz o 60.25 Hz (para esta prueba no se requiere variación de tensión ni de frecuencia).

El circuito para la prueba se muestra en la Figura 57. El procedimiento de prueba se basa en tener un factor de calidad Q_f del circuito en isla igual a 2.5. Nótese que en un caso de resonancia:

$$Q_f = \frac{1}{P} \sqrt{Q_L \cdot Q_C} \quad (4.2)$$

$$Q_L = Q_C = Q \quad (4.3)$$

$$Q_f = \frac{Q}{P} \quad (4.4)$$

Donde P es la potencia activa, Q_L la inductiva y Q_C es la capacitiva.

4.3.3.1 Antecedentes del procedimiento de prueba

Este procedimiento está diseñado para aplicarse de forma universal tanto en inversores con factor de potencia (FP) unitario como no unitario. Con inversores de FP unitario, el paso en donde se mide Q_{inv} , resultará en un valor igual a cero, simplificando el resto del procedimiento. Para inversores donde Q_{inv} no es cero, la prueba se complica por la presencia de potencia reactiva en el inversor.

Las corrientes armónicas que fluyen en la línea, el capacitor, el inductor y el inversor, complican aún más la situación al hacer que parezca que la corriente fluye aun cuando la componente de corriente de 60 Hz se hace cero. Por lo tanto, al ajustar la reactancia inductiva y capacitiva es importante utilizar instrumentos que puedan distinguir la componente de corriente y potencia de 60 Hz de otras frecuencias. Esta prueba debe realizarse con las relaciones de la potencia activa a la salida del inversor que se muestran en la Tabla 6.

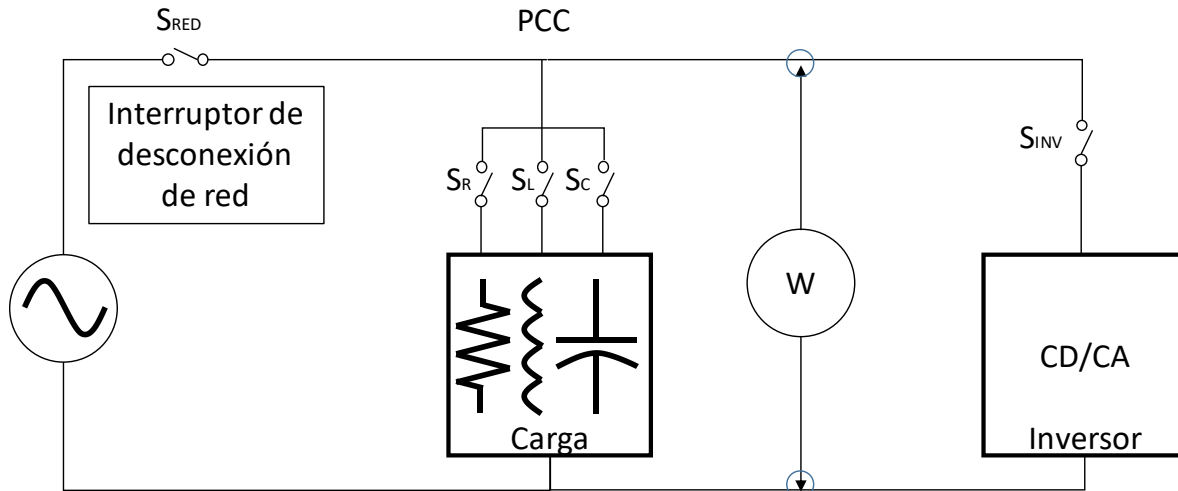


Figura 57. Circuito para pruebas de condición de isla.

4.3.3.2 Procedimiento de prueba de inversor anti-isla

Para los pasos de este procedimiento, supóngase un inversor de 1 kW. Las condiciones iniciales son $S_{RED} = 1$, $S_R = 0$, $S_L = 0$, $S_C = 0$ y $S_{INV} = 0$.

- a) Seleccionar la primera potencia de prueba (Tabla 6) de salida del inversor $P_{inv} = 250$ W.
 - I. Colocar los interruptores $S_{RED} = 1$, $S_R = 0$, $S_L = 0$, $S_C = 0$ y cerrar S_{INV} .
 - II. Activar el inversor y llevarlo a que inyecte P_{inv} .
 - III. Medir las potencias activa y reactiva P_{inv} y Q_{inv} con el wattmetro W ubicado en el PCC. Asumiendo que $Q_{inv} = 100$ VAR.
 - IV. Desconectar el inversor, abriendo S_{INV} , y apagarlo.
 - V. Determinar la cantidad de potencia inductiva requerida en la carga RLC usando la relación $Q_L = 2.5 P_{inv}$, con el fin de ajustar un factor de calidad $Q_f = 2.5$. Esto es $Q_L = 625$ VAR.
 - VI. Conectar un inductor como primer elemento de la carga RLC y ajustar la inductancia hasta alcanzar Q_L . Medir con el wattmetro en el PCC. Colocar $S_{RED} = 1$ y únicamente cerrar S_L .

- VII. Conectar un capacitor en paralelo con el inductor y ajustar la reactancia capacitiva de modo que $Q_L - Q_{inv} = Q_C = 525 \text{ VAr}$. Medir con el wattmetro en el PCC. Poner $S_{RED} = 1$, $S_L = 1$ y cerrar únicamente S_C .
- VIII. Conectar una resistencia que resulte en un consumo de la carga RLC igual a 250 W. Medir con el wattmetro en el PCC. Colocar $S_{RED} = 1$, $S_L = 1$, $S_C = 1$ y cerrar únicamente S_R . Una vez terminados los pasos V, VI y VII, la carga tendrá un factor de calidad $Q_f = 2.5$.
- IX. Con $S_{RED} = 1$, $S_L = 1$, $S_C = 1$, $S_R = 1$, cerrar S_{INV} y encender el inversor. Comprobar que la potencia de salida del inversor es la que se determinó en el paso a), es decir, $P_{inv} = 250 \text{ W}$.
- X. Abrir S_{RED} para iniciar la prueba. Verificar en qué tiempo se activa la protección anti-isla. En este paso convendría tener un mecanismo que comunique al interruptor S_{RED} y al barrido de un osciloscopio.
- XI. Si el tiempo de activación de la protección satisface el requisito del estándar IEEE 929-2000, se ajusta ya sea el capacitor, o bien el inductor. El ajuste debe ser aproximadamente, del 1% del valor determinado en VI o VII, y dentro de un intervalo del $\pm 5\%$.
- XII. Reactivar el inversor y repetir la prueba a partir del paso VI. Si alguna de las pruebas resulta en una isla por más tiempo del especificado, la unidad no pasa la prueba y la secuencia de prueba se considera terminada.

NOTA: El propósito del procedimiento hasta el punto IX es poner a cero los componentes de 60 Hz de la potencia activa y reactiva, o poner a cero el componente de 60 Hz del flujo de corriente, en el interruptor S_{RED} . Las resonancias del sistema generalmente generarán corrientes armónicas en el circuito de prueba. Estas corrientes armónicas normalmente harán que sea imposible poner a cero una medición de potencia aparente o flujo de corriente en S_{RED} . Debido al error de medición del equipo de prueba y al impacto de las corrientes armónicas, es necesario realizar pequeños ajustes en el circuito de prueba para lograr el peor caso del comportamiento de isla. Se ejecuta el paso XI para realizar estos pequeños ajustes.

La Tabla 6 muestra las relaciones de potencia donde ambos valores se dan como un porcentaje de la capacidad total de la salida del inversor. Se registrará el tiempo real para cada prueba y una sola falla de cualquiera de ellas se considera una falla en toda la secuencia de la prueba. Se realizará un total de 44 repeticiones, 11 repeticiones (ya incluyendo el caso en el que se encuentran los valores de L y C) por cada relación de potencia de la tabla.

Si el inversor es de factor de potencia unitario, cuando se mida la potencia reactiva se obtendrá un valor igual a cero. Esto simplemente simplifica el resto del procedimiento; sin embargo, se deben realizar todos los pasos del procedimiento.

Tabla 6. Carga real, en porcentaje de la potencia nominal.

Carga real	Salida del inversor
25%	25%
50%	50%
100%	100%
125%	100%

La hoja de prueba para este procedimiento, ya sea con ajuste de inductancia o de capacitancia en la que se debe anotar el tiempo de detección de la isla y si fue exitosa o no la prueba, se muestra a continuación:

Tabla 7. Hoja de prueba para condición de isla con ajuste de inductancia.

Potencia de prueba P_{inv} :	Potencia reactiva Q_{inv} :	
Primera prueba con la carga RLC		
R:	L:	C:
	Duración de isla:	¿Aprobada?:
Ajuste de L	Duración de isla	¿Prueba aprobada?
L1 = 0.95*L		
L2 = 0.96*L		
L3 = 0.97*L		
L4 = 0.98*L		
L5 = 0.99*L		
L6 = 1.01*L		
L7 = 1.02*L		
L8 = 1.03*L		
L9 = 1.04*L		
L10 = 1.05*L		

Tabla 8. Hoja de prueba para condición de isla con ajuste de capacitancia.

Potencia de prueba P_{inv} :	Potencia reactiva P_{q-inv} :	
Primera prueba con la carga RLC		
R:	L:	C:
	Duración de isla:	¿Prueba aprobada?:
Ajuste de C	Duración de isla	¿Prueba aprobada?
C1 = 0.95*C		
C2 = 0.96*C		
C3 = 0.97*C		
C4 = 0.98*C		
C5 = 0.99*C		
C6 = 1.01*C		
C7 = 1.02*C		
C8 = 1.03*C		
C9 = 1.04*C		
C10 = 1.05*C		

5

CONCLUSIONES Y TRABAJOS FUTUROS

5.1 Conclusiones

Se reportaron los aspectos más importantes en los sistemas fotovoltaicos de interconexión a red, como las etapas en que se conforma o los materiales que se utilizan. Así mismo, se revisaron las características relevantes del funcionamiento en modo isla, las causas principales que comprenden desde errores humanos hasta accidentes naturales; además de las consecuencias más importantes, en las que sobre sale el exponer la integridad de una persona llegando al punto de causar su muerte.

Al revisar los métodos de detección de islas más utilizados hasta la actualidad, se observó que su objetivo es mover los puntos de operación de la frecuencia y la tensión hasta fuera de los límites normales de funcionamiento, con el fin de activar protecciones que anulen el funcionamiento del sistema FV. Las técnicas activas más utilizadas son: detección por manipulación de frecuencia; manipulación de tensión; inyección de potencias activa o reactiva y detección por armónicos. Todas estas técnicas presentan ZND, tiempos de detección y niveles de dificultad diferentes.

La técnica de detección aplicada fue Cambio de Frecuencia Sandia CFS, ya que en la revisión del estado del arte resultó ser de las mejores. Su simulación en *software* se realizó en *simulink* de MATLAB.

Para cumplir con el estándar IEEE 929-2000 se necesitan dos características en el inversor de interconexión a red:

- Tiempo máximo de detección de islas en frecuencia de 6 ciclos de línea o 0.1 s.
- Cantidad de THD no mayor al 5%.

Dicho esto, se decidió por cumplir en primer lugar con el tiempo de detección y después con el nivel de contaminación armónica. Ambos requisitos se satisfacen en este proyecto de tesis.

El conflicto que persistió durante más tiempo para satisfacer los requisitos del estándar IEEE 929-2000 fue que no se cumplía con el tiempo de detección de la isla, el cual no debe exceder 6 ciclos red (0.1 s) cuando se trata de detectar cambios en la frecuencia. No obstante, conforme se avanzaba en las pruebas, el tiempo de detección mejoró gradualmente, lo que se atribuye a la disminución en el factor de corte inicial y al cambio dinámico de la constante de rapidez, esto con el fin de que el k -ésimo factor de corte en la señal de referencia siga con mayor velocidad al cambio de frecuencia.

En la literatura técnica se menciona la forma de obtener un valor inicial en la constante de rapidez; sin embargo, en este proyecto de tesis se especificó un intervalo de frecuencia en el que la constante de rapidez conservaba su valor inicial y, fuera de este intervalo, la constante de rapidez aumentaba su valor para disminuir el tiempo de detección de isla. De acuerdo a (3.5) el valor de k depende directamente del factor de calidad Q_r ; se recomienda este valor inicial dentro del intervalo de frecuencia de entre 59.7 Hz y 60.16 Hz; fuera de este intervalo es mejor aumentar su valor.

El cumplimiento de la THD en la corriente que satisfaga la norma IEEE 929-2000 es lo más complicado para una frecuencia de modulación muy baja (menor a 3 kHz), pues los filtros de salida del inversor resultan de valores muy grandes. Se recomienda trabajar con frecuencias mayores (se sugieren frecuencias mayores a 7 kHz) para desplazar los armónicos con mayor impacto en la THD hacia altas frecuencias, y no afecte a los primeros 50 armónicos. Elevar la frecuencia de conmutación también ayuda a obtener filtros de valores más pequeños, lo que mejora su volumen y costo.

Las simulaciones validan a la técnica CFS para usarse en pruebas de condición de isla en inversores interconectados a red, ya que cumple con el tiempo y contenido armónico especificado en IEEE 929-2000. De acuerdo a los resultados, para el caso del tiempo de detección queda un margen de holgura de un ciclo de línea (16.66%), utilizando 5 de 6. Para la THD se obtuvo un margen reducido, dejando solo 0.26% disponible, pues se logró una THD de 4.74% de un límite de 5%.

En cuanto a la plataforma en la que se programó la técnica de detección, la cual va orientada a tarjetas de desarrollo como la *nucleo stm32f767zi* por la facilidad de programación, el precio y su compatibilidad con el *software* que se utilizó para las simulaciones, podría trabajar a frecuencias de entre 1.8 kHz a 3 kHz, velocidad limitada por hardware. Por lo que, para una implementación de laboratorio, se recomienda usar tarjetas que trabajen a mayor velocidad o una combinación de microcontrolador para control y una FPGA (*Field Programmable Gate Array*) para modulaciones.

Existen algunas alternativas de *Lattice Semiconductor* como la *IceStick Evaluation Kit* o *Alhambra*, que se adquieren por un costo muy accesible, comparable con el de la tarjeta *stm32f767zi*. En el mercado de las tarjetas de desarrollo también existen híbridas de microcontroladores y FPGA en una sola placa, tal como la *BlackIce II* de cuarta generación, que contiene hardware de código abierto y se obtiene con un precio competitivo.

Las pruebas de un inversor interconectado a red se describen en el capítulo 4, en el que se detalla un protocolo normalizado y aplicable a inversores con factor de potencia unitario y no unitario; esto con el fin de agilizar las pruebas de laboratorio a quienes exploran implementaciones físicas.

5.2 Trabajos futuros

Algunos de los puntos más importantes a seguir investigando como trabajos futuros son:

- Someter a pruebas la técnica CFS, implementada en un inversor de interconexión a red, bajo el protocolo de pruebas mostrado.
- Cumplir con normas globales, como IEC 62116 o UL1741 para la aprobación de calidad de inversores de interconexión a red.
- Mejorar la técnica propuesta implementando una combinación con otras técnicas que involucren la amplitud de la tensión, pues normalmente se reportan por separado.
- Implementar la etapa de acondicionamiento CD/CD (convertidor elevador) para observar los efectos finales en la técnica de detección de islas.
- Incluir técnicas MPPT para competir con lo que existe actualmente en el mercado de fabricantes de inversores.

REFERENCIAS

- [1] M. B. Jebli and S. B. Youssef, "The role of renewable energy and agriculture in reducing CO2 emissions: Evidence for North Africa countries," *Ecological indicators*, vol. 74, pp. 295-301, 2017.
- [2] A. Vásquez, "La energía renovable en México: perspectivas desde el Balance Nacional de Energía 2012," *Revista Economía Informa*, vol. 385, pp. 90-99, 2014.
- [3] N. Kannan and D. Vakeesan, "Solar energy for future world:-A review," *Renewable and Sustainable Energy Reviews*, vol. 62, pp. 1092-1105, 2016.
- [4] H. Kobayashi, K. Takigawa, E. Hashimoto, A. Kitamura, and H. Matsuda, "Method for preventing islanding phenomenon on utility grid with a number of small scale PV systems," in *The Conference Record of the Twenty-Second IEEE Photovoltaic Specialists Conference*, pp. 695-700 vol.1, 1991.
- [5] B. C. O'Neill and B. S. Chen, "Demographic determinants of household energy use in the United States," *Population and development review*, vol. 28, pp. 53-88, 2002.
- [6] L. Peña and S. Lizbeth, "Hogares y consumo energético en México," *Revista Didital Universitaria [en línea]*, vol. 13, 2012.
- [7] Z. Ye, A. Kolwalkar, Y. Zhang, P. Du, and R. Walling, "Evaluation of anti-islanding schemes based on nondetection zone concept," *IEEE transactions on power electronics*, vol. 19, no. 5, pp. 1171-1176, 2004.
- [8] A. Datta, A. Ray, D. Mukherjee, and H. Saha, "Selection of islanding detection methods based on multi-criteria decision analysis for grid-connected photovoltaic system applications," *Sustainable Energy Technologies and Assessments*, vol. 7, pp. 111-122, 2014.
- [9] B. Verhoeven, *Utility aspects of grid connected photovoltaic power systems*. International Energy Agency, 1998.
- [10] B. Mather, "Prevention of Unintentional Islands in Power Systems with Distributed Resources," *National Renewable Energy Laboratory*, 2016.

- [11] D. Velasco, C. Trujillo, G. Garcerá, and E. Figueres, "Review of anti-islanding techniques in distributed generators," *Renewable and sustainable energy reviews*, vol. 14, no. 6, pp. 1608-1614, 2010.
- [12] "IEEE Recommended Practice for Utility Interface of Photovoltaic (PV) Systems," *IEEE Std 929-2000*, p. i, 2000.
- [13] F. De Mango, M. Liserre, A. Dell'Aquila, and A. Pigazo, "Overview of anti-islanding algorithms for PV systems. Part I: Passive methods," in *power electronics and motion control conference, EPE-PEMC. 12th international*, pp. 1878-1883, 2006.
- [14] P. Jain, V. Agarwal, B. P. Muni, E. Rao, D. Gehlot, and S. G. Kumar, "Active Anti-Islanding technique with reduced Non-Detection Zone for Centralized Inverters," in *International Power Electronics Conference (IPEC-Niigata-ECCE Asia)*, pp. 3471-3477, 2018.
- [15] L. Li, C. Hu, J. Hu, and Y. Dong, "Islanding detection method for PV grid-connected inverter based on dynamic reactive power disturbance," in *IEEE 10th Conference on Industrial Electronics and Applications (ICIEA)*, pp. 1471-1475, 2015.
- [16] J. B. Jeong and H. J. Kim, "Active anti-islanding method for PV system using reactive power control," *Electronics Letters*, vol. 42, no. 17, p. 1, 2006.
- [17] B. Yu, M. Matsui, J. So, and G. Yu, "A high power quality anti-islanding method using effective power variation," *Solar Energy*, vol. 82, no. 4, pp. 368-378, 2008.
- [18] Z. Guo, "A harmonic current injection control scheme for active islanding detection of grid-connected inverters," in *IEEE International Telecommunications Energy Conference (INTELEC)*, pp. 1-5, 2015.
- [19] P. Gupta, D. Jain, and R. Bhatia, "Islanding detection technique for a distributed generation with perfectly matched load condition," in *International Conference on Computing, Communication and Automation (ICCCA)*, pp. 1503-1506, 2017.
- [20] W. Huang *et al.*, "Analysis of the NDZ formulation theory of active frequency shift islanding detection method for grid-connected PV system," in *IEEE PES*

- Asia-Pacific Power and Energy Engineering Conference (APPEEC)*, 2013, pp. 1-5, 2013.
- [21] Y. H. Cheng, K. Chen, C. Yin, J. Zhang, and L. B. Bai, "An improved active islanding detection method applying to multi-inverter power system," in *IEEE International Conference on Applied Superconductivity and Electromagnetic Devices (ASEMD)*, pp. 561-562, 2015.
- [22] L. Yu, D. Zhang, and J. He, "Active islanding detection method for multi-inverter in power distribution system," in *IEEE Conference on Energy Internet and Energy System Integration (EI2)*, pp. 1-5, 2017.
- [23] M. Khodaparastan, H. Vahedi, F. Khazaeli, and H. Oraee, "A novel hybrid islanding detection method for inverter-based DGs using SFS and ROCOF," *IEEE Transactions on Power Delivery*, vol. 32, no. 5, pp. 2162-2170, 2017.
- [24] C. Li, Q. Hui, Y. Teng, C. Xiong, and Y. Zhu, "Island Detection Based on Improved Sandia Frequency-Shift Method," in *Sixth International Conference on Intelligent Systems Design and Engineering Applications (ISDEA)*, pp. 474-478, 2015.
- [25] J. Tao, H. Han, Z. Wang, Y. Shu, W. Fang, and Y. Li, "An Advanced Islanding Detection Strategy Coordinating the Newly Proposed V Detection and the ROCOF Detection," in *IEEE Innovative Smart Grid Technologies-Asia (ISGT Asia)*, pp. 1204-1208, 2018.
- [26] D. Velasco, C. Trujillo, G. Garcera, and E. Figueres, "An active anti-islanding method based on phase-PLL perturbation," *IEEE Transactions on Power Electronics*, vol. 26, no. 4, pp. 1056-1066, 2011.
- [27] M. Liserre, A. Pigazo, A. Dell'Aquila, and V. M. Moreno, "An anti-islanding method for single-phase inverters based on a grid voltage sensorless control," *IEEE Transactions on Industrial Electronics*, vol. 53, no. 5, pp. 1418-1426, 2006.
- [28] S.-I. Jang and K.-H. Kim, "An islanding detection method for distributed generations using voltage unbalance and total harmonic distortion of current," *IEEE transactions on power delivery*, vol. 19, no. 2, pp. 745-752, 2004.

- [29] W. Y. Teoh and C. W. Tan, "An overview of islanding detection methods in photovoltaic systems," *World Academy of Science, Engineering and Technology*, vol. 58, pp. 674-682, 2011.
- [30] M. Pietzsch García, "Convertidores CC/CA para la conexión directa a red de sistemas fotovoltaicos: comparación entre topologías de 2 y 3 niveles," 2004.
- [31] J. W. Stevens III, R. H. Bonn, J. W. Ginn, S. Gonzalez, and G. Kern, "Development and testing of an approach to anti-islanding in utility-interconnected photovoltaic systems," Sandia National Labs., Albuquerque, NM (US); Sandia National Labs., Livermore, CA (US)2000.
- [32] F. B. Fernández-Pola, "Energía solar fotovoltaica," *Revista de Obras Públicas: Organo profesional de los ingenieros de caminos, canales y puertos*, no. 3548, pp. 29-34, 2013.
- [33] M. K. Kazimierczuk, *Pulse-width modulated DC-DC power converters*. John Wiley & Sons, 2015.
- [34] J. Sabarad and G. Kulkarni, "Comparative analysis of SVPWM and SPWM techniques for multilevel inverter," in *International Conference on Power and Advanced Control Engineering (ICPACE)*, pp. 232-237, 2015.
- [35] J. A. Araque, J. L. Díaz, and O. E. Gualdrón, "Optimización del THD en un convertidor multinivel monofásico usando algoritmos genéticos," *Revista Colombiana de Tecnologías de Avanzada (RCTA)*, vol. 1, no. 21, 2013.
- [36] N. Mohan, U. Tore, and R. William, *Electrónica de Potencia: Convertidores, Aplicaciones y diseño* (no. TK7881. 15. M64 2009.). 2009.
- [37] A. Villa Manrique, "Estudio del filtro Lcl aplicado a inversores fotovoltaicos," Departamento de ingeniería eléctrica, Universidad Carlos III de Madrid, 2011.
- [38] Y. Muñoz-Jadán, M. Espinoza-Bolaños, F. D. Merlet, R. Hidalgo-León, G. S. Idrovo, and P. Jácome-Ruíz, "Hardware-in-the-Loop for Wind Energy Conversion with Resonant Current Control and Active Damping," *IEEE Latin America Transactions*, vol. 17, no. 07, pp. 1146-1154, 2019.
- [39] Y. Hong and W. Huang, "Investigation of Frequency drift methods of Islanding Detection with multiple PV inverters," in *International Power Electronics and Application Conference and Exposition*, pp. 429-434, 2014.

- [40] M. V. Reis, M. G. Villalva, T. A. Barros, A. B. Moreira, and E. Ruppert, "Active frequency drift with positive feedback anti-islanding method for a single phase two-stage grid-tied photovoltaic system," in *IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, pp. 1-6, 2015.
- [41] Z. Xingchi, S. Anwen, and X. Jinbang, "Improved Active Frequency Drift Islanding Detection Method for Grid-Connected Photovoltaic Power Generation System," in *10th International Conference on Modelling, Identification and Control (ICMIC)*, pp. 1-6, 2018.
- [42] H. Vahedi and M. Karrari, "Adaptive fuzzy sandia frequency-shift method for islanding protection of inverter-based distributed generation," *IEEE Transactions on Power Delivery*, vol. 28, no. 1, pp. 84-92, 2012.
- [43] H. Zeineldin and S. Kennedy, "Sandia frequency-shift parameter selection to eliminate nondetection zones," *IEEE Transactions on Power Delivery*, vol. 24, no. 1, pp. 486-487, 2008.
- [44] V. Kůs, Z. Peroutka, and P. Drabek, "Non-characteristic harmonics and interharmonics of power electronic converters," in *CIREN 2005-18th International Conference and Exhibition on Electricity Distribution*, pp. 1-5, 2005.
- [45] J. Seymour and T. Horsley, "Los siete tipos de problemas en el suministro eléctrico," *APC Legendary Reliability*, 2005.

Anexo A

Código utilizado en MATLAB, script 1 y 2.

Script 1

```
function Corriente = SFS(fr,v,t,tm,tc)
bandera = 0;
fv = 60;
fi= 60; % Subir o bajar frecuencia para agregar corte inicial en Tz0
Tv = 1/fv;
Ti = 1/fi;
Tz = Tv/2 - Ti/2; %corte inicial solo
Tz0 = 1/(2*fv) - Tz; %tiempo desde 0 a primer semiciclo de corriente menos tiempo
muerto
Corriente = 0.9*sin(2*pi*fi*t);
k = 0.3e-4; % para estabilizar la frecuencia 0.0001 y dK = 0.002. Para caso mejorado
k=1e-4
dK = 0.9e-4;
if fr >= 59.7 && fr <= 60.16 %%actualizar 59.7 y 60.16 (rango para k = k)
k = k;
else
    k = k + dK*1.2
end
%%
fe = floor(fr)
resul = (fr - fe)*10
sd = floor(resul)
resul2 = (resul - sd)*10
```

Script 2

```
if (fr - 60) > 0
    Tzk = Tz0 - k*(10 - resul2); %corte realimentado
else
    Tzk = Tz0 + k*(10 - resul2);
end
Tk = Ti/2 - Tzk; %Corte realimentado solo
tm = tm*60; %contador de ciclo para tiempos muertos
tc = tc*120; %contador de medio ciclo para corrimientos
%%%%%%%%%%%%%% Ti/2 = Tz0 en tiempo de (0 a Ti/2=Tz0)
if t >= (Tv*tm + Tzk) && t <= (Tv*tm + Tv/2) || t >= (Tv*tm + 2*Tzk + Tk) && t <=
(Tv*tm + Tv)
    Corriente = 0;
elseif t >= ((Tzk + Tk)*(tm + 1))
    Corriente = 0.9*sin(2*pi*(1/(2*Tzk))*(t - (tc)*Tk));
end
```

```

%%%%%%%%%%-----SUF/SOF-----
if fr < 59.3 || fr > 60.5
    bandera = 1
end
if bandera == 1
    Corriente = 0;
End

```

Anexo B

El código en MBED tiene los siguientes pasos:

1. Definir los puertos de entradas y salidas; configurar el DAC para la salida de referencia.
2. Definir el tamaño de los vectores para cada señal (triangular, sinusoidal, referencia y pulsos de control). Definir variables globales a utilizar.
3. Calcular tiempo de retardo para generar señal de referencia a la frecuencia de 60 Hz.
4. Para el contador de frecuencia, calcular el tiempo que transcurre de un cruce por cero a otro y obtener su inverso:

```

temporizador.start();
tiempo = temporizador.read();
frecuencia = 1/tiempo;
temporizador.reset();
deltaf = frecuencia - 60;

```

5. Para generar la señal de referencia (moduladora), calcular las muestras que se hacen cero y el corrimiento de valores en el vector:

```

float rads = 0;
for (int i = 0; i < tamanot; i++) {
    rads = (PI * i)/180.0; // Convert degree in radian
    if (i >= 180 && i <= (180 + muestras)){
        rads = (180*PI)/180;
        //rads = 0;
    }
    if (i > (180 + muestras)){
        rads = ((i-muestras)*PI)/180;
    }
    if (i >= (360 + muestras) && i <= (360 + (2*muestras))){
        rads = (180*PI)/180;
        //rads = 0;
    }
}

```

```

    if (i > (360 + (2*muestras))){
        rads = ((i-(2*muestras))*PI)/180;
    }
    buffer[i] = (uint16_t)(AMPLITUDE * (RANGE * (cos(rads +
    PHASE))) + OFFSET);

```

6. Para producir la señal portadora:

```

for (int k = 1; k < 100; k++) {
    for (int i = 0; i < BUFFER_SIZE; i++) {
        float rads = (PI * i)/180.0; // Convert degree in radian
        buffer_triang[i] = (float)(RANGE* (8/(PI*PI)) *sin(PI*k/2)
        *(sin(k*rads*30)/(k*k)) + buffer_triang[i]) + 330;
    }
}

```

7. Finalmente, para los pulsos de referencia se calculan mediante comparación de vectores, como sigue:

```

for (int k = 1; k < 100; k++) {
    for (int i = 0; i < BUFFER_SIZE; i++) {
        buffer_out0[i] = buffer_triang[i]>buffer[i]; //HIN1
        buffer_out1[i] =! buffer_out0[i] ; //LIN1
        buffer_out2[i] = buffer_out0[i] ; //LIN3
        buffer_out3[i] = buffer_out1[i] ; //HIN3
    }
}

```