



**INSTITUTO TECNOLÓGICO DE MÉXICO
INSTITUTO TECNOLÓGICO DE CELAYA**



DEPARTAMENTO DE INGENIERÍA ELÉCTRICA Y ELECTRÓNICA

**“ESTUDIO DE CONVERTIDORES MULTINIVEL MODULARES PARA LA
INYECCIÓN DE ENERGÍA A LA RED ELÉCTRICA”**

TESIS

QUE PARA OBTENER EL TÍTULO DE:

MAESTRO EN CIENCIAS EN INGENIERÍA ELECTRÓNICA

PRESENTA:

ING. LUIS ANTONIO RAMÍREZ ARREDONDO

DIRECTOR DE TESIS:

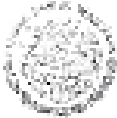
DR. NIMROD VÁZQUEZ NAVA

CO-DIRECTOR DE TESIS:

DR. JOAQUÍN VAQUERO LÓPEZ

CELAYA, GTO.

Junio, 2019



SEP
SECRETARÍA DE
EDUCACIÓN PÚBLICA



TECNOLOGICO NACIONAL DE MATERIAS
www.celaya.mx

**COORDINACIÓN DE LA MAESTRÍA EN CIENCIAS
INGENIERÍA ELECTRÓNICA**

Celaya, Guanajuato., a 13/ 05 /2019

Numero de oficio 63/2019

**ASUNTO: Aprobación de Impresión
de trabajo profesional.**

Ing. Luis Antonio Ramírez Arredondo
Estudiante de la Maestría en Ciencias de la Ingeniería en Electrónica.

Comunico a usted, que después de haber sido revisado su trabajo profesional titulado:

"Estudio de Convertidores Multinivel Modulares para la inyección de Energía a la Red Eléctrica"

La comisión revisora, ha tenido a bien aprobar la impresión de su trabajo, dentro de la especialidad de:

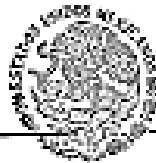
MAESTRÍA EN CIENCIAS EN INGENIERÍA ELECTRÓNICA

Lo que comunico a Usted, para los efectos consiguientes.

A T E N T A M E N T E

DR. JORGE ALBERTO GARCÍA MORA
COORDINADOR DE LA MAESTRÍA EN CIENCIAS EN INGENIERÍA ELECTRÓNICA.

Dr. Ramiro Vasquez Nava
Director de tesis



SEP

**INSTITUTO TECNOLÓGICO
DE CELAYA**

**DEPARTAMENTO DE
INGENIERÍA ELECTRÓNICA
Y ELECTROFÍSICA**

Dr. Joaquín Vaquero López
Co-director de tesis

M.C. Claudia V. Hernández Gutiérrez
Miembro del comité tutorial

Dr. J.C. López Tapia
Miembro del comité tutorial

JVM/rag
C.d.p. Archivo



Calle García Gansa No. 600 Int. Av. Tecnológica, Celaya, Gto. México.
Tel. 01 (461) 811575 e-mail: lince@itocelaya.edu.mx
www.tecnm.mx | www.celaya.edu.mx

Dedicatorias

Para todas las personas que confían en mí

Agradecimientos

Agradezco a mis padres por su apoyo y cariño

Le doy gracias a mi hermana por su ejemplo, cariño y consejos.

A Isabel Lemus por su comprensión, cariño y apoyo

A mis asesores Dr. Nímrod Vázquez Nava y Dr. Joaquín Vaquero López por todo su apoyo, consejos, tiempo, paciencia y dedicación.

A los docentes del departamento de electrónica del Instituto Tecnológico de Celaya, por permitirme realizar mis estudios y contribuir con su valiosa labor docente.

A mis compañeros por compartir el camino y hacer amena la estancia.

Al CONACYT y gobierno de Guanajuato, por su apoyo económico.

Tabla de contenido

| | |
|--|-----------|
| Dedicatorias | I |
| Agradecimientos | II |
| Tabla de contenido | III |
| Índice de figuras | VI |
| Índice de tablas | X |
| Lista de acrónimos | XI |
| Resumen | XVI |
| Abstract | XVIII |
| | |
| Capítulo I. Introducción..... | 1 |
| 1.1. Problemática..... | 1 |
| 1.2. Inversores alimentados en voltaje..... | 3 |
| 1.2.1. Configuraciones básicas..... | 3 |
| 1.2.1.1. Medio puente..... | 3 |
| 1.2.1.2. Puente completo..... | 4 |
| 1.2.2. Configuraciones multinivel..... | 5 |
| 1.2.2.1. Diodos anclados..... | 5 |
| 1.2.2.2. Capacitores flotantes..... | 8 |
| 1.2.2.3. Convertidores puente completo en cascada..... | 10 |
| 1.3. Necesidad de Convertidores Multinivel Modulares..... | 12 |
| | |
| Capítulo II. Convertidores Multinivel Modulares: Generalidades | 16 |
| 2.1. Topología..... | 16 |
| 2.2. Tipos de submódulos..... | 17 |
| 2.3. Principio de operación | 20 |
| 2.4. Técnicas de modulación | 21 |
| 2.4.1. Técnicas basadas en portadoras..... | 21 |
| 2.4.1.1. PWM por desplazamiento de fase de portadoras (Phase-Shifted-Carriers PWM)..... | 22 |
| 2.4.1.2. PWM por desplazamiento de nivel de portadoras (Level-Shifted-Carriers PWM)..... | 23 |
| 2.4.2. Modulación del nivel más cercano (Nearest-Level-Modulation)..... | 25 |
| 2.5. Corriente circulante..... | 26 |
| 2.6. Precarga de los capacitores | 27 |
| 2.7. Objetivos de control..... | 28 |

| | |
|--|-----------|
| 2.8. Aplicaciones de los <i>MMC</i> | 28 |
| Capítulo III. Estado del arte de <i>MMCs</i> conectados a la red eléctrica..... | 29 |
| 3.1. Conexión a la red eléctrica..... | 29 |
| 3.2. Control..... | 32 |
| 3.3. Protecciones..... | 36 |
| Capítulo IV. Topología propuesta..... | 40 |
| 4.1. Inversor propuesto..... | 40 |
| 4.2. Modelado matemático de la topología propuesta..... | 41 |
| 4.2.1. Modelo matemático genérico..... | 41 |
| 4.2.2. Modelo matemático del inversor propuesto..... | 46 |
| 4.3. Control de la topología propuesta..... | 48 |
| 4.3.1. Modelo predictivo del sistema..... | 49 |
| 4.3.2. Función de costo..... | 50 |
| 4.3.3. Algoritmo de optimización..... | 51 |
| 4.3.4. Vectores de voltaje de salida..... | 51 |
| 4.4. Parámetros de diseño..... | 52 |
| 4.4.1. Voltaje, corriente y potencia nominal..... | 52 |
| 4.4.2. Número de submódulos..... | 52 |
| 4.4.3. Dispositivos de potencia..... | 53 |
| 4.4.4. Capacitor de submódulo..... | 54 |
| 4.4.4.1. Cálculo usando la relación de energía y potencia..... | 54 |
| 4.4.4.2. Cálculo basado en el rizo de voltaje..... | 56 |
| 4.4.5. Inductancia de brazo..... | 57 |
| 4.4.5.1. Limitación de corriente de corto circuito..... | 58 |
| 4.4.5.2. Limitación de corriente circulante..... | 58 |
| 4.4.6. Inductor de salida..... | 59 |
| Capítulo V. Resultado de simulación..... | 61 |
| 5.1. Lazo abierto con carga resistiva..... | 61 |
| 5.2. Conexión a la red en lazo cerrado..... | 64 |
| 5.3. Prueba de falla..... | 68 |
| Capítulo VI. Implementación..... | 71 |
| 6.1. Etapa de potencia..... | 71 |
| 6.1.1. Submódulo..... | 71 |
| 6.1.1.1. Interruptores de potencia..... | 71 |
| 6.1.1.2. Capacitor de submódulo..... | 71 |
| 6.1.1.3. Protección..... | 71 |
| 6.1.2. Inductor de brazo..... | 76 |

| | |
|--|-----------|
| 6.1.3. Inductor de salida..... | 76 |
| 6.2. Impulsores..... | 77 |
| 6.3. Sensores..... | 78 |
| 6.3.1. Sensores de voltaje..... | 79 |
| 6.3.2. Sensores de corriente..... | 81 |
| 6.4. Etapa de Control..... | 81 |
| 6.4.1. Muestreo de señales medidas..... | 82 |
| 6.4.2. SOGI-FLL..... | 82 |
| 6.4.3. Modulación PCS-PWM..... | 83 |
| 6.4.4. Tiempo muerto..... | 84 |
| 6.4.5. Señales de salida..... | 84 |
| 6.4.6. Detector de cruce por cero..... | 85 |
| 6.5. Panel frontal..... | 86 |
| Capítulo VII. Pruebas experimentales en lazo abierto..... | 87 |
| Capitulo VIII. Conclusiones..... | 92 |
| Referencias..... | 94 |

Índice de figuras

| | |
|--|----|
| Figura 1. Porcentaje estimado de energía renovable en la producción mundial de electricidad, a finales del año 2017 [1]..... | 2 |
| Figura 2. Inversor monofásico medio puente y sus señales de control y salida..... | 4 |
| Figura 3. Inversor monofásico puente completo y sus señales de control y salida..... | 4 |
| Figura 4. Inversor multinivel de diodos anclados monofásico de tres niveles..... | 5 |
| Figura 5. Inversor multinivel de diodos anclados monofásico de cinco niveles a) Diodos con distintas especificaciones de bloqueo, b) Diodos con la misma especificación de bloqueo..... | 6 |
| Figura 6. Inversor multinivel de capacitores flotantes monofásico de tres niveles..... | 8 |
| Figura 7. Inversor multinivel de capacitores flotantes de cinco niveles..... | 9 |
| Figura 8. Inversor multinivel monofásico de convertidores puente completo en cascada de cinco niveles..... | 11 |
| Figura 9. Topología y celda del controlador para un motor de 2400 VAC creado por Robicon Corp. 1995 [9]..... | 13 |
| Figura 10. Inversor de 9 niveles, formado a partir de convertidores puente completo en cascada a) Conexión Y, b) Conexión Delta, 1996 [11]..... | 14 |
| Figura 11. Estructura de un inversor <i>MMC</i> monofásico con submódulos medio puente..... | 17 |
| Figura 12. Algunas topologías de <i>SMs</i> para convertidores <i>MMC</i> | 18 |
| Figura 13. Principio de operación de un <i>MMC</i> con <i>SM</i> medio puente..... | 20 |
| Figura 14. Obtención de la señal de salida de un <i>MMC</i> a partir de la suma de voltajes de los capacitores de submódulo..... | 21 |
| Figura 15. Modulación <i>PWM</i> por desplazamiento de fase de portadoras | |

| | |
|--|----|
| (PSC-PWM)..... | 22 |
| Figura 16. Variantes de la modulación <i>PWM</i> por desplazamiento de nivel de portadoras..... | 24 |
| Figura 17. Principio de la estrategia <i>NLM</i> [25]..... | 25 |
| Figura 18. a) Precarga de los capacitores del brazo superior, b) Precarga de los capacitores del brazo inferior [26]..... | 27 |
| Figura 19. Diagrama de conexión a la red del inversor propuesto en [38]..... | 29 |
| Figura 20. Submódulos propuestos en [39]..... | 30 |
| Figura 21. Inversor propuesto en [39]..... | 31 |
| Figura 22. a) Configuración convencional de un inversor <i>MMC</i> , b) Configuración propuesta en [40], utilizando transformadores como inductores de brazo..... | 32 |
| Figura 23. a) Control de corriente de desacople, b) Control para el voltaje del enlace de CD implementados en [8]..... | 33 |
| Figura 24. Diagrama del control propuesto en [41]..... | 34 |
| Figura 25. Diagrama de funcional del algoritmo del Control basado en el Modelo Predictivo del sistema..... | 35 |
| Figura 26. Solución estudiada en [13]..... | 37 |
| Figura 27. Protección propuesta en [46], a) con un tiristor b) con dos tiristores en antiparalelo..... | 38 |
| Figura 28. Diagrama del sistema de detección y aislamiento de fallas presentado en [48]..... | 39 |
| Figura 29. <i>MMC</i> propuesto a) Configuración convencional, b) Configuración propuesta..... | 40 |
| Figura 30. Modelo equivalente de un inversor <i>MMC</i> monofásico..... | 41 |
| Figura 31. Modelo equivalente de un inversor <i>MMC</i> monofásico: a) Circuito en modo común, b) Circuito en modo diferencial..... | 43 |
| Figura 32. Modelo equivalente del inversor propuesto..... | 46 |
| Figura 33. <i>Circuito MMC conectado a una carga resistiva y modulación PCS-PWM simulado en PSIM</i> | 62 |
| Figura 34. Voltaje en la carga (Rojo) y corriente de salida (Azul) para una | |

| | |
|---|----|
| carga resistiva de 200Ω..... | 63 |
| Figura 35. Voltajes de los capacitores del submódulo superior (Azul) e inferior (Rojo)..... | 64 |
| Figura 36. Corrientes del brazo superior (Azul) e inferior (Rojo)..... | 64 |
| Figura 37. Circuito MMC conectado a una carga resistiva y modulación PCS-PWM simulado en PSIM..... | 65 |
| Figura 38. Corriente de salida y voltaje de la red..... | 66 |
| Figura 39. Voltajes de los capacitores del brazo superior (Azul) e inferior (Rojo) utilizando el control MPC..... | 67 |
| Figura 40. Corrientes de los brazos superior e inferior y corriente circulante al utilizar el control MPC..... | 67 |
| Figura 41. Corriente de salida, voltajes de submódulos y corriente del capacitor superior en condiciones normales y estables de operación..... | 68 |
| Figura 42. Corriente de salida, voltajes de submódulos y corriente del capacitor en caso de falla de corto circuito entre terminales del capacitor de submódulo superior, sin protección alguna..... | 69 |
| Figura 43. Corriente de salida, voltajes de submódulos y corriente del capacitor en caso de falla de corto circuito entre terminales del capacitor de submódulo superior, con la protección propuesta..... | 69 |
| Figura 44. Valores de calibres de cables magneto..... | 75 |
| Figura 45. Prototipo: Submódulo medio puente con protección resonante..... | 75 |
| Figura 46. Prototipo: Inductancias de brazo e inductor de salida..... | 78 |
| Figura 47. Diagrama del impulsor utilizado..... | 78 |
| Figura 48. Prototipo: Impulsores del brazo superior e inferior..... | 78 |
| Figura 49. Sensor de voltaje LV25-P y su acondicionamiento..... | 79 |
| Figura 50. Prototipo: Sensores de voltaje..... | 80 |
| Figura 51. Diagrama de configuración del sensor de corriente LTS 25-NP..... | 81 |
| Figura 52. Medición de señales y su acondicionamiento..... | 82 |
| Figura 53. SOGI-FLL y normalización de la señal de la red..... | 83 |
| Figura 54. Implementación de la modulación PCS-PWM..... | 83 |
| Figura 55. Programación para el tiempo muerto..... | 84 |

| | |
|--|----|
| Figura 56. Señales de salida..... | 85 |
| Figura 57. Cruce por cero y activación de señales para el arranque del inversor..... | 85 |
| Figura 58. Panel frontal..... | 86 |
| Figura 59. Implementación física del inversor propuesto..... | 87 |
| Figura 60. a) Señal voltaje antes del filtro de salida, b) señal de voltaje en la carga y c) señal de corriente de salida | 88 |
| Figura 61. Gráficas de armónicos: a) Voltaje en la carga, b) Corriente de salida..... | 89 |
| Figura 62. Corrientes de brazo y corriente circulante obtenidas experimentalmente..... | 90 |
| Figura 63. Corrientes de brazo y corriente circulante obtenidas mediante simulación en <i>PSIM</i> | 91 |
| Figura 64. Voltajes de los capacitores de submódulo..... | 91 |

Índice de tablas

| | |
|--|----|
| Tabla 1. Estados de conmutación para un inversor multinivel de diodos anclados de cinco niveles..... | 7 |
| Tabla 2. Estados de conmutación para un inversor multinivel de capacitores flotantes de cinco niveles..... | 9 |
| Tabla 3. Aporte de voltaje de cada inversor, para la construcción de la señal de salida..... | 11 |
| Tabla 4. Combinaciones de las señales de control de los submódulos y su respectivo voltaje de salida..... | 51 |
| Tabla 5. Parámetros de simulación de lazo abierto del inversor propuesto..... | 61 |
| Tabla 6. Parámetros de simulación de conexión a la red eléctrica en lazo cerrado..... | 65 |
| Tabla 7. Parámetros de diseño para los inductores acoplados de protección.... | 72 |
| Tabla 8. Núcleos disponibles en el laboratorio..... | 73 |
| Tabla 9. Parámetros de diseño para los inductores de brazo..... | 76 |
| Tabla 10. Parámetros de diseño para el inductor de salida..... | 76 |
| Tabla 11. Valores para la construcción del circuito de sensado y acondicionamiento de las señales de voltaje..... | 80 |
| Tabla 12. Parámetros de prueba en lazo abierto con una carga resistiva..... | 88 |

Lista de acrónimos

| | |
|-------------------|---|
| A | Ampere |
| Ae | Área efectiva del núcleo |
| AP | Producto de áreas |
| APOD-PWM | Modulación por ancho de pulsos por disposición de oposición de fase alternativa |
| A _w | Área de ventana |
| B | Densidad de flujo |
| CA | Corriente alterna |
| CD | Corriente directa |
| C _L | Capacitor del brazo inferior |
| C _{SM} | Capacitor de submódulo |
| C _{SML} | Capacitor del submódulo del brazo inferior |
| C _{SMU} | Capacitor de submódulo del brazo superior |
| C _U | Capacitor del brazo superior |
| D _P | Diodo de protección |
| E _{Cmax} | Energía total almacenada en los capacitores del <i>MMC</i> |
| FB | Puente completo |
| FC | Capacitor flotado |
| F _C | Frecuencias de conmutación |
| F _P | Frecuencias de la señal portadora |
| FPGA | Arreglo de compuertas programables en campo |
| G _{ic} | Factor de ponderación para la corriente circulante |
| G _{is} | Factor de ponderación para la corriente de salida |
| GPIC | Control de inversores de propósito general |

| | |
|-------------|--|
| gv | Relación de voltajes del <i>MMC</i> |
| G_{VCSML} | Factor de ponderación para el voltaje del capacitor del submódulo inferior |
| G_{VCSMU} | Factor de ponderación para el voltaje del capacitor del submódulo superior |
| h | Índice del armónico |
| HB | Medio Puente |
| HVDC | Alto voltaje de corriente directa |
| I | Corriente pico |
| i_a | Densidad de corriente |
| i_c | Corriente circulante |
| i_{Diff} | Corriente diferencial |
| I_g | Entrehierro |
| i_L | Corriente del brazo inferior |
| i_s | Corriente de salida |
| I_{RMS} | Corriente eficaz |
| i_U | Corriente del brazo superior |
| K_u | Factor de llenado |
| L | Valor de la inductancia |
| L_B | Inductor de brazo |
| L_P | Inductor de protección |
| L_s | Inductor de salida |
| M | Número de brazos del inversor <i>MMC</i> |
| m | Índice de modulación |
| MPC | Control de modelo predictivo |
| MMC | Convertidor multinivel modular |

| | |
|-----------|--|
| N | Número de niveles del inversor |
| n_L | Señal de modulación del brazo inferior |
| NLM | Modulación del nivel más cercano |
| N_{min} | Número mínimo de vueltas para el inductor |
| NPC | Punto neutro sujetado |
| n_U | Señal de modulación del brazo superior |
| PD-PWM | Modulación por ancho de pulsos por disposición de fase |
| PI | Proporcional integral |
| POD-PWM | Modulación por ancho de pulsos por disposición de oposición de fase |
| PSC-PWM | Modulación por ancho de pulsos por desplazamiento de fase de portadora |
| PWM | Modulación por ancho de pulsos |
| R | Resistencia |
| R_B | Resistencia parasita del inductor del brazo |
| REP | Relación energía-potencia |
| RES | Fuente de energía renovable |
| RMS | Valor cuadrático medio |
| R_s | Resistencia parasita del inductor de salida |
| S | Potencia aparente del MMC |
| S_n | Interruptor n |
| SM | Submódulo |
| SOGI-FLL | Integrador generalizado de segundo orden con lazo de amarre por frecuencia |
| SW | Interruptor |
| THD | Distorsión armónica total |

| | |
|------------------|---|
| T_s | Periodo de muestreo |
| u_1 | Señal del control del brazo superior |
| u_2 | Señal del control del brazo inferior |
| V | Volts |
| V_C | Voltaje en el capacitor |
| V_{CA} | Voltaje de corriente alterna |
| V_{CD} | Bus de CD de entrada al inversor |
| V_{CL} | Sumatoria de los voltajes de los capacitores del brazo inferior |
| V_{COM} | Voltaje en modo común |
| V_{CSM} | Voltaje del capacitor de submódulo |
| V_{CSML} | Voltaje del capacitor de submódulo inferior |
| V_{CSMU} | Voltaje del capacitor de submódulo superior |
| V_{CU} | Sumatoria de los voltajes de los capacitores del brazo superior |
| V_{diff} | Voltaje en modo diferencial |
| V_L | Voltaje del brazo inferior |
| V_{RED} | Voltaje de la red |
| V_S | Voltaje de salida |
| V_{SI} | Inversor alimentado en voltaje |
| V_U | Voltaje del brazo superior |
| W | Watts |
| Z_s | Impedancia de salida |
| ΔV_{CSM} | Rizo de voltaje del capacitor de submódulo |
| α | Valor de la corriente de corto circuito |
| σ_{ic} | Error de la corriente circulante |
| σ_{is} | Error de la corriente de salida |

| | |
|------------------|--|
| σ_{VCSML} | Error del voltaje del capacitor del submódulo inferior |
| σ_{VCSMU} | Error del voltaje del capacitor del submódulo superior |
| ω | Frecuencia angular |
| ω_m | Frecuencia angular de resonancia |
| μ_o | Permeabilidad del aire. |
| μ_r | Permeabilidad relativa del núcleo. |

Resumen

Hoy en día la energía eléctrica es la base de gran número de actividades cotidianas de la civilización moderna, resultando en una demanda constante de energía cada vez mayor, provocando un deterioro progresivo e irreversible en el medio ambiente y social de nuestro planeta. Es así como diversas organizaciones internacionales facilitan y promueven la colaboración de gobiernos y empresas para la suma de esfuerzos que permita una rápida transición mundial hacia las Fuentes de Energías Renovables (*RES*, por sus siglas en inglés).

Dado que la energía proporcionada por las *RES* requiere de un acondicionamiento, según su aplicación, la electrónica de potencia juega un papel clave en la integración de fuentes renovables como alternativas de generación de energía eléctrica más limpia, siendo un tema de constante estudio, buscando que cada día aumente la eficiencia de dichas fuentes y la sociedad dependa cada vez menos de combustibles fósiles.

En esta tesis se estudia a los convertidores multinivel modulares (*MMCs*) para aplicaciones de inyección de energía a la red eléctrica, pretendiendo ser una guía para futuras investigaciones. Estos inversores se construyen a partir de submódulos o celdas conectados en serie, proporcionando una estructura modular que facilita el diseño y mantenimiento del inversor. Sus principales características son:

- Debido a su construcción modular, no tienen almacenamiento centralizado de energía, sino que se distribuye entre las celdas, siendo aptos para aplicaciones de mediana y alta tensión debido a que la salida se puede construir a partir de submódulos de bajo voltaje, con dispositivos comerciales.

- Al tener la posibilidad de construir una señal con gran número de niveles, la topología puede reducir armónicos.
- La topología contiene elementos magnéticos, pero no transformadores.

Por lo antes mencionado, los *MMC* proporcionan un diseño de convertidor flexible que puede adaptarse a una gama diferente de tensiones y potencias, lo que ha hecho que, en los últimos años, esta configuración haya llamado la atención de muchos investigadores de electrónica de potencia, para ser utilizados para el transporte de energía e integración de *RES* como fuentes generadoras.

Éste trabajo se divide en ocho capítulos. En los capítulos *I* y *II* se expone el origen de los inversores *MMC* y sus generalidades. En el capítulo *III* se presenta el estado del arte de *MMCs* conectados a la red eléctrica. En el capítulo *IV* se describe la topología propuesta, se obtiene su modelo matemático, se diseña el control y se plasman las consideraciones de diseño del inversor. En el capítulo *V* se encuentran los resultados de simulación obtenidos mediante el software *PSIM*. En el capítulo *VI* se expone lo referente a la implementación, donde se detalla la construcción de un prototipo de baja potencia (200W) y la programación del control sobre *LabVIEW*. En *VII* se resumen los resultados experimentales y, finalmente, el capítulo *VIII* contiene las conclusiones del trabajo.

Abstract

Today electricity is the basis of many of the daily activities of modern civilization, resulting in an ever-increasing demand for energy, causing a progressive and irreversible deterioration in the environment and society of our planet. This is why various international organizations facilitate and promote the collaboration of governments and companies for the sum of efforts to allow a rapid global transition to Renewable Energy Sources (*RES*).

Given that the energy provided by *RES* requires conditioning, according to its application, power electronics plays a key role in the integration of renewable sources as alternatives for generating cleaner electricity, being a subject of constant study, seeking that every day increases the efficiency of that sources and society depends less and less of fossil fuels.

This thesis studies the modular multilevel converters (*MMCs*) for applications of energy injection to the electrical network, pretending to be a guide for future research. *MMC* inverters are built from sub-modules or cells connected in series, providing a modular structure that facilitates the design and maintenance of the inverter. Its main features are:

- Due to their modular construction, they do not have centralized energy storage, instead are distributed among the cells, being suitable for medium and high voltage applications because the output can be built from low voltage sub-modules, with commercial devices.
- By having the possibility of constructing a signal with a large number of levels, the topology can reduce harmonics.
- The topology contains magnetic elements, but not transformers.

Because of the above, *MMCs* provides a flexible converter design that can be adapted to a different range of voltages and powers, which has meant that, in

recent years, this configuration has attracted the attention of many power electronics researchers, to be used for the transport of energy and integration of *RES* as energy generating sources.

This work is divided into eight chapters. Chapters *I* and *II* explain the origin of *MMC* inverters and their generalities. Chapter *III* presents the state of the art of grid-connected *MMCs*. Chapter *IV* describes the proposed topology, obtains its mathematical model, designs the control and captures the design considerations of the inverter. Chapter *V* contains the simulation results obtained using the *PSIM* software. Chapter *VI* deals with implementation, detailing the construction of a low power prototype (200W) and the programming of the control over *LabVIEW*. In *VII* the experimental results are summarized and, finally, chapter *VIII* contains the conclusions of the work.

Capítulo I. Introducción

El propósito de este capítulo es exponer la problemática de la contaminación ambiental originado a partir de la quema de combustibles fósiles para cubrir la demanda energética mundial, los esfuerzos internacionales para emigrar a fuentes de energía renovables y la necesidad y origen de los convertidores multinivel modulares

1.1. Problemática

Hoy en día la energía eléctrica es la base de gran número de actividades cotidianas de la civilización moderna, resultando en una demanda constante de energía cada vez mayor, provocando un deterioro progresivo e irreversible en el medio ambiente y social de nuestro planeta.

Actualmente los combustibles fósiles son la fuente de energía primaria más utilizada a nivel mundial, principalmente carbón y petróleo. De acuerdo con el reporte de la situación mundial de energías renovables publicado en el año 2018 por la *Red de Políticas de Energías Renovables para el Siglo XXI (REN21*, por sus siglas en inglés), de la energía total consumida en el año 2017, un 73.5% provino de combustibles fósiles y 26.5% fue de origen renovable, tal y como se observa en la Figura 1 [1]. Así mismo, la *Agencia Internacional de Energía (IEA*, por sus siglas en inglés), reportó que en la producción de energía eléctrica se consume aproximadamente el 32% de los combustibles fósiles extraídos globalmente. Dicha actividad es responsable del 41% de todas las emisiones de CO₂ [2].

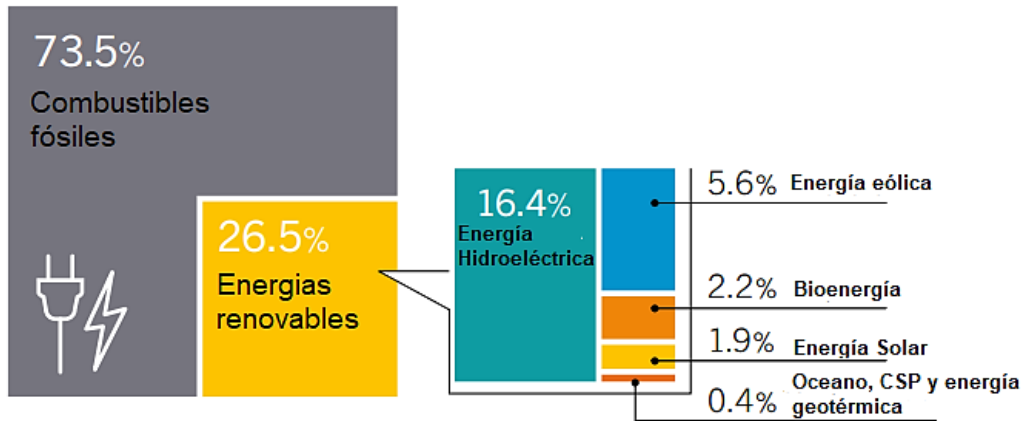


Figura 1. Porcentaje estimado de energía renovable en la producción mundial de electricidad, a finales del año 2017 [1].

Esta problemática ha causado gran preocupación a nivel mundial pues, en general, el uso de energía eléctrica generada a partir de la quema de combustibles fósiles es causa de diversos problemas ambientales y sociales tales como:

- Agotamiento de los combustibles fósiles.
- Efecto invernadero.
- Lluvia ácida.
- Conflictos bélicos/tensiones sociales.
- Desequilibrio social.
- Problemas de salud.

Es así como diversas organizaciones internacionales como la *REN21* o la *IEA* surgieron para promover políticas energéticas sustentables que estimulen el crecimiento económico y la protección del medio ambiente en un contexto mundial, en particular en lo que respecta a la reducción de las emisiones de gases de efecto invernadero que contribuyen al cambio climático. Así pues, dichas organizaciones facilitan y promueven la colaboración de gobiernos y empresas para la suma de esfuerzos que permita una rápida transición mundial hacia las *Fuentes de Energías Renovables (RES)*, por sus siglas en inglés).

1.2. Inversores alimentados en voltaje

En electrónica, los inversores son aquellos circuitos electrónicos que nos permiten convertir de energía eléctrica de *CD* a energía eléctrica de *CA*. Las aplicaciones de los inversores son diversas, por ejemplo, variadores de frecuencia para el control de velocidad de un motor de *CA*, sistemas de energía ininterrumpibles (*UPS*, por sus siglas en inglés), sistemas de transmisión flexible de *CA* (*FACTSs*, por sus siglas en inglés), compensadores estáticos síncronos (*STATCOMs*, por sus siglas en inglés), entre otras. En aplicaciones de fuentes renovables, los inversores se utilizan para poder convertir la energía eléctrica de *CD* a *CA*, por ejemplo, un panel solar, requiere el convertidor de potencia para que pueda ser utilizada la energía para consumo industrial, habitacional, para transporte eléctrico o para ser inyectada a la red eléctrica.

Su clasificación puede ser de la siguiente manera:

- Por su configuración: Medio puente, puente completo, monofásico, trifásico, multinivel, multinivel modular.
- Características de entrada: Alimentados en voltaje o alimentados en corriente.
- Características de salida: Salida en voltaje o salida en corriente.

Para fines de este trabajo, sólo se abordará a los inversores alimentados en voltaje (*VSI*, por sus siglas en inglés), que son aquellos que poseen un voltaje de entrada constante. A continuación, se hará una breve revisión de las topologías monofásicas más comunes de este tipo de inversores.

1.2.1. Configuraciones básicas

1.2.1.1. Medio puente

En la Figura 2 se aprecia un inversor medio puente (*HB*, por sus siglas en inglés), junto con sus señales de control y salida. Esta topología está formada por dos interruptores de potencia complementarios *S1* y *S2*. Utiliza dos capacitores

conectados en serie que funcionan como fuentes de CD que se cargan a $V_{CD}/2$ y la salida se toma del punto medio de la rama. Si el interruptor S_1 está encendido y el interruptor S_2 está apagado, obtenemos a la salida un voltaje de valor $+V_{CD}/2$. Por el contrario, si el interruptor S_1 está apagado y el interruptor S_2 encendido, el voltaje a la salida tendrá un valor de $-V_{CD}/2$.

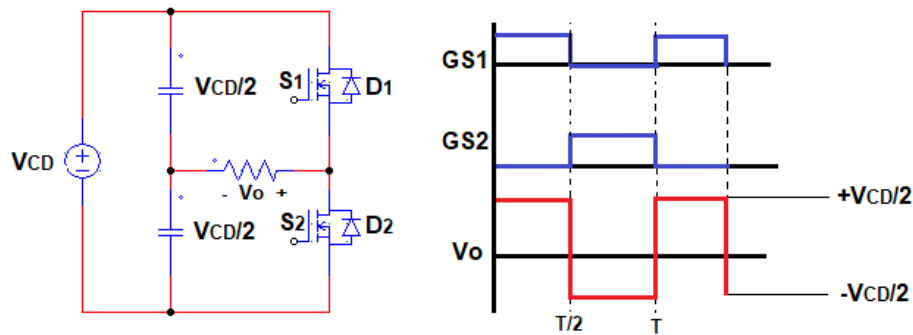


Figura 2. Inversor monofásico medio puente y sus señales de control y salida.

1.2.1.2. Puente completo

El inversor puente completo (FB , por sus siglas en inglés), también llamado puente H , está formado por cuatro interruptores de potencia, tal como se muestra en la Figura 3. Si se conmutan al mismo tiempo los interruptores S_1 y S_3 o los interruptores S_2 y S_4 , se genera a la salida un nivel de $0 V$. Para obtener el nivel de $+V_{CD}$ se deben habilitar los interruptores S_1 y S_4 . Por otro lado, el nivel de $-V_{CD}$ se obtiene al conmutar los interruptores S_2 y S_3 .

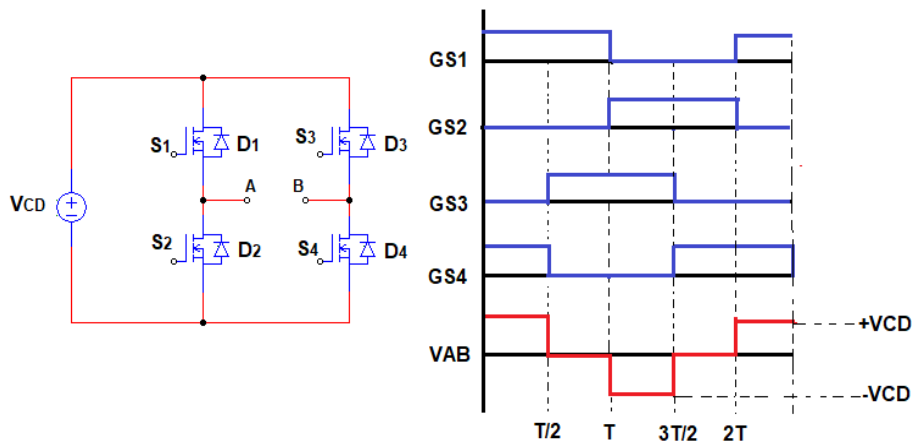


Figura 3. Inversor monofásico puente completo y sus señales de control y salida.

1.2.2. Configuraciones multinivel

Las configuraciones básicas sólo pueden brindarnos hasta máximo tres niveles de salida (contando 0 V). Entonces, un inversor multinivel es aquel que nos permite construir señales de salida de más de tres niveles. Al generar una señal multinivel, la salida tiene mejores características, debido a que la forma del voltaje es más parecida a una onda senoidal, minimizando la distorsión armónica y reduciendo el tamaño de los filtros de salida. Estos inversores son aptos para manejar mayor potencia al aumentar el número de niveles, sin embargo, el control se vuelve más complejo. A continuación, se abordará las topologías monofásicas más comunes de inversores multinivel alimentados en voltaje.

1.2.2.1. Diodos anclados

El inversor de diodos anclados, también conocido como inversor *NPC* (*Neutral Point Clamped*), fue introducido en 1981 [3]. Los componentes clave que distinguen a este tipo de inversor son los diodos de sujeción o anclados. En un inversor de diodos anclados de tres niveles, tal y como el que se ilustra en la Figura 4, se requieren de dos capacitores conectados en serie a la entrada, que se cargan a un voltaje de $V_{CD}/2$. Se deben activar los interruptores S_1 y S_2 para obtener un nivel de $+V_{CD}/2$, los interruptores S_2 y S_3 para tener un nivel de 0 V a la salida y, por último, conmutar S_3 y S_4 para generar el nivel de $-V_{CD}/2$.

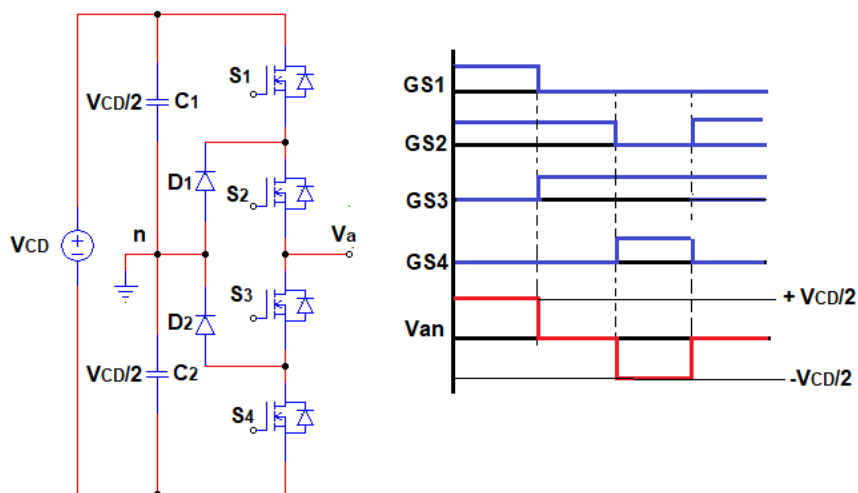


Figura 4. Inversor multinivel de diodos anclados monofásico de tres niveles.

Esta topología ofrece la posibilidad de extender los niveles en la salida al agregar más interruptores, diodos de sujeción y capacitores. Como ejemplo, en la Figura 5(a), se observa un inversor de diodos anclados de cinco niveles. [4,5]. En este caso, es evidente uno de los problemas que representa esta topología: a pesar de que cada dispositivo de conmutación sólo debe bloquear un nivel de voltaje de $V_{CD}/(N-1)$, los diodos deben de tener distintas especificaciones de bloqueo de voltaje inverso. Por ejemplo, cuando los interruptores S_5 - S_8 están activados, el diodo de sujeción D_2 debe bloquear un voltaje de tres veces el voltaje del capacitor, el diodo D_4 debe escogerse para bloquear dos veces el voltaje del capacitor y, por último, el diodo D_6 ve un voltaje de una vez el valor del capacitor.

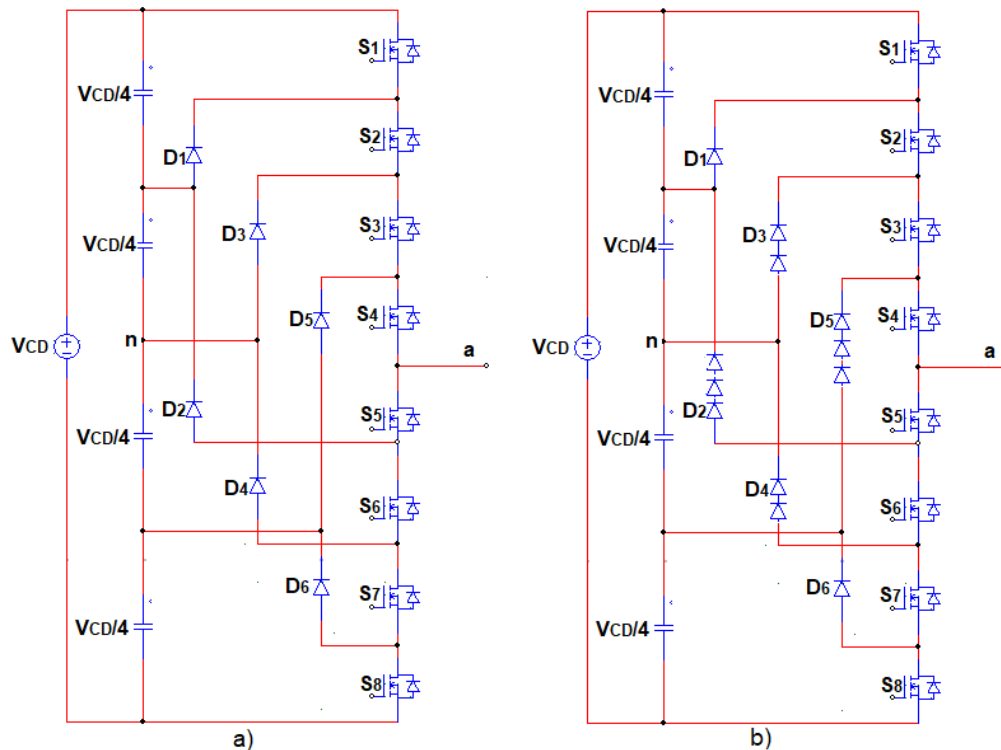


Figura 5. Inversor multinivel de diodos anclados monofásico de cinco niveles a) Diodos con distintas especificaciones de bloqueo, b) Diodos con la misma especificación de bloqueo.

Es por ello que es común utilizar dispositivos en serie para soportar dichos esfuerzos, utilizando dispositivos con un mismo voltaje de bloqueo al mínimo nivel, tal y como se observa en la Figura 5(b). Para este último caso, se requieren $(N-1)$

capacitores conectados en serie para fijar los voltajes de los niveles, por lo tanto cada capacitor almacena un voltaje de $V_{CD}/(N-1)$, $(N-1)(N-2)$ diodos de sujeción y $2(N-1)$ interruptores de potencia.

Los estados de conmutación y voltajes de salida para el inversor multinivel de diodos anclados de cinco niveles se encuentran en la Tabla 1.

Tabla 1. Estados de conmutación para un inversor multinivel de diodos anclados de cinco niveles.

| Estados de conmutación | Voltaje de salida (Van) |
|------------------------|-------------------------|
| {S1, S2, S3, S4} | +VCD/2 |
| {S2, S3, S4, S5} | +VCD/4 |
| {S3, S4, S5, S6} | 0 V |
| {S4, S5, S6, S7} | -VCD/4 |
| {S5, S6, S7, S8} | -VCD/2 |

Dentro de las ventajas que provee esta topología se pueden mencionar las siguientes [4, 5]:

- Cuando la cantidad de niveles es suficientemente alta, el contenido de armónicas es lo suficientemente bajo para evitar el uso de filtros.
- La eficiencia puede ser alta si se consigue que los dispositivos conmuten a la frecuencia fundamental de la portadora.
- El método de control es sencillo.
- Se debe conmutar un sólo interruptor para ir de un nivel a otro.
- El flujo de potencia reactiva puede ser controlado.

Algunas desventajas que tiene son [4,5]:

- Si el número de niveles que se quiere generar es grande, la cantidad de diodos también lo será, por lo tanto, el inversor puede llegar a ser muy complejo de implementar.
- Es difícil controlar el flujo de la potencia real del convertidor individual en sistemas con varios convertidores.

- Es necesario que los voltajes de los capacitores se mantengan equilibrados en cualquier punto de operación, por lo que el control del convertidor se complica. Dicho equilibrio se dificulta conforme aumenta el número de niveles.

1.2.2.2. Capacitores flotantes

El inversor de capacitores flotantes (*FC*, por sus siglas en inglés) fue introducido en 1992 [6]. Dichos inversores prevén, a partir de las posibles interconexiones de los capacitores, los voltajes para formar los niveles a la salida. En un inversor *FC* de tres niveles, como el que se muestra en la Figura 6, se debe conmutar S_1 y S_2 para obtener un nivel de $+V_{CD}/2$, los interruptores S_2 y S_4 o S_1 y S_3 para tener un nivel de 0 V a la salida y, por último, conmutar S_3 y S_4 para generar el nivel de $-V_{CD}/2$.

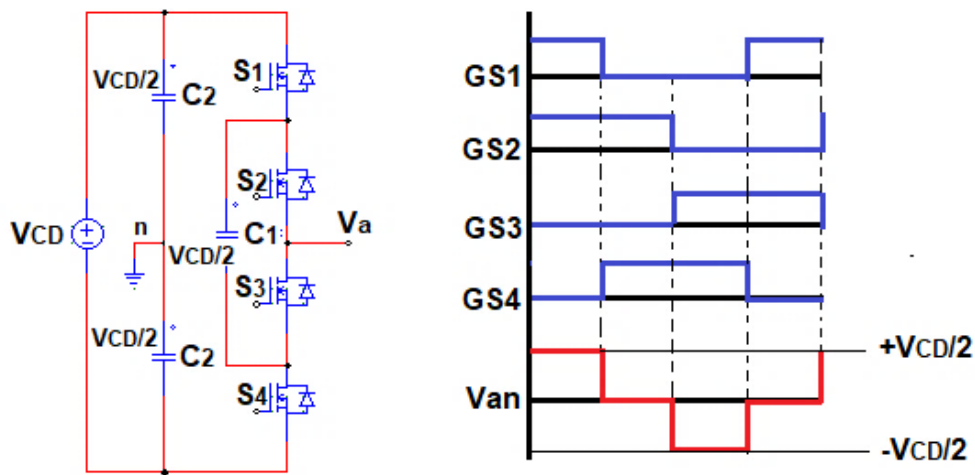


Figura 6. Inversor multinivel de capacitores flotantes monofásico de tres niveles.

Al igual que el inversor anterior, éste ofrece la posibilidad de extender los niveles a la salida al agregar más interruptores y capacitores, tal como se puede observar en el inversor de capacitores flotantes de cinco niveles mostrado en la Figura 7.

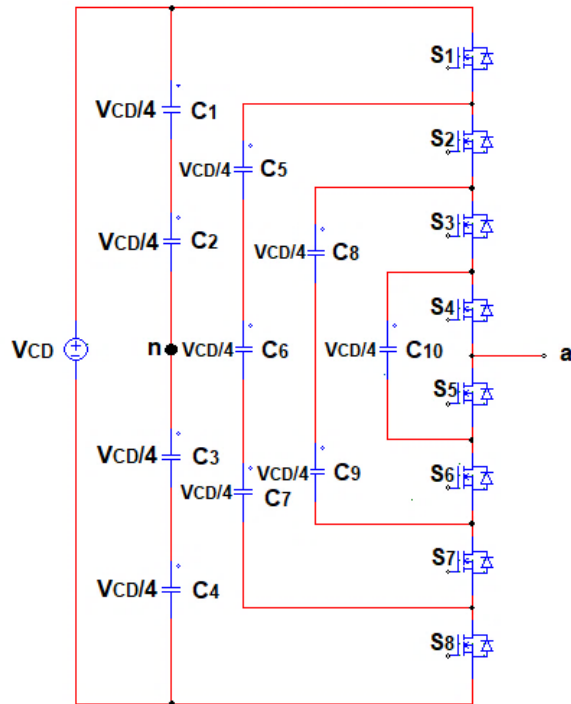


Figura 7. Inversor multinivel de capacitores flotantes de cinco niveles.

Para este inversor, es necesario tener:

- $(N-1)$ capacitores para el bus de CD .
- $((N-1)(N-2))/2$ capacitores auxiliares.
- $2(N-1)$ interruptores de potencia.

En la Tabla 2 se encuentran los estados de conmutación y voltajes de salida para el inversor multinivel de capacitores flotantes de cinco niveles.

Tabla 2. Estados de conmutación para un inversor multinivel de capacitores flotantes de cinco niveles.

| Estados de conmutación | Voltaje de salida (V_{an}) |
|---|--------------------------------|
| {S1, S2, S3, S4} | +VCD/2 |
| {S1, S2, S3, S5} ó {S2, S3, S4, S8} ó {S1, S3, S4, S7} | +VCD/4 |
| {S1, S2, S5, S6} ó {S3, S4, S7, S8} ó {S1, S3, S5, S7} ó {S1, S4, S6, S7} ó {S2, S4, S6, S8} ó {S2, S3, S5, S8} | 0 V |
| {S1, S5, S6, S7} ó {S4, S6, S7, S8} ó {S3, S5, S7, S8} | -VCD/4 |
| {S5, S6, S7, S8} | -VCD/2 |

Las principales ventajas que tiene el inversor multinivel de capacitores flotantes son [5]:

- Al tener una gran cantidad de capacitores de almacenamiento, puede operar durante cortes de energía.
- Cuando la cantidad de niveles es suficientemente alta, el contenido de armónicas es lo suficientemente bajo para evitar el uso de filtros.
- Se pueden obtener los niveles por medio de redundancia.
- Se puede controlar flujo de potencia real y reactiva.

Las principales desventajas que tiene el inversor multinivel de capacitores flotantes son [5]:

- Conforme aumenta la cantidad de niveles, se requiere una cantidad más grande de capacitores de almacenamiento. Esto ocasiona que los inversores de gran número de niveles sean costosos de implementar, además de voluminosos.
- El control del inversor puede ser muy complicado.
- La frecuencia de conmutación y las pérdidas por conmutación son altas para la transmisión de potencia real.
- La corriente que circula a través de todos los capacitores flotantes es la misma, por lo tanto, el valor de los capacitores debe de ser el mismo para mantener el mismo voltaje de rizado.
- Debe existir un proceso de precarga de los capacitores.

1.2.2.3. Convertidores puente completo en cascada

Este inversor está formado por un arreglo en cascada de varios convertidores monofásicos puente completo. Cada convertidor se alimenta por una fuente independiente y la salida es la suma de los voltajes de cada uno de los puentes completos. Los niveles en la salida se pueden aumentar, conforme se aumente el número de convertidores interconectados. En la Figura 8 se ilustra un inversor

multinivel con dos convertidores del tipo puente completo en cascada, proporcionando cinco niveles a la salida.

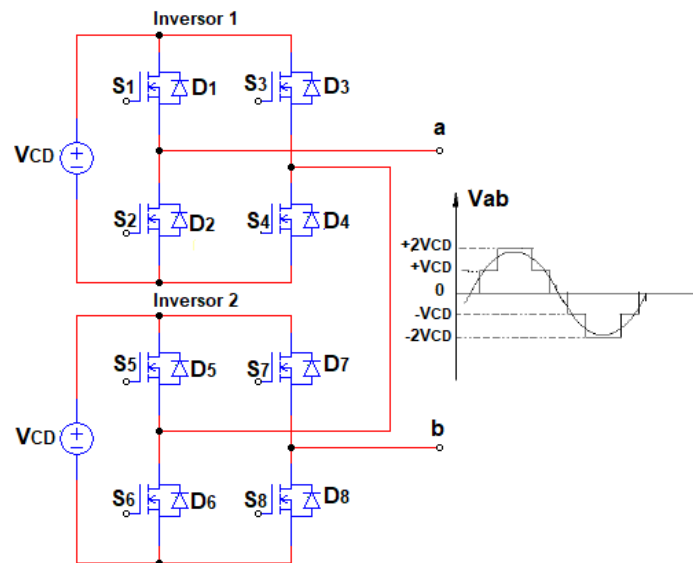


Figura 8. Inversor multinivel monofásico de convertidores puente completo en cascada de cinco niveles.

En la Tabla 3 se muestra cómo se forman los niveles de voltaje de salida para el inversor multinivel de capacitores flotantes de cinco niveles. Si se considera que las tensiones en los buses de CD son de la misma magnitud, el número de niveles que se pueden generar es de $N=2P+1$, donde P es el número de convertidores en cascada.

Tabla 3. Aportación de voltaje de cada inversor, para la construcción de la señal de salida.

| Estados de conmutación | Inversor 1 | Inversor 2 | Voltaje de salida (V_{ab}) |
|------------------------|------------|------------|--------------------------------|
| 1 | +VCD | +VCD | +2VCD |
| 2 | +VCD | 0 V | +VCD |
| 3 | 0 V | +VCD | +VCD |
| 4 | 0 V | 0 V | 0 |
| 5 | -VCD | +VCD | 0 |
| 6 | +VCD | -VCD | 0 |
| 7 | -VCD | 0 V | -VCD |
| 8 | 0 V | -VCD | -VCD |
| 9 | -VCD | -VCD | -2VCD |

Los inversores de convertidores puente completo en cascada ofrecen las siguientes ventajas [5]:

- La construcción puede ser modular, disminuyendo la complejidad de diseño, montaje, costo y mantenimiento. Por lo tanto, el número de niveles se puede incrementar fácilmente conectando más convertidores en cascada.
- Requieren menor número de componentes a diferencia de otros inversores multinivel, por ejemplo, los antes vistos, para alcanzar el mismo número de niveles.
- Son tolerantes a fallos, ya que el inversor puede seguir operando, aunque una de las etapas se cortocircuite.
- El control es más simple pues no se requiere balance de capacitores, a menos que se utilicen para sustituir a las fuentes independientes.
- La estructura de las fuentes separadas de *CD*, es adecuada para diversas fuentes de energía renovable, como celdas de combustible, paneles solares y biomasa, por ejemplo.

La principal desventaja es [5]:

- Se requieren fuentes de *CD* aisladas para cada módulo. Por lo tanto, por lo general se utiliza un transformador con múltiples secundarios o varios transformadores independientes. La característica del transformador eleva de forma considerable el costo de implementación.

1.3. Necesidad de Convertidores Multinivel Modulares

Los inversores *VSI* proporcionan un rendimiento adecuado para la mayoría de las aplicaciones, sin embargo su rendimiento puede estar limitado en aplicaciones de alto voltaje y alta potencia, en el orden de algunos kV y decenas de MVAs. La principal limitante son las capacidades de los dispositivos semiconductores. Hoy en día existen transistores *IGBT* capaces de bloquear hasta 6.5kV y soportar una corriente máxima de 1000 A [7]. Como se mencionó previamente, es usual que se utilicen interruptores en serie y/o en paralelo para las aplicaciones de alto voltaje y

alta potencia si se utilizan las topologías comunes. La solución a estos problemas es utilizar estructuras de convertidores multinivel distribuidas y más simples que nos permitan generar varios niveles de baja tensión, en lugar de 2 o 3 de alta tensión. Así es como los convertidores multinivel modulares (*MMC*, por sus siglas en inglés) surgieron como la configuración emergente de convertidores alimentados en voltaje, en las aplicaciones de alta potencia [8].

La Corporación Robicon, empresa estadounidense fabricante de controladores de potencia y variadores de velocidad desde 1964, misma que fue adquirida en el año 2005 por Siemens AG, introdujo en 1995 el concepto de un controlador de motores basado en convertidores puente completo como se muestra en la Figura 9 [9,10]. Su topología consiste en tres convertidores de potencia puente completo conectados en serie, para cada fase del motor, alimentados por un complejo transformador integral de aislamiento con nueve devanados secundarios de 480

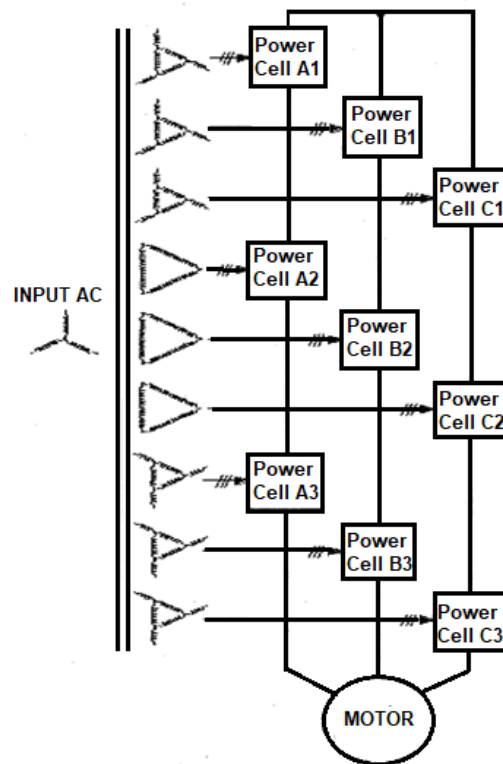


Figura 9. Topología y celda del controlador para un motor de 2400 V_{CA} creado por Robicon Corp. 1995 [9].

VCA cada uno. Los secundarios del transformador están contruidos de tal manera que exista una diferencia de fase en múltiplos de 20° entre los devanados, cancelando la mayoría de las corrientes armónicas generadas por las celdas, de modo que las corrientes primarias son casi sinusoidales. Esta topología está diseñada de tal manera que cualquier celda o cualquier placa del circuito impreso pueda ser reemplazada fácilmente. Así mismo, presenta redundancia en casos de falla.

Meses después se propuso el convertidor multinivel con puentes completos en cascada, mostrado en la Figura 10, para aplicaciones de alto voltaje y alta potencia como *FACTS*, *STATCOMs*, sistemas fotovoltaicos, etc. Este diseño logró eliminar el complejo transformador de la solución propuesta por la Corporación Rubicon, sustituyéndolo por fuentes separadas de *CD* para cada celda [11]. Cada fase se compone de $(N-1)/2$ convertidores tipo puente completo conectados en cascada. Su salida multinivel ofrece una señal casi sinusoidal, conmutando cada

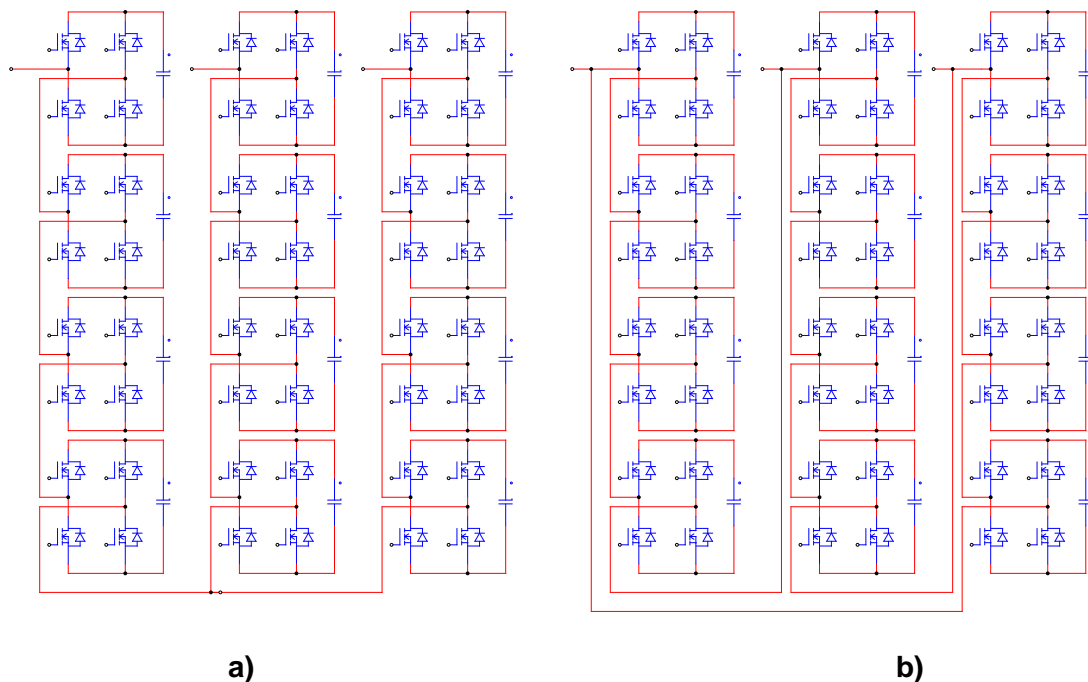


Figura 10. Inversor de 9 niveles, formado a partir de convertidores puente completo en cascada a) Conexión Y, b) Conexión Δ , 1996 [11].

dispositivo una vez por ciclo, que mejora conforme aumenta el número de celdas por fase, además que su construcción es mucho más fácil debido a la simplicidad de su estructura y al número de componentes que utiliza.

Finalmente, en el año 2003 R. Marquardt y A. Lesnicar proponen oficialmente el *MMC* para aplicaciones de alta tensión, especialmente en redes de generación y transmisión de energía [12].

Capítulo II. Convertidores Multinivel Modulares: Generalidades

Este capítulo contiene información general para el entendimiento de los *MMC*, como lo es: la descripción de su estructura, los tipos de submódulos, principio de operación, técnicas de modulación, definición de la corriente circulante, objetivos de control y algunas aplicaciones.

2.1. Topología

Su topología consiste en dos brazos, uno superior y otro inferior que, en conjunto, conforman lo que se conoce como pierna o rama del inversor. Cada brazo se forma a partir de N convertidores de voltaje idénticos, típicamente medio puente, llamados submódulos o celdas, conectados en serie, tal y como se puede observar en la Figura 11. Por lo tanto, la topología *MMC* no tiene almacenamiento centralizado de energía, sino que se distribuye entre las celdas [13], siendo aptos para aplicaciones de mediana y alta tensión debido a que la salida se puede construir a partir de submódulos de bajo voltaje, con dispositivos comerciales [15]. A su vez, los submódulos (*SMs*) son conectados a un filtro inductivo L_B cuya función es separar los brazos del inversor, además de ayudar a suprimir la corriente circulante i_C propia de la topología, y la cual fluye en el brazo completo del inversor. La salida es tomada del punto medio de la fase y el número de $(2N+1)$ o $(N+1)$ niveles a la salida, según las características del control y/o modulación, es establecido por el número de *SMs* conectados en serie en un brazo. La parte de *CD* se suele modelar con dos fuentes de *CD* aterrizadas a la parte media del convertidor.

Las principales ventajas de los *MMC* son: estructura modular, reduce armónicos y tiene una naturaleza sin transformador [8, 13-15]. Debido a estas razones, los *MMC* proporcionan un diseño de convertidor flexible que puede adaptarse a una gama diferente de tensiones y potencias, lo que ha hecho que, en los últimos

años, esta configuración haya llamado la atención de muchos investigadores de electrónica de potencia [8].

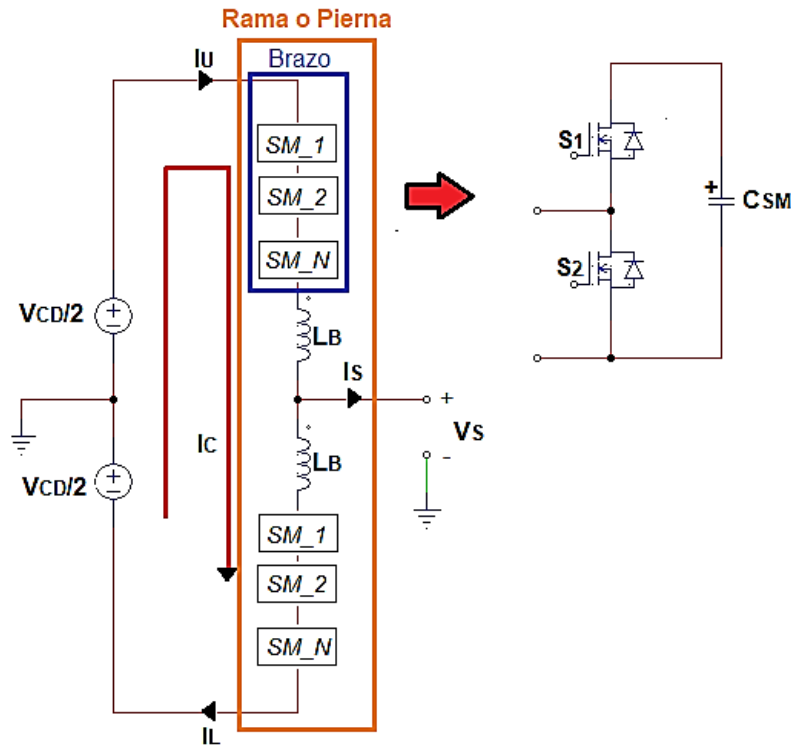


Figura 11. Estructura de un inversor MMC monofásico con submódulos medio puente.

2.2. Tipos de submódulos

Como antes se mencionó, los SMs que conforman a los convertidores son típicamente medio puente, sin embargo pueden tener múltiples variantes según sea su aplicación, potencia o requerimientos de control [16]. En la Figura 12 se pueden observar algunos conceptos de SMs encontrados en la literatura [8, 17-21].

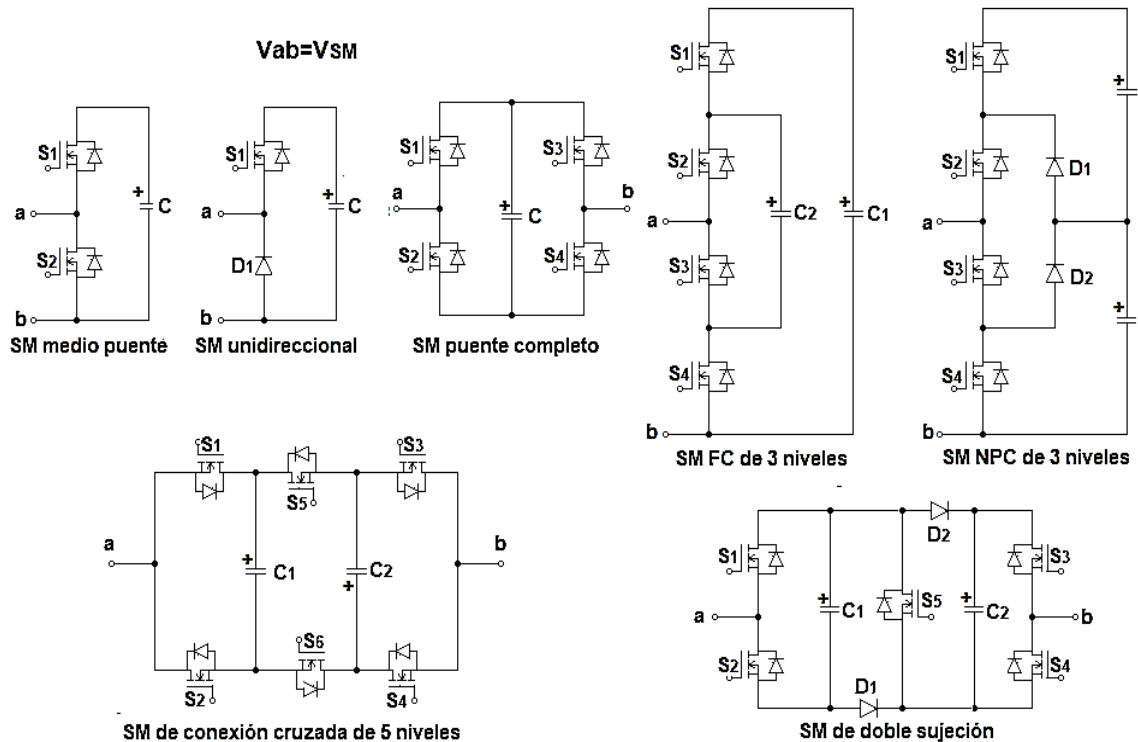


Figura 12. Algunas topologías de *SMs* para convertidores *MMC*.

Las principales características de las distintas configuraciones de submódulos ilustrados en la Figura 12, se exponen a continuación:

- **Submódulo medio puente:** Es el más común debido a su simpleza y bajas pérdidas. Se compone de dos interruptores de potencia y un capacitor, por lo tanto, sólo puede generar dos estados de voltaje $V_{SM}=V_C$ y $V_{SM}=0V$. No es tolerante a fallas de corto circuito de *CD* [8].
- **Submódulo unidireccional:** Solución propuesta para reducir el número de interruptores de potencia por submódulo, además de reducir el riesgo de un corto circuito por falsas señales de disparo en los interruptores, sin embargo, los estados de conmutación están restringidos y dependen de la dirección de la corriente [17].

- **Submódulo puente completo:** Contiene cuatro interruptores de potencia y un capacitor. Esta celda es capaz de proporcionar tres niveles, $V_{SM}=+VC$, $V_{SM}=-VC$, y $V_{SM}=0V$. En comparación al medio puente, éste tiene mayores pérdidas, sin embargo, es tolerante a fallas de corto circuito de CD [8].

- **Submódulos tres niveles FC y NPC :** El objetivo principal de utilizar estructuras multinivel como submódulos es lograr un mejor uso de los dispositivos de potencia comerciales. Los SMs de tres niveles permiten escalar el número de niveles agregando o quitando capacitores o diodos de sujeción en cada submódulo, sin embargo, ambos son propensos a fallas de corto circuito de CD . Los niveles que proporciona el inversor FC son tres, repartidos en cuatro posibles conmutaciones, $V_{SM}=VC_1$, $V_{SM}=VC_2$, $V_{SM}=VC_1-VC_2$ y $V_{SM}=0V$, donde $VC_1= 2VC_2$. Mientras que el submódulo NPC , con tres posibles combinaciones, proporciona la misma cantidad de niveles, $V_{SM}=VC_1$, $V_{SM}=VC_1+VC_2$ y $V_{SM}=0V$, teniendo en cuenta que ambos capacitores almacenan la misma cantidad de energía [18,19].

- **Submódulo de cinco niveles de conexión cruzada:** El submódulo de conexión cruzada puede reducir aún más el número de dispositivos de conmutación al proporcionar más niveles por SM , además de tener tolerancia a fallas de corto circuito. Los capacitores se cargan al mismo voltaje, por lo tanto, el SM de conexión cruzada ofrece a la salida los niveles de $V_{SM}= \pm 2 VC$, $\pm VC$ y $0V$ [20].

- **Submódulo de doble sujeción:** En condiciones normales de funcionamiento, equivale a dos submódulos medio puente. Las pérdidas totales se incrementan ligeramente debido a la adición del interruptor S_5 que normalmente está encendido y sólo se apaga en caso de un corto circuito para limitar las corrientes provocadas por la falla [21].

2.3. Principio de operación

Para explicar el principio de operación de un *MMC* se utilizará el submódulo medio puente de la Figura 13. El capacitor *CSM* con voltaje V_{CSM} se conecta a través de dos interruptores de potencia complementarios *S1* y *S2* con su diodo en antiparalelo cada uno. La corriente que transita a través del *SM* puede ser positiva o negativa. Cuando la corriente es positiva y entra por la terminal positiva del capacitor, éste se carga; mientras que, cuando es negativa y sale por la terminal positiva del capacitor se descarga. Si el interruptor *S1* está encendido y *S2* apagado, el submódulo se encuentra encendido y, por lo tanto, el capacitor es insertado en el circuito *MMC*. Por otro lado, cuando el interruptor *S2* está encendido y *S1* apagado, el submódulo se encuentra desactivado, retirando el capacitor del circuito principal y la corriente sólo fluye a través del interruptor *S2* y su diodo parásito [8].

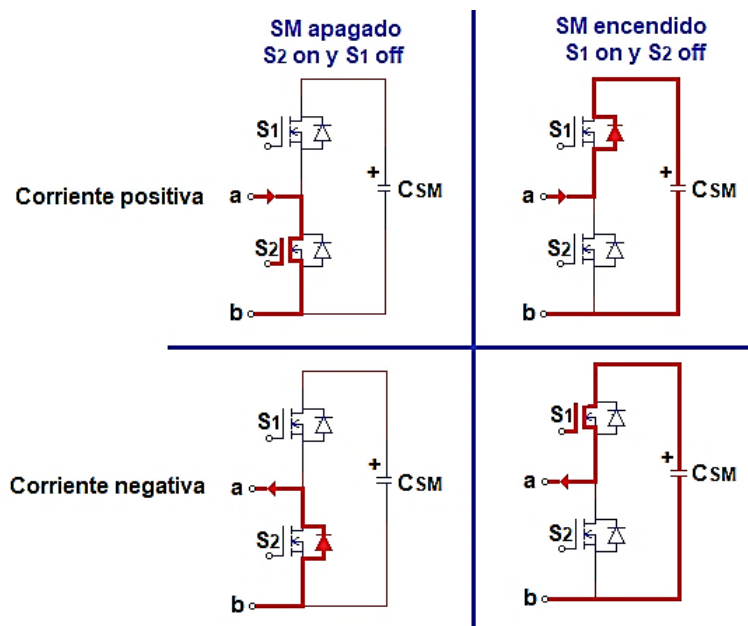


Figura 13. Principio de operación de un *MMC* con *SM* medio puente.

Entonces, la idea principal del *MMC* es construir un voltaje de salida multinivel controlado, donde cada submódulo actúa como fuente de voltaje controlada. El control de cada submódulo consiste en insertar o retirar los capacitores del circuito principal mediante la selección adecuada de los patrones de conmutación que

permitan alcanzar los objetivos de control, al mismo tiempo que se construye la señal multinivel sumando los voltajes de cada submódulo, tal y como se puede observar en la Figura 14.

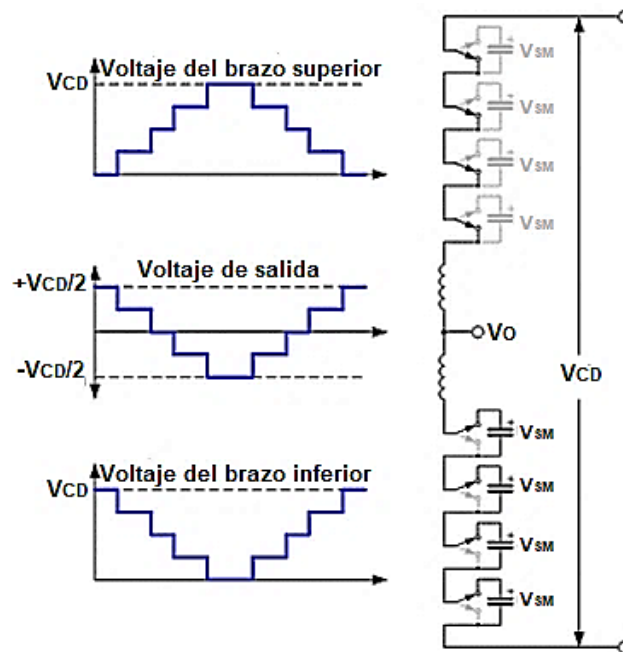


Figura 14. Obtención de la señal de salida de un MMC a partir de la suma de voltajes de los capacitores de submódulo.

2.4. Técnicas de modulación

Las técnicas de modulación son las que nos permiten transformar las acciones de control en señales de disparo para los interruptores de potencia. A continuación, se enlistan las técnicas de modulación más utilizadas en MMCs.

2.4.1. Técnicas basadas en portadoras

Esta clase de técnicas de modulación generan las señales de conmutación gracias a las intersecciones de una referencia senoidal de baja frecuencia, que determina la frecuencia de la señal de salida, y un grupo de portadoras a la frecuencia de conmutación deseada. A continuación, se revisan las más comunes.

2.4.1.1. PWM por desplazamiento de fase de portadoras (Phase-Shifted-Carriers PWM)

En esta técnica de modulación, al tener un MMC con N submódulos por brazo, es necesario comparar la señal de referencia senoidal con N número de portadoras triangulares idénticas en frecuencia y amplitud, una para cada submódulo, como se ilustra en la Figura 15. El grupo de portadoras para un brazo deben de tener un desfaseamiento de $360^\circ/N$ [8,22].

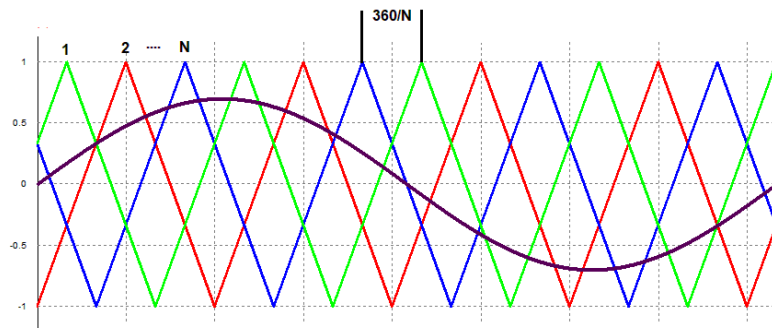


Figura 15. Modulación PWM por desplazamiento de fase de portadoras (PSC-PWM).

Dependiendo si el número de portadoras N es par o impar, y ajustando un desfase entre el grupo de portadoras del brazo superior y del brazo inferior, se pueden obtener $N+1$ o $2N+1$ niveles a la salida, a partir de los siguientes casos [8,22]:

N par, $N+1$ niveles: El desfaseamiento entre grupo de portadoras del brazo superior e inferior debe de ser 0° , por lo tanto, un solo grupo de portadoras se puede utilizar para ambos brazos.

N impar, $N+1$ niveles: El desfaseamiento entre grupo de portadoras del brazo superior e inferior debe de ser $180^\circ/N$.

N par, $2N+1$ niveles: El desfaseamiento entre grupo de portadoras del brazo superior e inferior debe de ser $180^\circ/N$.

N impar, $2N+1$ niveles: El desfase entre grupo de portadoras del brazo superior e inferior debe de ser 0° , por lo tanto, un solo grupo de portadoras se puede utilizar para ambos brazos.

Las principales características de la modulación por desfase de fase aplicado a los *MMC* son:

- Debido a que el estrés y potencia manejada por el convertidor es distribuida equitativamente entre el total de *SMs* utilizados, se puede alcanzar fácilmente el control del balanceo de los voltajes en los capacitores de submódulos.
- El voltaje de salida tiene una alta frecuencia de conmutación resultante y un bajo *THD*.
- Cada portadora triangular asociada a un submódulo particular presenta la naturaleza de modularidad y escalabilidad característica de los *MMC*.

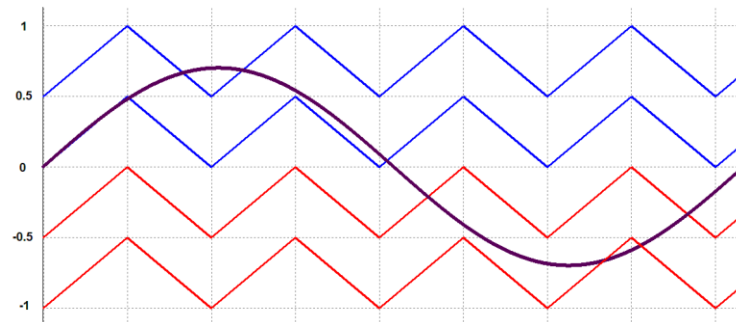
2.4.1.2. PWM por desplazamiento de nivel de portadoras (Level-Shifted-Carriers PWM)

Una segunda clase de método, basado en portadoras, es utilizar varias portadoras desplazadas verticalmente, es decir, apiladas una encima de la otra, dividiendo el rango disponible entre ellas. Este método tiene tres variantes [22-24]:

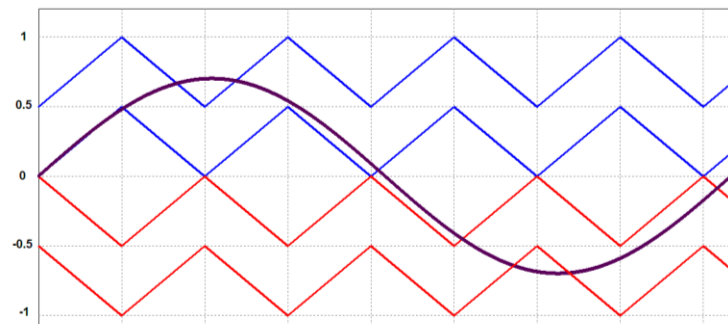
Disposición de fase (*PD-PWM*): Como se observa en la Figura 16.a, el grupo de portadoras para un brazo deben encontrarse en fase y entre grupos de portadoras, del brazo superior e inferior, deben de estar desfasados 0° entre sí, generando $2N+1$ niveles a la salida.

Disposición de oposición de fase (*POD-PWM*): Esta variante proporciona $N+1$ niveles a la salida. El grupo de portadoras para un brazo deben encontrarse en fase, al igual que la modulación *PD-PWM*, sin embargo, entre grupos de portadoras debe de haber un desfase de 180° entre sí, tal cual se ilustra en la Figura 16.b.

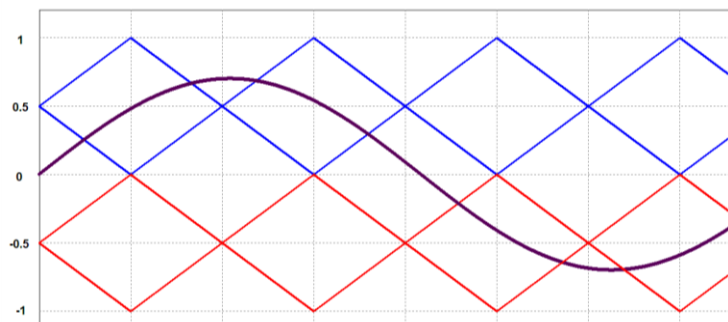
Disposición de oposición de fase alternativa (APOD-PWM): En este caso, mostrado en la Figura 16.c, el grupo de portadoras para un brazo deben de tener un desfase de 180° entre portadoras adyacentes, tomando a la primera como referencia con un ángulo de 0° . Para conseguir $N+1$ niveles, el ángulo entre grupo de portadoras, debe de ser de 180° y para generar $2N+1$, los grupos de portadoras deben estar desfasadas 0° .



PD-PWM



POD-PWM



APOD-PWM

Figura 16. Variantes de la modulación *PWM* por desplazamiento de nivel de portadoras

Las principales características de la modulación por desplazamiento de nivel de portadoras, aplicada a los *MMC* son:

- Debido a que el estrés y potencia del convertidor son distribuidos equitativamente entre el total de *SMs* utilizados, se puede alcanzar fácilmente el control del balanceo de los voltajes en los capacitores de submódulos.
- Cada portadora triangular asociada a un submódulo particular presenta la naturaleza de modularidad y escalabilidad característica de los *MMC*.
- El voltaje y corriente a la salida presenta baja distorsión armónica.

2.4.2. Modulación del nivel más cercano (Nearest-level Modulation).

Este método consiste en generar el nivel de voltaje más cercano a la referencia durante un período de conmutación completo. Esta técnica se basa en la aproximación y no en la modulación, por lo tanto no hay necesidad de portadoras ni modulación *PWM*. Se realiza una comparación de magnitud entre la señal de referencia y los voltajes discretos que puede generar el convertidor, Esta estrategia de modulación es apropiada para inversores *MMC* con un gran número de submódulos debido a su fácil implementación, siendo ésta su mayor ventaja respecto a otras técnicas [23,24]. En la Figura 17, se observa como muestrea la referencia a una alta frecuencia, de tal manera que sea aproximada con el nivel disponible más cercano.

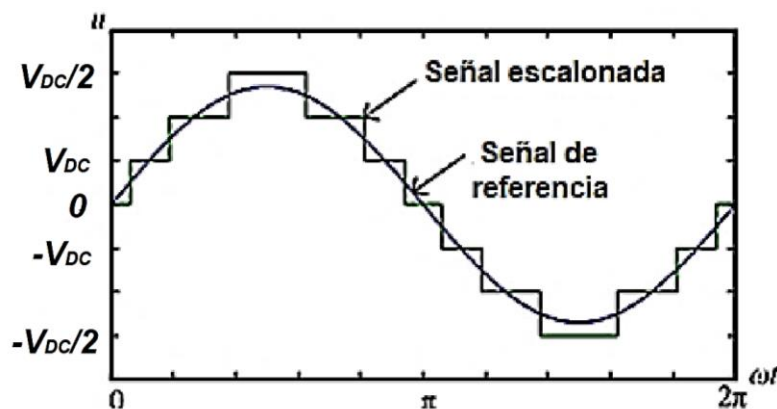


Figura 17. Principio de la estrategia *NLM* [25].

En comparación con los métodos basados en *PWM* de alta frecuencia, esta técnica tiene las siguientes ventajas [25]:

- Menos pérdidas por conmutación y un equilibrio de tensión más fácil.
- Si el número de *SMs* es lo suficientemente grande, el voltaje y la corriente de salida del *MMC* presentan buenas características, en cuanto a distorsión armónica.
- Fácil implementación.

2.5. Corriente circulante

La corriente circulante fluye a través del brazo completo del inversor, tal como se muestra en la Figura 11. Esta corriente, a pesar de que no afecta a la calidad de la señal de salida, sí aumenta la corriente *RMS* que fluye a través de los dispositivos de potencia, causando pérdidas de potencia del convertidor, aumento en el voltaje en los dispositivos de conmutación y aumento en la ondulación en el voltaje de los capacitores de submódulo [16]. La corriente circulante está estrechamente relacionada con el balance entre capacitores del brazo superior y del brazo inferior, siendo éste el origen de la corriente circulante; por lo tanto, el control del balance de los capacitores es un objetivo fundamental en los *MMC*.

Las dos formas para ayudar a eliminar la corriente circulante son [8,15,16]:

1. Tener un tamaño adecuado del inductor de brazo, sin embargo, esto es hasta cierto punto debido a que estos inductores contribuyen en gran parte al tamaño, peso y costo del convertidor.
2. Usar un control en lazo cerrado para la supresión de corriente circulante, lo cual es lo más recomendable para disminuir los inconvenientes de los inductores de brazo antes mencionados.

2.6. Precarga de los capacitores

La precarga de los capacitores se realiza a través de resistencias colocadas en los brazos del convertidor, como se ilustra en la Figura 18. Estas resistencias limitan el pico de corriente inicial que surge al cargar los capacitores. Una vez que hayan alcanzado un voltaje considerable, la resistencia puede ser retirada mediante un interruptor. Para cargar los capacitores del brazo superior, todos los submódulos de éste deben de estar activos y los submódulos del brazo inferior apagados, como se muestra en la Figura 18.a. Algo similar se realiza para la precarga de los capacitores del brazo inferior, como se observa en la Figura 18.b [26].

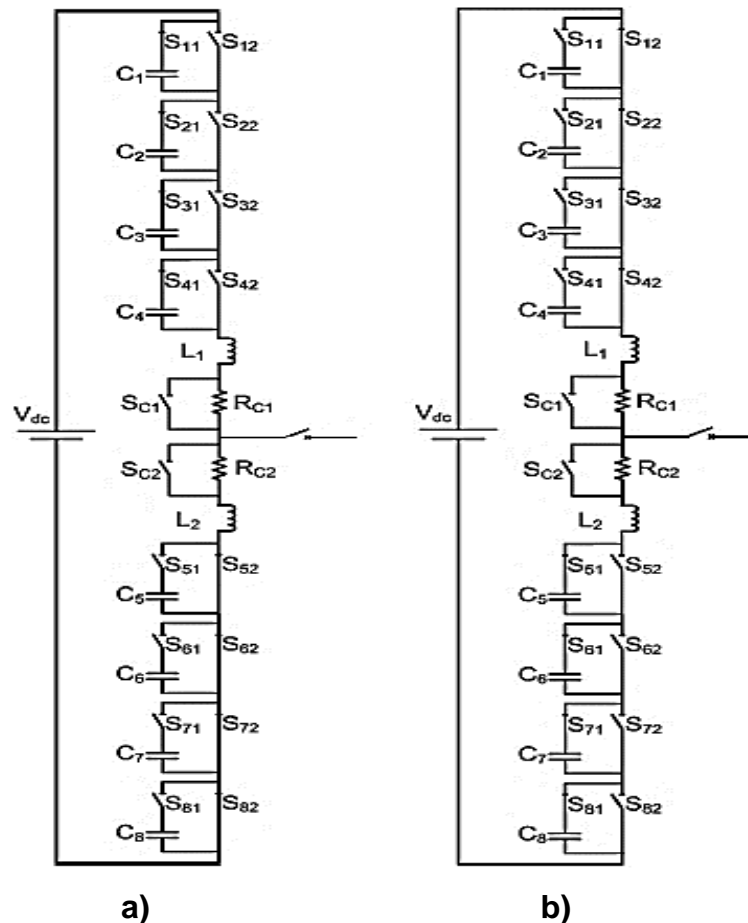


Figura 18. a) Precarga de los capacitores del brazo superior, b) Precarga de los capacitores del brazo inferior [26].

2.7. Objetivos de control

Los objetivos de control de un *MMC* son básicamente tres: seguir la referencia para la corriente de salida (con mismas características de frecuencia y fase que el voltaje de la red eléctrica), mantener balanceados los voltajes de los capacitores a un cierto nivel (V_{CD}/N) y minimizar en lo más posible la corriente circulante. El control de dichas variables es vital para tener un funcionamiento óptimo y seguro del convertidor, sin embargo, al estar interrelacionadas, el control se convierte en uno de los mayores retos de esta topología debido a que cualquier cambio en una de ellas puede afectar a las demás considerablemente [8,16, 17].

2.8. Aplicaciones de los MMC

En los últimos años, los *MMC* han tenido gran aceptación en diversas aplicaciones tales como transmisión de alto voltaje de *CD* [27-29], accionadores de motores de alta potencia [20-32], compensadores síncronos estáticos (*STATCOM*, por sus siglas en inglés) [33,34], transformadores electrónicos de potencia (*PET*, por sus siglas en inglés) [35-37] y aplicaciones fotovoltaicas [38,39] y, desde la aparición de este convertidor en el 2001, ha tenido un gran desarrollo y tiene gran perspectiva para el futuro [5].

Capítulo 3. Estado del arte de MMCs conectados a la red eléctrica.

En este capítulo se plasma el estado del arte relacionado a la implementación de inversores basados en los Convertidores Multinivel Modulares, en aplicaciones de inyección de energía a la red eléctrica. Para ello, se dividió en tres apartados: conexión a la red eléctrica, control y protecciones.

3.1. Conexión a la red eléctrica

A continuación, se resumen los trabajos más representativos relacionados con inversores *MMC* propuestos para conexión a la red eléctrica.

En [8] se simula un *MMC* de $132kV$ de entrada y $500MVA$, con seis submódulos por brazo, teniendo siete niveles a la salida; ésta es conectada a la red sin transformador para demostrar esta naturaleza característica de los *MMCs*. No se realizan pruebas experimentales. Como ventaja es que se muestran los criterios de selección de parámetros y se validan mediante la simulación.

En [38] se implementó, tanto en simulación como en prototipo, un inversor *MMC* conectado a la red eléctrica de $115V$ *RMS* para aplicaciones fotovoltaicas. El inversor se compone de cuatro submódulos medio puente por brazo. La conexión a la red eléctrica se realiza mediante un inductor y la fuente de *CD* es construida a partir de cuatro paneles solares, como se muestra en la Figura 19. La ventaja de este trabajo resalta en el nuevo método de modulación propuesto, el cual está basado en la modulación *PD-PWM* y ofrece una implementación más sencilla

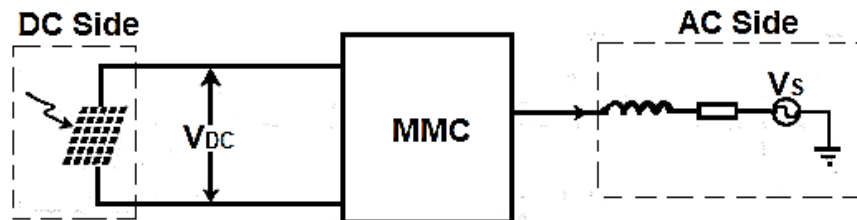


Figura 19. Diagrama de conexión a la red del inversor propuesto en [38].

sobre tarjetas de Arreglo de Compuertas Programables en Campo (*FPGAs*, por sus siglas en inglés).

En [39] se presenta una nueva topología de un inversor *MMC* conectado a la red, para aplicaciones fotovoltaicas, diseñado para resolver el problema de la disminución de potencia de paneles solares debido a sombreados parciales. Para ello, la solución consiste en la conexión de paneles solares en cada uno de los capacitores de submódulo, como se ilustra en la Figura 20, en lugar de utilizar los paneles como bus de *CD*, como en [38].

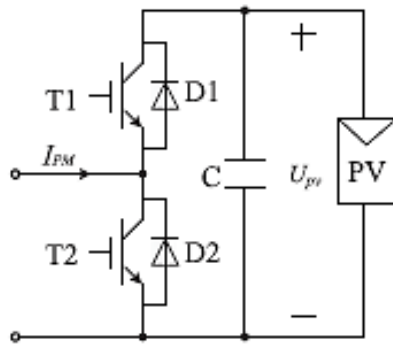


Figura 20. Submódulos propuestos en [39].

A medida que se produce un sombreado parcial, la potencia máxima se puede extraer regulando el voltaje del capacitor de submódulo hasta el voltaje del máximo punto de potencia. Para su validación, se realizaron simulación y pruebas experimentales. El prototipo implementado es un inversor trifásico de 3kW, que cuenta con tres submódulos por brazo, como se observa en la Figura 21. Dos de los submódulos cuentan con la modificación (denominados como *PM*) y el tercero es un medio puente tradicional (denominados *RM*), sin panel, cuya función es compensar la pérdida de voltaje debido a que el voltaje en el capacitor de los submódulos modificados puede variar en función de la irradiancia.

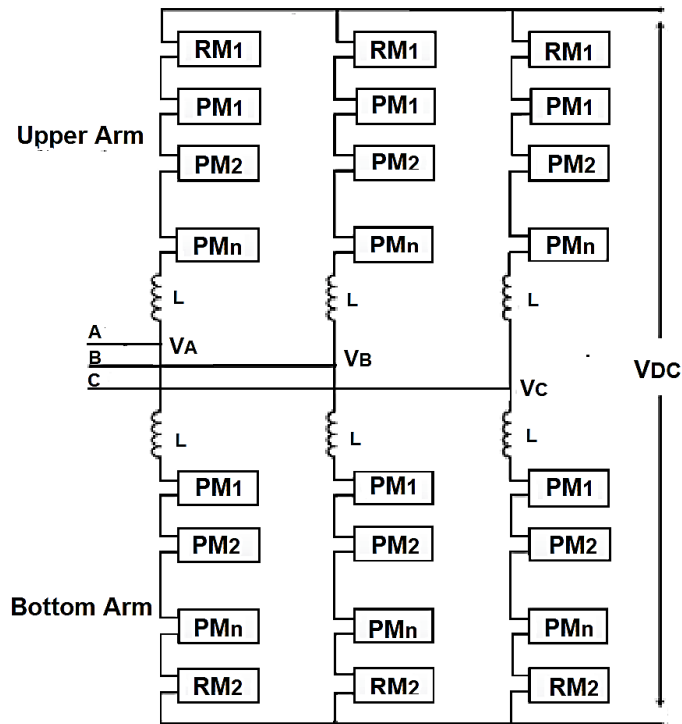


Figura 21. Inversor propuesto en [39].

En [40], se propone una nueva topología de inversor *MMC* para su uso en sistemas fotovoltaicos de generación distribuida. En un *MMC* convencional se colocan dos inductores de brazo para cada fase con el fin de limitar las corrientes circulantes. En la topología propuesta en este artículo, los inductores son reemplazados por transformadores, lo cuales también ayudan a limitar corriente de corto circuito en caso de falla.

El transformador utilizado es uno convencional, sin embargo su funcionamiento se basa en los principios de un transformador de extremo abierto, teniendo las siguientes ventajas en comparación con un *MMC* convencional: 1) El voltaje nominal de los dispositivos de potencia se reduce a la mitad; 2) Se reduce el tamaño del capacitor de submódulo y 3) La magnitud total del bus de *CD*, en este caso suministrado por los paneles, se reduce a la mitad. Debido a estas características, la estructura propuesta reduce a la mitad el número de celdas necesarias, produciendo los mismos niveles de voltaje de salida, disminuyendo la

complejidad y dimensión del inversor. La propuesta de este artículo, en comparación a la configuración convencional, se muestra en la Figura 22. La validación se realizó tanto en simulación, como en pruebas experimentales. El *MMC* simulado contiene cuatro submódulos y 12kW de potencia de salida, teniendo un bus de *CD* de entrada de 350V. En el prototipo construido fue un *MMC* de menor potencia (1kW), con tres submódulos por brazo. Para las pruebas experimentales, se introdujo un bus de *CD* de entrada de 30V para pruebas de baja potencia.

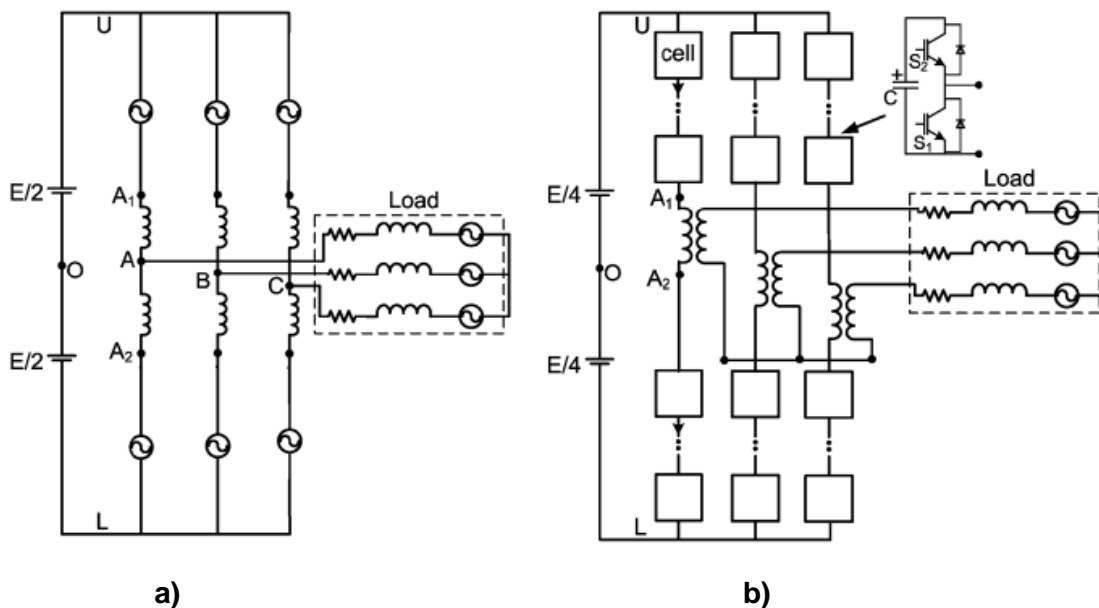


Figura 22. a) Configuración convencional de un inversor *MMC*, b) Configuración propuesta en [40], utilizando transformadores como inductores de brazo.

3.2. Control

En seguida se exponen algunas propuestas para el control de inversores *MMC*, resaltando sus principales características.

En [8] se diseña un control para la potencia de un *MMC STATCOM* trifásico, mediante un control *PI*. Para el control independiente de la potencia real y reactiva, se utiliza un control de corriente con desacoplo. El controlador de

corriente desacopla las corrientes de referencia que se transforman en un esquema DQ , donde se comparan con las señales reales para generar las de error. Estas señales de error pasan a través del controlador PI para generar señales de modulación. En la Figura 23.a, se muestra el diagrama del control de corriente de desacople implementado.

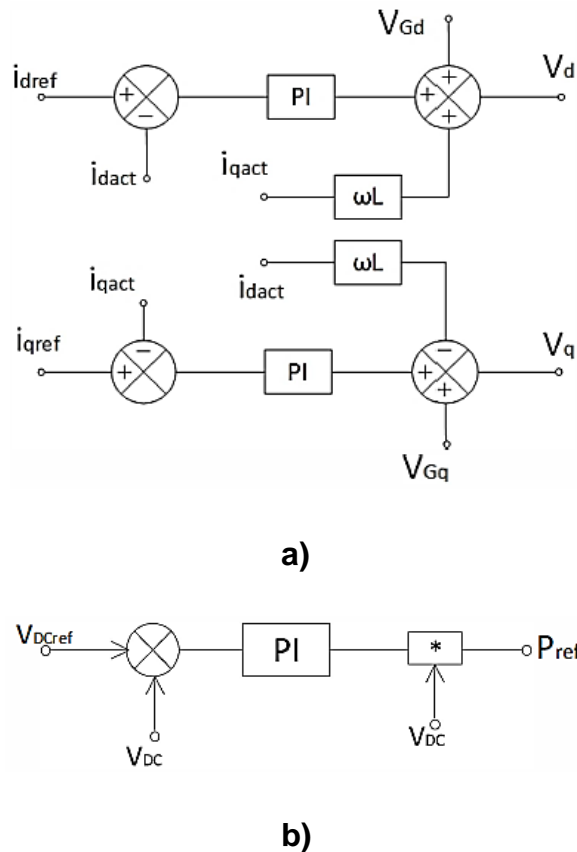


Figura 23. a) Control de corriente de desacople, b) Control para el voltaje del enlace de CD implementados en [8].

La potencia real se genera a partir de la referencia de la fuente de CD , que es responsable de las pérdidas de alimentación en el inversor. Para controlar la tensión del bus de CD , utilizaron el esquema de control mostrado en la Figura 23.b, el cual consiste en la comparación de la referencia de CD y el valor real, un controlador PI , y finalmente una ganancia para generar la referencia de la potencia real.

En [41] se presenta un control que, a su vez, consta de la combinación de un control repetitivo y un controlador *PI*, como se ilustra en la Figura 24, para mejorar la supresión de armónicos. Dicho método combina la buena dinámica del control *PI* y la eficiente supresión armónica en estado estacionario del control repetitivo. El control es adecuado para supresión de múltiples armónicos y es aplicable en *MMCs* monofásicos y trifásicos, además de ser fácil de implementar. El control repetitivo siempre se implementa en un procesador digital de señales (*DSP*, por sus siglas en inglés) o microcontroladores, por lo tanto, todo el análisis e implementación es en el dominio discreto. El control repetitivo consiste en una función discreta que sirve como filtro pasa bajas, proporcionando una ganancia infinita para frecuencias especificadas y todas las bandas armónicas laterales. Ambos controladores se diseñan por separado, ya que se pueden percibir como controles independientes. Finalmente se utiliza la modulación *PD-PWM* para generación de las señales de control.

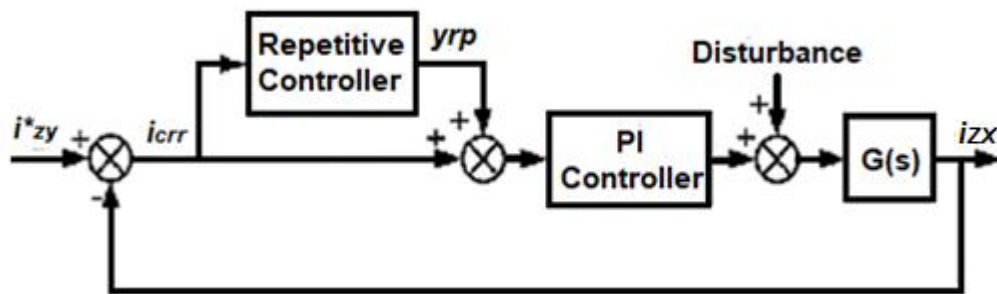


Figura 24. Diagrama del control propuesto en [41].

En [42] se propone un método basado en el control por modos deslizantes. La idea básica de este control es utilizar referencias de variables controladas para dividir el espacio de estado en varios subespacios y cada uno corresponde a una estructura de control única. En cada subespacio, la estructura de control única se aplica para forzar a las variables controladas a deslizarse a lo largo de sus límites, es decir, las referencias. Por medio de simulación y experimentación, se compara con el control *PI* convencional, comprobando que el método propuesto

proporciona un rendimiento comparable con el *PI* en estado estacionario y una respuesta más rápida.

En los artículos [43-45] se utilizan controladores predictivos basados en el modelo matemático del sistema (*MPC*, por sus siglas en inglés). Todos los trabajos resaltan que este tipo de control es atractivo porque brinda la posibilidad de poder realizar control de múltiples variables a la vez, característica importante en el caso de los inversores *MMC*. Básicamente, el control predictivo utiliza el modelo matemático del sistema para predecir el comportamiento futuro de las variables a controlar. A partir de dicha predicción en cada uno de los casos de conmutación existentes, el controlador decide cual será el próximo estado de conmutación que permitirá alcanzar las metas de control mediante un criterio de optimización. En la Figura 25, se ilustra un diagrama funcional del control *MPC*.

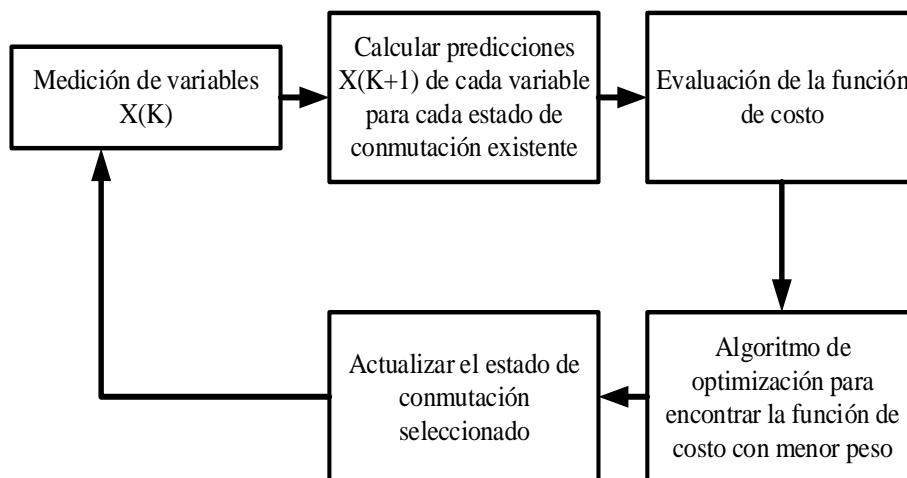


Figura 25. Diagrama funcional del algoritmo del Control basado en el Modelo Predictivo del sistema.

En [43] se implementa un control *MPC* en un *MMC* de 500W, de tres niveles (dos submódulos medio puente por brazo), para reducir la corriente circulante. Para ello, se propone una normalización de las variables de estado mediante el cálculo de las variaciones máximas de cada variable de estado, lo que se considera como un criterio de optimización adicional en el cálculo de la función de costo.

En [44], se menciona que el modelo convencional de control predictivo es impráctico para los *MMC*, debido a los requisitos de recursos para poder realizar los múltiples cálculos. Por lo tanto, se propone un control predictivo junto con un método de selección de los submódulos que deben encenderse para generar los niveles a la salida. De esta manera, el balanceo de los capacitores se hace mediante el método de selección, disminuyendo la cantidad de cálculos que se hace el control *MPC*. Además, sólo se toman en cuenta los niveles más cercanos a la conmutación óptima anterior, disminuyendo aún más la carga computacional al sólo evaluar la predicción para dichos estados, en vez de todos los existentes como el método tradicional.

En [45] se diseña un control *MPC* con inyección de voltaje en modo común para minimizar el rizo de voltaje de los capacitores de submódulo y, por lo tanto, la magnitud de la corriente circulante. Mediante simulación y experimentos, se comparan los resultados del control *MPC* propuesto y el convencional, mostrando que la inyección de voltaje en modo común reduce el rizo en los capacitores, al igual que la cantidad de corriente circulante, además de una evidente mejora en el voltaje de salida. Cabe mencionar que el *MMC* de este artículo cuenta con submódulos *NPC* de tres niveles.

3.3. Protecciones

Las principales fallas en un *MMC* son los cortos circuitos entre las polaridades del bus de *CD*, de alguna polaridad del bus y tierra o corto entre las terminales del capacitor de submódulo, debido a la conmutación simultánea de los interruptores de potencia. A continuación, se exponen algunos circuitos y métodos de protección.

En [13], se estudia la protección contra subidas de corrientes originadas a causa de un corto circuito entre las terminales de la fuente de *CD* o entre una terminal de la fuente y tierra. Las pruebas experimentales se hicieron sobre un *MMC* de *4kV* de entrada y *1MVA*, con dos submódulos medio puente por brazo, proporcionado

1kV cada uno. La solución estudiada consiste en un arreglo de tiristores en antiparalelo como protección, además de un arreglo de diodos, un relevador electromecánico y un inductor para la protección y desactivación de los submódulos en caso de falla, como se ilustra en la Figura 26. La ventaja de usar tiristores en antiparalelo es que sólo la mitad de la corriente de cortocircuito fluye a través de cada rama, además de ser dispositivos de rápida reacción. Se lograron reacciones menores a 10ms, logrando proteger al convertidor.

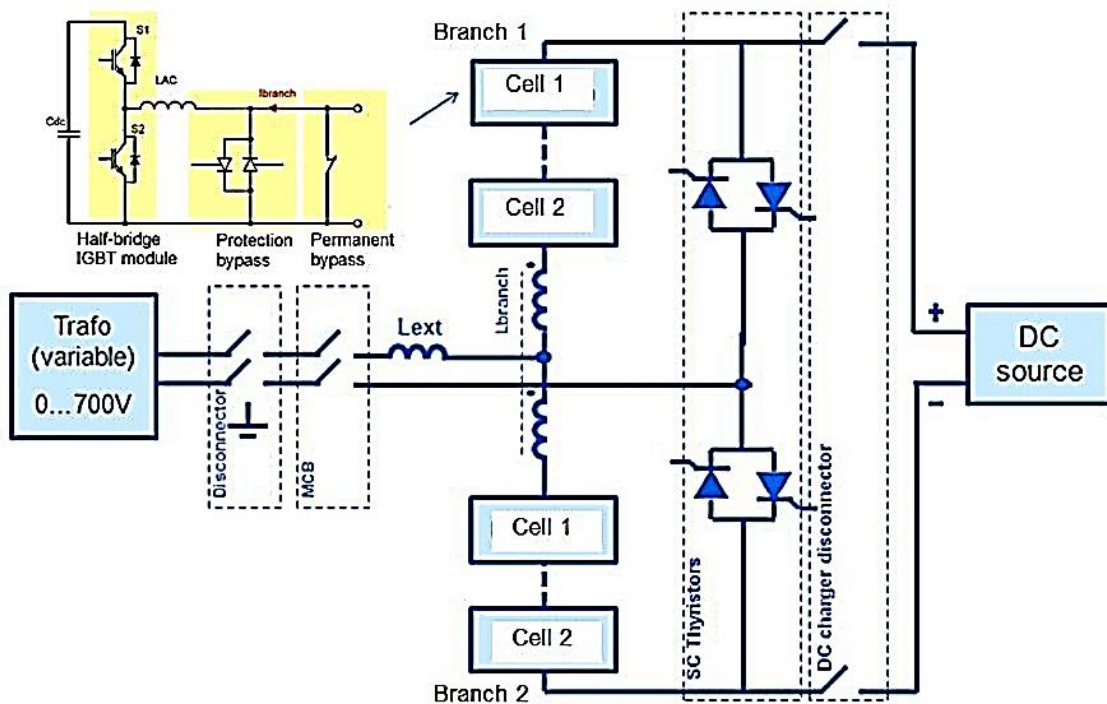


Figura 26. Solución estudiada en [13].

En [46] se propone una protección para fallas no permanentes en líneas de *CD* de sistemas *HVDC* basados en *MMCs*, utilizando tiristores en antiparalelo en cada submódulo, como se ilustra en la Figura 27. De esa manera, la corriente fluye a través de los tiristores en lugar del diodo en antiparalelo, convirtiendo la falla de corto circuito de *CD* a un corto circuito de *CA* a través de los brazos del convertidor. Finalmente, el corto circuito de *CA* se elimina apagando todos los

interruptores. De esta forma, el sistema es capaz de recuperarse inmediatamente después de la falla.

Usualmente, el uso de un solo tiristor es suficiente, como se muestra en la Figura 27.a, para la protección del submódulo, sin embargo, se propuso poner dos

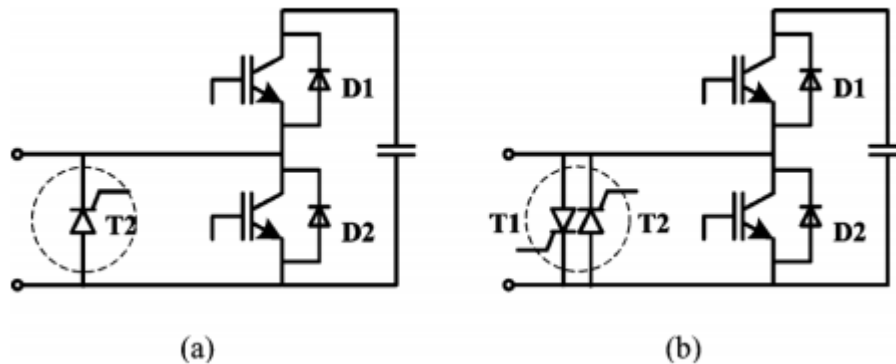


Figura 27. Protección propuesta en [46], a) con un tiristor b) con dos tiristores en antiparalelo.

tiristores en antiparalelo, como se observa en la Figura 27.b. Al usar tiristores bidireccionales, no sólo la corriente de corto se transfiere a los tiristores, sino que también el efecto como rectificador del diodo *D2* de libre corrimiento queda eliminado, lo cual da la posibilidad de extinguir la corriente de corto circuito de *CD*. El tiempo que tarda el sistema de protección en deshacerse de la corriente de corto de *CD* y poner en marcha el sistema nuevamente es de alrededor de 84 ms.

En [47] se presenta un método de detección de fallas de circuito abierto para *MMCs* capaz de localizar, no sólo el submódulo defectuoso, sino también el dispositivo de conmutación dañado. El método se basa en un observador de modo deslizante, el cual utiliza las corrientes del convertidor y los voltajes de los capacitores de los submódulos como entradas, por lo tanto, como dichas señales ya están disponibles como entradas de medición para el control, no se requiere sensores adicionales, siendo ésta una ventaja, además que se puede implementar fácilmente en un DSP o microcontrolador. El método compara el estado observado

y el estado real simulado y, si son diferentes por un período de tiempo predefinido, entonces existe una falla, por lo que el procedimiento para localizar la falla comienza. El funcionamiento y la robustez de la detección de fallas se comprueban mediante resultados de simulación.

En [48] se propone un sistema de detección y aislamiento de fallas (*FID*, por sus siglas en inglés) en caso de fallas de circuito abierto en los interruptores de potencia de *MMCs* que utilizan un control *MPC*. El método de detección y aislamiento, mostrado en la Figura 28, aprovecha las mediciones y cálculos del control *MPC*, por lo tanto no se requieren mediciones adicionales. La detección se implementa mediante la comprobación de los errores de voltaje entre los voltajes de brazo medidos y los estimados en el ciclo de control anterior. El aislamiento se establece al comprobar cada uno de los estados del convertidor.

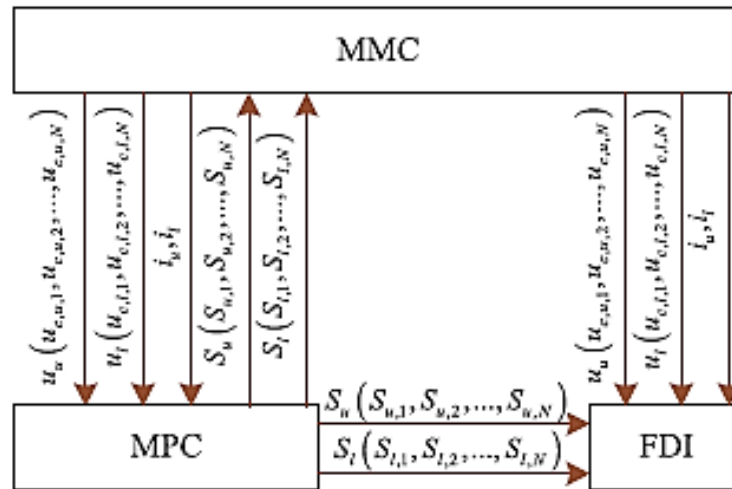


Figura 28. Diagrama del sistema de detección y aislamiento de fallas presentado en [48].

Capítulo IV. Topología propuesta

En este capítulo se muestra el inversor propuesto y se plasma el proceso para la obtención del modelo matemático, diseño del control y cálculo de los parámetros de diseño del *MMC* estudiado.

4.1. Inversor propuesto

El inversor propuesto es un *MMC* que consta de sólo un submódulo medio puente por brazo. La configuración de la propuesta, mostrada en la Figura 29.b, es una modificación de la configuración convencional que presentan los convertidores *MMC*, ilustrada en la Figura 29.a, y está pensada para disminuir ruido de alta frecuencia debido a las conmutaciones, reduciendo los puntos que quedan flotados. Con la modificación, la conmutación de la fuente se realiza a través del capacitor del submódulo superior. Así mismo, en cada submódulo se agregó una

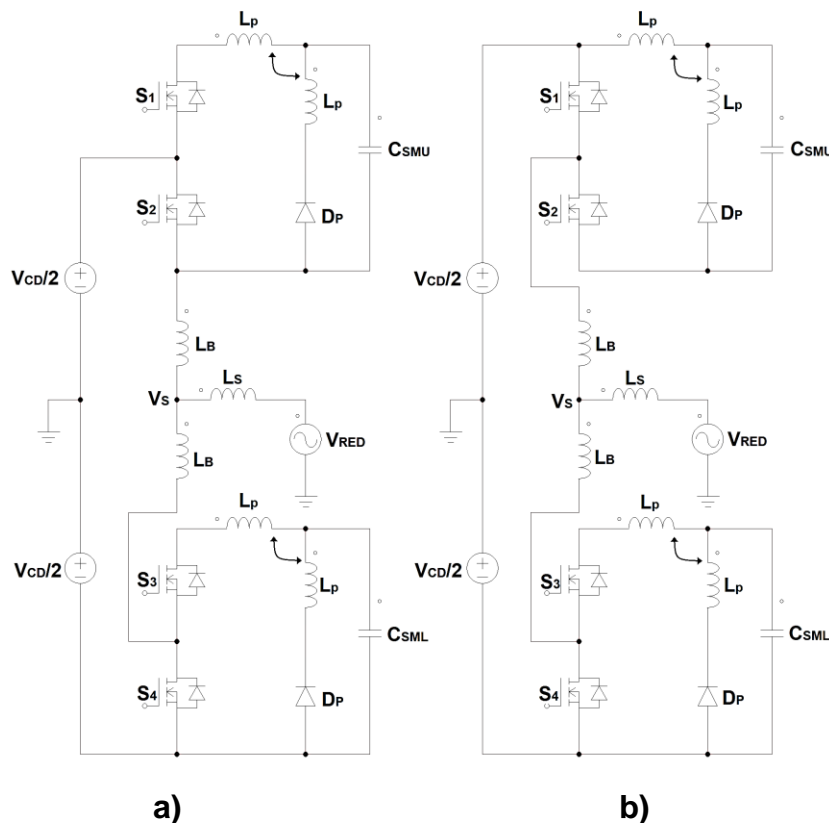


Figura 29. *MMC* propuesto a) Configuración convencional, b) Configuración propuesta.

protección contra cortos de CD provocados por la conmutación simultánea de los dos interruptores que poseen cada submódulo. Esta protección está basada en el funcionamiento de los inversores Z . Cuando ocurre un corto circuito en cualquiera de los submódulos, el circuito de protección entra en funcionamiento formando un circuito integrado por las inductancias acopladas L_P y el capacitor de submódulo C_{SM} , por lo tanto la corriente de corto circuito circula entre ambos componentes pasivos y una vez que el corto es eliminado, la energía es liberada bajo una operación normal.

4.2. Modelado matemático de la topología propuesta

En esta sección se expone la obtención del modelo matemático del inversor propuesto. Para ello, primero se establece un modelo matemático genérico que sirve para obtener el modelo matemático de un MMC de cualquier número de submódulos por brazo, después se obtiene el modelo matemático del inversor propuesto.

4.2.1. Modelo matemático genérico

Recordando que los submódulos se perciben como fuentes de voltaje controladas,

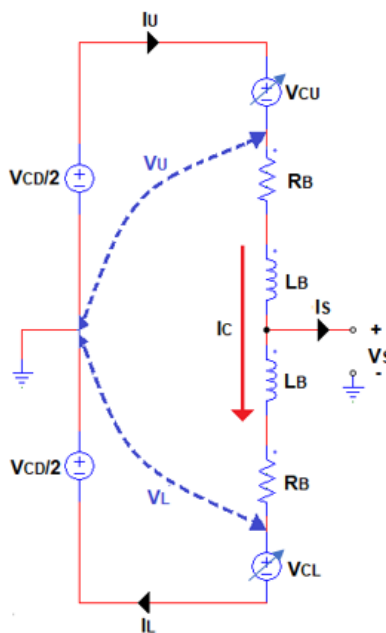


Figura 30. Modelo equivalente de un inversor MMC monofásico.

se puede obtener el modelo matemático del *MMC* a partir de su modelo equivalente mostrado en la Figura 30, donde R_B es la resistencia parásita del brazo.

Los voltajes V_{CU} y V_{CL} , representados como fuentes de voltaje variables, son las sumatorias de los voltajes de los capacitores del brazo multiplicadas por las señales de modulación n_U y n_L , donde m es el índice de modulación:

$$v_{CU} = n_U v_{CSMU} \quad (1)$$

$$v_{CL} = n_L v_{CSML} \quad (2)$$

$$v_{CSMU} = \sum_{i=1}^N V_{CSMU} i \quad (3)$$

$$v_{CSML} = \sum_{i=1}^N V_{CSML} i \quad (4)$$

$$n_U = \frac{1 - m \sin(\omega t)}{2} \quad (5)$$

$$n_L = \frac{1 + m \sin(\omega t)}{2} \quad (6)$$

Por lo tanto, los voltajes de brazo, V_U y V_L , pueden ser expresados como:

$$v_U = \frac{1}{2} V_{CD} - v_{CU} \quad (7)$$

$$v_L = -\frac{1}{2} V_{CD} + v_{CL} \quad (8)$$

Así mismo, los voltajes en modo común y modo diferencial aplicados en los extremos de los inductores son:

$$v_{Com} = v_S = \frac{v_U + v_L}{2} = \frac{v_{CL} - v_{CU}}{2} \quad (9)$$

$$v_{diff} = \frac{v_U - v_L}{2} = \frac{1}{2}(V_{CD} - v_{CU} - v_{CL}) \quad (10)$$

Como se explica en [22], si se asume que la salida se conecta al voltaje de red a través de una impedancia Z_S , por principio de superposición, se puede obtener el circuito equivalente en modo diferencial y el circuito equivalente en modo común, como se ilustra en la Figura 31.

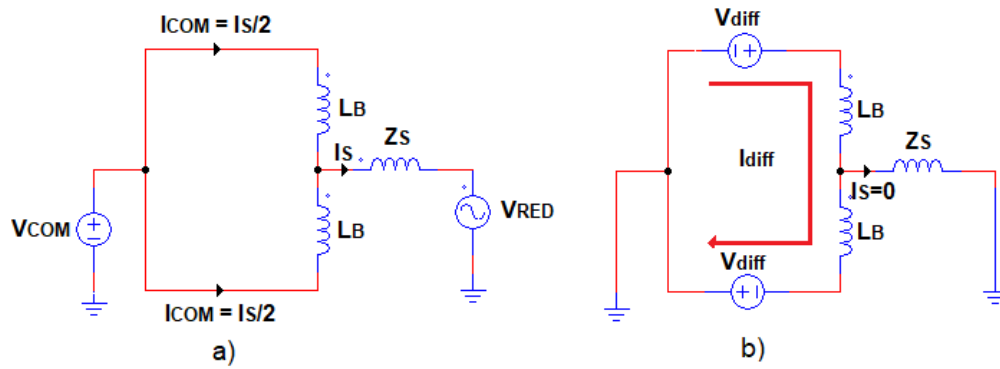


Figura 31. Modelo equivalente de un inversor MMC monofásico: a) Circuito en modo común, b) Circuito en modo diferencial.

Tomando en cuenta los sentidos de las corrientes de brazo propuestas en la Figura 30 y las corrientes introducidas en la Figura 31, las corrientes de salida (i_S) y de los brazos (i_U e i_L) son representadas por las ecuaciones (11-13):

$$i_S = i_U - i_L \quad (11)$$

$$i_U = i_{Com} + i_{Diff} = \frac{i_S}{2} + i_{Diff} \quad (12)$$

$$i_L = -i_{Com} + i_{Diff} = -\frac{i_S}{2} + i_{Diff} \quad (13)$$

Partiendo de las ecuaciones (12) y (13), se pueden deducir las corrientes en modo común y modo diferencial:

$$i_{Com} = \frac{i_U - i_L}{2} = \frac{i_S}{2} \quad (14)$$

$$i_{Diff} = i_C = \frac{i_U + i_L}{2} \quad (15)$$

Puesto que la corriente diferencial es aquella que no fluye hacia la carga, sino solamente a través de la rama completa del inversor, es llamada también corriente circulante i_C .

Aplicando ley de voltajes de Kirchhoff en el brazo superior e inferior, se obtienen las ecuaciones respectivas (16) y (17) para cada brazo:

$$\frac{V_{CD}}{2} = v_{CU} + R_B i_U + L_B \frac{di_U}{dt} + v_S \quad (16)$$

$$\frac{V_{CD}}{2} = v_{CL} + R_B i_L + L_B \frac{di_L}{dt} - v_S \quad (17)$$

Sumando (16) y (17), se obtiene la siguiente expresión:

$$V_{CD} = v_{CU} + v_{CL} + R_B (i_U + i_L) + L_B \frac{d(i_U + i_L)}{dt} \quad (18)$$

De la ecuación (15), se deduce que:

$$2i_{diff} = 2i_C = i_U + i_L \quad (19)$$

Sustituyendo (19) en (18) se obtiene la ecuación (20):

$$\frac{V_{CD}}{2} - \left(\frac{v_{CU} + v_{CL}}{2} \right) = R_B i_C + L_B \frac{d(i_C)}{dt} \quad (20)$$

De las ecuaciones (10) y (20) se deduce que por medio del voltaje V_{diff} , se puede controlar la corriente circulante. Reacomodando (20), se obtiene la variable de estado para la corriente circulante:

$$\frac{d(i_C)}{dt} = \frac{1}{2L_B} [-v_{CU} - v_{CL} - 2R_B(i_C) + V_{CD}] \quad (21)$$

Restando (16) y (17), se obtiene la siguiente ecuación:

$$v_{CU} - v_{CL} + R_B(i_U - i_L) + L_B \frac{d(i_U - i_L)}{dt} + 2v_S = 0 \quad (22)$$

Sustituyendo (11) en (22), y reacomodando términos, se obtiene la variable de estado para la corriente de salida:

$$\frac{d(i_S)}{dt} = \frac{1}{L_B} [-v_{CU} + v_{CL} - R_B(i_S) - 2v_S] \quad (23)$$

La corriente que pasa por los capacitores superiores e inferiores se puede escribir como:

$$i_{Cui} = i_U = C_U i \frac{dv_{CU} i}{dt} \quad (24)$$

$$i_{CLi} = i_L = C_L i \frac{dv_{CL} i}{dt} \quad (25)$$

Por lo tanto, sustituyendo (12) y (13) en (24) y (25) respectivamente, se obtienen las variables de estado para los voltajes de capacitores:

$$\frac{dv_{CU} i}{dt} = \frac{n_U}{C_U i} \left(\frac{i_S}{2} + i_C \right) \quad (26)$$

$$\frac{dv_{CL} i}{dt} = \frac{n_L}{C_L i} \left(-\frac{i_S}{2} + i_C \right) \quad (27)$$

donde $i = 1, 2, \dots, N$.

Así pues, las ecuaciones (21), (23), (26) y (27) describen el comportamiento del sistema y, por lo tanto, pueden ser utilizadas para el diseño del control del MMC.

4.2.2. Modelo matemático del inversor propuesto

En la Figura 32 se visualiza el modelo equivalente del inversor propuesto. En este modelo se incluye la inductancia utilizada para la conexión a la red y no se toma en cuenta el circuito de protección para el análisis desde que sólo entra en funcionamiento en caso de falla. Las resistencias, R_B y R_S , son parásitas de los

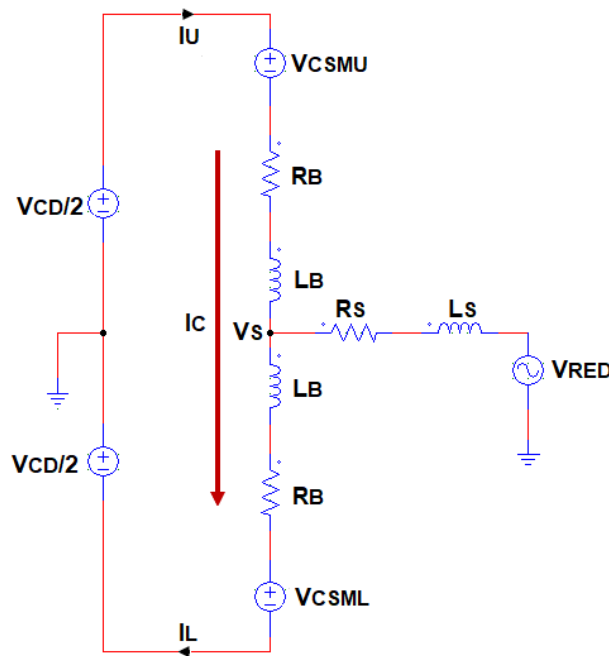


Figura 32. Modelo equivalente del inversor propuesto.

brazos e inductor de salida respectivamente. A continuación, se obtiene el modelo equivalente bajo el procedimiento antes expuesto.

El voltaje de salida V_S está definido por la ecuación (30):

$$v_S = R_S i_S + L_S \frac{di_S}{dt} + v_{RED} \quad (30)$$

Aplicando ley de voltajes de Kirchhoff en el brazo superior e inferior, tomando en cuenta la ecuación (30), se obtienen las ecuaciones (31) y (32) para cada brazo:

$$\frac{V_{CD}}{2} = v_{CSMU} + R_B i_U + L_B \frac{di_U}{dt} + R_S i_S + L_S \frac{di_S}{dt} + v_{RED} \quad (31)$$

$$\frac{V_{CD}}{2} = v_{CSML} + R_B i_L + L_B \frac{di_L}{dt} - R_S i_S - L_S \frac{di_S}{dt} - v_{RED} \quad (32)$$

Sumando (31) y (32), se obtiene la siguiente expresión:

$$v_{CD} = v_{CSMU} + v_{CSML} + R_B (i_U + i_L) + L_B \frac{d(i_U + i_L)}{dt} \quad (33)$$

Sustituyendo (19) en (33) y reacomodando, se obtiene la ecuación (34), siendo ésta la variable de estado para la corriente circulante:

$$\frac{d(i_C)}{dt} = \frac{1}{2L_B} [-v_{CSMU} - v_{CSML} - 2R_B (i_C) + V_{CD}] \quad (34)$$

Restando (31) y (32), y tomando en cuenta la ecuación (11) de la corriente de salida, se obtiene la variable de estado para ésta:

$$\frac{d(i_S)}{dt} = \frac{1}{L_B + 2L_S} [-v_{CSMU} + v_{CSML} - (R_B + 2R_S) i_S - 2v_{RED}] \quad (35)$$

Por último, las ecuaciones de las variables de estado para los voltajes de los capacitores se pueden reescribir como sigue:

$$\frac{dv_{CSMU}}{dt} = \frac{n_U}{C_{SMU}} \left(\frac{i_S}{2} + i_C \right) \quad (36)$$

$$\frac{dv_{CSML}}{dt} = \frac{n_L}{C_{SML}} \left(-\frac{i_S}{2} + i_C \right) \quad (37)$$

donde $i = 1, 2, \dots, N$.

Las ecuaciones (34), (35), (36) y (37) conforman el modelo matemático de la propuesta.

4.3. Control de la topología propuesta

El control utilizado en este trabajo es un control predictivo basado en el modelo matemático del sistema. Como se expuso en el capítulo del estado del arte, el control *MPC* predice el comportamiento futuro de las variables a controlar. Esta predicción se utiliza para decidir el mejor estado de conmutación que permitirá un comportamiento aceptable de las variables controladas mediante un criterio de optimización que asegura que se logre el comportamiento deseado.

El control *MPC* se compone básicamente de tres partes:

- Modelo predictivo del sistema (ecuaciones del futuro).
- Función de costo.
- Algoritmo de optimización y selección de estado

Para el diseño del control, se introducirán en el modelo matemático del inversor las variables u_1 y u_2 , que son las señales de control de los submódulos superior e inferior respectivamente. Un valor de “1”, indica que el submódulo está activado, y un valor de “0” indica que el submódulo está eliminado del circuito principal.

$$\begin{aligned}
 u_1 & \left\{ \begin{array}{l} 0: S_1 \text{ encendido y } S_2 \text{ apagado} \\ 1: S_1 \text{ apagado y } S_2 \text{ encendido} \end{array} \right\} \\
 u_2 & \left\{ \begin{array}{l} 0: S_3 \text{ apagado y } S_4 \text{ encendido} \\ 1: S_3 \text{ encendido y } S_4 \text{ apagado} \end{array} \right\}
 \end{aligned} \tag{38}$$

Así pues, el modelo matemático conformado por las ecuaciones (34-37), se puede reescribir sustituyendo las variables de (38) como:

$$\frac{d(i_C)}{dt} = \frac{1}{2L_B} \left[-u_1 v_{CSMU} - u_2 v_{CSML} - 2R_B(i_C) + V_{CD} \right] \tag{39}$$

$$\frac{d(i_s)}{dt} = \frac{1}{L_B + 2L_S} \left[-u_1 v_{CSMU} + u_2 v_{CSML} - (R_B + 2R_S) i_s - 2v_{RED} \right] \quad (40)$$

$$\frac{dv_{CSMU}}{dt} = \frac{u_1}{C_{SMU}} \left(\frac{i_s}{2} + i_c \right) \quad (41)$$

$$\frac{dv_{CSML}}{dt} = \frac{u_2}{C_{SML}} \left(-\frac{i_s}{2} + i_c \right) \quad (42)$$

Cabe resaltar que en las ecuaciones (36) y (37) aparecen los índices de modulación ya que el análisis se hizo suponiendo que se tiene una modulación *PWM* para la activación e inhabilitación de los submódulos, sin embargo, en (41) y (42) se introducen las variables de control u_1 y u_2 , en lugar de nu y nL , tomando en cuenta que el control *MPC* no utiliza una modulación *PWM*.

4.3.1. Modelo predictivo del sistema

Para poder obtener el modelo predictivo del sistema, se usó el concepto de la derivada discreta de *Euler*, representada por (43):

$$\frac{dx}{dt} \approx \frac{x(k+1) - x(k)}{T_s} \quad (43)$$

Donde T_s es periodo de muestreo.

Así bien, el modelo predictivo queda descrito por las siguientes ecuaciones, llamadas también ecuaciones del futuro o de predicción.

$$i_c(k+1) = \frac{T_s}{2L_B} \left[-u_1 v_{CSMU}(k) - u_2 v_{CSML}(k) - 2R_B i_c(k) + V_{CD}(k) \right] + i_c(k) \quad (44)$$

$$i_s(k+1) = \frac{T_s}{L_B + 2L_S} \left[-u_1 v_{CSMU}(k) + u_2 v_{CSML}(k) - (R_B + 2R_S) i_s(k) - 2v_{RED}(k) \right] + i_s(k) \quad (45)$$

$$v_{CSMU}(k+1) = \frac{T_S u_1}{C_{SMU}} \left[\frac{i_S(k)}{2} + i_C(k) \right] + v_{CSMU}(k) \quad (46)$$

$$v_{CSML}(k+1) = \frac{T_S u_2}{C_{SML}} \left[-\frac{i_S(k)}{2} + i_C(k) \right] + v_{CSML}(k) \quad (47)$$

4.3.2. Función de costo

Mediante la evaluación de la función de costo en cada uno de los casos de conmutación del inversor, se puede decidir cuál combinación de interruptores es la mejor opción para el siguiente paso del control. La función de costo de menor peso simboliza que los errores son menores, por lo tanto, esa sería la mejor opción de conmutación a escoger. Primeramente, se deben establecer las ecuaciones de los errores de las variables a controlar, los cuales se expresan por las ecuaciones (48-51).

$$\sigma_{is} = i_S(k+1) - i_{S_REF} \quad (48)$$

$$\sigma_{ic} = i_C(k+1) - i_{C_REF} \quad (49)$$

$$\sigma_{v_{CSMU}} = v_{CSMU}(k+1) - v_{CSMU_REF} \quad (50)$$

$$\sigma_{v_{CSML}} = v_{CSML}(k+1) - v_{CSML_REF} \quad (51)$$

Finalmente se decidió utilizar una función de costo similar a la propuesta en [43]:

$$F_{COSTO} = \sqrt{G_{i_S} (\sigma_{is}^2) + G_{v_{CSMU}} (\sigma_{v_{CSMU}}^2) + G_{v_{CSML}} (\sigma_{v_{CSML}}^2) + G_{i_C} (\sigma_{ic}^2)} \quad (52)$$

Donde G_{i_S} , G_{i_C} , $G_{v_{CSMU}}$, $G_{v_{CSML}}$ son los factores de ponderación de las variables controladas. Estos factores se utilizan para darle un peso de importancia para atender cada variable.

4.3.3. Algoritmo de optimización

El algoritmo de optimización sirve para encontrar la función de costo de menor peso y seleccionar el mejor caso de conmutación. Consiste en una sencilla comparación lógica entre los resultados de cada una de las funciones de costo evaluadas para cada caso de conmutación. Para el inversor propuesto, sólo se cuenta con un total de cuatro combinaciones para generar los casos de conmutación. Por lo tanto, el algoritmo de optimización es el siguiente:

```

if ((FC_0< FC _1) &(FC_0< FC _2)&(FC_0< FC _3)) {
    V=0;}
if ((FC _1< FC _0) &(FC _1< FC _2)&(FC _1< FC _3)) {
    V=1;}
if ((FC _2< FC _0)&(FC _2< FC _1)&(FC _2< FC _3)) {
    V=2;}
if ((FC _3< FC _0)&(FC _3< FC _1)&(FC _3< FC _2)) {
    V=3;}

```

(53)

Donde FC_0 a FC_3, son las funciones de costo evaluadas del caso de conmutación cero al tres, y “V” es el vector de voltaje correspondiente a cada caso de conmutación.

4.3.4. Vectores de voltaje de salida.

Una vez que se encuentra la función de costo con menor peso y se elige el mejor caso de conmutación, se procede a buscar en una tabla el vector de voltaje correspondiente. En la Tabla 4 se encuentran las distintas combinaciones posibles

Tabla 4. Combinaciones de las señales de control de los submódulos y su respectivo voltaje de salida.

| # Vector | U ₁ | U ₂ | S ₁ | S ₂ | S ₃ | S ₄ | V _s |
|----------|----------------|----------------|----------------|----------------|----------------|----------------|---------------------|
| 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 | -V _{cd} /2 |
| 2 | 1 | 0 | 0 | 1 | 0 | 1 | V _{cd} /2 |
| 3 | 1 | 1 | 0 | 1 | 1 | 0 | 0 |

de señales de control para el inversor propuesto, mostrado en la Figura 29, así como el voltaje que aparecerá a la salida del *MMC*.

4.4. Parámetros de diseño

Para la selección de los parámetros de los *MMC*, típicamente se requieren de cálculos a partir de las potencias y tensiones nominales requeridas, fijando el número de submódulos a utilizar, voltaje promedio de submódulo, capacitancia de submódulo y el valor de las inductancias de brazo. Utilizando estos valores iniciales, se realizan varios cálculos y simulaciones para afinar la elección final de los parámetros del circuito principal. A continuación, se describirá de manera general el proceso de selección de los parámetros de diseño del convertidor *MMC* bajo estudio.

4.4.1. Voltaje, corriente y potencia nominal

El inversor de este trabajo se diseñó para poder ser conectado a la red eléctrica de $127V$ *RMS*, por lo tanto, se propuso que ambas fuentes de $V_{CD}/2$ que alimentan al inversor fueran de $200V$. A la salida del inversor se genera un voltaje de salida de $200V$ pico. Así mismo la corriente de salida se fijó en $1A$. La potencia nominal del inversor es $200W$, siendo una primera meta para el estudio de los inversores basados en *MMCs*.

4.4.2. Número de submódulos

Una manera posible de encontrar el número de submódulos es a partir de proponer el valor de voltaje que manejará uno de ellos, lo cual depende estrechamente de las especificaciones de los dispositivos de potencia a utilizar [49]. La suma de los voltajes de los capacitores en un brazo normalmente es igual al valor de la fuente de CD , sin embargo, también puede darse el caso de que la sumatoria sea ligeramente mayor a la fuente de CD de entrada, esto es:

$$\sum V_{SM} \geq V_{CD} \quad (54)$$

Una vez propuesto el voltaje de submódulo V_{SM} , se puede obtener el número de submódulos a utilizar:

$$N = \frac{\Sigma V_{SM}}{V_{SM}} \quad (55)$$

Esté número de submódulos puede ser un primer valor que posteriormente se modifique según las necesidades que se vayan teniendo.

En el caso de la propuesta, las fuentes de VCD/2 son de 200V, por lo tanto, el voltaje de CD total es de 400V. Al tener un sólo submódulo por brazo, éste almacenará el voltaje total al no haber más submódulos para repartir el voltaje. Así pues, las ecuaciones (54) y (55) se pueden expresar como:

$$V_{SM} = 400V \quad (56)$$

$$N = \frac{400V}{400V} = 1 \quad (57)$$

4.4.3. Dispositivos de potencia

Debido a la baja frecuencia de conmutación por dispositivo, son preferibles los dispositivos lentos con bajas caídas de tensión y altas tensiones nominales. Dependiendo de si los submódulos son medio puente, puente completo o cualquier otro tipo de submódulo, como los previamente expuestos, las capacidades de corriente de los dispositivos semiconductores de potencia deben elegirse en función del funcionamiento normal con corriente nominal y en función de cómo se maneja las fallas de corto circuito y qué tipo de tecnología se usa para manejar las corrientes derivadas de dicha falla, tomándose en cuenta o no, a la hora de elegir las especificaciones de voltaje y corriente de los semiconductores de potencia [50].

4.4.4. Capacitor de submódulo

El valor del capacitor de submódulo debe de elegirse cuidadosamente. Al ser capacitores flotados, estos se cargan y descargan gracias a las corrientes de brazo. Éstas provocan un rizado en el voltaje que no puede eliminarse en su totalidad, sin embargo, se puede reducir al tener un valor óptimo de capacitancia. Un valor sobrado representaría un alto costo innecesario en el diseño del submódulo y, por ende, en el costo total del *MMC*. Mientras que un valor demasiado bajo causaría un alto valor en el rizo de voltaje, representando un posible problema con el voltaje nominal de los dispositivos de potencia o del mismo capacitor en sí. Además, es importante tener en mente que, eliminando armónicos en la corriente circulante, también puede ayudar a limitar dichos rizados de voltaje. A continuación, se exponen dos procedimientos distintos para dimensionar el valor de la capacitancia de submódulo

4.4.4.1. Cálculo usando la relación de energía y potencia

En el primer método, más comúnmente utilizado, se elige el valor del capacitor con base en la relación de la energía total almacenada en todos los capacitores del *MMC* y la potencia aparente a la cual se diseña el inversor, *REP* (Relación Energía-Potencia) [8,50-52]:

$$REP = \frac{E_{Cmax}}{S} [J / kVA] \quad (58)$$

El valor de esta relación se encuentra típicamente entre 10-50 J/kVA. Normalmente se selecciona un valor dentro de este intervalo y el valor final se encuentra mediante una optimización donde el costo de los capacitores de submódulo se compara con el costo del interruptor de potencia. Un valor bajo de *REP* representaría un bajo costo de implementación y alto valor de rizado en el voltaje de los capacitores. Por otro lado, un valor sobrado de *REP*, simbolizaría un costo innecesario, como antes se mencionó.

La energía total almacenada en los capacitores del *MMC* está dada por:

$$E_{C_{\max}} = \frac{1}{2} \cdot C_{SM} \cdot M \cdot N \left(\frac{V_{CD}}{N} \right)^2 \quad (59)$$

Donde M es el número de brazos del inversor, N el número de submódulos por brazo y C_{SM} el valor del capacitor de submódulo.

Teniendo en cuenta que el capacitor de brazo es:

$$C_{Brazo} = \frac{C_{SM}}{N} \quad (60)$$

La ecuación (2) se puede reescribir como:

$$E_{C_{\max}} = \frac{1}{2} \cdot M \cdot C_{Brazo} (V_{CD})^2 \quad (61)$$

Por lo tanto, el capacitor de brazo puede ser calculado a partir de la REP :

$$C_{Brazo} = \frac{2 \cdot E_{C_{\max}}}{M \cdot (V_{CD})^2} = REP \cdot \frac{2 \cdot S}{M \cdot (V_{CD})^2} \quad (62)$$

El valor típico de la capacitancia de brazo es por debajo de 2mF, esto debido al factor $S/(V_{CD})^2$, que contiene la dimensión de la corriente a manejar [51].

Aplicando (60) en el inversor bajo estudio, se tiene que el capacitor de submódulo es el de brazo, esto debido a que sólo tiene un submódulo por brazo:

$$C_{Brazo} = \frac{C_{SM}}{N} = C_{SM} \quad (63)$$

Tomando un REP de 50(J/kVA), el capacitor de brazo aplicando (62) es:

$$C_{Brazo} = REP \cdot \frac{2 \cdot S}{M \cdot (V_{CD})^2} = 50 [J / kVA] \frac{200VA}{(400V)^2} = 62.5 \mu F \quad (64)$$

4.4.4.2. Cálculo basado en el rizo de voltaje

Los capacitores de submódulo, al ser flotados, son cargados y descargados por las corrientes de brazo, causando un rizado de voltaje. Dicho rizo es inevitable y no puede eliminarse por completo, sin embargo, escogiendo un valor de capacitancia adecuado, puede disminuir considerablemente. Bajo este criterio, el segundo método determina el valor mínimo del capacitor de submódulo para limitar el voltaje de rizado en un ciclo de CA, considerando un valor de rizo de voltaje permisible, mediante las siguientes ecuaciones [53, 54].

$$g_V = \frac{2 \cdot V_S}{V_{CD}} \quad (65)$$

$$C_{SM \min} = \frac{2 \cdot S}{(V_{CSM})^2 \cdot \Delta V_{CSM} \cdot g_V \cdot \omega \cdot N} \sqrt{\left[1 - \left(\frac{g_V \cos(\Phi)}{2} \right)^2 \right]^3} \quad (66)$$

donde:

S= Potencia aparente del convertidor.

VCSM= Voltaje del capacitor de submódulo

ΔV_{CSM} = Rizo de voltaje del capacitor, entre 5% y 10% como valor aceptable.

ω = Frecuencia angular del voltaje de salida.

$\cos(\Phi)$ = Factor de potencia.

g_V = Relación de voltajes.

Realizando el cálculo del capacitor con este método, sustituyendo valores en (65), se obtiene:

$$g_v = \frac{2 \cdot V_s}{V_{CD}} = \frac{2(200V)}{400V} = 1 \quad (67)$$

Aplicando la ecuación (65), teniendo que el voltaje de submódulo es 400V, la potencia aparente son 200VA, considerando un rizo en el capacitor del 5%, una frecuencia de salida de 60Hz, un factor de potencia de 0.9 y la relación de voltajes igual a 1, se obtiene que el capacitor de submódulo es:

$$C_{SM \min} = \frac{2 \cdot (200VA)}{(400V)^2 (0.05) \cdot 2\pi(60Hz)} \sqrt{\left[1 - \left(\frac{0.9}{2}\right)^2\right]^3} = 94.45 \mu F \quad (68)$$

Los dos métodos dan como resultado valores cercanos, sin embargo, se recomienda aplicar ambos métodos de cálculo y escoger el mayor valor de capacitancia resultante. Debido a que el inversor propuesto es de baja potencia y componentes reducidos, además de ser un primer estudio de estos convertidores, se optó por aumentar el valor del capacitor a 1000 μF para reducir en lo más posible los rizados de voltaje de los capacitores y obtener señales aceptables.

4.4.5. Inductancia de brazo

Las inductancias de brazo, típicamente de núcleo de aire, tiene tres funciones, la primera es limitar corrientes derivadas de una falla de corto circuito, la segunda es reducir rizo de corrientes circulantes y, por último, sólo en sistemas trifásicos, reducir la posible circulación de corrientes entre fases [54]. Para fines de este trabajo se mostrará la obtención del valor de la inductancia de brazo bajo las primeras dos consideraciones.

4.4.5.1. Limitación de corriente de corto circuito

Como el peor caso de corto circuito en un MMC es entré las terminales positiva y negativa de la fuente de CD , y teniendo en cuenta que la corriente de corto circuito que circulará en el brazo superior y en el brazo inferior son iguales, la suma de los voltajes en los inductores, en el momento del corto, es igual a V_{CD} [55].

$$V_{CD} = L_B \frac{di_U}{dt} + L_B \frac{di_L}{dt} \quad (69)$$

La ecuación (69) se puede reescribir de la siguiente manera:

$$\frac{V_{CD}}{2L_B} = \frac{di_U}{dt} = \frac{di_L}{dt} = \alpha \quad (70)$$

Donde α sería el valor de la corriente de corto circuito, por lo tanto, finalmente el inductor de brazo se puede aproximar como sigue:

$$L_B = \frac{V_{CD}}{2\alpha} \quad (71)$$

Para el inversor de este trabajo se consideró un valor de $3mH$ para el inductor de brazo. Aplicando (71), se obtiene que el inductor puede atender un corto con un pico de máximo de $66kA$:

$$\alpha = \frac{V_{CD}}{2L_B} = \frac{400}{2(3mH)} \approx 66kA \quad (72)$$

4.4.5.2. Limitación de corriente circulante

Los cálculos del inductor de brazo, teniendo la limitación de corriente circulante como consideración de diseño, se pueden realizar a partir de la frecuencia de resonancia entre el inductor y el capacitor de submódulo, teniendo en cuenta que la corriente circulante es una componente del doble de la frecuencia fundamental.

Tal y como se explica en [56,57], la frecuencia de resonancia se puede expresar como:

$$\omega_m = \sqrt{\frac{N}{L_B C_{SM}}} \sqrt{\frac{2(h^2 - 1) + m^2 h^2}{4h^2 (h^2 - 1)}} \quad h = 2, 4, 8, \dots \quad (73)$$

donde h indica el índice del armónico.

Si el convertidor funciona a la frecuencia de resonancia, entonces el armónico h será limitado sólo por la resistencia del brazo, la cual se elige intencionalmente lo más pequeña posible para lograr una mayor eficiencia. Por lo tanto, el convertidor debe funcionar por encima de la frecuencia de resonancia. Tomando $h=2$ y $m=1$, la inductancia de brazo a partir de la frecuencia de resonancia es:

$$L_B > \frac{5N}{24C_{SM}\omega_m^2} \quad (74)$$

Tomando en cuenta que la corriente circulante es del doble de la frecuencia de la fundamental, la frecuencia de resonancia será de 120Hz, o bien, 753.98rad/s. Entonces, aplicando (71), la inductancia de brazo para el inversor propuestos es:

$$L_B > \frac{5(1)}{24 \cdot (1100\mu F)(753.98rad / s)^2} = 0.333mH \quad (75)$$

Como se mencionó, el inductor del inversor propuesto es de 3mH, por lo tanto satisface la condición de (74).

4.4.6. Inductor de salida

Los filtros de conexión a la red permiten la atenuación de armónicos producidos por las altas frecuencias de conmutación, con la finalidad de entregar a la red una señal lo más senoidal posible. En el caso de los inversores *MMC*, el inductor puede ser omitido debido a que la topología ya posee los inductores de brazo, y estos van justo en la salida de la señal. Además, mientras mayor sea el número de

submódulos, mejores características tendrá la señal de salida pues será mejor construida.

Dado que la topología propuesta se compone de un sólo submódulo, se decidió agregar un inductor para la conexión a la red eléctrica, del mismo valor que el inductor de brazo, para obtener mejores resultados.

Capítulo V. Resultados de simulación

Este capítulo contiene los resultados de simulación del inversor propuesto. Primeramente, se aborda la simulación en lazo abierto con carga resistiva, después la simulación de la conexión a la red en lazo cerrado y, finalmente, la simulación de falla para comprobar el funcionamiento de la protección propuesta. Debido a su fácil uso y confiabilidad, las simulaciones se realizaron en el paquete de simulación *PSIM*.

5.1. Lazo abierto con carga resistiva

En la Tabla 5 se enlista los parámetros de simulación de lazo abierto con carga resistiva.

Tabla 5. Parámetros de simulación de lazo abierto del inversor propuesto.

| Parámetro | Valor |
|-----------------------------|----------------|
| Voltaje de entrada | 400V |
| Corriente de Salida | 1A |
| # Submódulos por brazo | 1 |
| Capacitor de submódulo | 1000 μ F |
| Inductor de brazo | 3mH |
| Inductor de salida | 3mH |
| Modulación | <i>PSC-PWM</i> |
| Frecuencia de la portadora | 25kHz |
| Frecuencia de la moduladora | 60Hz |
| Carga | 200 Ω |
| Índice de modulación | 0.95 |

En la Figura 33 se muestra el diagrama del circuito simulado en *PSIM*.

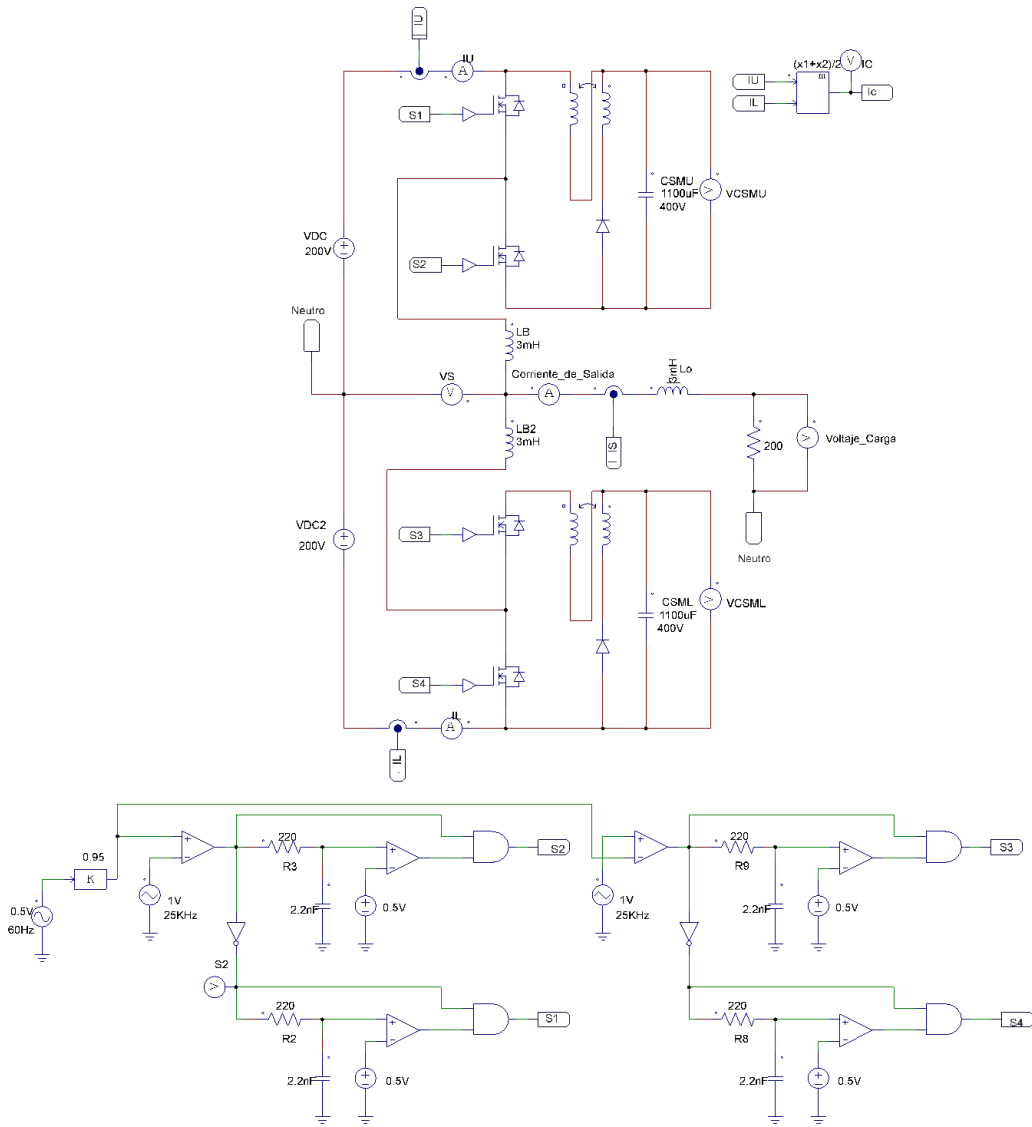


Figura 33. Circuito MMC conectado a una carga resistiva con modulación PCS-PWM simulado en *PSIM*.

En la Figura 34 se observan las señales del voltaje sobre la carga (señal roja) cercana a 200V y la corriente de salida cercana a 1A.

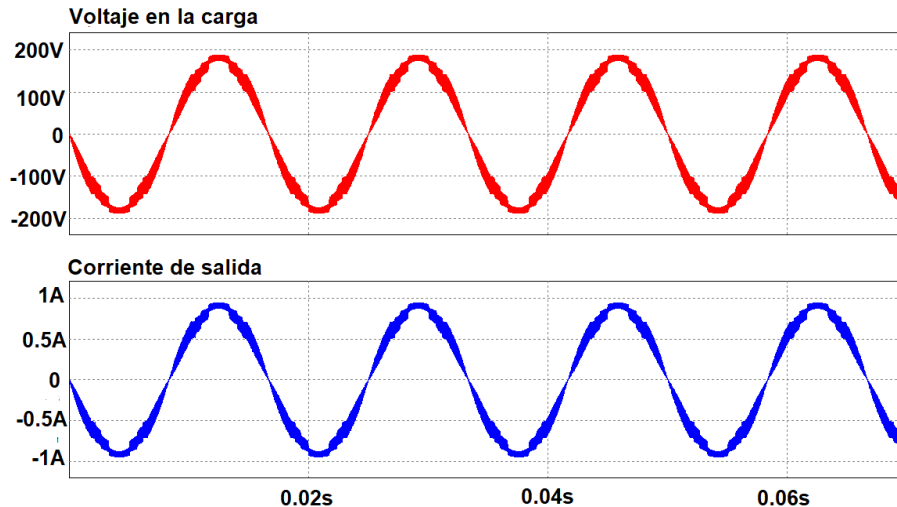


Figura 34. Voltaje en la carga (Rojo) y corriente de salida (Azul) para una carga resistiva de 200Ω .

Recordando que, al tener sólo un submódulo por brazo, el voltaje total de entrada, en este caso 400V, se repartirá sólo en dicho submódulo, por lo tanto, se busca que el voltaje de los capacitores se mantenga en un valor lo más cercano a 400V. En la Figura 35, se observa que los voltajes de los capacitores de los submódulos logran balancearse a un voltaje de alrededor de 399V, presentando un rizo de aproximadamente 1V, es decir, 0.245% de rizo.

De la misma manera, en la Figura 36 se pueden apreciar las corrientes de los brazos del inversor, así como la magnitud de la corriente circulante. Se puede observar fácilmente que el valor de la corriente circulante es demasiado grande, debido a la diferencia entre las corrientes de los brazos, considerando que se desea que su valor sea cero. Este problema deberá reducirse lo más posible mediante el control.

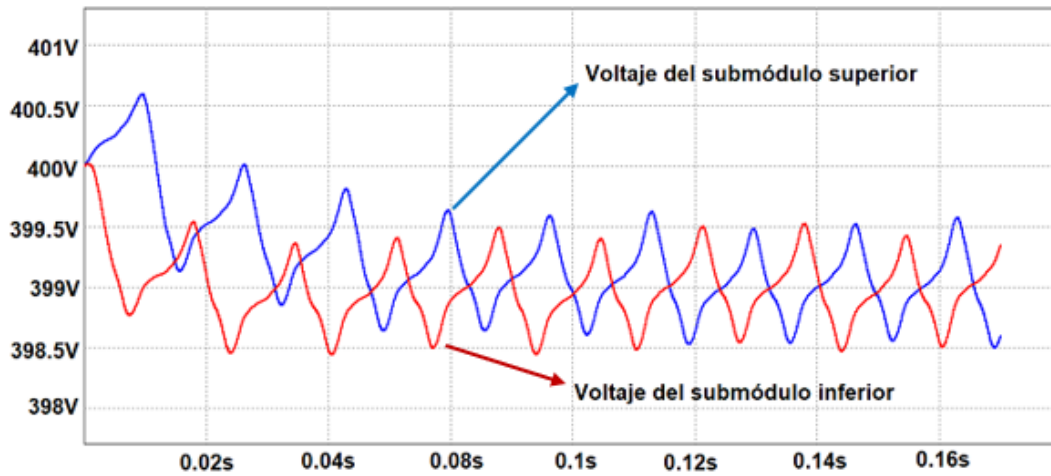


Figura 35. Voltajes de los capacitores del submódulo superior (Azul) e inferior (Rojo).

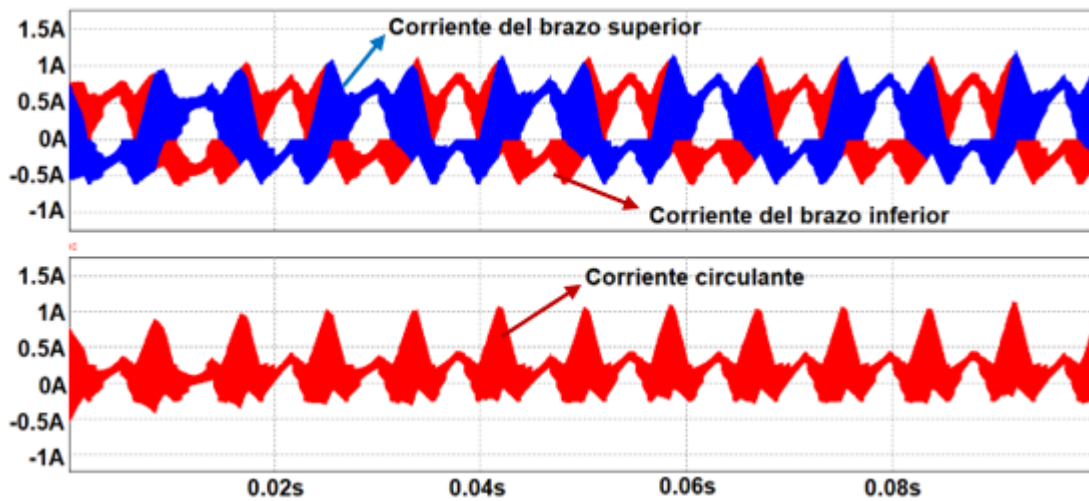


Figura 36. Corrientes del brazo superior (Azul) e inferior (Rojo).

5.2. Conexión a la red en lazo cerrado

En la Tabla 6 se enlistan los parámetros de simulación de la conexión a la red en lazo cerrado.

Tabla 6. Parámetros de simulación de conexión a la red eléctrica en lazo cerrado.

| Parámetro | Valor |
|--|---------------|
| Voltaje de entrada | 400V |
| Corriente de Salida | 1A |
| # Submódulos por brazo | 1 |
| Capacitor de submódulo | 1000 μ F |
| Inductor de brazo | 3mH |
| Inductor de salida | 3mH |
| Control | MPC |
| Frecuencia de muestreo | 50kHz |
| Voltaje de la red | 127RMS (60Hz) |
| Referencia de corriente de salida (Pico) | 1A |

En la Figura 37 se muestra el diagrama del circuito del inversor conectado a la red

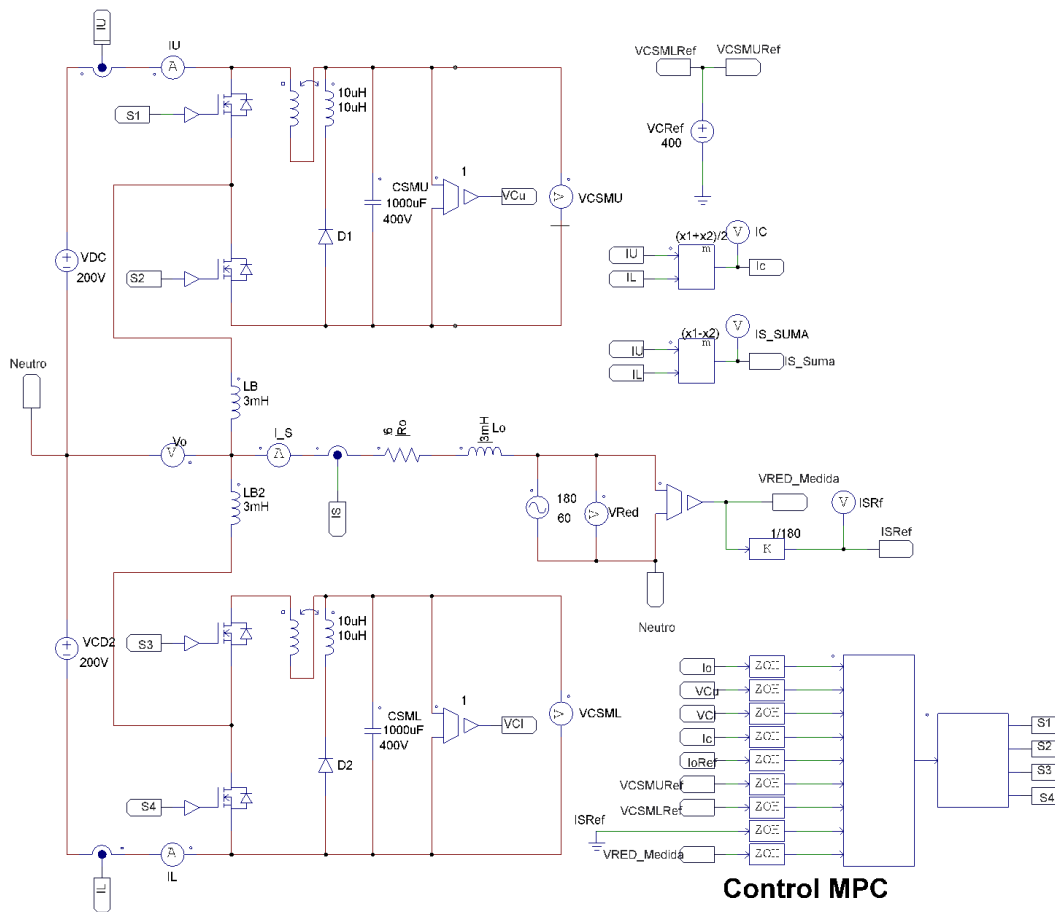


Figura 37. Circuito MMC conectado a una carga resistiva y modulación PCS-PWM simulado en PSIM

de $120RMS$ junto con el control MPC , simulado en $PSIM$. Para realizar el control, se utilizaron dos bloques programables en lenguaje C. El primero contiene el código del control MPC , mientras que el segundo contiene la tabla con los vectores de salida. Los factores de ponderación G_{is} , G_{ic} , G_{VCSMU} , G_{VCSML} introducidas en la ecuación (52) se tomaron como $G_{is}=0.5$, $G_{ic}=0.5$, $G_{VCSMU}=G_{VCSML}=1$ para la programación de la simulación.

En la Figura 38 se observan la corriente de salida, junto a su referencia, y el voltaje de red. Se aprecia cómo la corriente de salida sigue a la referencia, teniendo un rizo de aproximadamente $1.5A$.

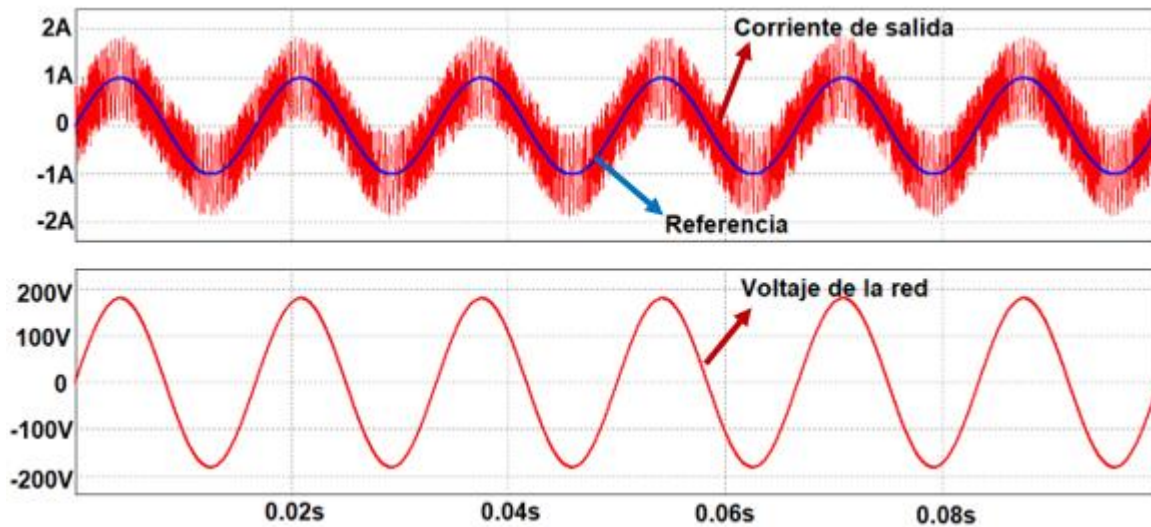


Figura 38. Corriente de salida y voltaje de la red.

En la Figura 39, se ilustran los resultados de simulación para los voltajes de los capacitores de submódulo, donde se observa claramente que los capacitores alcanzan el balance rápidamente, con un rizo aproximado de $1V$.

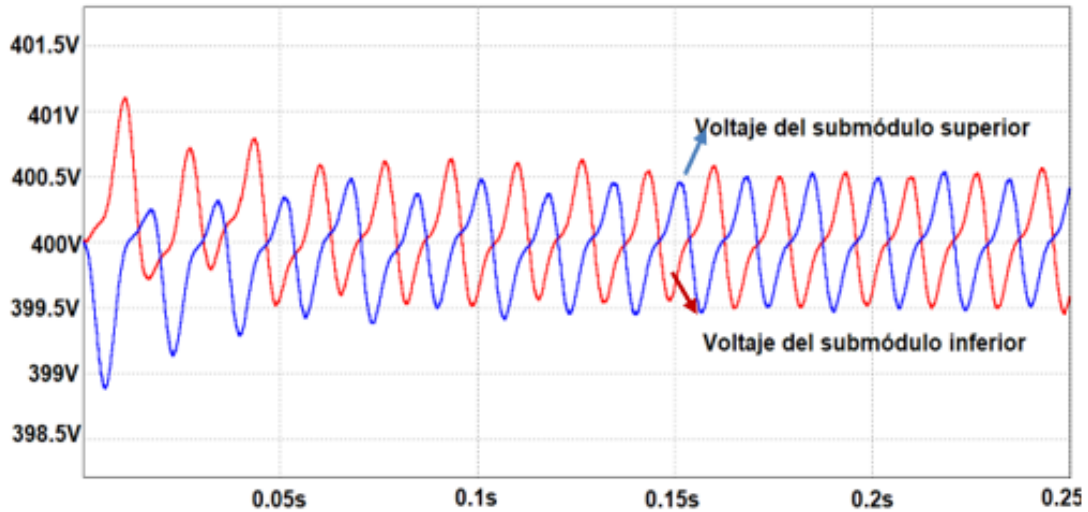


Figura 39. Voltajes de los capacitores del brazo superior (Azul) e inferior (Rojo) utilizando el control *MPC*.

En la Figura 40 se encuentran las gráficas correspondientes a las corrientes del brazo superior e inferior y de la corriente circulante. En comparación con la corriente circulante obtenida en la simulación de lazo abierto, la que se obtiene mediante el control *MPC* de lazo cerrado presenta una reducción de más de la mitad, alrededor de 0.35A.

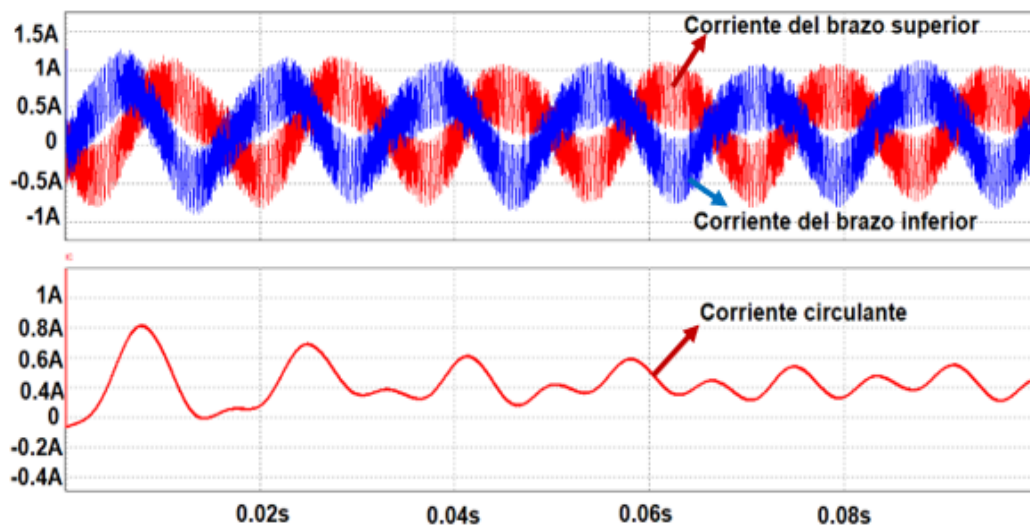


Figura 40. Corrientes de los brazos superior e inferior y corriente circulante al utilizar el control *MPC*.

5.3. Prueba de falla

En la Figura 41 se observan las señales de corriente de salida, voltaje de los capacitores de submódulo y la corriente del capacitor del submódulo superior, todas ellas en un funcionamiento normal y estable.

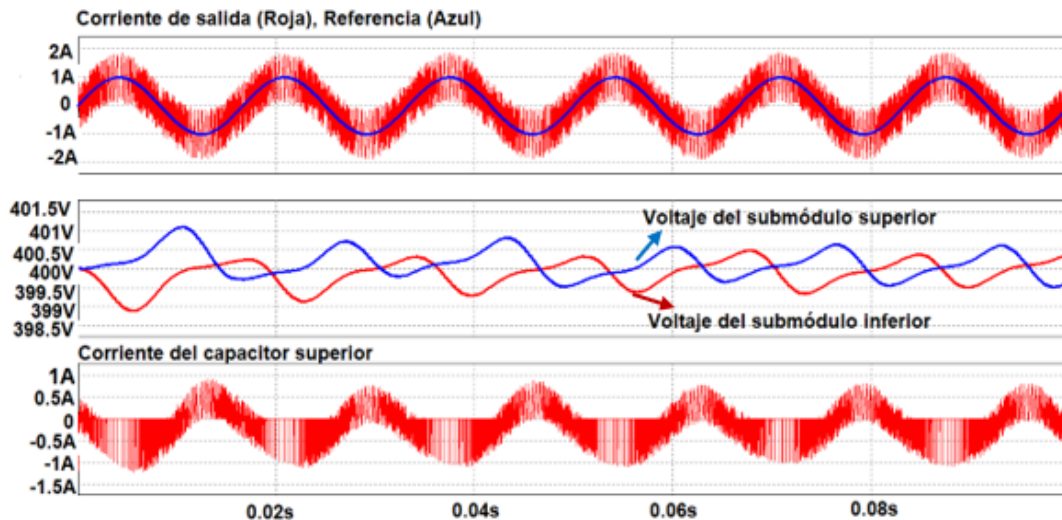


Figura 41. Corriente de salida, voltajes de submódulos y corriente del capacitor superior en condiciones normales y estables de operación.

En la Figura 42 se ilustra la simulación de un corto circuito entre las terminales del capacitor del submódulo superior, sin la protección propuesta. El corto ocurre justo en 0.04s de la simulación, y su duración es de 1 μ s. Se observa que, al ocurrir el corto circuito, el control del inversor se pierde. La corriente de salida se incrementa hasta cerca de 180A, el voltaje del capacitor superior cae a alrededor de 20V, mientras la corriente del capacitor se eleva alrededor de 1900 kA debido al corto.

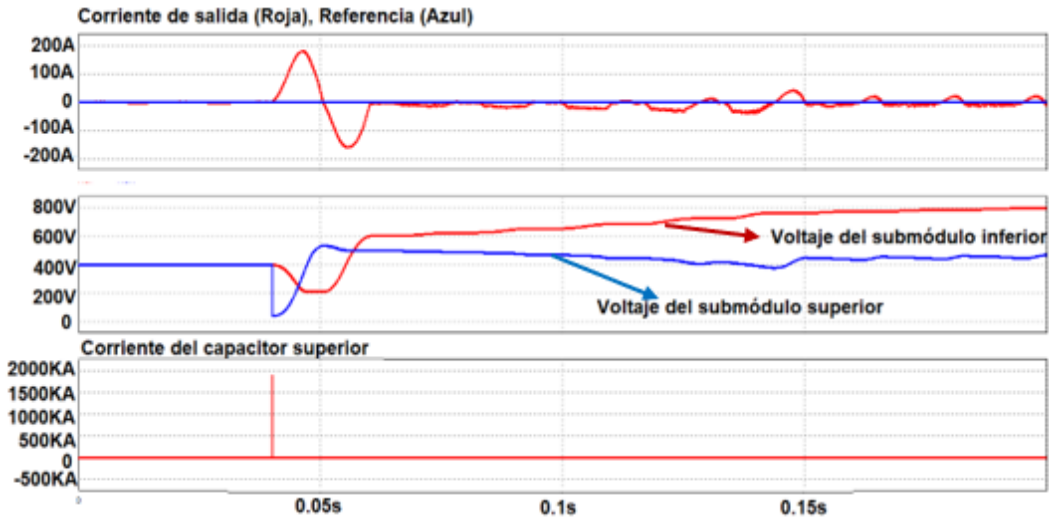


Figura 42. Corriente de salida, voltajes de submódulos y corriente del capacitor en caso de falla de corto circuito entre terminales del capacitor de submódulo superior, sin protección alguna.

En la Figura 43 se observan las mismas señales de la Figura 42, sin embargo, aquí se utilizó la protección propuesta. Se logra observar la notoria diferencia entre usar y no usar la protección. El inversor durante y después de la falla, sigue

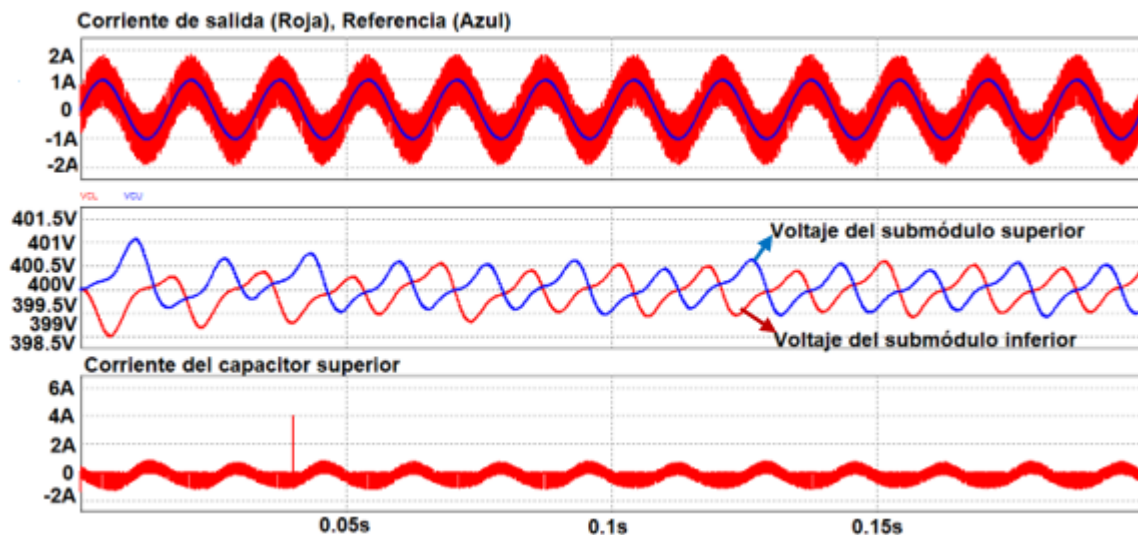


Figura 43. Corriente de salida, voltajes de submódulos y corriente del capacitor en caso de falla de corto circuito entre terminales del capacitor de submódulo superior, con la protección propuesta.

funcionando correctamente, además que la corriente de corto circuito quedó limitada a 4A en lugar de 1900kA. Por lo tanto, se comprueba que la protección puede ser una opción además de las presentadas en la sección del estado del arte.

Capítulo VI. Implementación

Este capítulo muestra el proceso de construcción del prototipo, así como el diseño del programa de control en LabVIEW, sobre la tarjeta GPIC.

6.1. Etapa de potencia

La etapa de potencia se compone del submódulo y los inductores de brazo y salida. A continuación, se detalla el proceso de construcción de dicha etapa.

6.1.1. Submódulo

Los submódulos son el alma de los *MMC* y su diseño es muy importante para el buen funcionamiento del inversor. En seguida se explica el proceso de construcción de los submódulos medio puente de la topología propuesta.

6.1.1.1. Interruptores de potencia

En un *MMC*, el máximo voltaje que deberá soportar cada uno de los interruptores de potencia es el del submódulo, siendo éste de *400V* para el inversor propuesto. Al tratarse de un primer prototipo, se decidió utilizar el *MOSFET IRF 840* dado que es económico y puede bloquear voltajes de hasta *500V* y soportar una corriente de *8A* y picos de *32A*. Sus tiempos de encendido son de *63ns* y *43ns* de apagado.

6.1.1.2. Capacitor de submódulo

El capacitor de submódulo de *1000 μ F*, se construyó a partir de cinco capacitores electrolíticos de *220 μ F* cada uno, obteniendo así un capacitor equivalente de *1100 μ F*.

6.1.1.3. Protección

Como antes se describió, la protección está formada por un par de inductores acoplados, un diodo y el capacitor de submódulo. A continuación se expone el

diseño y construcción de los inductores acoplados, además de las especificaciones del diodo utilizado.

Ambos inductores acoplados, uno para cada submódulo, se construyeron tomando en cuenta las condiciones mostradas en la Tabla 7. El diseño se basó en el procedimiento contenido en [58]

Tabla 7. Parámetros de diseño para los inductores acoplados de protección

| Parámetro | Valor (LP) |
|---------------------------------|-----------------------|
| Valor inductancia (L) | 10 μ H |
| Corriente pico (I_p) | 4 A |
| Corriente RMS (IRMS) | 2.8 A |
| Densidad de corriente (I_a) | 450 A/cm ² |
| Factor de llenado (K_u) | 0.4 |
| Densidad de flujo (B) | 0.25 mT |

El producto de áreas se calcula mediante la fórmula (76):

$$AP = A_w A_e = \frac{LI_{rms} 10^4}{I_a K_u B} \quad (76)$$

donde:

A_w = Área de ventana

A_e = Área efectiva del núcleo

L = Valor de la inductancia

I = Corriente pico

I_{rms} = Corriente RMS

I_a = Densidad de corriente

K_u = Factor de llenado

B = Densidad de flujo

Sustituyendo valores en (73), se obtiene:

$$AP = \frac{(10\mu H) \cdot (4 A) \cdot (2.8284 A) \cdot 10^4}{(450 A / cm^2) \cdot (0.4) \cdot (0.25 mT)} = 0.02514157 cm^4$$

De los núcleos disponibles en el laboratorio, enlistados en la Tabla 8, se decidió utilizar el núcleo *RM-10* para tener mayor holgura.

Tabla 8. Núcleos disponibles en el laboratorio

| Núcleo | Ae (cm ²) | Aw (cm ²) | AP (cm ⁴) | Amin (cm ²) |
|----------|-----------------------|-----------------------|-----------------------|-------------------------|
| RM-8/I | 0.63 | 0.309 | 0.19467 | 0.554 |
| RM-10/I | 0.966 | 0.427 | 0.412482 | 0.891 |
| RM-12/I | 1.46 | 0.75 | 1.095 | 1.25 |
| RM-14/I | 1.98 | 1.12 | 2.2176 | 1.68 |
| E30/15/2 | 0.6 | 0.8 | 0.48 | 0.49 |
| ETD49 | 2.21 | 2.73 | 6.0333 | 2.09 |
| EC70 | 2.79 | 4.65 | 12.9735 | 2.21 |
| ETD59 | 3.68 | 3.66 | 13.4688 | 3.6 |

El número de vueltas se deduce mediante (77):

$$N_{\min} = \frac{LI_p 10^4}{A_e B} \quad (77)$$

Sustituyendo valores en (75), se obtiene que el número de vueltas:

$$N_{\min} = \frac{(10 \mu H) \cdot (4 A) \cdot 10^4}{(0.966 \text{ cm}^2) \cdot (0.25 \text{ mT})} = 1.666 \quad (78)$$

El entrehierro pertinente se calcula mediante (79):

$$I_g = \frac{\mu_0 \mu_r N^2 A_e 10^{-1}}{L} \quad (79)$$

donde:

μ_0 = Permeabilidad del aire.

μ_r = Permeabilidad relativa del núcleo.

A_e = Área efectiva del núcleo

L = Valor de la inductancia

N= Número de vueltas.

Aplicando (79), se obtiene que el entrehierro tiene que ser de 0.03351032mm:

$$I_g = \frac{(1) \cdot (1.2566 \cdot 10^{-6}) \cdot (1.666^2) \cdot (0.966 \text{ cm}^2) \cdot 10^{-1}}{10 \mu H} = 0.03351032 \text{ mm} \quad (80)$$

Por último, utilizando (81), se puede obtener el diámetro aproximado del cable a utilizar.

$$A_x = \sqrt{\frac{A_w K_u}{N}} \quad (81)$$

Sustituyendo en (81) se obtiene que el diámetro adecuado es:

$$A_x = \sqrt{\frac{(42.7 \text{ mm}^2) \cdot (0.4)}{1.666}} = 0.0320125 \text{ cm}^2 \quad (82)$$

Una vez encontrado el diámetro se procedió a buscar el calibre, en la tabla de la Figura 44, del alambre que tenga un diámetro igual o mayor al calculado, deduciendo que el calibre a utilizar es el 12.

Para realizar el embobinado, finalmente, se utilizó un trenzado de ocho hilos de calibre 24. Para embobinar los dos inductores en el mismo núcleo, se embobinó el cable trenzado en el núcleo, para después se separarlo en conjuntos de cuatro hilos para formar cada inductor.

| AWG | Diameter, copper, cm | Area, copper, cm ² | Diameter, insulation, cm | Area, insulation, cm ² | Ω/cm 20°C | Ω/cm 100°C | A for 450 A/cm ² |
|-----|----------------------|-------------------------------|--------------------------|-----------------------------------|------------------|-------------------|-----------------------------|
| 10 | .259 | .052620 | .273 | .058572 | .000033 | .000044 | 23.679 |
| 11 | .231 | .041729 | .244 | .046738 | .000041 | .000055 | 18.778 |
| 12 | .205 | .033092 | .218 | .037309 | .000052 | .000070 | 14.892 |
| 13 | .183 | .026243 | .195 | .029793 | .000066 | .000088 | 11.809 |
| 14 | .163 | .020811 | .174 | .023800 | .000083 | .000111 | 9.365 |
| 15 | .145 | .016504 | .156 | .019021 | .000104 | .000140 | 7.427 |
| 16 | .129 | .013088 | .139 | .015207 | .000132 | .000176 | 5.890 |
| 17 | .115 | .010379 | .124 | .012164 | .000166 | .000222 | 4.671 |
| 18 | .102 | .008231 | .111 | .009735 | .000209 | .000280 | 3.704 |
| 19 | .091 | .006527 | .100 | .007794 | .000264 | .000353 | 2.937 |
| 20 | .081 | .005176 | .089 | .006244 | .000333 | .000445 | 2.329 |
| 21 | .072 | .004105 | .080 | .005004 | .000420 | .000561 | 1.847 |
| 22 | .064 | .003255 | .071 | .004013 | .000530 | .000708 | 1.465 |
| 23 | .057 | .002582 | .064 | .003221 | .000668 | .000892 | 1.162 |
| 24 | .051 | .002047 | .057 | .002586 | .000842 | .001125 | .921 |
| 25 | .045 | .001624 | .051 | .002078 | .001062 | .001419 | .731 |
| 26 | .040 | .001287 | .046 | .001671 | .001339 | .001789 | .579 |
| 27 | .036 | .001021 | .041 | .001344 | .001689 | .002256 | .459 |

Figura 44. Valores de calibres de cables magneto.

El diodo utilizado para la protección fue un MUR860 capaz de soportar un voltaje de 600V y una corriente de 8A.

En la Figura 45 se observa el circuito de un submódulo del prototipo, compuesto por dos interruptores de potencia, la protección y el capacitor de submódulo.

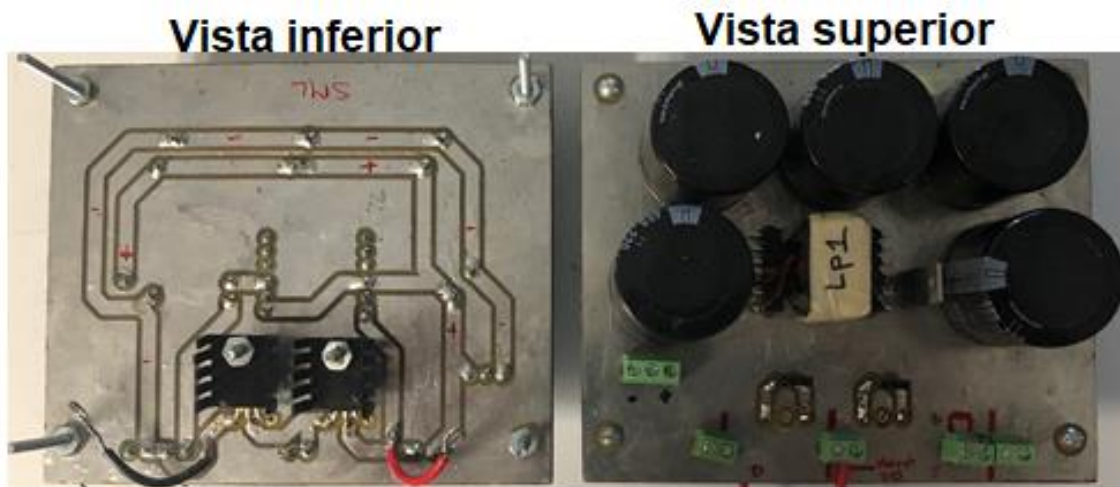


Figura 45. Prototipo: Submódulo medio puente con protección resonante.

6.1.2. Inductor de brazo

Para el diseño del inductor de brazo se tomaron en cuenta los parámetros mostrados en la Tabla 9. Utilizando el mismo procedimiento mostrado anteriormente, se construyeron los inductores de brazo, ambos de 3mH, embobinado 87 vueltas de un hilo trenzado compuesto por tres alambres calibre 27, sobre un núcleo RM-14/l.

Tabla 9. Parámetros de diseño para los inductores de brazo.

| Parámetro | Valor (LB) |
|----------------------------|-----------------------|
| Valor inductancia (L) | 3mH |
| Corriente pico (Ip) | 1.43A |
| Corriente RMS (IRMS) | 1.0111A |
| Densidad de corriente (Ia) | 450 A/cm ² |
| Factor de llenado (Ku) | 0.4 |
| Densidad de flujo (B) | 0.25 mT |

6.1.3. Inductor de salida

Aplicando nuevamente el mismo método de diseño de inductores, y considerando los datos de la Tabla 10, el inductor de salida de 3mH se construyó embobinado 125 vueltas de un hilo trenzado, formado por cuatro alambres calibre 27, sobre un núcleo *ETD49*.

Tabla 10. Parámetros de diseño para el inductor de salida.

| Parámetro | Valor (LS) |
|----------------------------|-----------------------|
| Valor inductancia (L) | 3mH |
| Corriente pico (Ip) | 2.3A |
| Corriente RMS (IRMS) | 1.6263A |
| Densidad de corriente (Ia) | 450 A/cm ² |
| Factor de llenado (Ku) | 0.4 |
| Densidad de flujo (B) | 0.25 mT |

Finalmente, en la Figura 46 se muestra la placa que contiene a los inductores de brazo, inductor de salida y a los sensores de corrientes utilizados para la medición de las corrientes de brazo.

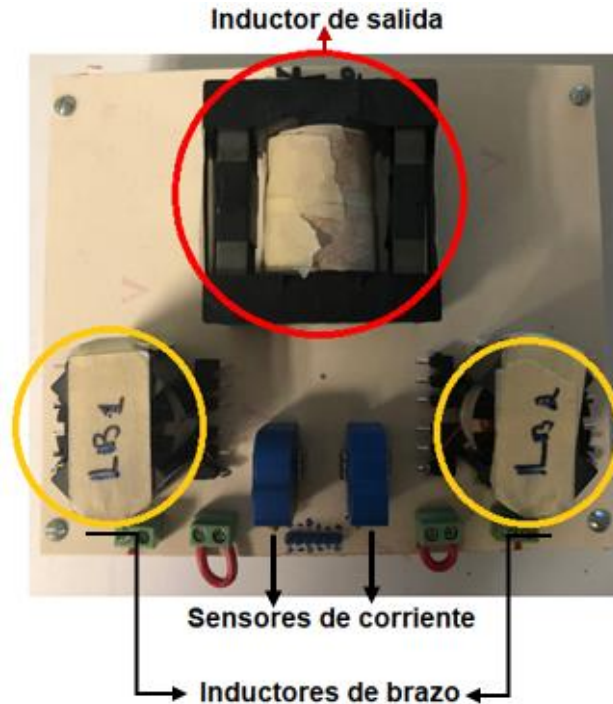


Figura 46. Prototipo: Inductancias de brazo e inductor de salida.

6.2. Impulsores

Para la activación de los interruptores se utilizaron impulsores formados principalmente por optoacopladores HCPL- 3020, para proporcionar un aislamiento de protección a la tarjeta de control y fuentes CD-CD aisladas MEV1S0515DC, que proporcionan un voltaje de 5 a 15 V. En la Figura 47 se ilustra el diagrama de los impulsores implementados. Todos los capacitores utilizados son de tantalio y el diodo D1 es un *MUR 160*.

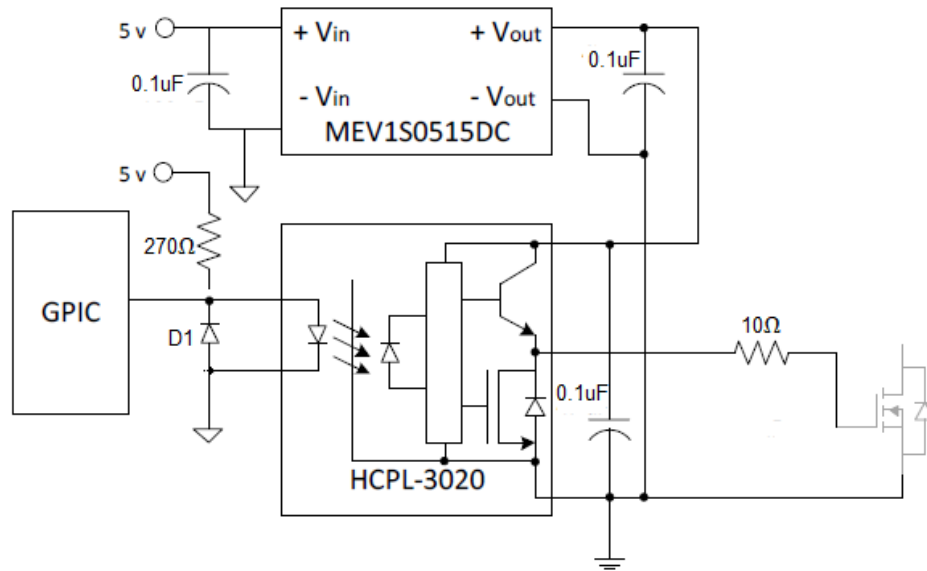


Figura 47. Diagrama del impulsor utilizado.

En la Figura 48 se ilustran los impulsores construidos para el prototipo.

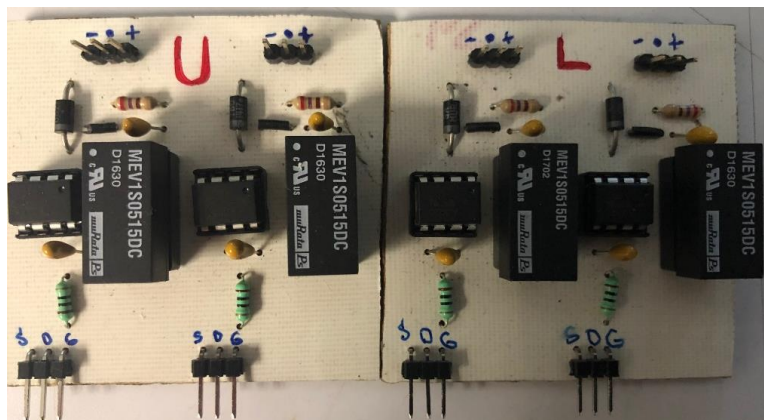


Figura 48. Prototipo: Impulsores del brazo superior e inferior.

6.3. Sensores

A continuación, se describen los circuitos para el sensado y acondicionamiento de las señales del inversor propuesto.

6.3.1. Sensores de voltaje

Para medir los voltajes, tanto de la red, como de los capacitores de ambos submódulos, se utilizó el sensor LV 25-P capaz de medir de 10 a 500 V, además de poseer aislamiento galvánico. Se debe colocar una resistencia tal que haga circular una corriente inferior a 10 mA en el lado primario y así tener una salida proporcional en corriente (2500/1000). A la salida del sensor se colocó un amplificador operacional con una configuración no inversora, como se muestra en el diagrama de la Figura 49.

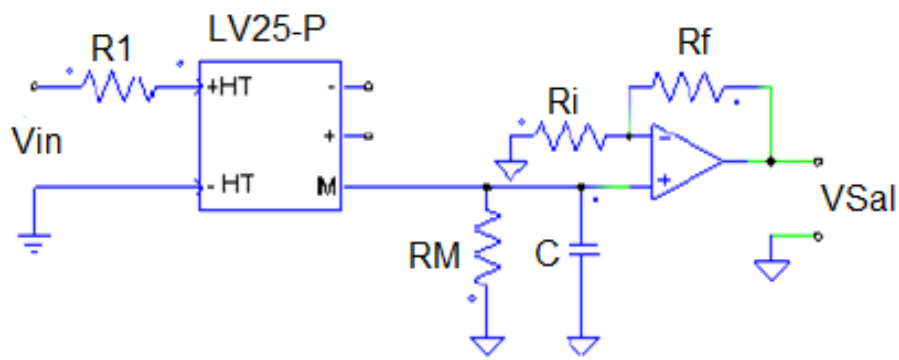


Figura 49. Sensor de voltaje LV25-P y su acondicionamiento.

Para el cálculo de $R1$, se utiliza la siguiente fórmula:

$$R1 = \frac{V_{in}}{I_{R1}} \quad (83)$$

Una vez calculada $R1$, proponiendo el valor del voltaje que deseamos tener a la salida del acondicionamiento, a un voltaje máximo deseado y R_i , la resistencia R_f se puede encontrar mediante:

$$R_{.f} = \left(\frac{V_{Sal} \cdot R_1}{K_N \cdot R_M \cdot V_{in}} - 1 \right) \cdot R_i \quad (84)$$

donde:

K_N = Relación de conversión = 2.5.

En la Tabla 11, se enlista los valores de los componentes utilizados para los circuitos de los sensores para medir los voltajes de los capacitores y del voltaje de la red.

Tabla 11. Valores para la construcción del circuito de sensado y acondicionamiento de las señales de voltaje

| Parámetro | Sensores para voltajes de capacitores | Sensor para voltaje de red |
|-----------|---------------------------------------|----------------------------|
| Vin | 400V | 180VCA (pico) |
| R1 | 40kΩ (10W, ±1%) | 18kΩ (3W, ±1%) |
| Ri | 18kΩ (1/4W, ±1%) | 22kΩ (1/4W, ±1%) |
| Rf | 36.5kΩ (1/4W, ±1%) | 44.2kΩ (1/4W, ±1%) |
| RM | 120Ω (1/4W, ±1%) | 120Ω (1/4W, ±1%) |
| Vsal | 9V | 9V |

En la Figura 50 se observa la tarjeta de sensores de voltaje utilizados en el prototipo.

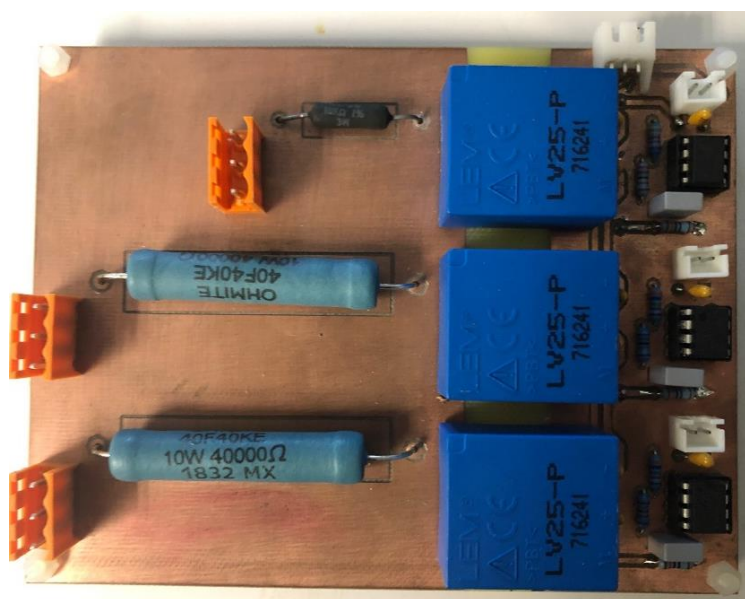


Figura 50. Prototipo: Sensores de voltaje.

6.3.2. Sensores de corriente

El sensor utilizado para realizar la medición de las corrientes de brazo fue el sensor *LST 25-NP*. Éste sensor puede medir, mediante diferentes configuraciones de conexión, valores de corriente de $\pm 8A$, $\pm 12A$ o $\pm 25A$ *RMS*. Como acondicionamiento sólo se colocó un capacitor de tantalio de 0.1μ entre las terminales de alimentación, utilizando la configuración para medir corriente de $\pm 8A$, como se observa en la Figura 51. Los sensores se colocaron después de los inductores de brazo, tal como se mostró en la Figura 46. Estos sensores también ayudan a medir la corriente de salida mediante la relación descrita por la ecuación (11). Cabe mencionar que estos sensores tienen un offset de $2.5V$ para una medición de $0A$. Esto debe ser considerado para su acondicionamiento.

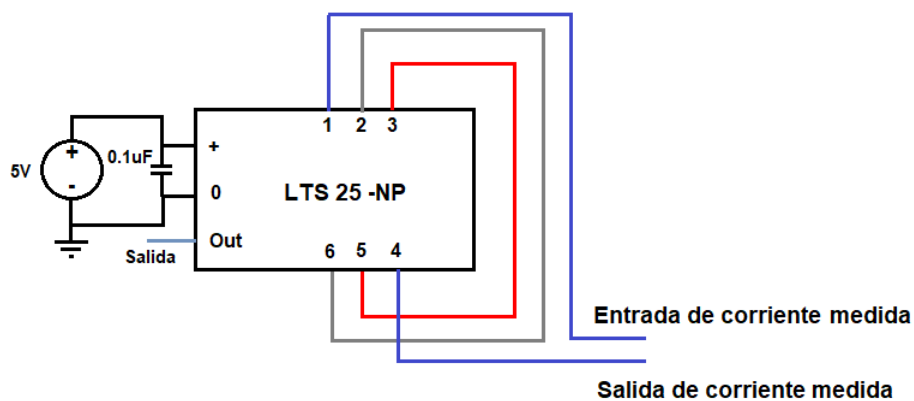


Figura 51. Diagrama de configuración del sensor de corriente *LTS 25-NP*.

6.4. Etapa de control

Una vez acondicionadas las señales de entrada y salida, el siguiente paso fue la implementación del control. Como antes se mencionó, el control se realizó en una tarjeta *GPIC*, de la empresa *National Instruments*, la cual cuenta con una *FPGA Xilinx Spartan-6 LX45*, con un reloj a 400 *MHz* que se programa por medio del software *LabVIEW*. Esta tarjeta está diseñada específicamente para el control de inversores y tiene una serie de entradas/salidas acondicionadas para la medición de señales analógicas de hasta $10V$, además de entradas/salidas digitales. A

continuación, se exponen las partes que conforman al control de lazo abierto implementado para el inversor.

6.4.1. Muestreo de señales medidas

Para el muestreo de las señales, primero se guardan los datos en variables locales. En seguida, las señales provenientes de los sensores de voltaje sólo se multiplican por una ganancia para obtener los valores reales de voltaje, mientras que el acondicionamiento de los valores adquiridos por los sensores de corriente consiste en quitar el offset que tienen estos para después multiplicar por una ganancia y así obtener el valor real de corriente. Esto es ilustrado en la Figura 52.

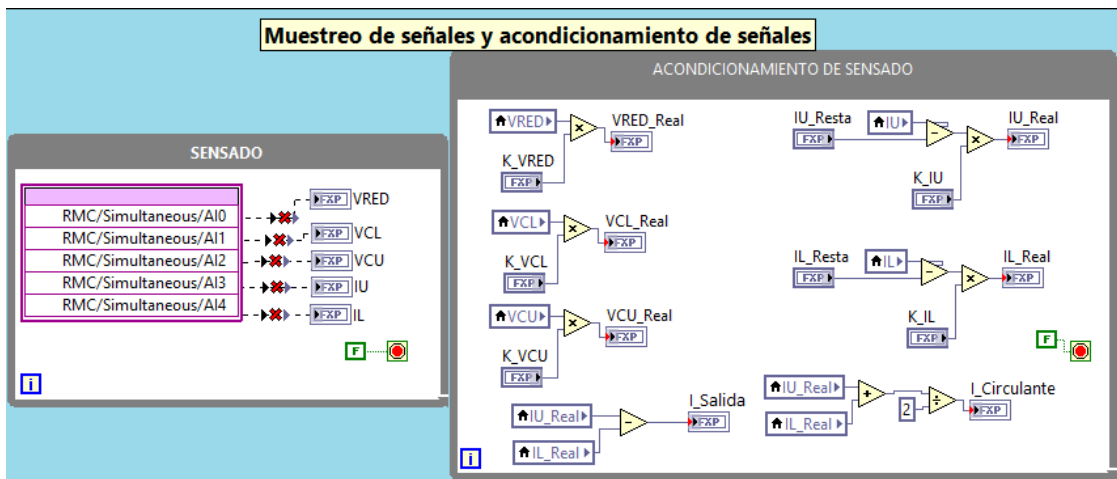


Figura 52. Medición de señales y su acondicionamiento.

6.4.2. SOGI-FLL

Se utiliza una etapa *SOGI-FLL* para obtener una referencia de la señal proveniente de la red eléctrica, con misma característica de frecuencia, pero con una amplitud de 1 V, sin problemas de ruido o de disturbios presentes en la red. Como se observa en la Figura 53, primero se obtiene el offset mediante un promediado de la señal ya que, en teoría, el promedio de una onda senoidal debe de ser cero. Después se quita el offset a la señal y se introduce al bloque del *SOGI* donde separa en coseno y seno de la señal. Por último, se realiza la normalización de la señal para obtener la referencia con amplitud de 1V.

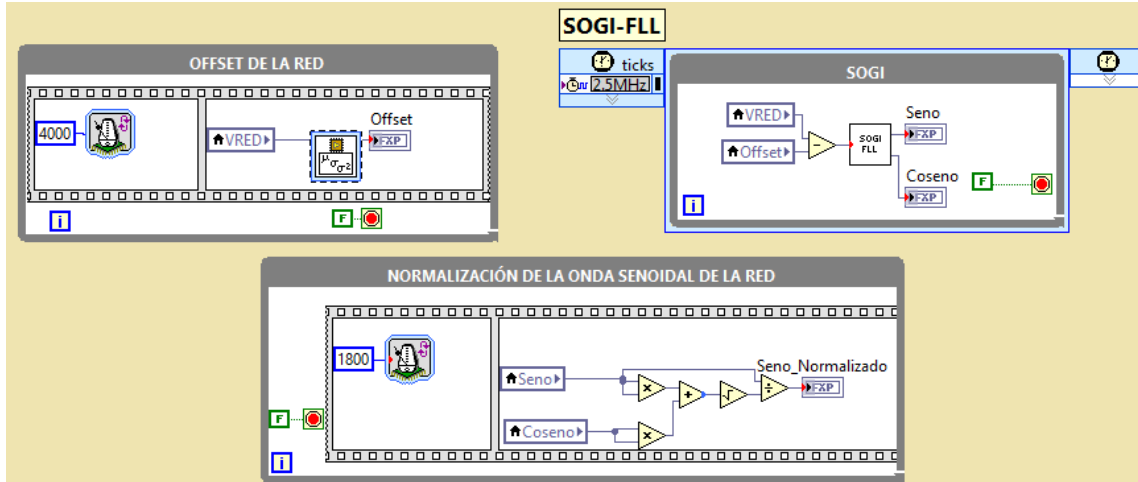


Figura 53. SOGI-FLL y normalización de la señal de la red.

6.4.3. Modulación PCS-PWM

Para la implementación de la modulación, como se muestra en la Figura 54, primero se requiere introducir la frecuencia deseada para las portadoras, para así calcular su periodo y pasarlo a su equivalente en ciclos de reloj de la tarjeta. El

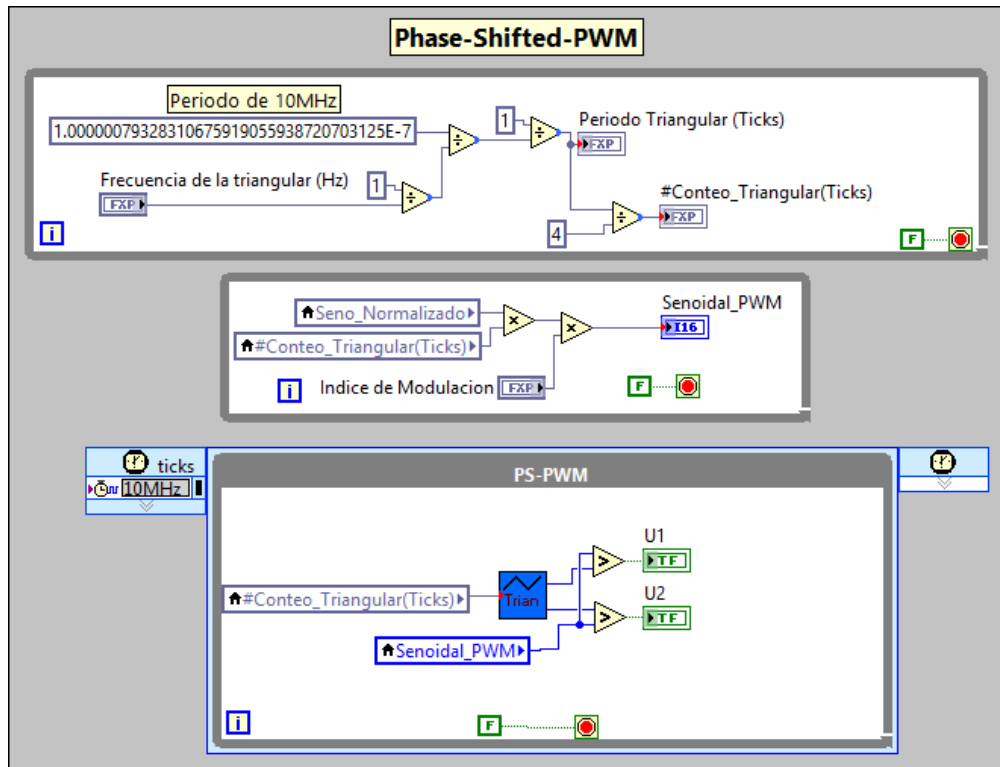


Figura 54. Implementación de la modulación PCS-PWM.

número equivalente de ciclos es utilizado para construir las señales triangulares mediante incrementos. Finalmente, las señales triangulares se comparan con la señal normalizada del *SOGI*, modificada de tal manera que tenga la misma amplitud que la triangular, para determinar las señales de control del brazo superior e inferior.

6.4.4. Tiempo muerto

El tiempo muerto se obtiene mediante un conteo para modificar las señales de control de tal manera que ocurra los tiempos muertos deseados. Para ello, primeramente se programó una conversión de tiempo deseado a ciclos de reloj. Después se origina el tiempo muerto utilizando el dato de ciclos de reloj para realizar conteos. A la salida del bloque, se tiene las señales para los interruptores de ambos submódulos. La etapa de programación correspondiente al tiempo muerto se ilustra en la Figura 55.



Figura 55. Programación para el tiempo muerto.

6.4.5. Señales de salida

Finalmente, las señales provenientes del tiempo muerto se envían a las salidas digitales de la tarjeta, tal cual se muestra en la Figura 56, la cual generará las señales digitales que irán hacia los impulsores de los interruptores.

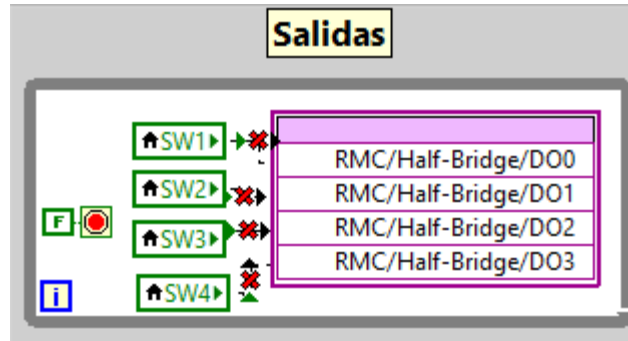


Figura 56. Señales de salida.

6.4.6. Detector de cruce por cero

El arranque del inversor se realiza mediante el detector de cruce por cero, mostrado en la Figura 57, de la señal senoidal normalizada del SOGI. Mientras no se detecte el cruce, se mandan señales para deshabilitar todos los interruptores del inversor y pueda realizarse la precarga de los capacitores, subiendo poco a

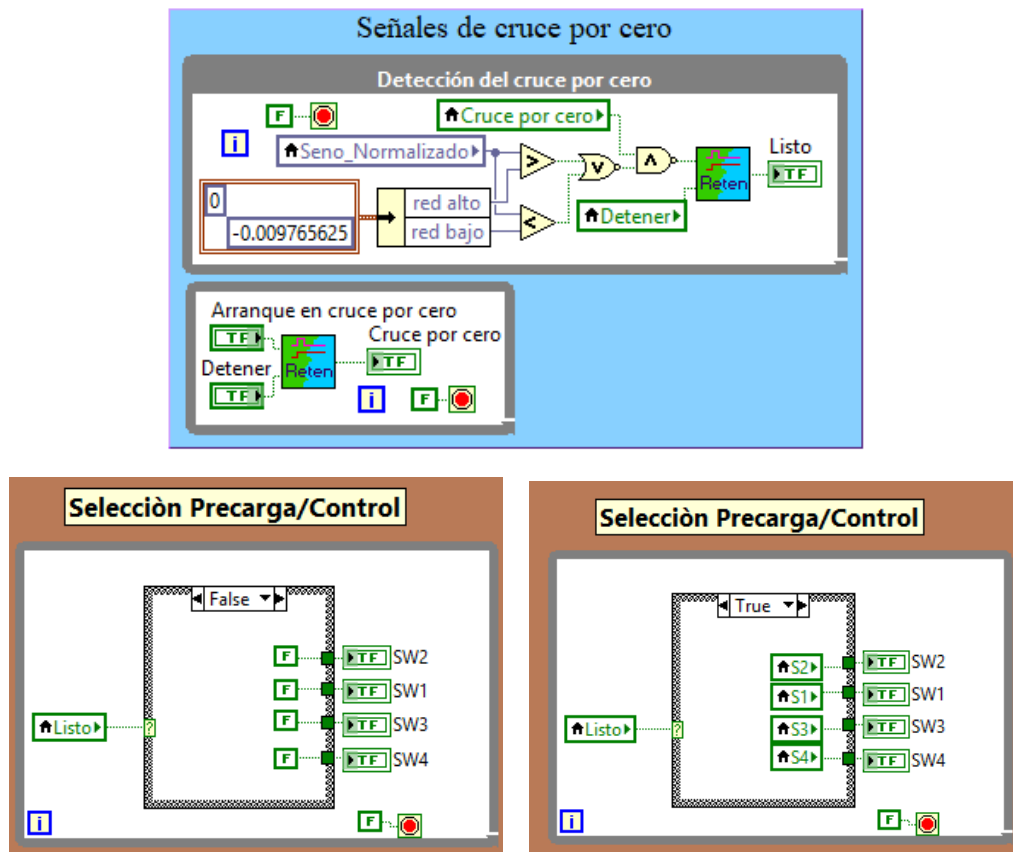


Figura 57. Cruce por cero y activación de señales para el arranque del inversor.

poco la tensión de entrada. Una vez que se pulse detecta el cruce, se envían las señales de control resultantes de la modulación.

6.5. Panel frontal.

El panel frontal, mostrado en la Figura 58, cuenta con campos de entrada que permiten al usuario modificar parámetros tales como: frecuencia de la portadora, cantidad de tiempo muerto, índice de modulación, y las ganancias para el acondicionamiento de señales. Por otro lado, el inicio de arranque se realiza mediante un botón que activa al detector de cruce por cero.

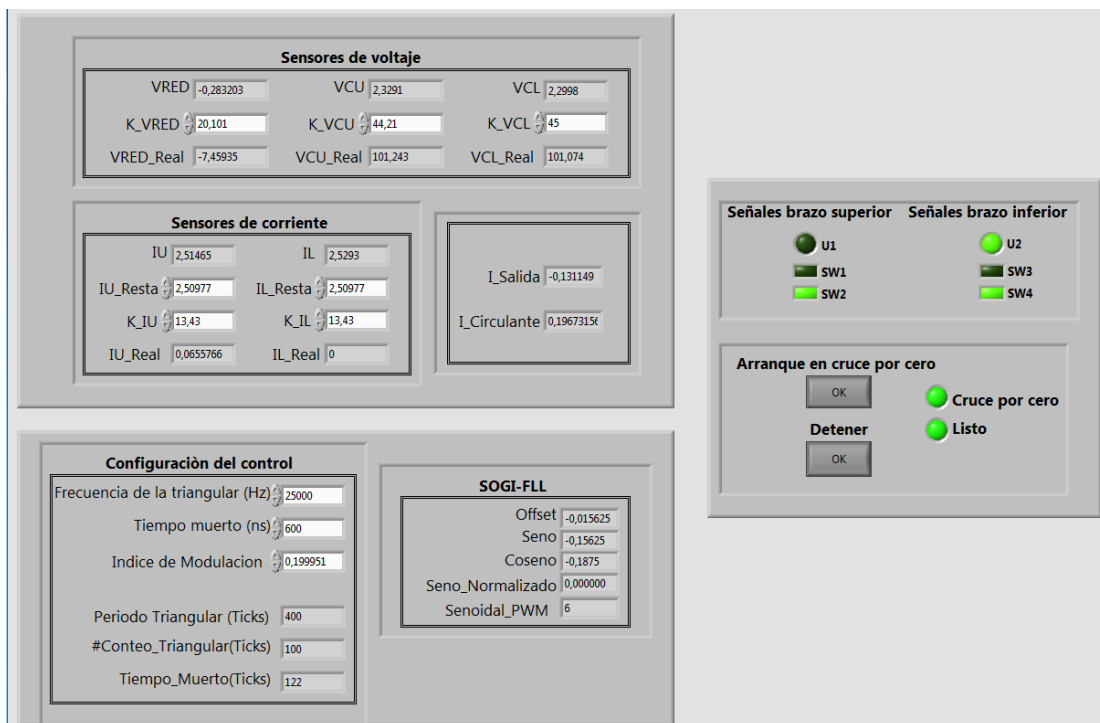


Figura 58. Panel frontal.

Capítulo VII. Pruebas experimentales

En este capítulo se plasman los resultados obtenidos mediante pruebas experimentales de lazo abierto, con carga resistiva.

En la Figura 59 se puede observar la topología completa del inversor propuesto implementada físicamente. Las fuentes de $V_{CD}/2$ se construyeron utilizando dos capacitores electrolíticos de $5600\mu\text{F}$ a 450V . De esta manera el voltaje de entrada se distribuye entre los dos capacitores.

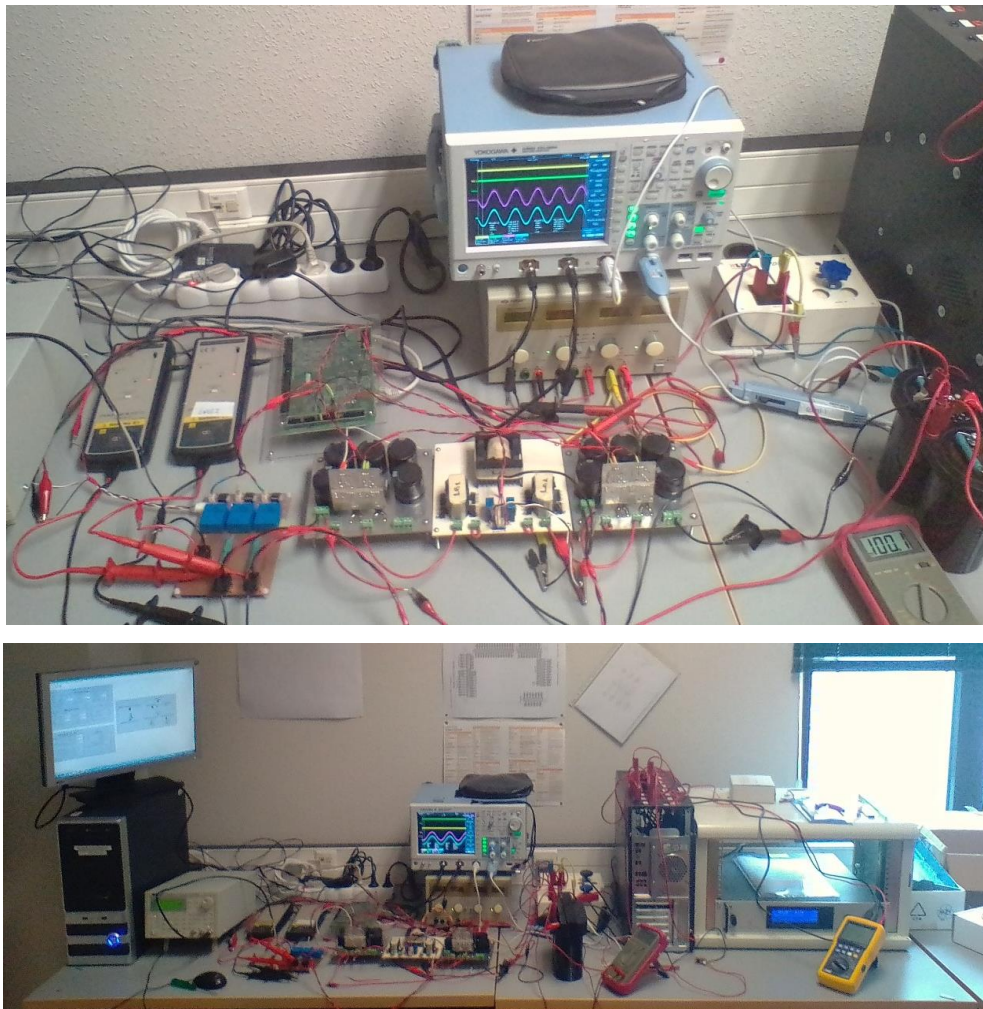


Figura 59. Implementación física del inversor propuesto

En la Tabla 12, se muestran los parámetros de la prueba realizada.

Tabla 12. Parámetros de prueba en lazo abierto con una carga resistiva.

| Parámetro | Valor |
|-----------------------------|---------|
| Voltaje de entrada | 100V |
| Corriente de Salida | 1A |
| Modulación | PSC-PWM |
| Frecuencia de la portadora | 25kHz |
| Frecuencia de la moduladora | 50Hz |
| Carga | 50Ω |
| Índice de modulación | 0.95 |
| Tiempo muerto | 600ns |

En la Figura 60, se ilustran las señales obtenidas del voltaje de salida antes del filtro inductivo, el voltaje en la carga y la corriente de salida.

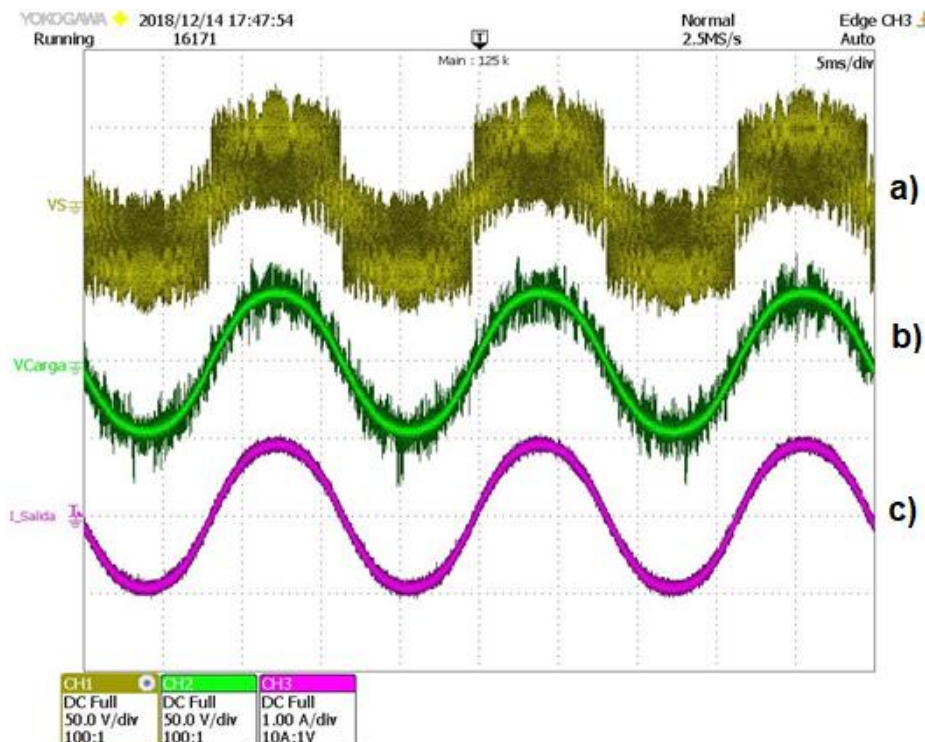
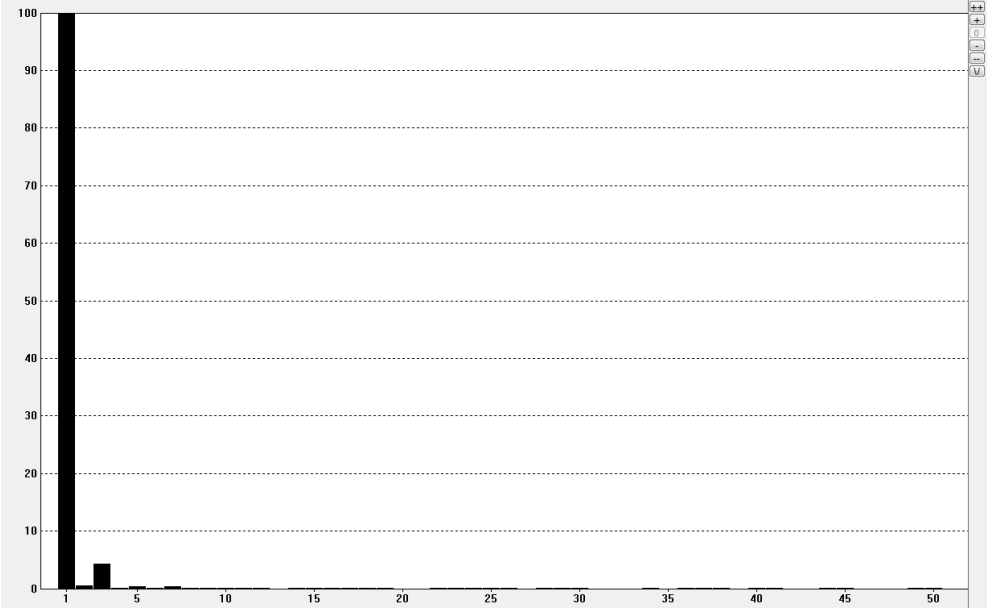
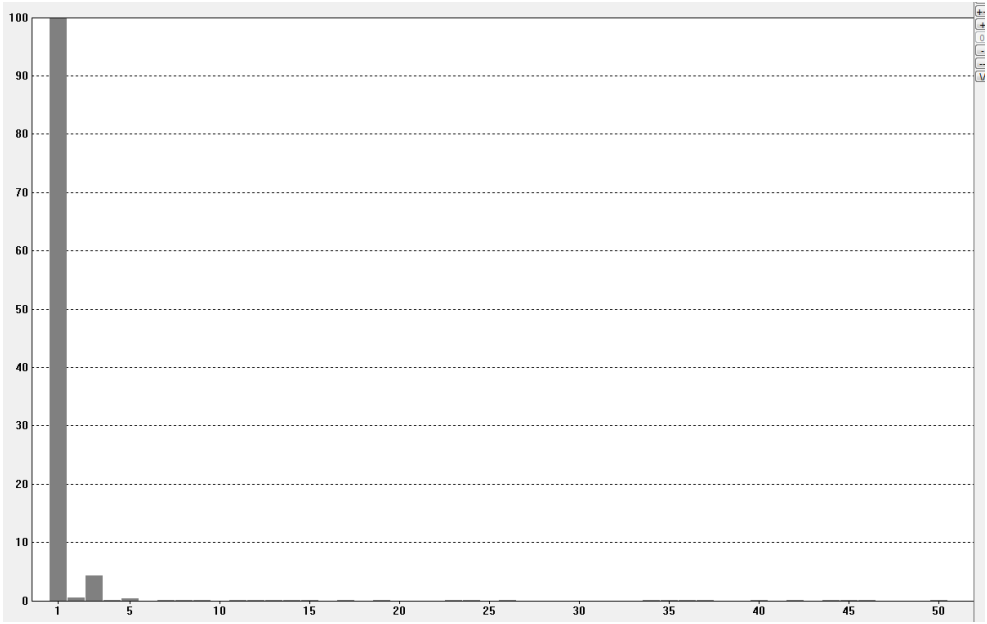


Figura 60. a) Señal voltaje antes del filtro de salida, b) señal de voltaje en la carga y c) señal de corriente de salida.

Con ayuda de un medidor de calidad de la energía, se midió la distorsión armónica del voltaje suministrado a la carga y de la corriente de salida, obteniendo porcentajes de *THD* de 4.4% en ambas señales. En la Figura 61, se observan los gráficos de armónicos obtenidos para el voltaje y corriente



a)



b)

Figura 61. Gráficas de armónicos: a) Voltaje en la carga, b) Corriente de salida.

En la Figura 62 se observan las señales de las corrientes de brazo y corriente circulante. Recordando que la corriente circulante es igual a la mitad de la suma de las corrientes de brazo, por lo tanto, la corriente circulante resultante de la prueba es de alrededor de 250mA pico, mientras que las señales de las corrientes de brazo rondan entre los 680mA y los 910mA.

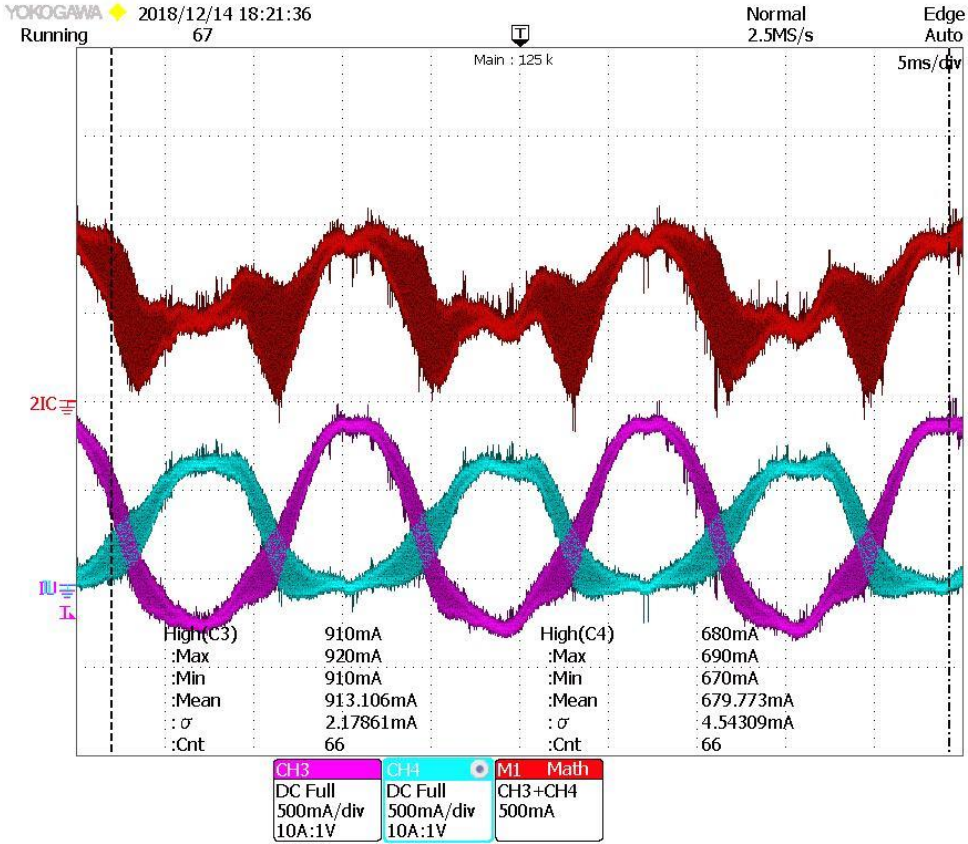


Figura 62. Corrientes de brazo y corriente circulante obtenidas experimentalmente.

Con el fin de comparar, en la Figura 63 se ilustran las señales del corriente de brazo y la corriente circulante obtenidas mediante simulación. Se observa fácilmente que las formas de onda son similares en su comportamiento.

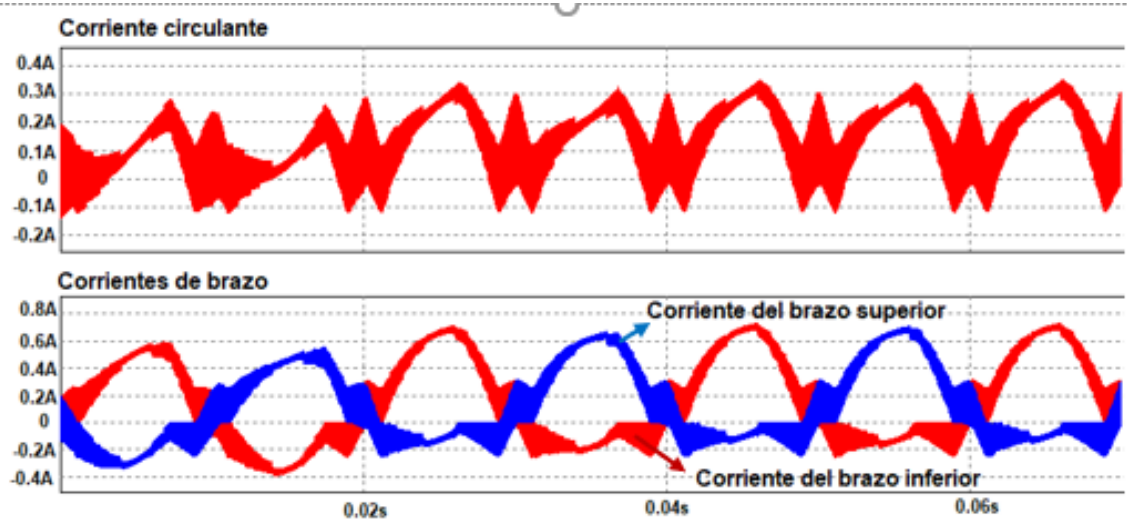


Figura 63. Corrientes de brazo y corriente circulante obtenidas mediante simulación en *PSIM*.

Finalmente, en la Figura 64 se aprecia que los capacitores de submódulo logran balancearse a un valor cercano a 100V.

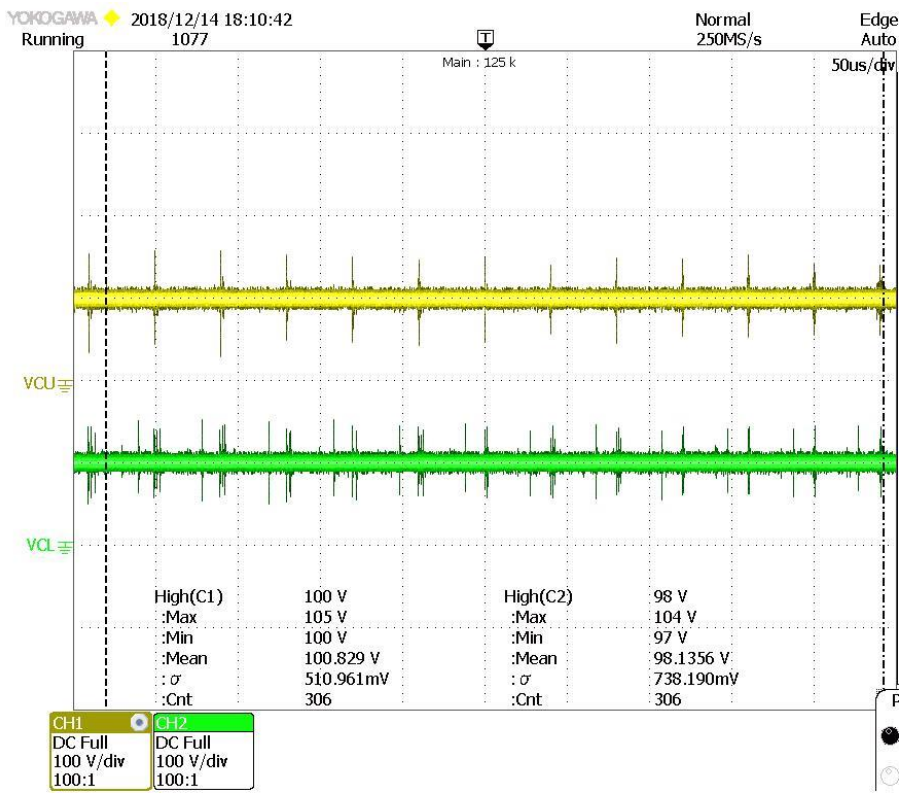


Figura 64. Voltajes de los capacitores de submódulo.

Capítulo VIII. Conclusiones

Los esfuerzos para emigrar a fuentes de energía renovables como principal fuente de energía eléctrica cada vez son mayores, debido a la enorme preocupación mundial ante los cambios climatológicos actuales. La electrónica de potencia es una ciencia clave para esta transición ya que brinda la oportunidad de poder desarrollar métodos y circuitos que den lugar a la integración de dichas fuentes, tratando de obtener la mayor eficiencia posible.

En este trabajo se realizó el estudio de convertidores *MMC* conectados a la red eléctrica para inyección de energía, con la finalidad de realizar una asimilación de tecnología, pretendiendo sirva como una referencia para futuros trabajos y, si es posible, generar futuras aportaciones relacionadas con el tema.

Con base en el trabajo realizado, se pueden concluir lo siguiente:

- Se realizó una amplia búsqueda, compilando información esencial para el entendimiento de este tipo de inversores, por lo tanto, este trabajo puede ser utilizado como una introducción general a este tipo de inversores.
- Se logró diseñar y simular un control predictivo basado en el modelo matemático del inversor, obteniendo resultados aceptables, comprobando su fácil implementación y capacidad de control múltiple de variables.
- Se diseñó un prototipo funcional de baja escala, capaz de proporcionar tres niveles a la salida. Su comprobación se efectuó mediante una prueba experimental de lazo abierto, teniendo una resistencia como carga, comparando su funcionamiento con la simulación, encontrando resultados similares.

- Con el control implementado, se logró atender los objetivos de control de manera aceptable, sin embargo, los resultados pueden ser mejores conforme se aumente el número de submódulos en el inversor, además de optimizar el control *MPC*.
- Se propuso una nueva alternativa de protección basada en los inversores Z, y se comprobó mediante simulación.
- Se sugieren los siguientes trabajos futuros:
 - Retomar la protección propuesta y realizar un análisis completo de su funcionamiento para desarrollar un criterio de diseño, además de su comparación con otras alternativas de protección existentes.
 - Realizar un estudio más profundo sobre los criterios de selección del capacitor del submódulo e inductor de brazo.
 - Diseño e implementación de un *MMC* de mayor niveles y potencia.
 - Implementar la conexión física a la red, en lazo abierto y lazo cerrado.
 - Investigar más a fondo los métodos de precarga de los capacitores.

Referencias

- [1] REN21, Renewables 2018: http://www.ren21.net/wp-content/uploads/2018/06/17-8652_GSR2018_FullReport_web_final_.pdf, consultada en la fecha 21/08/2018.
- [2] Energy Efficiency Indicators for Public Electricity Production from Fossil Fuels, <https://www.iea.org/publications/freepublications/publication/energy-efficiency-indicators-for-public-electricity-production-from-fossil-fuels.html>, consultada en la fecha 19/01/2018.
- [3] Akira Nabae, Isao Takahashi, Hirofumi Akagi, "A New Neutral-Point-Clamped PWM Inverter", IEEE Transactions on Industry Applications, Vol. IA-17, No. 5, Pp. 518 – 523, Septiembre/Octubre 1981.
- [4] Fang Zheng Peng, J Rodríguez, Jih-Sheng Lai, "Multilevel Inverters: A Survey of Topologies, Controls, and Applications". IEEE Transactions on Industrial Electronics, Vol. 49, Pp. 724-738, 2002.
- [5] Muhammad H. Rashid, "Electrónica de potencia: Circuitos, dispositivos y aplicaciones", México, 3ra edición, Prentice Hall, 2004.
- [6] T. A. Meynard, H. Foch, "Multilevel Conversión: High Voltaje Choppers and voltajesource inverters", Proc. IEEE PESC, pp. 397-403. 1992.
- [7] <http://www.mitsubishielectric.com/semiconductors/products/powermod/hvighbtmod/index.html>, consultada en la fecha 28/09/2018.
- [8] Santhosh Ramayana M., Nandkishor Kinhekar, Mahendra Ghat, "Grid connection of Modular Multilevel converter", IEEE International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES 2016), 4 - 6 de Julio 2016, Pp. 1-6.
- [9] P.W. Hammond., "A new approach to enhance power quality for medium voltage drives", Industry Applications Society 42nd Annual Petroleum and Chemical Industry Conference, pp. 231-235, Septiembre 1995.

- [10] P.W. Hammond., "A new approach to enhance power quality for medium voltage AC drive", IEEE Transactions on Industry Applications, Vol. 33, No.1, pp. 202-208, Enero/Febrero 1997.
- [11] F. Z. Peng, et al., "A multilevel voltage-source inverter with separate DC sources for static VAr generation", IEEE Transactions on Industry Applications, Vol. 32, No. 5, pp.1130-1138, Septiembre/Octubre 1996.
- [12] A. Lesnicar; R. Marquardt, "An innovative modular multilevel converter topology suitable for a wide power range", IEEE Bologna Power Tech Conference Proceedings, Vol. 3, pp. 1-6, Junio 2003.
- [13] Grinberg R. et al., "Study of overcurrent protection for modular multilevel converter", Energy Conversion Congress and Exposition (ECCE), pp. 3401 – 3407, Septiembre 2014.
- [14] Li Bi. et al., "Comparative study of the sinusoidal-wave and square-wave circulating current injection methods for low-frequency operation of the modular multilevel converters", Energy Conversion Congress and Exposition (ECCE), Pp. 4700 – 4705, Septiembre 2015,
- [15] Karwatzki D., Mertens A., "Generalized control approach for a class of modular multilevel converters topologies", IEEE Transactions on Power Electronics, Vol. 33, No. 4, Abril 2018.
- [16] Deepak Ronanki, Sheldon S. Williamson, "Modular Multilevel Converters for Transportation Electrification: Challenges and Opportunities", IEEE Transactions on Transportation Electrification, Enero 2018.
- [17] Gean J. M. de Sousa, Marcelo L. Heldwein, "Three-phase unidirectional modular multilevel converter", 15th European Conference on Power Electronics and Applications (EPE), Pp. 1-10, Octubre 2013.
- [18] Estíbaliz Solas et al., "Modular Multilevel Converter with Different Submodule Concepts-Part I: Capacitor Voltage Balancing Method" IEEE Transactions on Industrial Electronics, Vol. 60, No. 10, Pp.4525-4535, Octubre 2013.

- [19] Estíbaliz Solas et al., "Modular Multilevel Converter with Different Submodule Concepts-Part II: Experimental Validation and Comparison for HVDC Application" IEEE Transactions on Industrial Electronics, Vol.60, No. 10, Pp.4536-4545, Octubre 2013.
- [20] E. C. Mathew, M. B. Ghat, A. Shukla, "A Generalized Cross-Connected Submodule Structure for Hybrid Multilevel Converters", IEEE Transactions on Industry Applications, Vol. 52, No. 4, Julio-Agosto 2016.
- [21] Rainer Marquardt, "Modular Multilevel Converter topologies with DC-Short circuit current limitation", 8th International Conference on Power Electronics - ECCE Asia, Pp. 1425-1431, Julio 2011.
- [22] Feyzullah Ertürk, "Investigation of Modular Multilevel Converters Control Methods", Tesis de grado M.C, Middle East Technical University, Turkia, Mayo 2015.
- [23] Richard Picas Fart, "Control and Modulation of Modular Multilevel Converters", Tesis doctoral, Universitat Politècnica de Catalunya, España, Octubre 2016.
- [24] K. Sharifabadi et. al., "Design, Control, and Application of Modular Multilevel Converters for HVDC Transmission Systems", Ed. John Wiley & Sons, Septiembre 2016.
- [25] Yi Wang et. al., "A Nearest Level PWM Method for the MMC in DC Distribution Grids", IEEE Transactions on Power Electronics, Vol. 33, No. 11, Pp. 9209 – 9218. Noviembre 2018.
- [26] Anandarup Das, Hamed Nademi, Lars Norum, "A method for charging and discharging capacitors in Modular Multilevel Converter", IECON 2011 - 37th Annual Conference of the IEEE Industrial Electronics Society, Pp. 1058 – 1062, 2011.
- [27] Tianshu Bi, Shuai Wang, Ke Jia, "Single pole-to-ground fault location method for MMC-HVCD system using active pulse", IET Generation, Transmission & Distribution, Vol. 12, No. 2, pp. 272–278, Febrero 2018.

- [28] Weixing Lin et. al., "Full-Bridge MMC Converter Optimal Design to HVDC Operational Requirements", IEEE Transactions on Power Delivery, Vol. 31, No. 3, pp. 1342-1350, Junio 2016.
- [29] Bergna et al., "An energy-based controller for HVDC modular multilevel converter in decoupled double synchronous reference frame for voltage oscillation reduction", IEEE Transactions on Industrial. Electronics., Vol. 60, No. 6, pp. 2360–2371, Junio 2013.
- [30] Antonopoulos et al., "Modular Multilevel Converter AC Motor Drives With Constant Torque From Zero to Nominal Speed, IEEE Transactions on Industry Applications", Vol. 50, No. 3, pp. 1982-1993, Mayo-Junio 2014.
- [31] Debnath S., Qin J., Saeedifard M., "Control and Stability Analysis of Modular Multilevel Converter Under Low-Frequency Operation", IEEE Transactions on Industrial Electronics, Vol. 62, No. 9, pp. 5329–5339, Septiembre 2015.
- [32] J. Kolb et al., "Cascaded control system of the modular multilevel converter for feeding variable-speed drives", IEEE Transaction on Power Electronics., Vol. 30, No. 1, pp. 349–357, Enero. 2015.
- [33] Xu Z., Bian Z., Cheng B., "An approach to the ultimate goal of power grid development-constant voltage operation", CSEE Journal of "Power and Energy Systems, Vol. 3, No. 4, pp. 380–389, Diciembre 2017.
- [34] Du S., Liu J., "A Study on DC Voltage Control for Chopper-Cell-Based Modular Multilevel Converters in D-STATCOM Application", IEEE Transactions on Power Delivery, Vol. 28, No. 4, pp. 2030–2038, Octubre 2013.
- [35] Boran Fan et al., "Hierarchical System Design and Control of an MMC-Based Power, Electronic Transformer", IEEE Transactions on Industrial Informatics, Vol. 13, No. 1, pp. 238–247, Febrero 2017.
- [36] Zhang J., Wang Z., Shao S., "A Three-Phase Modular Multilevel DC-DC Converter for Power Electronic Transformer Applications", IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 5, No. 1, pp. 140-150, Marzo 2017.

- [37] Wang Z., Zhang J., Sheng K., “Modular multilevel power electronic transformer”, 9th International Conference on Power Electronics and ECCE Asia (ICPE– ECCE Asia), pp. 315–321, Junio 2015
- [38] Mei J. et al., “Modular Multilevel Inverter with New Modulation Method and its Application to Photovoltaic Grid-Connected Generator”, IEEE Transactions on Power Electronics, Vol. 23, No. 11, pp. 5063-5073, Noviembre 2013.
- [39] Rong F., Gong X., Huang S., “A Novel Grid-Connected PV System Based on MMC to Get the Maximum Power Under Partial Shading Conditions”, IEEE Transactions on Power Electronics, Vol. 32, No. 6, Pp. 4320-4333, Junio 2017.
- [40] Hamed Nademi et, al., “New Circuit Performance of Modular Multilevel Inverter Suitable for Photovoltaic Conversion Plants”, IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 4, No. 2, Pp. 393 – 404, Junio 2016.
- [41] Liqun. He et. al., “A Repetitive Control Scheme for Harmonic Suppression of Circulating Current in Modular Multilevel Converters”, IEEE Transactions on Power Electronics, Vol. 30, No. 1, Pp. 471-481, Enero 2015.
- [42] Qichen Y., Maryam S., Marcelo A. P., “Sliding Mode Control of Modular Multilevel Converter”, IEEE Transactions on Industrial Electronics, Vol. 66, No. 2, Pp. 887-897, Febrero 2019.
- [43] Ben-Brahim L. et al., “Modular Multilevel Converter Circulating Current Reduction Using Model Predictive Control”, IEEE Transactions on Industrial Electronics, Vol. 63, No. 6, Pp. 3857-3866, Junio 2016.
- [44] Gong Z. et. al., “Design and Experimental Evaluation of Fast Model Predictive Control for Modular Multilevel Converters”, IEEE Transactions on Industrial Electronics, Vol. 63, No. 6, Pp. 3845-3856, Junio 2016.
- [45] Apparao Dekka et. al., “Model Predictive Control With Common-Mode Voltage Injection for Modular Multilevel Converter”, IEEE Transactions on Power Electronics, Vol. 32, No. 3, Pp. 1767-1778. Marzo 2017.

- [46] Xiaoqian Li et. al., "Protection of Nonpermanent Faults on DC Overhead Lines in MMC-Based HVDC Systems", IEEE Transactions on Power Delivery, Vol. 28, No. 1, Pp. 483-490, Enero 2013.
- [47] Shuai Shao et. al., "Fault Detection for Modular Multilevel Converters Based on Sliding Mode Observer", IEEE Transactions on Power Electronics, Vol. 28, No. 11, Pp. 4867-4872, Noviembre 2013.
- [48] Dehong Zhou, Shunfeng Yang, Yi Tang, "A Voltage-Based Open-Circuit Fault Detection and Insolation Approach for Modular Multilevel Converters With Model-Predictive-Control", IEEE Transactions on Power Electronics, Vol. 33, No. 11, Pp. 9866-9874, Noviembre 2018.
- [49] Josep Pou et al., "Circulating Current Injection Methods Based on Instantaneous Information for the Modular Multilevel Converter", IEEE Transactions on Industrial Electronics, Vol. 62, No. 2, Pp. 777-788, Febrero 2015.
- [50] Kamran Sharifabadi et al., "Design, Control, and Application of Modular Multilevel Converters for HVDC Transmission Systems", Ed. Wiley – IEEE Press, Octubre 2016.
- [51] Marcin Zygmanski et al., "Capacitance and inductance selection of the modular multilevel converter", 15th European Conference on Power Electronics and Applications (EPE), Pp. 1-10, Octubre 2013.
- [52] J. Peralta et al., "Detailed and averaged models for a 401-level MMC–HVDC system," IEEE Transactions on Power Delivery, Vol.27, No.3, Pp.1501-1508, Julio 2012.
- [53] Qingrui Tu, et al., "Reduced Switching-Frequency Modulation and Circulating Current Suppression for Modular Multilevel Converters", IEEE Transactions on Power Delivery, Vol. 26, No. 3, Pp. 2009-2017, Julio 2011.
- [54] Lucas M Cunico et al., "Parameters Design for Modular Multilevel Converter (MMC)", Brazilian Power Electronics Conference, Pp. 264-270, Abril 2014.
- [55] Qingrui Tu, et al., "Parameter Design Principle of the Arm Inductor in Modular Multilevel Converter based HVCD", International Conference on Power System Technology, Pp. 1-6, 2010.

- [56] Kalle Ilves et al., "Steady-State Analysis of Interaction Between Harmonic Components of Arm and Line Quantities of Modular Multilevel Converters", IEEE Transactions on Power Delivery, Vol. 27, No. 1, Pp. 57-68, Enero 2012.
- [57] Moein Ghadrhan, Mohammad Reza Zolghadri, "Optimal design of modular multi-level inverter with reliability consideration", IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society, Pp. 4769 – 4774, 2017.
- [58] Abraham I. Pressman, Keith Billings, Taylor Morey, "Switching Power Supply Design", Ed. Mc Graw Hill, 3ra. Edición, Pp. 375-387.