

**INSTITUTO TECNOLÓGICO SUPERIOR DE IRAPUATO**



**INSTITUTO TECNOLÓGICO  
SUPERIOR DE IRAPUATO**

**ESTUDIOS CON RECONOCIMIENTOS DE VALIDEZ OFICIAL  
NÚMERO 11-00065**

**SISTEMA DE RECTIFICACIÓN CON UNA ETAPA DE CONVERTIDOR  
CD-CD**

**OPCIÓN I: TESIS PROFESIONAL**

**QUE PARA OBTENER EL GRADO DE:  
MAESTRO EN INGENIERÍA**

**PRESENTA:**

**CHRISTOPHER JESÚS RODRÍGUEZ CORTÉS**

**DIRECTORES DE TESIS:  
DR. JOSÉ MIGUEL SOSA ZÚÑIGA  
DR. MARIO ALBERTO JUÁREZ BALDERAS**

**IRAPUATO, GTO.**

**JULIO 2022**



Instituto Tecnológico Superior de Irapuato  
Dirección General

Irapuato, Guanajuato, **07/julio/2022**

MEMORÁNDUM No. CIPI-004/2022

ASUNTO: Autorización de impresión de tesis de maestría

**DR. GERARDO VÁZQUEZ GUZMÁN**  
**PRESIDENTE DEL CONSEJO DE POSGRADO**  
**MAESTRÍA EN INGENIERÍA ELECTRÓNICA**  
**PRESENTE**

Por medio de la presente y a solicitud del comité tutorial integrado por:

Dr. José Miguel Sosa Zúñiga  
Dr. Mario Alberto Juárez Balderas  
Dr. Adolfo Rafael López Núñez  
Dr. Gilberto Muñoz Moreno

se autoriza la impresión de la tesis titulada "Sistema de rectificación con una etapa de convertidor CD-CD" realizada por el estudiante C. Christopher Jesus Rodriguez Cortes con número de control IP20110060 la cual ha sido desarrollada dentro del programa de la Maestría en Ingeniería Electrónica bajo la dirección del Dr. José Miguel Sosa Zúñiga y la codirección del Dr. Mario Alberto Juárez Balderas y ha sido revisada y aprobada por el comité tutorial antes mencionado.

Sin otro en particular, le envío un cordial saludo.

**ATENTAMENTE**

Excelencia en Educación Tecnológica  
Espíritu de Excelencia en Desarrollo Tecnológico

INSTITUTO TECNOLÓGICO SUPERIOR  
DE IRAPUATO

DIRECCIÓN ACADÉMICA

**M. I. OSCAR OMAR CUIÑ MACEDO**  
**TITULAR DE LA DIRECCIÓN ACADÉMICA**  
**PRESIDENTE DEL CIPI**  
**TECNM/ITS DE IRAPUATO**

ccp. M. I. J. Sacramento Solórzano Lujano  
M.C. Akira Torreblanca Ponce  
Archivo

Titular de la Coordinación de Ingeniería Electrónica  
Titular del Departamento de Investigación

para su conocimiento y atención  
mismo fin



Carr. Irapuato-Silao km 12.5 Colonia El Copal, Irapuato, Guanajuato, C.P. 36821  
Tels. 4626967900 y 4626067602, [tecnm.mx](http://tecnm.mx) | [irapuato.tecnm.mx](http://irapuato.tecnm.mx)



**2022 Flores**  
Año de Magón  
RIFLENDOR DE LA REVOLUCIÓN MEXICANA



## Constancia de aprobación de la tesis

La tesis **Sistemas de rectificación con una etapa de convertidor CD-CD** presentada para obtener el Grado de Maestro en Ingeniería Electrónica fue elaborada por el **Ing. Christopher Jesús Rodríguez Cortes** y aprobada el **07 de julio de 2022** por los suscritos, designados por el Consejo de Posgrado de la Maestría en Ingeniería Electrónica del Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato.

---

Dr. José Miguel Sosa Zúñiga  
(Director de la tesis)

---

Dr. Mario Alberto Juárez Balderas  
(Director de la tesis)

---

Dr. Adolfo Rafael López Núñez  
(Sinodal)

---

Dr. Gilberto Muñoz Moreno  
(Sinodal)



# Créditos Institucionales

Esta tesis fue elaborada en el Laboratorio de Eléctrica y Electrónica de Potencia (LEEP) del Tecnológico Nacional de México / Instituto Tecnológico Superior de Irapuato, bajo la dirección de los profesores Dr. José Miguel Sosa Zúñiga y Dr. Mario Alberto Juárez Balderas.

## AGRADECIMIENTOS

*Agradezco al Consejo Nacional de Ciencia y Tecnología (CONACYT) mediante la beca para estudios de posgrado, durante el transcurso de la maestría, ya que gracias a esto fue posible realizarla.*

*Al Instituto Tecnológico Superior de Irapuato (ITESI) por prestar sus instalaciones y equipo, y al Consejo de Posgrado de la Maestría en Ingeniería Electrónica por brindar la oportunidad de pertenecer al posgrado.*

*A mi asesor Dr. José Miguel Sosa Zúñiga por compartir sus conocimientos y orientación durante el desarrollo de este trabajo de tesis, por su tiempo compartido y consejos que me brindó para culminar la elaboración de esta tesis. Además le agradezco por involucrarme en proyectos de investigación y desarrollar en mí la curiosidad de la investigación. A mi co-asesor Dr. Mario Alberto Juárez Balderas por su apoyo y orientación durante el desarrollo de esta tesis.*

*Al cuerpo académico de la Maestría en Ingeniería Electrónica, Dr. Adolfo Rafael López Núñez, Dr. Gerardo Vázquez Guzmán, Dr. Gilberto Muñoz Moreno y M.C José Juan Alfaro Rodríguez por su orientación y manera de trabajar para la formación de profesionales.*

*Al M.I. J. Sacramento Solórzano Lujano por ser la primera persona que confió en mí, por siempre apoyarme y orientarme durante mi formación profesional. Además, le agradezco por involucrarme en diferentes actividades que me permitieron desarrollarme como una mejor persona tanto, en lo profesional como en lo personal y por brindarme su amistad.*

*Especialmente a mis padres, familia y amigos quienes desde el primer día apoyaron en la decisión de aspirar a la maestría, y durante el transcurso dieron todo su apoyo.*

*Christopher Jesús Rodríguez Cortés, Irapuato, Guanajuato, México, Julio, 2022.*

## NOTACIÓN

### Acrónimos frecuentes

CA	Corriente Alterna
CD	Corriente Directa
CA-CD	Convertidor de Corriente Alterna a Corriente Directa
CD-CD	Convertidor de Corriente Directa a Corriente Directa
EMI	Electromagnetic Interference (Interferencia electromagnética)
FP	Factor de Potencia
LCD	Arreglo de Inductor-Capacitores-Diodos
MCC	Modo de Conducción Continua
MCD	Modo de Conducción Discontinua
PFC	Power Factor Correction (Corrección del Factor de Potencia)
PI	Proportional-Integrative (Proporcional-Integral)
THD	Total Harmonic Distortion (Distorsión Armónica Total)

## RESUMEN

En este trabajo de tesis se presenta el diseño, análisis, simulaciones numéricas, implementación y pruebas experimentales de dos distintos convertidores CA-CD enfocados la mejora del factor de potencia.

La estructura de los convertidores está basada en un rectificador no controlado seguido de un convertidor CD-CD no aislado. Uno de los convertidores incorpora un convertidor reductor multifase que tiene un filtro LC a la entrada. Otro de los convertidores incorpora un convertidor reductor con una relación de conversión extendida.

Ambos convertidores de CD-CD tienen como principales características la reducción del voltaje de entrada y la existencia de un inductor a la entrada del convertidor. Este inductor de entrada permite filtrar las componentes de conmutación hacia la red eléctrica.

Se propone en este trabajo de tesis que los convertidores CD-CD operen en modo de conducción discontinua en la etapa de la salida y en modo de conducción continua el inductor de entrada. Se proponen dos controladores para las dos topologías propuestas que están formados por dos lazos de control; uno de voltaje y uno de corriente. Los controladores propuestos permiten regular el voltaje de salida y hacer seguimiento de la corriente de red, para asegurar un factor de potencia cercano a la unidad. Se implementan dos prototipos experimentales con el objetivo de validar experimentalmente las soluciones propuestos. Los resultados experimentales muestran un desempeño aceptable en lazo cerrado usando los controladores propuestos.

## ABSTRACT

In this thesis work, the design, analysis, numerical simulations, implementation and experimental tests of two different AC-DC converters focused on improving the power factor are presented.

The structure of the converters is based on an uncontrolled diode rectifier followed by a non-isolated DC-DC converter. One of the converters incorporates a multiphase buck converter that has an LC filter at the input. Another of the converters incorporates a step-down converter with an extended conversion ratio.

The main characteristics of both DC-DC converters are the reduction of the input voltage and the existence of an inductor at the input of the converter that allows the switching components to be filtered towards the electrical grid. In this thesis work, it is proposed that DC-DC converters operate in discontinuous conduction mode in the output stage and in continuous conduction mode in the input inductor. Two controllers are proposed for the two proposed topologies that are formed by two control loops; one for voltage and one for current. The proposed controllers allow the regulation of the output voltage and the tracking of the grid current, to ensure a power factor close to unity. Two experimental prototypes are implemented in order to validate the proposed solutions. The experimental results show an acceptable performance in closed loop using the proposed controllers.



# Índice

<b>1. Introducción</b>	<b>15</b>
<b>2. Capítulo I: Generalidades del proyecto</b>	<b>17</b>
2.1. Planteamiento del problema . . . . .	18
2.2. Justificación . . . . .	18
2.3. Objetivo general y objetivos específicos . . . . .	19
<b>3. Capítulo II: Estado del arte</b>	<b>20</b>
3.1. Métodos para la corrección del factor de potencia . . . . .	21
3.2. Métodos pasivos para la corrección del factor de potencia . . . . .	21
3.3. Métodos activos para la corrección del factor de potencia . . . . .	23
3.3.1. Convertidores operados en Modo de Conducción Continua . . . . .	24
3.3.2. Convertidores operados en Modo de Conducción Discontinua . . . . .	26
3.3.3. Análisis comparativo de convertidores CA-CD operados en Modo de Conducción Discontinua . . . . .	31
<b>4. Capítulo III: Marco teórico</b>	<b>35</b>
4.1. Calidad de la energía . . . . .	36
4.2. Normativas relacionadas con la calidad de la energía . . . . .	37
<b>5. Capítulo IV: Sistemas de rectificación con una etapa de convertidor CD- CD.</b>	<b>41</b>
5.1. Introducción . . . . .	42
5.2. Convertidores reductores con mejora en el factor de potencia . . . . .	43
5.2.1. Análisis del convertidor reductor en MCD . . . . .	43
5.2.2. Análisis del convertidor reductor multifase . . . . .	47
5.2.3. Análisis del filtro LC . . . . .	51
5.2.4. Diseño de la estrategia de control . . . . .	52
5.3. Convertidor reductor con relación de conversión extendida . . . . .	54
5.3.1. Análisis del convertidor reductor con relación conversión extendida	56
5.3.2. Análisis de la red LCD . . . . .	56
5.3.3. Diseño de la estrategia de control . . . . .	58
<b>6. Capítulo V: Diseño e implementación del prototipo experimental</b>	<b>60</b>
6.1. Diseño del prototipo experimental del convertidor reductor multifase . . . . .	61
6.1.1. Diseño del circuito emisor de fibra óptica. . . . .	61
6.1.2. Diseño del circuito receptor de fibra óptica . . . . .	62
6.1.3. Diseño de la tarjeta de sensado de voltaje y corriente. . . . .	65

6.1.4. Diseño del convertidor reductor multifase . . . . .	70
6.2. Implementación de la ley de control . . . . .	74
<b>7. Capítulo VI: Resultados experimentales</b>	<b>78</b>
7.1. Resultados de experimentales del convertidor reductor multifase . . . . .	79
7.1.1. Resultados experimentales en lazo abierto . . . . .	79
7.1.2. Resultados experimentales en lazo cerrado . . . . .	85
7.2. Resultados experimentales del convertidor reductor con amplia relación de conversión . . . . .	91
7.2.1. Resultados experimentales en lazo abierto . . . . .	91
7.2.2. Resultados en lazo cerrado . . . . .	94
<b>8. Conclusiones</b>	<b>99</b>
<b>9. Productividad Académica</b>	<b>100</b>

## Índice de figuras

1.	Clasificación de los métodos para corrección de factor de potencia [3]. . . . .	21
2.	Rectificador de onda completa (a) con filtro L, (b) filtro LCL. . . . .	22
3.	Filtro Valley fill. . . . .	23
4.	Clasificación de los convertidores PFC. . . . .	24
5.	(a) Modo Conducción Continua, (b) Modo Conducción Discontinua y (c) Modo Conducción Frontera. . . . .	25
6.	Convertidor CA-CD elevador. . . . .	27
7.	Convertidor CA-CD elevador de dos fases. . . . .	27
8.	Convertidor CA-CD reductor-elevador de dos etapas. . . . .	28
9.	Convertidor CA-CD SEPIC. . . . .	29
10.	Convertidor CA-CD Cuk. . . . .	29
11.	Convertidor CA-CD Zeta. . . . .	30
12.	Convertidor CA-CD Reductor. . . . .	30
13.	Voltaje y corriente de red (a) del convertidor elevador y (b) elevador de dos fases. . . . .	32
14.	Voltaje y corriente de red (a) del convertidor reductor-elevador y (b) reductor. . . . .	33
15.	Voltaje y corriente de red (a) del convertidor Cuk y (b) SEPIC. . . . .	33
16.	Formas de onda de voltaje y corriente de red (a) con carga puramente resistiva, (b) con carga puramente inductiva. . . . .	36
17.	Formas de onda de voltaje y corriente de un rectificador de onda completa. . . . .	37
18.	Esquema de los convertidores propuesto. . . . .	42
19.	Convertidor reductor multifase propuesto. . . . .	43
20.	Modos de operación del convertidor (a) Modo 1, (b) Modo 2 y (c) Modo 3. . . . .	44
21.	Formas de onda del convertidor (a) Ciclo de trabajo, (b) corriente del inductor $L_1$ y (c) voltaje drenaje-fuente. . . . .	44
22.	Formas de onda del convertidor (a) Voltaje del inductor, (b) corriente del capacitor $i_c$ y (c) voltaje del capacitor. . . . .	46
23.	Formas de onda del convertidor conmutando un ciclo de trabajo del 25 %. . . . .	48
24.	Formas de onda del convertidor conmutando un ciclo de trabajo $d = 50 \%$ . . . . .	50
25.	Modelado de la red LC con el convertidor. . . . .	51
26.	Esquema de la ley de control propuesta para el convertidor reductor multifase. . . . .	54
27.	Convertidor reductor con relación de conversión extendida. . . . .	54
28.	Formas de onda del convertidor reductor con relación de conversión extendida. . . . .	55
29.	Circuito equivalente del convertidor en el Modo 1. . . . .	55
30.	Circuito equivalente del convertidor en el Modo 2. . . . .	55
31.	Circuito equivalente del convertidor en el Modo 3. . . . .	56
32.	Modelo del filtro LC (a) Modo 1 y (b) Modo 2. . . . .	57

33.	Esquema de la ley de control propuesta para el convertidor reductor de conversión extendida. . . . .	59
34.	Circuito buffer 74LS541. . . . .	61
35.	Circuito emisor de fibra óptica. . . . .	62
36.	(a) Tarjeta de control implementada. (b) PCB de la tarjeta de control. . . . .	62
37.	Circuito simplificado del receptor de fibra óptica. . . . .	63
38.	Diagrama eléctrico de la tarjeta de control. . . . .	64
39.	Acondicionamiento del sensor de corriente directa. . . . .	65
40.	Acondicionamiento del sensor de voltaje de CA. . . . .	66
41.	Acondicionamiento del sensor de corriente de CA. . . . .	67
42.	Tarjeta de sensado implementada. . . . .	68
43.	PCB de la tarjeta de sensado implementada. . . . .	68
44.	Inductor de $500\mu H$ fabricada. . . . .	70
45.	Circuito eléctrico del circuito impulsor del MOSFET. . . . .	71
46.	Circuito eléctrico del circuito implementado del convertidor reductor con filtro LC. . . . .	72
47.	Circuito eléctrico del circuito implementado de las celdas de conmutación reductoras. . . . .	72
48.	(a) PCB del convertidor reductor con filtro LC. (b) Prototipo del convertidor con filtro LC. . . . .	73
49.	(a) PCB del convertidor reductor. (b) Prototipo del convertidor reductor. . . . .	73
50.	Modos de conteo. . . . .	74
51.	Configuración del bloque ADC del DSP TMS320F28335. . . . .	75
52.	Bloque Discrete PID Controller. . . . .	75
53.	Interfaz diseñada. . . . .	76
54.	Interfaz diseñada. . . . .	77
55.	Secuencia de pulsos de conmutación con un ciclo de trabajo (a) 20 %, (b) 50 %. . . . .	79
56.	Sistema del convertidor reductor multifase. . . . .	80
57.	(a) Respuesta en estado estacionario de voltaje de la red $v_s$ y corriente de la red $i_s$ , (b) espectro en frecuencia de la corriente de la red $i_s$ , con un ciclo de trabajo del 20 %. . . . .	80
58.	Respuesta en estado estacionario de las corrientes a través de los inductores $L_1$ , $L_2$ , $L_3$ y $L_4$ , con un ciclo de trabajo del 20 %, a escala de tiempo de $4ms$ . . . . .	81
59.	Respuesta en estado estacionario de corrientes a través de los inductores $L_1$ , $L_2$ , $L_3$ y $L_4$ , con un ciclo de trabajo del 20 % a escala de tiempo de $10\mu s$ . . . . .	81
60.	Respuesta en estado estacionario de voltaje capacitor $C_s$ y voltaje de salida $v_{out}$ , con un ciclo de trabajo del 20 %. . . . .	82
61.	Respuesta en estado estacionario de voltaje $v_{out}$ y corriente $i_{out}$ de salida, con un ciclo de trabajo del 20 %. . . . .	82

62.	(a) Respuesta en estado estacionario de voltaje de red $v_s$ y corriente de red $i_s$ . (b) Espectro en frecuencia de la corriente de red $i_s$ , con un ciclo de trabajo del 50 %.	83
63.	Respuesta en estado estacionario de corrientes a través de los inductores $L_1, L_2, L_3$ y $L_4$ , con un ciclo de trabajo del 50 % a escala de tiempo de 4ms.	83
64.	Respuesta en estado estacionario de corrientes a través de los inductores $L_1, L_2, L_3$ y $L_4$ , con un ciclo de trabajo del 50 %, a escala de tiempo de 10 $\mu$ s.	84
65.	Respuesta en estado estacionario de voltaje del capacitor $C_s$ y voltaje de salida $v_{out}$ del convertidor reductor multifase, con un ciclo de trabajo del 50 %.	84
66.	Respuesta en estado estacionario de voltaje $v_{out}$ y $i_{out}$ corriente de salida del convertidor reductor multifase, con un ciclo de trabajo del 50 %.	85
67.	Respuesta en estado estacionario de voltaje de red $v_s$ , corriente de red $i_s$ y voltaje de salida $v_{out}$ .	85
68.	Respuesta en estado estacionario de voltaje de los capacitores $C_s$ y $C$ , con un voltaje de referencia de 60V.	86
69.	Respuesta en estado estacionario del voltaje y corriente de salida, con un voltaje de referencia de 60V.	86
70.	Respuesta en estado estacionario de voltaje de red $v_s$ , corriente de red $i_s$ y voltaje de salida $v_{out}$ .	87
71.	Respuesta en estado estacionario de voltaje de los capacitores $C_s$ y $C$ , con un voltaje de referencia de 90V.	88
72.	Respuesta en estado estacionario de voltaje $v_{out}$ y corriente de salida $i_{out}$ , con un voltaje de referencia de 90V.	88
73.	Respuesta dinámica del convertidor reductor multifase en lazo cerrado, ante un cambio de voltaje de referencia (a) de 60V a 90V, (b) de 90V a 60V.	89
74.	Respuesta dinámica del convertidor reductor multifase ante un cambio de carga (a) de 73 $\Omega$ a 37 $\Omega$ , (b) de 37 $\Omega$ a 73 $\Omega$ .	90
75.	Sistema del convertidor reductor con relación de conversión extendida.	91
76.	(a) Respuesta en estado estacionario del convertidor reductor con relación de conversión extendida voltaje y corriente de red, (b) espectro en frecuencia de la corriente de red.	92
77.	Respuesta en estado estacionario de voltaje $v_{out}$ y corriente $i_{out}$ de salida del convertidor reductor con relación de conversión extendida con un ciclo de trabajo del 30 %.	92
78.	Respuesta en estado estacionario del convertidor reductor con relación de conversión extendida (a) voltaje $v_s$ y corriente $i_s$ de red, con un ciclo de trabajo del 60 %, (b) espectro en frecuencia de la corriente de red.	93

79.	Respuesta en estado estacionario del convertidor reductor con relación de conversión extendida corriente de red $i_s$ y del inductor $L_1$ , con un ciclo de trabajo del 60 %.	93
80.	Respuesta en estado estacionario de voltaje $v_{out}$ y corriente de salida $i_{out}$ del convertidor reductor con relación de conversión extendida, con un ciclo de trabajo del 60 %.	94
81.	Respuesta en estado estacionario de voltaje $v_s$ y corriente de red $i_s$ , y voltaje de salida $v_{out}$ del convertidor reductor con relación de conversión extendida, con un voltaje de referencia de 60V.	95
82.	Respuesta en estado estacionario de voltaje $v_{out}$ y corriente de salida $i_{out}$ del convertidor reductor con relación de conversión extendida, con un voltaje de referencia de 60V.	95
83.	Respuesta en estado estacionario de voltaje $v_s$ y corriente de red $i_s$ y voltaje de salida $v_{out}$ del convertidor reductor con relación de conversión extendida, con un voltaje de referencia de 90V.	96
84.	Respuesta en estado estacionario de voltaje $v_{out}$ y corriente de salida $i_{out}$ del convertidor reductor con un voltaje de referencia de 90V.	96
85.	Respuesta dinámica del convertidor reductor con relación de conversión extendida, ante un cambio de voltaje (a) de 60V a 90V, (b) de 90V a 60V.	97
86.	Respuesta dinámica del convertidor reductor con relación de conversión extendida ante un cambio de voltaje (a) de 60V a 90V, (b) de 90V a 60V.	97

## 1. Introducción

---

El suministro eléctrico a cargas de DC desde una red eléctrica de corriente alterna, AC, se realiza generalmente en dos etapas. Primeramente el voltaje de AC de la red se convierte en un voltaje de corriente directa, DC, (proceso de rectificación) y después se adapta al voltaje de la carga con un convertidor DC-DC con o sin aislamiento galvánico.

En el caso más sencillo, la rectificación puede realizarse usando solamente rectificadores de diodos con capacitor de alisamiento de salida e inductores en el lado de AC o de DC. Estos sistemas tienen efectos adversos sobre la red eléctrica y un voltaje de DC de salida no regulado. Los efectos sobre la red eléctrica son un bajo factor de potencia FP, es decir, ocasionan distorsión armónica y desplazamiento de la forma de onda de la corriente fundamental de la red con respecto del voltaje de red.

Actualmente existen normas que imponen límites al contenido armónico que una carga puede inyectar hacia la red eléctrica, entre las cuales se encuentran la IEC 61000-3-2 e IEEE519-201. El contenido armónico inyectado a la red debe ser regulado, debido a que puede provocar una reducción en el factor de potencia del sistema, calentamiento en los dispositivos e interferencia electromagnética.

Una vertiente de las investigaciones publicadas en la literatura especializada se ha enfocado en corregir el FP. Estas investigaciones consisten en la propuesta de diferentes convertidores, modificaciones a los existentes, y controladores para asegurar que la corriente que demanda una carga contenga solamente componente a la frecuencia fundamental de la red, y esté en fase con el voltaje.

En este trabajo de tesis se presenta el análisis, diseño e implementación de dos topologías de convertidores CA-CD empleadas en aplicaciones de corrección del factor de potencia. Las topologías propuestas están conformadas por una etapa de CA-CD seguida de una etapa de CD-CD. Las topologías propuestas se basan en el principio de operación de un convertidor reductor convencional. Sin embargo, se incorporan algunas modificaciones en su estructura para ser empleadas en aplicaciones de corrección de factor de potencia.

La estructura de este documento se divide en seis capítulos, en donde primeramente se explican las generalidades de este proyecto. En el segundo capítulo se presenta una revisión del estado del arte enfocado en convertidores CA-CA utilizados en aplicaciones de corrección de factor de potencia. El tercer capítulo se presenta el marco teórico del trabajo de tesis. En los capítulos cuatro y cinco se describen y analizan las dos topologías propuestas. Finalmente, en el capítulo seis se presentan los resultados experimentales en lazo abierto y lazo cerrado.



## 2. Capítulo I: Generalidades del proyecto

---

## 2.1. Planteamiento del problema

El suministro de energía a cargas de corriente directa CD desde la red eléctrica de CA es una práctica común en la actualidad, debido a la gran cantidad de dispositivos electrónicos que se usan día a día.

Para llevar a cabo el proceso de conversión de energía de CA a CD es común utilizar un puente rectificador no controlado seguido de un capacitor de alisamiento. Sin embargo, aunque la construcción de este tipo de topología es simple, tiene ciertas desventajas en términos de la calidad de la energía, ya que la corriente de la red tiene un alto contenido armónico y, en consecuencia un bajo factor de potencia.

En la literatura especializada se han reportado distintas topologías de convertidores CA-CD que presentan ventajas en términos de regulación de voltaje y calidad de la energía. En este trabajo de tesis se estudian convertidores de electrónica de potencia CA-CD. Así, se proponen, diseñan, analizan y comprueban soluciones de convertidores CA-CD en lazo abierto y lazo cerrado para la mejora del factor de potencia. Las soluciones propuestas tienen como objetivo de proveer a la carga una potencia nominal de CD y realizar la corrección del factor de potencia. Se valida de forma experimental tanto en lazo abierto como en lazo cerrado el funcionamiento de los convertidores propuestos.

## 2.2. Justificación

El desarrollo de este trabajo de tesis, contribuye al área de electrónica de potencia; especialmente con desarrollos tecnológicos aplicados en el aprovechamiento eficiente de la energía en sistemas de conversión CA-CD.

Este trabajo de tesis tiene relevancia en eficiencia energética debido a que una de sus aplicaciones es el suministro de energía a cargas de corriente directa, con mayor aprovechamiento de energía.

La aportación del presente trabajo de tesis al desarrollo tecnológico es en el estudio, desarrollo y validación de sistemas conversión de energía de CA-CD que emplean una etapa de CD-CD. Dichos sistemas tienen aplicaciones para la mejora del factor de potencia y la disminución de la distorsión armónica total.

## 2.3. Objetivo general y objetivos específicos

### Objetivo General

Estudiar configuraciones y controladores para la mejora del factor de potencia para convertidores CA-CD formados por rectificadores no controlados sin capacitor y convertidor CD-CD.

### Objetivos específicos

- Revisar el estado del arte de convertidores CA-CD y controladores para la mejora de factor de potencia.
- Analizar y diseñar soluciones de convertidores CD-CD en lazo abierto y lazo cerrado para la mejora del factor de potencia.
- Estudiar y proponer controladores para la mejora del factor de potencia en convertidores CA-CD.
- Validar por medio de simulación numérica y experimentalmente las soluciones propuestas de convertidores CD-CD en lazo abierto y lazo cerrado.

### 3. Capítulo II: Estado del arte

---

### 3.1. Métodos para la corrección del factor de potencia

Hoy en día los convertidores de electrónica de potencia de corriente alterna a corriente directa (CA-CD), también llamados rectificadores, son muy utilizados en especial por el gran número de aplicaciones que los utilizan tanto industriales como residenciales [1], [2]. Sin embargo, el uso de estos sistemas puede tener efectos adversos sobre la red eléctrica y un voltaje de CD de salida no regulado. Los efectos sobre la red eléctrica son un bajo factor de potencia (FP), alta distorsión armónica y desplazamiento de la forma de onda de la corriente fundamental de la red con respecto del voltaje de red.

En la literatura se han reportado diferentes técnicas para realizar la corrección del FP en convertidores CA-CD. En la Figura 1, se muestra un diagrama de una clasificación de las diferentes técnicas que se han usado para la corrección del FP. Éstas se pueden dividir en dos grupos; métodos pasivos y activos [3].

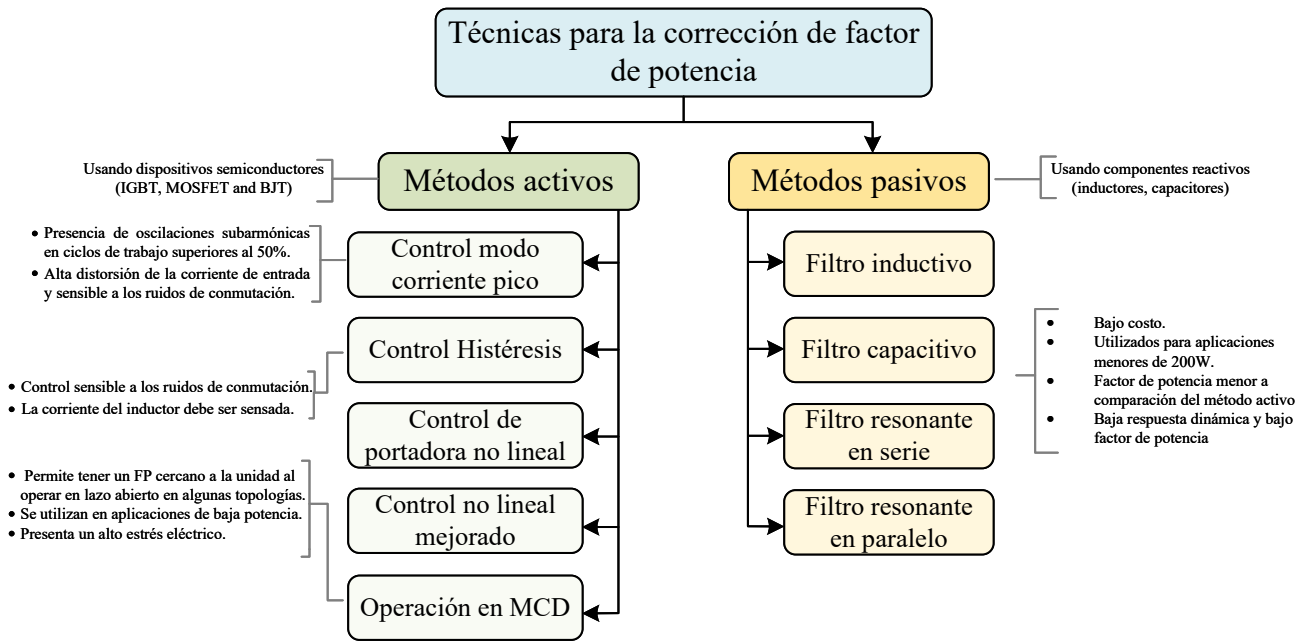


Figura 1: Clasificación de los métodos para corrección de factor de potencia [3].

### 3.2. Métodos pasivos para la corrección del factor de potencia

Los métodos pasivos consisten en utilizar elementos como inductores y capacitores con el fin de actuar como filtros pasa bajas. En Figura 2 (a), se muestra uno de los filtros más utilizados. Este filtro está conformado por un inductor, el cual se coloca de lado de la red eléctrica de CA con el propósito de mitigar las componentes armónicas inyectadas hacia la red.

Aunque esta estructura permite tener un FP alrededor del 0.7, presenta ciertas desventajas al emplearse en aplicaciones de alta potencia. Esto se debe, a que se requiere un valor de inductor grande, lo que introduce pérdidas de potencia y por consecuencia una disminución en el rendimiento dinámico del convertidor [4]-[6].

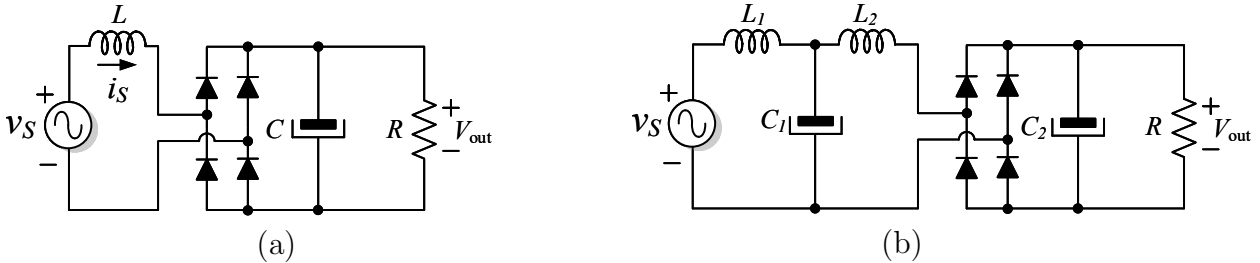


Figura 2: Rectificador de onda completa (a) con filtro L, (b) filtro LCL.

Una solución atractiva para resolver estos problemas es utilizar un filtro *LCL*, como el que se muestra en la Figura 2 (b). Este filtro tiene el mismo propósito de reducir la distorsión armónica inyectada a la red. En este caso se tiene la ventaja de requerir valores de inductancias más pequeñas, lo que resulta en una disminución en el costo y tamaño del sistema en aplicaciones de alta potencia [7].

En [9]-[11] se han estudiado filtros *LCL* para ser utilizados en aplicaciones de PFC (siglas en inglés de Power Factor Correction). Algunos de los principales inconvenientes que tienen estos tipos de configuraciones, están relacionados con los efectos de resonancia [6]. Uno de los métodos reportados en la literatura para resolver los problemas relacionados con la resonancia, es mediante amortiguación pasiva debido a su simplicidad y bajo costo [8], [12], [13], [14]. Sin embargo, el uso de este método de amortiguación puede causar varios inconvenientes que están relacionados con el rendimiento y eficiencia del sistema [7], dado que introducen disipación de energía.

Otros de los filtros pasivos reportados en la literatura que se han utilizado en aplicaciones de PFC, se muestra en la Figura 3, [15], [16], [18]. Este filtro tiene la ventaja sobre los dos filtros anteriormente mencionados, de no requerir inductores voluminosos, por lo que su tamaño puede ser menor. El filtro Valley Fill se conforma por un arreglo de diodos y capacitores como se observa en la Figura 3.

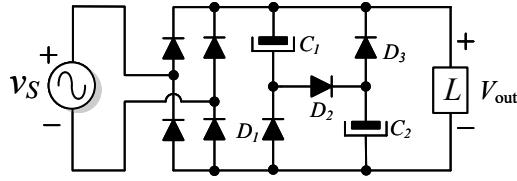


Figura 3: Filtro Valley fill.

El propósito de agregar este filtro es incrementar el periodo de tiempo, donde el convertidor consume corriente de la red eléctrica [17]. El resultado es una reducción del ángulo de no conducción que ocurre en la forma de onda de corriente de red durante el cruce por cero. Esto trae consigo una reducción en la distorsión armónica total y por consecuencia un incremento en el valor de FP, debido a la relación que existe entre el THD (siglas en inglés de Total Harmonic Distortion) y FP como se muestra en (1) [87].

$$FP = \frac{\cos(\theta)}{\sqrt{1 + (THD)^2}} \quad (1)$$

donde  $\theta$  es el ángulo de desfase entre el voltaje y la corriente de red.

### 3.3. Métodos activos para la corrección del factor de potencia

Aún cuando los métodos pasivos son ampliamente utilizados para realizar la corrección del FP en convertidores CA-CD. Varios autores optan por utilizar el método activo en aplicaciones de alta potencia. Esto se debe, a que los métodos activos pueden presentar una mejor eficiencia y un factor de potencia unitario. Los métodos activos consisten en utilizar convertidores CD-CD, con el propósito de hacer que el sistema emule el comportamiento de una resistencia [19], [20]. Esto trae como consecuencia que el factor de potencia del convertidor sea cercano a la unidad.

Los métodos activos se pueden clasificar según el flujo de potencia, que puede ser unidireccional o bidireccional, el número de etapas o el tipo de aislamiento [21]. En la Figura 4, se muestra la clasificación de los métodos activos de acuerdo al flujo de potencia. Los convertidores unidireccionales están conformados por una etapa rectificadora en serie con una etapa de conversión de energía CD-CD, y su principal característica es que solo permiten el flujo de energía en un sólo sentido [22].

Algunas de las topologías de convertidores CD-CD que se han utilizado en convertidores unidireccionales, son el convertidor boost, buck, buck-boost, SEPIC, Cuk y multinivel, como se puede observar en la Figura 4. El convertidor multinivel es el que mayores ventajas presenta, ya que tiene un bajo estrés eléctrico en los dispositivos semiconductores, una alta eficiencia y además puede ser usado en aplicaciones de alta potencia [22].

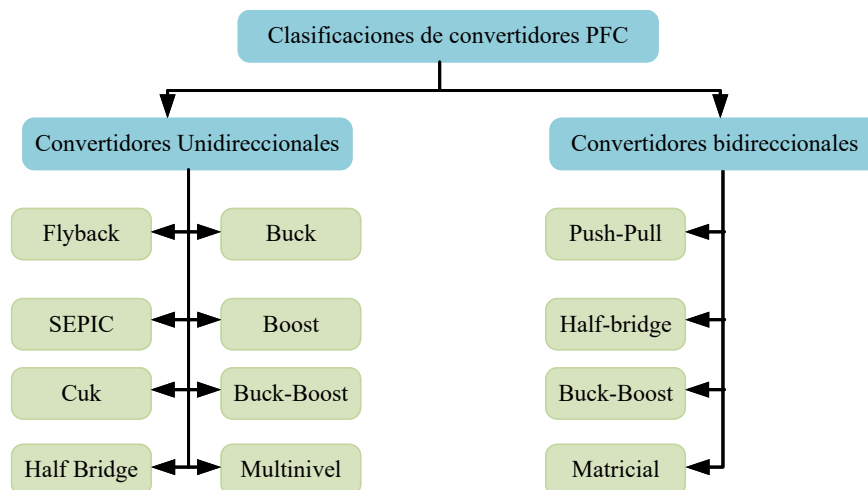


Figura 4: Clasificación de los convertidores PFC.

Las aplicaciones de estos tipos de convertidores, son en sistemas de alimentación, variadores de velocidad para ventiladores, compresores, y sistemas de aire acondicionado. Además, cada vez más están tomando importancia en sistemas de generación de energía alternativa como en sistemas fotovoltaicos y sistemas de carga para vehículos eléctricos [22], [49], [24], [25].

Por otro lado, los convertidores bidireccionales, a diferencia de los convertidores unidireccionales no emplean el uso de un puente de diodos, ya que los sustituyen por MOSFET (siglas en inglés de Metal-Oxide-Semiconductor Field-Effect-Transistor) o IGBTs (siglas en inglés de Insulated Gate Bipolar Transistor), para realizar la conversión de energía de CA-CD. Debido a esta característica estos convertidores permiten el flujo de energía en los dos sentidos [22]. Algunas de las aplicaciones en las que se han usado este tipo de convertidores son en sistemas de carga de baterías, sistemas de energía ininterrumpida (UPS), grúas, entre otros [22], [25].

### 3.3.1. Convertidores operados en Modo de Conducción Continua

Otra de las maneras en que se pueden clasificar los métodos activos es dependiendo el modo de operación del convertidor. Existen tres tipos de operación; Modo de Conducción Continua (MCC), Modo de Conducción Discontinua (MCD) y Modo de Conducción Frontera (MCF). Estos métodos conciernen a la forma de onda de la corriente del inductor. Al operar en MCC la corriente del inductor es continua en estado estacionario. Mientras en MCD la corriente del inductor es cero durante una fracción de periodo de conmutación, como se observa en la Figura 5 (b). Los convertidores operados en modo de conducción frontera la forma de onda de corriente de toma el valor de cero en un pequeño instante de



tiempo como se muestra en la Figura 5 (c).

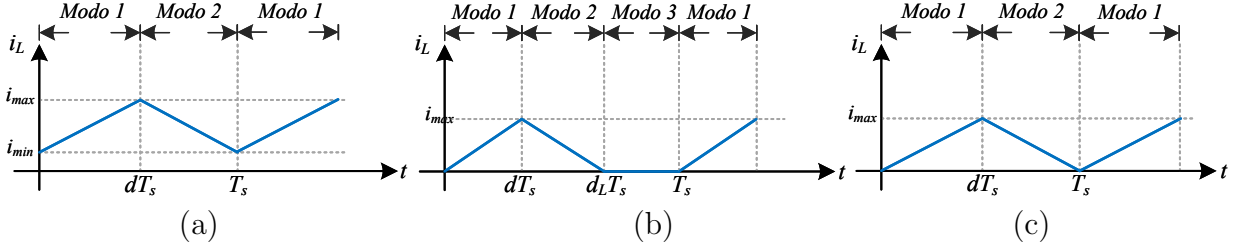


Figura 5: (a) Modo Conducción Continua, (b) Modo Conducción Discontinua y (c) Modo Conducción Frontera.

Los convertidores PFC operados en MCC tienen la ventaja de tener un FP unitario y menor índice de THD en comparación a los convertidores PFC operados en MCD. Sin embargo, al operar los convertidores PFC en MCC se tiene la desventaja de requerir estrategias de control para asegurar el FP cercano a la unidad.

En la literatura se han reportado diferentes estrategias de control para realizar la corrección del FP [26] - [32]. En [26] se estudia un controlador basado en una modulación de histéresis. En este controlador los autores proponen determinar el intervalo de tiempo ideal entre el encendido del interruptor y el momento en que la corriente de entrada excede la corriente de referencia. Esto permite que la corriente de entrada oscile alrededor de una corriente de referencia con una frecuencia fija. Por esta característica es que el controlador propuesto puede evitar los problemas relacionados con la frecuencia de conmutación variable que están relacionados con el control de histéresis convencional [26]. El controlador se implementó en un convertidor de tipo elevador operado en MCC. Se reporta que el nivel de THD de corriente fue 1.8% y el FP es cercano a la unidad.

Otro de los controladores utilizados en convertidores PFC, es el control de corriente máxima [27], [28], [29]. Este controlador tiene el propósito de hacer que la corriente que fluye a través del inductor siga una señal de referencia. En este caso, la señal de referencia se genera a partir de multiplicar una señal a escala del voltaje rectificado, con una señal de error que se obtiene al sensar el voltaje salida del convertidor [30]. Sin embargo, este controlador tiene un inconveniente que está relacionado con el nivel de THD de corriente de red, debido a que la corriente de entrada presenta un ángulo de no conducción durante el cruce por cero [27].

En [31], se propone un control repetitivo para un precompensador de factor de potencia, implementado en un convertidor elevador. El objetivo es garantizar que el factor de potencia sea cercano a la unidad, a pesar de la distorsión armónica en el voltaje de la red. El controlador consta de la interconexión en cascada de lazos de control interno y

externo. El lazo de control interno tiene como principal función de asegurar que el factor de potencia sea cercano a la unidad, y está conformado por un esquema repetitivo más un término proporcional. El objetivo del control repetitivo es compensar las componentes armónicas impares de la distorsión periódica del voltaje de red. El lazo de control externo está formado por un término proporcional de ancho de banda limitado más un término integral. El principal objetivo de este lazo de control es garantizar la regulación de voltaje de salida del convertidor. Los resultados experimentales del controlador demuestran que el convertidor presenta un FP cercano a la unidad, además de compensar los armónicos 3°, 5° y 7°.

En [32] se estudian tres controladores basados en el concepto de control de carga, empleados en aplicaciones de corrección del factor de potencia. Los controladores se emplean en un convertidor elevador de dos fases. El propósito de los controladores es asegurar que la corriente a través de cada celda de conmutación se distribuya uniformemente. Los controladores representan una solución atractiva porque evitan el uso de sensores de corriente convencionales que son reemplazados por transformadores de corriente, que resultan ser más económicos. Los resultados experimentales demuestran que al emplear estos controladores se puede tener factores de potencia cercanos a la unidad, además de equilibrar la corriente a través de los inductores cuando se usan en un convertidor con  $n$  celdas de conmutación.

### 3.3.2. Convertidores operados en Modo de Conducción Discontinua

A diferencia de los convertidores PFC operados en MCC, los convertidores operados en MCD no requieren estrategias de control para realizar la corrección del factor de potencia. Esto se debe a que en este modo de operación algunas topologías pueden realizar la corrección del factor de potencia al operar en lazo abierto.

#### Convertidor elevador

Uno de los convertidores más empleados en aplicaciones de PFC, es el convertidor elevador [33], [34], [35], [36]. Este convertidor se conforma por un rectificador de onda completa, seguido de un convertidor CD-CD de tipo elevador, como se observa en la Figura 6. Esta topología se ha reportado que se ha empleado en aplicaciones de PFC, cuando opera tanto en MCC o MCD [37], [38], [39], [40]. Sin embargo, el convertidor al operar en MCC requiere leyes de control para tener un FP cercano a la unidad, por lo que se incrementa la complejidad de su implementación [41].

El convertidor elevador en MCD, tiene la característica de realizar la corrección de factor de potencia de forma inherente [42], [41]. Esto se debe a que la topología crea una envolvente en la corriente de la red, la cual se encuentra en fase con el voltaje [42]. Al operar en MCD no se presenta el problema de conmutación dura en el interruptor, además

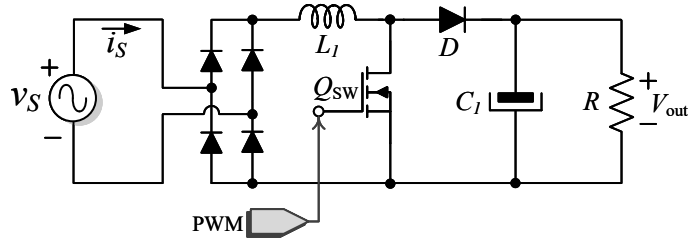


Figura 6: Convertidor CA-CD elevador.

de que no tiene pérdidas de potencia asociadas a la recuperación inversa del diodo [43], [44].

Dos de los inconvenientes que tiene el convertidor elevador, están relacionados con la corriente de la red. Lo cual, se debe a que la topología tiene un alto THD y rizado en la corriente de entrada [43]. Además, los dispositivos semiconductores se encuentran sometidos a un alto estrés eléctrico, por lo que sólo se utiliza en aplicaciones de baja potencia [45], [42], [70].

### Convertidor elevador de dos fases

El convertidor elevador de dos fases propone incorporar una celda de conmutación adicional, como se observa en la Figura 7. El funcionamiento del convertidor es similar al convertidor elevador convencional, pero en este caso cada celda se encuentra conmutando con un desplazamiento de 180 grados cada una respecto de la otra [48], [47].

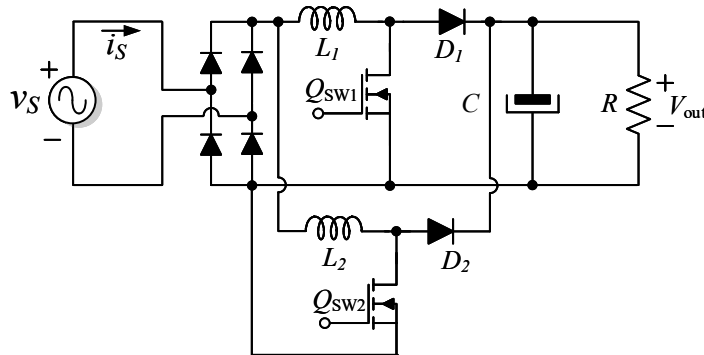


Figura 7: Convertidor CA-CD elevador de dos fases.

En esta topología se presenta una reducción en el rizo de corriente de entrada ya que, al emplear celdas de conmutación desfasadas entre sí, el rizo de corriente se tiende a cancelar [49]. Por esta característica se puede reducir el tamaño del filtro EMI (de las siglas en inglés Electro Magnetic Interference) de entrada [47]. Además, el rizo de corriente de salida se puede reducir significativamente, lo que implica una reducción en el volumen de capacitor de salida [50]. Al emplear celdas de conmutación en paralelo, se tiene una

reducción en estrés eléctrico en los dispositivos semiconductores, por lo que el convertidor se puede ser utilizado en aplicaciones de alta potencia [51], [52].

### Convertidor reductor-elevador

El convertidor reductor-elevador mostrado en la Figura 8, es otra de las topologías que se han utilizado para aplicaciones de PFC [53],[54], [55], [56]. El convertidor reductor-elevador convencional tiene la desventaja de tener un voltaje de salida invertido, lo que lo hace inadecuado en aplicaciones de alta potencia [57]. Se han reportado diferentes trabajos, los cuales abordan este problema. En [58] se presenta un convertidor reductor elevador en cascada, el cual tiene un voltaje de salida no invertido, debido a la relación de ganancia que tiene.

Sin embargo, uno de los principales inconvenientes que tiene es el alto estrés eléctrico e incluso mayor al que puede presentar el convertidor elevador [59]. Además, el convertidor reductor-elevador al operar en altas frecuencias de conmutación presenta una reducción en el tiempo de encendido de los interruptores. Lo que resulta un aumento en las pérdidas de potencia originadas por el proceso de conmutación [54]. Por lo tanto, el aumento de la frecuencia de conmutación no sólo degrada la eficiencia del sistema, sino que también la dinámica transitoria del convertidor [54].

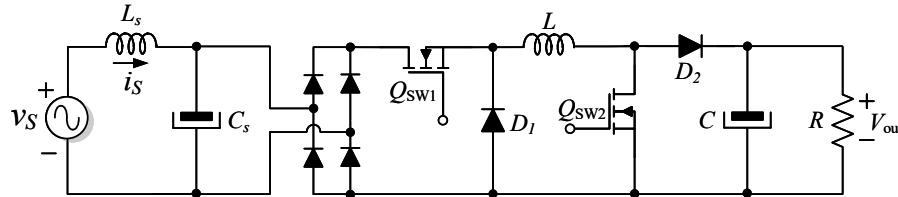


Figura 8: Convertidor CA-CD reductor-elevador de dos etapas.

### Convertidor SEPIC

El convertidor SEPIC, cuyo nombre viene del acrónimo en inglés de convertidor de inductor primario de un solo extremo o (Single-ended primary-inductor converter). Es una de las topologías que tiene la capacidad de reducir o aumentar el voltaje de salida [60], [61]. Este convertidor es empleado en aplicaciones de PFC, debido a que al operar en MCD la corriente de entrada del convertidor sigue de forma natural al voltaje de entrada [62]. El uso de esta topología simplifica su implementación, ya que no requiere el uso de filtros adicionales, debido a que la corriente de entrada no presenta el tercer armónico [2], [63].

Sin embargo, el uso del convertidor SEPIC sólo se recomienda para aplicaciones de baja potencia, debido al alto estrés eléctrico que presenta e incluso mucho mayor a las que

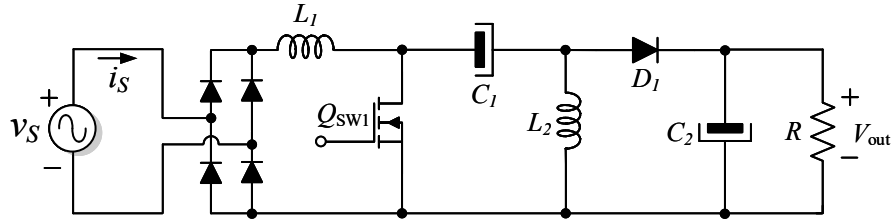


Figura 9: Convertidor CA-CD SEPIC.

puede presentar el convertidor elevador, cuando opera a los mismos niveles de potencia [64].

En [65], [66] se han estudiado los convertidores SEPIC sin puente de diodo de diodos, con el fin de reducir las pérdidas de potencia originadas por el proceso de conmutación de los semiconductores. Sin embargo, se reporta que no existe una reducción en el estrés eléctrico en los dispositivos semiconductores, lo que hace que este convertidor se encuentre limitado solo para aplicaciones menores de 150 W [66]. Otro de los inconvenientes que tiene el convertidor SEPIC está relacionado con el rizo de corriente de carga, ya que al tener una corriente de salida discontinua el valor del rizo se incrementa [11].

### Convertidor Cuk

El convertidor Cuk mostrado en la Figura 10 recibe el nombre por Slobodan Cuk y al igual que el convertidor SEPIC, esta topología puede elevar o reducir el voltaje de salida [60]. Esta topología se diseña con el fin que el inductor  $L_2$  opere en MCD, para tener un factor de potencia cercano a la unidad, mientras que el inductor  $L_1$  opera en MCC lo que permite reducir el rizo de corriente de entrada [67].

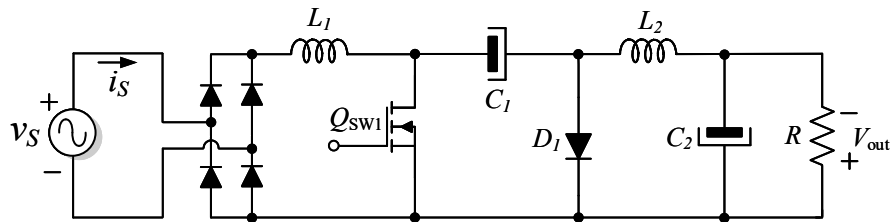


Figura 10: Convertidor CA-CD Cuk.

Dentro de los principales inconvenientes que tiene esta topología al operar en MCD, son un alto estrés eléctrico en los dispositivos semiconductores. Esto provoca un aumento en las pérdidas de conducción y por consecuencia una disminución en la potencia nominal y la vida útil del convertidor [68]. Al igual que el convertidor reductor-elevador, el convertidor Cuk presenta un voltaje de salida con polaridad invertida, por lo que el uso solo se recomienda en aplicaciones de baja potencia [60], [69].

### Convertidor Zeta

El convertidor Zeta es otro de los convertidores utilizados en aplicaciones de PFC, cuya estructura se muestra en la Figura 11. Esta topología a diferencia del convertidor buck-boost y SEPIC no presenta una corriente de salida de forma pulsante, por lo que permite tener un rizado de voltaje de salida menor y, además de permitir capacitores con valores pequeños en el bus CD de salida [70]. Este convertidor al operar los inductores  $L_1$  y  $L_2$  en MCD permite mejorar el factor de potencia, debido a que tiene un comportamiento de seguidor de voltaje, por lo que su FP es muy cercano a la unidad [70].

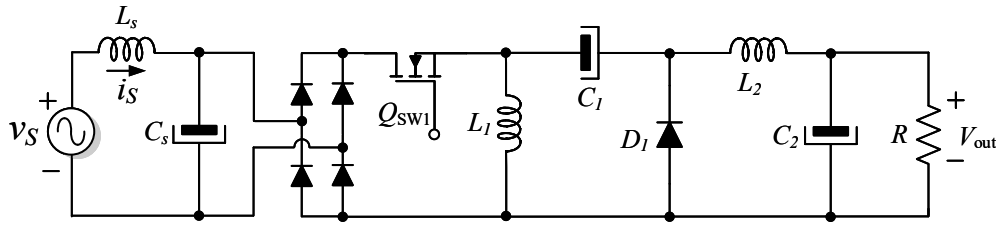


Figura 11: Convertidor CA-CD Zeta.

A diferencia de los convertidores boost, buck-boost, Cuk y SEPIC, el convertidor Zeta no presenta un alto contenido armónico en la corriente de la red. En [71] se reporta que el convertidor Zeta presenta una THD de corriente de alrededor de 5%. Dentro las aplicaciones que han utilizado el convertidor Zeta, se encuentran en sistemas de iluminación LED, sistemas de cómputo y variadores de velocidad de motores [70], [72], [73].

### Convertidor Reductor

El convertidor reductor es una de las topologías que se han abordado en aplicaciones de PFC, debido a su alta eficiencia al operar en baja potencia [74]. La topología convencional del convertidor reductor no es muy utilizada, debido a que presenta una forma onda de corriente de entrada pulsante [75]. Por lo que, requiere que se realicen diferentes modificaciones a su estructura para tener una corriente de entrada de forma continua [76].

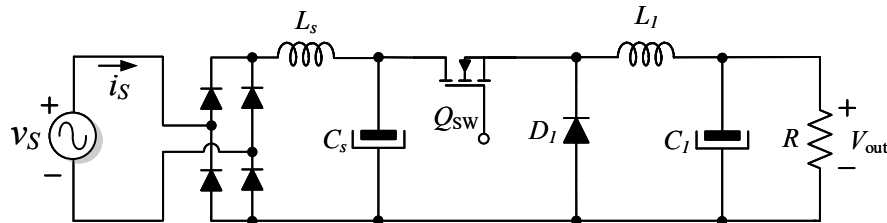


Figura 12: Convertidor CA-CD Reductor.

En [77], [79] se reporta una modificación al convertidor reductor, la cual consiste en añadir un filtro LC después de la etapa rectificación, como se muestra en la Figura 12. Este

filtro está diseñado con el fin de hacer que la corriente de entrada sea continua y mitigar las componentes armónicas inyectadas hacia la red que son producidas por la conmutación del convertidor.

En [77] se propone que ambos inductores que conforman al convertidor mostrado en la Figura 12, operen en MCD para que tenga una corrección del factor de potencia de forma inherente. Sin embargo, al operar los inductores en MCD se tiene la desventaja de que los dispositivos semiconductores tienen un alto estrés eléctrico, debido a los picos de corriente existentes en el convertidor lo que impacta en la eficiencia [78]. Uno de los principales inconvenientes que tiene el convertidor está relacionada con el contenido armónico en la corriente de la red [80]. Esto se debe, a que la corriente de entrada presenta un ángulo de no conducción, lo que deteriora el factor de potencia [80], [82]. Se han reportado diferentes trabajos, donde abordan este problema como se reporta en [79], [81]. Las soluciones presentadas consisten en agregar un mayor número de elementos, lo que implica una reducción de la eficiencia y un aumento en la complejidad de control.

### **3.3.3. Análisis comparativo de convertidores CA-CD operados en Modo de Conducción Discontinua**

En esta subsección se presenta un análisis comparativo entre las diferentes topologías de convertidores CA-CD anteriormente presentadas. El análisis se realizó con el fin de determinar los niveles de factor de potencia y THD de corriente de red, que presenta cada convertidor al operar en MCD. Los convertidores se diseñaron para que operaran bajo a las mismas condiciones nominales de potencia y voltaje de salida.

En la Tabla 1, se muestran los valores de los elementos que fueron utilizados para realizar simulación. Para todos los convertidores excepto para el convertidor reductor, se consideró un voltaje de entrada puramente sinusoidal de  $35 V_{rms}$  con una frecuencia de 60 Hz. La frecuencia de conmutación se estableció en 20 kHz.

En la Figura 13, se muestran las formas de onda de voltaje y corriente de red de los convertidores elevador y elevador de dos fases. En los dos casos, la corriente y voltaje de entrada se encuentran en fase. Sin embargo, la forma de onda de corriente del convertidor elevador es discontinua y presenta una envolvente con la forma de onda de voltaje.

Tabla 1: Parámetros de los convertidores

Elemento	Elevador	Elevador de dos fases	Reductor elevador	SEPIC	Cuk	Reductor LC
$L_1$	$75\mu H$	$200\mu H$	$3mH$	$700\mu H$	$1mH$	$178\mu H$
$L_2$	—	$200\mu H$	$40\mu H$	$40\mu H$	$100\mu H$	$179\mu H$
$C_1$	$200\mu F$	$200\mu F$	$1\mu F$	$3.35\mu F$	$1.67\mu F$	$0.47\mu F$
$C_2$	—	—	$200\mu F$	$440\mu F$	$470\mu F$	$1000\mu F$
$d$	37 %	44 %	50 %	33 %	47 %	29 %
$R$	$100\Omega$	$100\Omega$	$100\Omega$	$100\Omega$	$100\Omega$	$100\Omega$
$F_{sw}$	$20kHz$	$20kHz$	$20kHz$	$20kHz$	$20kHz$	$20kHz$
$V_{out}$	100 V	100 V	100 V	100 V	100 V	100 V
$P$	100 W	100 W	100 W	100 W	100 W	100 W
$V_s$	$35 V_{rms}$	$35 V_{rms}$	$35 V_{rms}$	$35 V_{rms}$	$35 V_{rms}$	$127 V_{rms}$

Los resultados numéricos indican que el convertidor elevador presenta un factor de potencia de 0.7 mientras que el convertidor elevador de dos fases es de 0.98. El índice de distorsión armónica de corriente de red para la topología elevadora es de 101 %, mientras para el elevador de dos fases es de 18.68 %.

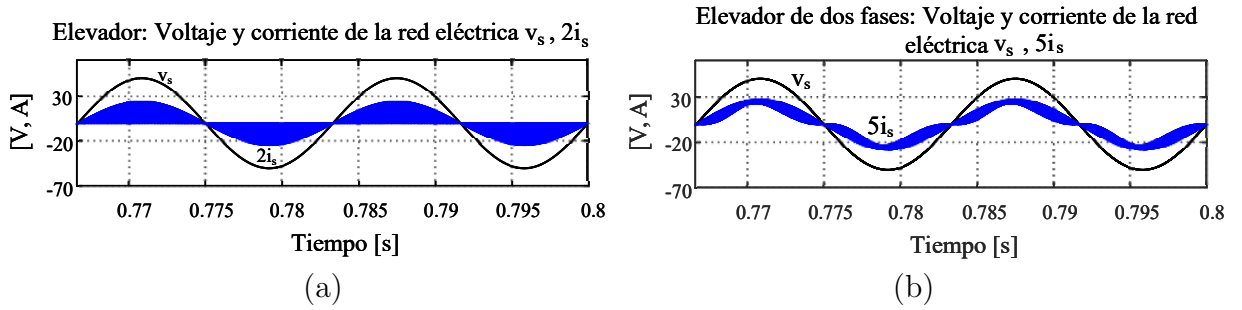


Figura 13: Voltaje y corriente de red (a) del convertidor elevador y (b) elevador de dos fases.

En la Figura 14, se muestran las formas de onda de voltaje y corriente de red correspondientes a los convertidores reductor-elevador y reductor. Las formas de onda de voltaje y corriente se encuentran en fase. En el caso de la forma de onda de corriente de red que presenta el convertidor reductor, tiene un ángulo de no conducción alrededor del cruce por cero.



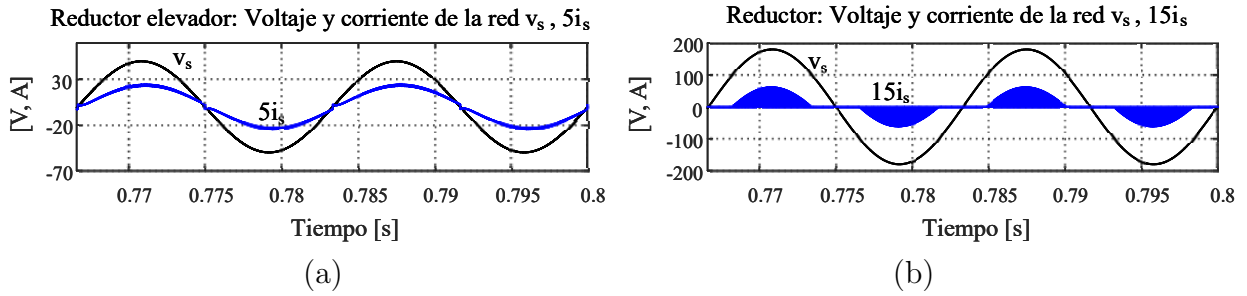


Figura 14: Voltaje y corriente de red (a) del convertidor reductor-elevador y (b) reductor.

El factor de potencia que presentó el convertidor reductor-elevador fue de 0.96 y un THD de corriente de 3.31 %. El THD de corriente del convertidor reductor es mayor al que presentó al convertidor reductor, teniendo un nivel de 121 %, y un factor de potencia de 0.63.

En la Figura 15, se muestran las formas de onda de voltaje y corriente de red, de los convertidores SEPIC y Cuk. Al igual que en el caso de los convertidores anteriores, las formas de onda de voltaje y corriente de la red se encuentran en fase. El valor de factor de potencia que presentan el convertidor Cuk y SEPIC es de 0.99. Los niveles de distorsión armónica de corriente de red para el convertidor Cuk y SEPIC son de 8.73 % y 5.58 % respectivamente.

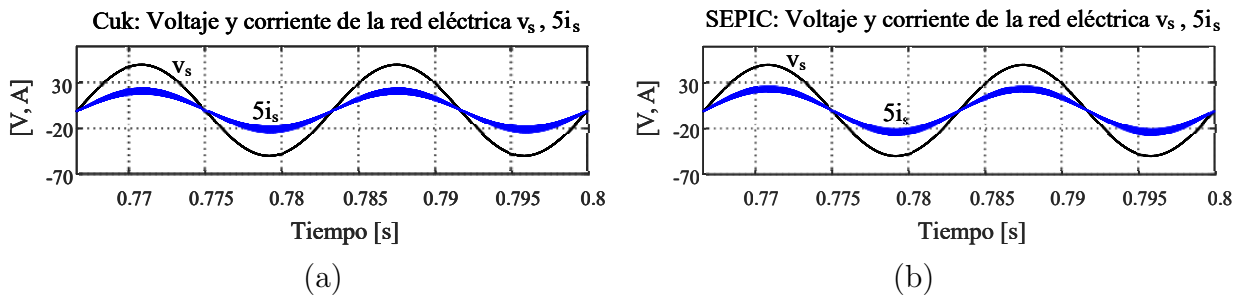


Figura 15: Voltaje y corriente de red (a) del convertidor Cuk y (b) SEPIC.

En la Tabla 2, se muestra una comparativa entre las diferentes topologías en términos de sus parámetros de la calidad de la energía. Los convertidores SEPIC y Cuk son los que presentan factores de potencia mayores o iguales a 0.99. Sin embargo, el convertidor SEPIC es el que tiene un THD de corriente de entrada menor en comparación al convertidor Cuk.

Tabla 2: Parámetros de rendimiento de los convertidores.

Elemento	Elevador	Elevador de dos fases	Reductor elevador	SEPIC	Cuk	Reductor LC
FP	0.7	0.98	0.96	0.99	0.99	0.63
THD de corriente	101 %	18.68 %	3.31 %	5.58 %	8.73 %	121 %

Por otra parte, el convertidor elevador de dos fases, es el que tiene un menor THD y rizo de corriente. Los convertidores que tiene un menor nivel de distorsión armónica de corriente, es el convertidor SEPIC y reductor-elevador.

## 4. Capítulo III: Marco teórico

---

## 4.1. Calidad de la energía

La eficiencia energética se ha vuelto cada vez más importante en los últimos años, especialmente para las empresas de suministro de energía y las industrias fabricantes de electrodomésticos, ya que tener sistemas eléctricos o electrónicos con una alta eficiencia implica un mejor aprovechamiento de la energía.

El término de la calidad de la energía se puede definir como la combinación entre la calidad de voltaje y la calidad de la corriente. Esto se puede determinar por aspectos relacionados con las desviaciones de voltaje o corriente en comparación a sus formas ideales. Una buena calidad de energía se alcanza cuando los voltajes y las corrientes en un sistema eléctrico son sinusoides puras y sus formas de onda no tienen desplazamiento ni distorsión armónica [77], [21]. Para que los equipos electrónicos aprovechen mejor la energía, deben tener una buena calidad de energía, es decir, un THD de corriente de red bajo y un factor de potencia cercano a la unidad.

La mayoría de los dispositivos electrónicos utilizados en aplicaciones industriales y domésticas degradan la calidad energética de la red debido al uso de elementos reactivos y semiconductores. En la Figura 16 y Figura 17, se muestran las formas de onda de voltaje y corriente para tres ejemplos de cargas eléctricas comunes que se encuentran en aplicaciones industriales. La Figura 16 (a), corresponde a una carga puramente resistiva. En la cual, se observa que la forma de voltaje y corriente se encuentran en fase presentando un nulo contenido armónico en la corriente de red.

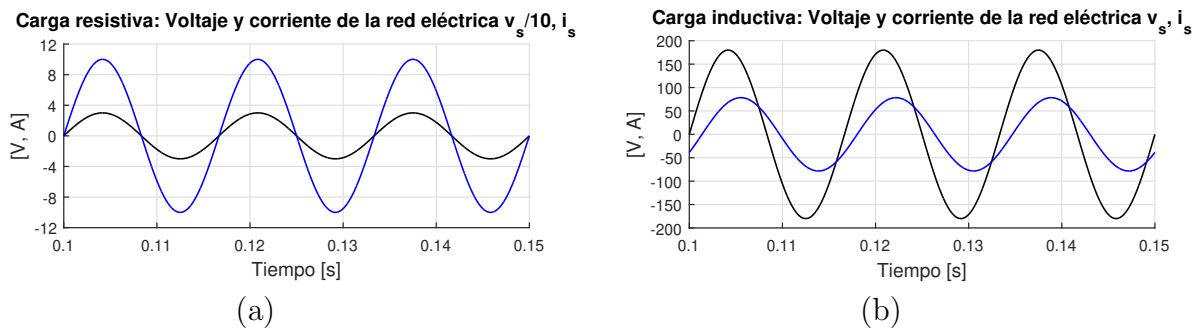


Figura 16: Formas de onda de voltaje y corriente de red (a) con carga puramente resistiva, (b) con carga puramente inductiva.

La Figura 16 (b) corresponde a las formas de onda de una carga puramente inductiva. En esta Figura se observa que la forma de onda de corriente se encuentra desfasada con respecto a la forma de voltaje. En este caso aunque el contenido armónico es nulo se presenta un factor de potencia menor a la unidad que existe un desfase entre la señal de voltaje y la señal de corriente de la red eléctrica.

La Figura 17 corresponde a las formas de voltaje y corriente de un rectificador basado en diodos de onda completa. Este tipo de sistemas es ampliamente utilizado en sistemas industriales como en electrodomésticos. La calidad de energía que presenta este sistema es baja, debido a que la forma de onda de corriente tiene un alto contenido armónico, por lo que el factor de potencia es bajo.

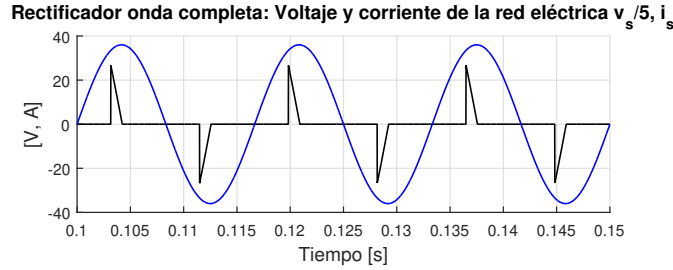


Figura 17: Formas de onda de voltaje y corriente de un rectificador de onda completa.

La presencia de armónicos en la corriente de CA puede ser perjudicial para algunos elementos. Por ejemplo los transformadores, debido que la presencia de armónicos en la corriente de red de CA, puede generar sobrecalentamiento, lo que causa una degradación en la vida útil del dispositivo.

Los niveles de contenido armónico que presenta una señal de voltaje o corriente puede ser cuantificado mediante el cálculo del THD (2) [87].

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_{n,RMS}^2}}{I_{1,RMS}} \quad (2)$$

Donde  $I_{1,RMS}$  es el valor *RMS* de la componente fundamental de corriente y  $I_{n,RMS}$  representa el valor *RMS* de la n-ésima componente armónica.

## 4.2. Normativas relacionadas con la calidad de la energía

Los niveles de armónicos permitidos en sistemas de baja y alta potencia están establecidos por normas que son emitidas principalmente por el Instituto de Ingenieros Eléctricos y Electrónicos (IEEE, Institute of Electrical and Electronics Engineers) y por la Comisión Electrotécnica Internacional (IEC, International Electrotechnical Commission).

La norma IEEE-519, establece el porcentaje de contaminación armónica que un sistema eléctrico puede inyectar a la red eléctrica. Este porcentaje de THD permitido, es determinado mediante la relación que existe entre la corriente máxima de corto circuito

en un punto de conexión común (PCC)  $I_{sc,RMS}$  y las corrientes de carga  $I_{1,RMS}$ , como se expresa en (3). La Tabla 3, Tabla 4 y Tabla 5 describen el porcentaje permitido de los armónicos impares en la corriente de acuerdo coeficiente de relación para tres diferentes niveles de potencia.

$$\frac{I_{sc,RMS}}{I_{1,RMS}} \quad (3)$$

Tabla 3: Límite de distorsión de corriente para sistemas de distribución general de 120 V a 69 kV [88]

$\frac{I_{sc,RMS}}{I_{1,RMS}}$	$h < 11$	$11 \leq h < 17$	$17 \leq 23$	$23 \leq h < 35$	$35 \leq h$	THD
< 20	4	2.0	1.5	0.6	0.3	5.0
20-50	7.0	3.5	2.5	1.0	0.5	8.0
50-100	10.0	4.5	4.0	1.5	0.7	12.0
100-1000	12.0	5.5	5.0	2.0	1.0	15.0
> 1000	15.0	7.0	6.0	2.5	1.4	20.0

Tabla 4: Límite de distorsión de corriente para sistemas de distribución general de 69.001 kV a 161 kV [88]

$\frac{I_{sc,RMS}}{I_{1,RMS}}$	$h < 11$	$11 \leq h < 17$	$17 \leq 23$	$23 \leq h < 35$	$35 \leq h$	THD
< 20	2.0	3.5	0.75	0.3	0.15	2.5
20-50	3.5	2.75	1.5	0.5	0.25	4.0
50-100	5.0	2.25	2.0	0.75	0.35	6.0
100-1000	6.0	2.75	2.5	1.0	0.5	7.5
> 1000	7.5	3.5	3.0	1.25	0.7	10.0

Tabla 5: Límite de distorsión de corriente para sistemas de transmisión general de >161 kV [88]

$\frac{I_{sc,RMS}}{I_{1,RMS}}$	$h < 11$	$11 \leq h < 17$	$17 \leq 23$	$23 \leq h < 35$	$35 \leq h$	THD
< 50	2.0	1.0	0.75	0.3	0.15	2.5
$\geq 50$	3.0	1.5	1.15	0.45	0.22	3.75

La norma IEC 61000 y EN 61000 establecen límites de armónicos permitidos en sistemas de baja frecuencia en redes industriales y domésticas. La IEC establece en su estándar IEC 61000-3-2 que los fabricantes de dispositivos eléctricos y electrónicos limiten el consumo de armónicos de corriente de sus productos. Los equipos eléctricos y electrónicos pueden clasificarse en cuatro tipos según los criterios evaluados por los miembros de la IEC, los cuales se enlistan en la Tabla 6.

Tabla 6: Clasificación de equipos eléctricos y electrónicos de acuerdo a la norma IEC61000 [89]

<b>Clasificación A</b>	<b>Clasificación B</b>
Equipos trifásicos equilibrados, equipos monofásicos no incluidos en otras clases.	Herramientas de potencia portátiles
<b>Clasificación C</b>	<b>Clasificación D</b>
Equipos de iluminación de más de 25 W.	Computadoras personales y monitores de computadoras personales. Nota: El equipo debe tener un nivel potencia de 75 W hasta y no superior a 600 W.

De acuerdo a la norma IEC 61000 se establece que existen tres principales fuentes de armónicos, entre las cuales se encuentran equipos de sistemas de energía, cargas industriales y cargas residenciales. Los límites permitidos de armónicos establecido por la norma IEC 61000 se muestran en la Tabla 7.

Tabla 7: Niveles de armónicos para equipos de los diferentes grupos [89]

Armónicos [A]	Clase A [A]	Clase B [A]	Clase C [% de fund]	Clase D [mA/W]
3	2.3	3.45	30x	3.4
5	1.14	1.71	10	1.9
7	0.77	1.15	7	1.0
9	0.4	0.6	5	0.5
11	0.33	0.49	3	0.35
13	0.21	0.315	3	3.85/13

### Factor de Potencia

Otro de los aspectos importantes relacionados con la calidad de la energía es el factor de potencia. El cual se define como la relación que existe entre la potencia activa y la potencia aparente y que describe la relación entre la potencia de trabajo y la potencia total consumida, como se muestra en (4) [87].

$$FP = \frac{P}{S} \quad (4)$$

Donde  $P$  es la potencia activa y  $S$  es la potencia aparente. El factor de potencia es un indicador del correcto aprovechamiento de la energía. Por lo que, un bajo factor de potencia implica un mal aprovechamiento de la energía. El consumo de excesivo de corriente reactiva en instalaciones eléctricas pueden ser una causante de un bajo factor de potencia. Las cargas inductivas como motores, transformadores, balastos, entre otras, son las principales cargas que originan un desfase entre la señal de voltaje y corriente.

Dentro de las implicaciones de tener un bajo FP, se encuentra una penalización por parte de la empresa encargada del suministro eléctrico. Además, de presentar un aumento en las pérdidas en los conductores eléctricos y en el consumo de la tarifas eléctricas, lo que implica pérdidas económicas para los usuarios.

Una de las soluciones utilizadas en la industria para aumentar el factor de potencia, es mediante un banco de capacitores, que permite compensar el consumo de corriente reactiva. Existen tres tipos de compensación mediante banco de capacitores, la cual se en lista a continuación.

### **Compensación individual**

La compensación individual consiste en colocar un capacitor en paralelo junto al equipo eléctrico, de manera que la potencia reactiva fluye solamente sobre los conductores entre el equipo eléctrico y el capacitor.

### **Compensación grupal**

La compensación grupal consiste en realizar la compensación de varios equipos a las vez mediante un banco de capacitores que comparten en común. Este tipo de compensación, es utilizada en sistema de iluminación de tipo fluorescentes.

### **Compensación central**

Esta compensación central consiste en colocar el banco de capacitores cerca de los tableros de distribución. Dentro de las ventajas que tiene este tipo de compensación se encuentra una mejor utilización de la capacidad del banco de capacitores y una fácil supervisión.



**5. Capítulo IV: Sistemas de rectificación con una etapa de convertidor CD-CD.**

---

## 5.1. Introducción

En este capítulo se presenta el estudio de dos topologías de convertidores CA-CD, las cuales se plantean ser utilizadas en aplicaciones de corrección de factor de potencia. Los convertidores propuestos se basan en el esquema mostrado en la Figura 18, y consisten en utilizar dos etapas de conversión de energía, una de corriente alterna a corriente directa y la segunda de corriente directa a corriente directa.

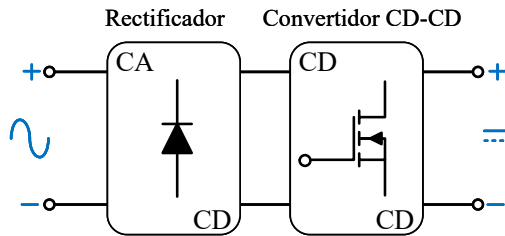


Figura 18: Esquema de los convertidores propuesto.

La etapa de conversión de CA-CD esta es conformada por un rectificador de onda completa no controlado, sin capacitor de alisamiento. El propósito de esta etapa, es convertir la energía de CA proveniente de la red eléctrica a una forma de CD.

La etapa correspondiente al convertidor CD-CD, tiene el propósito de mantener el voltaje de salida del sistema regulado. Esta etapa de conversión de energía se basa en el principio de funcionamiento de un convertidor reductor convencional para los dos casos de los convertidores propuestos.

En los dos convertidores propuestos se tiene un inductor  $L_s$  entre la etapa de rectificación y del convertidor CD-CD. La incorporación de este filtro tiene el propósito de que actúe como un filtro de corriente, además, de hacer que la corriente de CA sea continua.

Los convertidores CD-CD se diseñan para que operen en MCD, debido que se ha demostrado que al operar en MCD el convertidor reductor tiene buenas propiedades para ser empleado en aplicaciones de PFC [77]. El inductor  $L_s$  está diseñado para operar en MCC, para reducir el rizo de corriente de lado de la red eléctrica.

Se propone validar los convertidores tanto en lazo abierto como en lazo cerrado. Para el caso de la validación en lazo cerrado se propone una ley de control con dos objetivos de control, los cuales consisten en un lazo de regulación de voltaje y seguimiento de corriente.

## 5.2. Convertidores reductores con mejora en el factor de potencia

En la Figura 19, se muestra uno de los dos convertidores propuestos en este trabajo de tesis. El convertidor propuesto se basa en un convertidor de tipo reductor, el cual presenta las características ya mencionadas en la sección anterior.

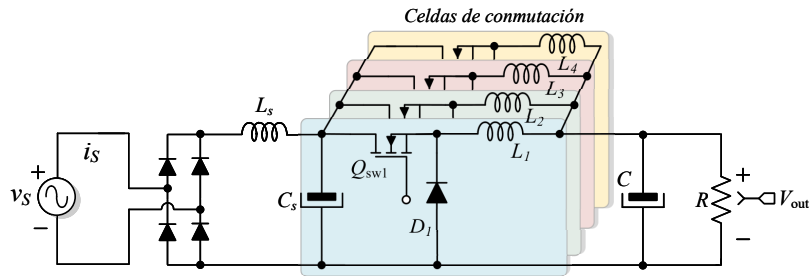


Figura 19: Convertidor reductor multifase propuesto.

El convertidor está conformado por un puente de diodos no controlado, seguido de un filtro LC y un convertidor CD-CD de tipo reductor. Para este caso el convertidor reductor tiene cuatro celdas de conmutación conectadas en paralelo, las cuales están conformadas por un MOSFET, diodo e inductor. La incorporación de estas celdas de conmutación se realiza con el fin de reducir el estrés eléctrico en los elementos semiconductores.

### 5.2.1. Análisis del convertidor reductor en MCD

Para la obtención de los parámetros de operación del convertidor reductor multifase en estado estable, se proponen varias consideraciones. Una de ellas es asumir que el voltaje a través del capacitor  $C_s$  se mantiene constante durante un periodo de conmutación. Por lo que, se puede sustituir por una fuente de voltaje CD. Se analiza primeramente una única celda de conmutación.

Para determinar las ecuaciones que describen el convertidor propuesto se pueden encontrar a partir del análisis de un convertidor reductor convencional operado en MCD. En la Figura 20, se muestra los circuitos equivalentes del convertidor. El convertidor reductor presenta tres modos de operación que están determinados por el modo de operación del inductor  $L_1$ .

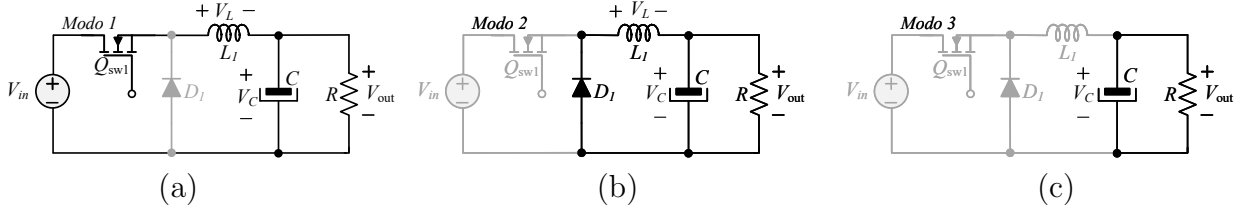


Figura 20: Modos de operación del convertidor (a) Modo 1, (b) Modo 2 y (c) Modo 3.

En la Figura 20 (a) se muestra el circuito equivalente para el Modo 1. En este modo, el interruptor  $Q_{sw1}$  se encuentra conduciendo (ON) como se muestra en la Figura 21 (a). Por lo que, la corriente que pasa a través del inductor  $L_1$  crece de forma lineal desde cero a un valor máximo, como se observa en la Figura 21 (b). En la Figura 21 (c), se muestra el voltaje entre las terminales entre drain-source que presenta el MOSFET.

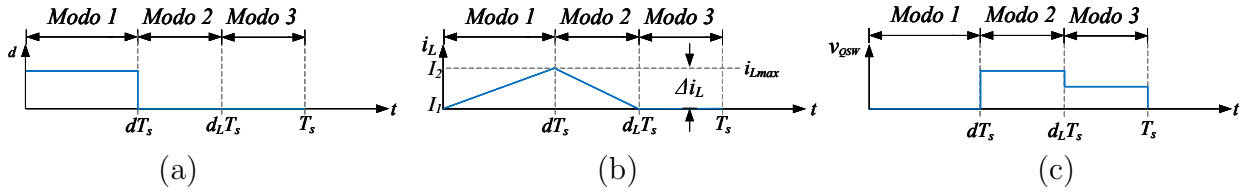


Figura 21: Formas de onda del convertidor (a) Ciclo de trabajo, (b) corriente del inductor  $L_1$  y (c) voltaje drenaje-fuente.

Analizando el circuito equivalente para el Modo 1, mostrado en la Figura 20 (a) se tiene que

$$V_L + V_C - V_{in} = 0 \quad (5)$$

donde el voltaje del inductor puede ser expresado como en (6).

$$V_L = L_1 \frac{\Delta I}{\Delta t} = L \frac{I_2 - I_1}{dT_s - 0} \quad (6)$$

Donde  $I_2$  es el máximo valor de la corriente del inductor  $L_s$ , e  $I_1$  el mínimo y  $dT_s$  es el tiempo que dura activo el Modo 1. Al sustituir (6) en (5) se tiene que

$$L_1 \frac{I_2 - I_1}{dT_s} = V_{in} - V_{out} \quad (7)$$

Tomando en cuenta que  $I_1=0A$  debido a que el inductor opera en MCD y que  $I_2$  se puede definir como  $I_{max}$ , (7) se puede expresar como en (8).

$$L_1 \frac{I_{max}}{dT_s} = V_{in} - V_{out} \quad (8)$$

Al despejar  $I_{max}$  de (8) se puede determinar la corriente máxima que pasa por la inductancia en el Modo 1.

$$I_{max} = \left( \frac{V_{in} - V_{out}}{L_1} \right) dT_s \quad (9)$$

Para el Modo 2 el interruptor  $Q_{sw1}$  se encuentra en corte (OFF), como se muestra en la Figura 20 (b). En este modo, la corriente del inductor decrece de forma lineal como se observa en la Figura 21 (b). Al analizar el circuito en este modo de operación se tiene que el  $V_L$  se expresa como en (10), esto analizando la forma de onda mostrada en la Figura 21 (a).

$$V_L = -V_{out} \quad (10)$$

Al desarrollar (10) se obtiene el valor máximo de la corriente del inductor durante el Modo 2

$$I_{max} = \frac{V_{out}}{L_1} (d_L - d)T_s \quad (11)$$

En la Figura 21,  $d_L$  representa el tiempo donde la corriente del inductor  $L_1$  cae a cero. Este tiempo puede ser determinado suponiendo que el tiempo de carga y descarga de la corriente del inductor  $L_1$  son iguales, es decir

$$\left( \frac{V_{in} - V_{out}}{L_1} \right) dT_s = \frac{V_{out}}{L_1} (d_L - d)T_s \quad (12)$$

Al desarrollar (12) y despejar  $d_L$  se tiene que

$$d_L = \frac{V_{in}}{V_{out}}d = \frac{d}{M} \quad (13)$$

donde  $M$  es la relación de ganancia del convertidor, que está determinada como  $V_{out}/V_{in}$ .

Para determinar el valor promedio de la corriente del inductor  $L_1$ , se emplea el teorema de balance volts-segundo mediante (14).

$$I_{avg} = \frac{1}{2} i_{max} (D_1 + D_2)T_s \quad (14)$$

donde  $D_1 = dT_s$ ,  $D_2 = (d_L - d)T_s$  y  $I_{max}$  se obtiene a partir de (9). Al sustituir en (14) los valores de  $D_1$ ,  $D_2$  e  $I_{max}$ , se obtiene que la corriente promedio del inductor  $L_1$  está definida como

$$I_{avg} = \frac{(V_{in} - V_{out}) d^2}{2 L_1 f_s} \frac{V_{in}}{V_{out}} \quad (15)$$

A partir de (15), se puede determinar la inductancia crítica que se requiere para asegurar que el convertidor opere en MCD.

$$L_{crit} = \frac{(V_{in} - V_{out}) d^2}{2 I_{max} f_s} \frac{V_{in}}{V_{out}} \quad (16)$$

El valor de la inductancia debe cumplir con la desigualdad mostrada en (17), para asegurar que el convertidor opere en MCD.

$$L < L_{crit} \quad (17)$$

El rizo de corriente del inductor en el convertidor reductor operado en MCD, se expresa como en (18).

$$\Delta I_L = \left( \frac{V_{in} - V_{out}}{L_1 f_s} \right) d \quad (18)$$

Para determinar el rizo de voltaje en el capacitor se toma en consideración la Figura 22 (c), donde  $\Delta V_c$  se define como

$$\Delta V_c = V_{cp} - V_{cv} \quad (19)$$

$V_{cp}$  representa el valor máximo y  $V_{cv}$  representa el valor mínimo del rizo del voltaje en el capacitor. Tomando en cuenta que  $V_{cp}$  se puede definir como en (20) [84].

$$V_{cp} = V_{cv} + \frac{1}{C} \int_{t_0}^{t_2} i_c(t) dt \quad (20)$$

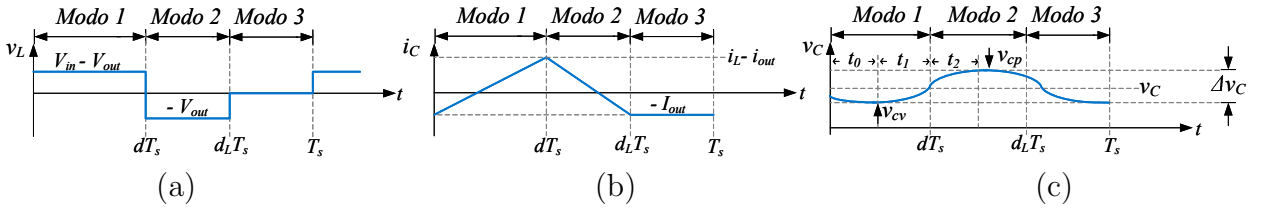


Figura 22: Formas de onda del convertidor (a) Voltaje del inductor, (b) corriente del capacitor  $i_c$  y (c) voltaje del capacitor.

La corriente del capacitor  $C$  en el Modo 1 se puede expresar como (21), esto analizando la forma de onda mostrada en la Figura 22 (b).

$$i_c(t) = i_L - i_o = \left( \frac{V_{in} - V_{out}}{L} \right) t - I_{out} \quad (21)$$

De lo anterior, tomando en cuenta que la corriente del capacitor en  $t_0$  es igual a 0, se obtiene que

$$t_0 = \frac{L I_{out}}{V_{in} - V_{out}} \quad (22)$$

Además de que  $t_2$  se expresa como en (23)

$$t_2 = \frac{L}{V_{ou}}(I_{max} - I_{out}) \quad (23)$$

Por lo tanto, al sustituir (9), (21), (22), (23) en (20), tenemos que

$$\Delta v_c = \frac{V_{out}}{R f_s C} + \frac{L_1 V_{ou} V_{in}}{2R^2 C(V_{in} - V_{out})} - \frac{V_{out} \sqrt{2L_1 V_i}}{RC \sqrt{R f_s (V_{in} - V_{out})}} \quad (24)$$

### 5.2.2. Análisis del convertidor reductor multifase

El análisis del convertidor reductor multifase es similar al análisis anteriormente presentado, sin embargo, se asumen varias consideraciones.

Una de ella es que la corriente  $I_a$  es definida como la suma de las corrientes individuales que pasan por cada celda de conmutación, como se muestra en (25).

$$I_a = I_1 + I_2 + I_3 + I_4 \quad (25)$$

$I_1, I_2, I_3, I_4$  representan las corrientes de cada celda de conmutación. Sin embargo, el promedio de la suma de las corrientes se puede expresar por (26), esto considerando que las corriente de cada celda son iguales.

$$I_a = I_{avg} n \quad (26)$$

donde  $n$  es el número de celdas que tiene el convertidor e  $I_{avg}$  es la corriente promedio a través de cada una de los inductores suponiendo que  $L = L_1 = L_2 = L_3 = L_4$ . A partir de (26) se puede determinar el ciclo de trabajo del convertidor multifase, sustituyendo (15) en (26), por lo que se tiene que

$$I_a = \left( \frac{(V_{in} - V_{out}) d^2}{2 L_1 f_s} \frac{V_{in}}{V_{out}} \right) n \quad (27)$$

El valor promedio de la suma de las corrientes, debe ser igual al valor promedio de la corriente de la carga, por lo que  $I_a$  se puede definir como

$$I_a = \frac{V_{out}}{R} \quad (28)$$

Por lo que, al sustituir (28) en (27) se puede determinar una expresión para el ciclo de trabajo  $d$  para el caso del convertidor reductor multifase, la cual está definida como

$$d = \frac{V_{out}}{V_{in}} \sqrt{\frac{f_s 2 L V_{out}}{(V_{in} - V_{out}) R n}} \quad (29)$$

Por lo tanto, a partir de (29) se puede determinar el tiempo donde la corriente cae a cero  $d_L$  para el convertidor multifase, como se muestra en (30).

$$d_L = \sqrt{\frac{f_s 2 L V_{out}}{(V_{in} - V_{out})R n}} \quad (30)$$

### Análisis de rizo de corriente del convertidor multifase para $d < 25\%$

Para determinar el rizo de la corriente  $i_a$  se toma en consideración dos posibles casos de análisis, los cuales estarán determinados por el valor que tome el ciclo de trabajo.

El primer caso de análisis, es cuando el ciclo de trabajo es menor a 25%. En este caso solamente una celda de conmutación se encuentra operando, a la vez por lo que el análisis es similar al presentado en la Sección 4.2.1. En la Figura 23 se muestran las formas de onda de convertidor al operar a un ciclo de trabajo menor al 25%.

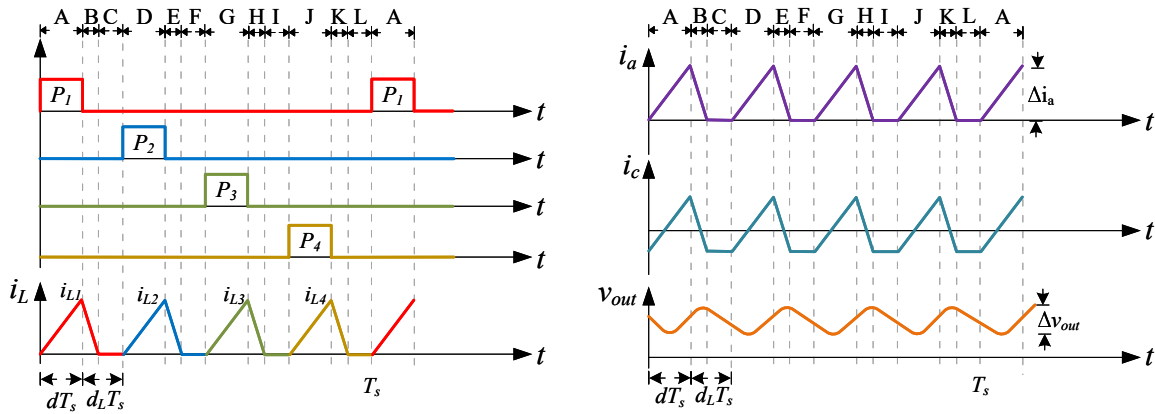


Figura 23: Formas de onda del convertidor conmutando un ciclo de trabajo del 25%.

En el Modo A, el interruptor  $Q_{sw1}$  se encuentra en estado encendido, por lo que la corriente del inductor  $L_1$  crece de forma lineal desde cero a un valor máximo. La corriente  $i_a$  en este modo es la misma que la corriente del inductor  $L_1$ .

En el Modo B, el interruptor  $Q_{sw1}$  se encuentra en estado apagado, en este modo la corriente del inductor  $L_1$  decrece de forma lineal desde el valor máximo hasta tomar el valor cero. Al igual en este modo la corriente  $i_a$  es la misma que la del inductor  $L_1$ .

Para un ciclo de trabajo menor al 25%, la corriente  $i_a$  es discontinua. Para este caso, el rizo de la corriente de  $i_a$  puede ser determinado al igual que un convertidor reductor en MCD convencional, como se muestra en (31).



$$\Delta I_a \text{ } d < 25\% = \frac{(V_{in} - V_{out})d}{L f_s} \quad (31)$$

El valor promedio de la corriente  $I_a$  está definida para ciclo de trabajo menor a 25 %.

$$i_a = 4I_{avg} = \frac{2(V_{in} - V_{out}) d^2}{L f_s} \frac{V_{in}}{V_{out}} \quad (32)$$

El análisis del rizo de voltaje del capacitor, para el convertidor multifase para ciclo de trabajo 25 %, es similar al que se presentó en la Sección 4.2.1. Sin embargo, la corriente  $i_c$  se define para un ciclo de conmutación como en (33). Esto considerando que las corrientes promedio de cada inductor son iguales

$$i_c(t) = 4i_L - i_{out} \quad (33)$$

Para simplicidad del análisis se considera solamente un cuarto de periodo de conmutación, debido a que en este intervalo de tiempo el convertidor reductor multifase tiene un comportamiento similar al convertidor reductor convencional. Por lo tanto  $\Delta v_s$  para el convertidor reductor multifase está definido en (34), para ciclo de trabajo menor al 25 %.

$$\Delta v_c \text{ } d < 25\% = \frac{1}{4} \left( \frac{V_{ou}}{R f_s C} + \frac{L V_{out} V_{in}}{2R^2 C (V_{in} - V_{out})} - \frac{V_{out} \sqrt{2LV_i}}{RC \sqrt{Rf_s (V_{in} - V_{out})}} \right) \quad (34)$$

### **Análisis de rizo de corriente del convertidor multifase para $d < 50\%$**

El segundo punto de análisis es cuando el convertidor se encuentra operando a un ciclo de trabajo de 50 %. En este caso existe ciertos intervalos de tiempo donde dos celdas de conmutación se encuentran operando, como se muestra en la Figura 24.

En el Modo I se encuentra operando la celda 1 y 4 a la vez. La corriente  $I_{L1}$  en este modo crece de forma lineal desde cero a un valor máximo. Para este modo la corriente  $I_a$  está dada por la suma de las corrientes de las celdas 1, 3 y 4.

$$I_{a(min)} = I_1 + I_3 + I_4 \quad (35)$$

Note que la corriente de la celda 3 tiene una pendiente negativa para el Modo I. Por lo tanto, el valor mínimo de la corriente  $I_a$  está definida como

$$I_{a(min)} = \frac{(V_{in} - V_{out})d}{2Lf_s} \quad (36)$$

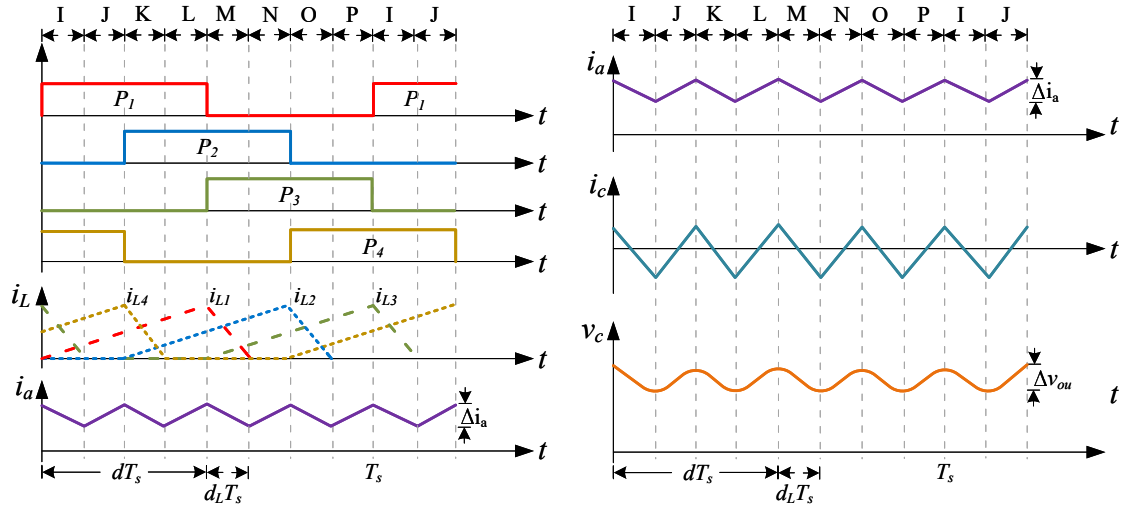


Figura 24: Formas de onda del convertidor conmutando un ciclo de trabajo  $d = 50\%$ .

En el Modo J la celda uno y cuatro se encuentra conmutando como se muestra en la Figura 24. En este caso el valor de la corriente  $I_a$  está dada por la suma de las corrientes de las celdas 1 y 4. Por lo que, el valor máximo de  $I_a$  se define

$$I_{a (max)} = I_1 + i_4 = \frac{(V_i - V_{out}) d}{4L f_s} + \frac{(V_i - V_{out}) d}{2L f_s} = \frac{3}{4} \left( \frac{(V_i - V_{out}) d}{L f_s} \right) \quad (37)$$

De acuerdo a (36) y (37) el rizo de la corriente  $i_a$  para un ciclo de trabajo del 50%, se puede definir como en (39).

$$\Delta I_{a d=50\%} = I_{a (max)} - I_{a (min)} \quad (38)$$

$$\Delta I_{a d=50\%} = \frac{(V_i - V_{ou}) d}{2L f_s} \quad (39)$$

### 5.2.3. Análisis del filtro LC

Para la obtención de los parámetros de operación de la red LC junto con el convertidor, se asumen varias consideraciones. Una de ellas es que el convertidor reductor multifase se modela a través de una fuente de corriente como se muestra en la Figura 25.

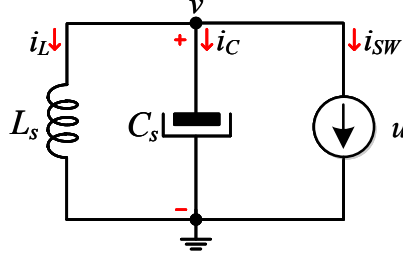


Figura 25: Modelado de la red LC con el convertidor.

donde la corriente  $i_{sw}$  se modela mediante una señal sinusoidal con amplitud dada como  $i_{sw} = d i_{max} \sqrt{2} \sin(\omega t)$ . Por lo tanto, al aplicar LCK al nodo  $v$  se tiene que

$$i_{L_s} + i_{C_s} + i_{sw} = 0 \quad (40)$$

Al desarrollar lo anterior se tiene que

$$C_s L_s \frac{d^2 v}{dt^2} + v = -d i_{max} \sqrt{2} \sin(\omega t) \quad (41)$$

Al resolver la ecuación diferencial mostrada en (41) se tiene que el voltaje a través del capacitor  $C_s$  está definido como

$$v = \cos\left(\frac{\omega t}{\sqrt{L_s C_s}}\right) + \sin\left(\frac{\omega t}{\sqrt{L_s C_s}}\right) + \frac{d i_{max} \sqrt{2} \sin(\omega t)}{C_s L_s - 1} \quad (42)$$

De acuerdo a la expresión anterior se puede determinar el valor del rizo de voltaje en el capacitor  $C_s$ , mediante determinar el valor máximo y mínimo de la función los cuales están dados como

$$v_{C_s \text{ max}} = \frac{d i_{max} \sqrt{2} \sin(\omega t)}{C_s L_s - 1} \quad (43)$$

$$v_{C_s \text{ min}} = \cos\left(\frac{\omega t}{\sqrt{L_s C_s}}\right) \quad (44)$$

De acuerdo a (45) se puede determinar la corriente del inductor  $L_s$ . Esto considerando que el voltaje del inductor es el mismo que el voltaje del capacitor.

$$i_{L_s} = \frac{1}{L_s} \int v(t) dt \quad (45)$$

Por lo tanto, se tiene que la corriente  $i_{L_s}$  es dada como

$$i_{L_s} = \frac{1}{L_s} \left[ \sqrt{L_s C_s} \left[ -\text{sen} \left( \frac{wt}{\sqrt{L_s C_s}} \right) + \text{cos} \left( \frac{wt}{\sqrt{L_s C_s}} \right) \right] + \frac{d * i_{max} \sqrt{2} \text{cos}(wt)}{L_s C_s - 1} \right] \quad (46)$$

El rizo de corriente del inductor  $L_s$  se determina a partir de valores máximo y mínimo de (46). Los cuales están definidos como

$$i_{L_s \text{ max}} = \frac{1}{L_s} \left( \frac{di_{max} \sqrt{2} \text{cos}(wt)}{2(L_s C_s - 1)} \right) \quad (47)$$

$$i_{L_s \text{ min}} = \frac{1}{L_s} \left[ \sqrt{L_s C_s} \left( -\text{sen} \left( \frac{wt}{\sqrt{L_s C_s}} \right) \right) \right] \quad (48)$$

Por lo tanto, el rizo de corriente del inductor  $i_{L_s}$  está definido como

$$\Delta i_{L_s} = i_{L_s \text{ max}} - i_{L_s \text{ min}} \quad (49)$$

#### 5.2.4. Diseño de la estrategia de control

En esta subsección se presenta un controlador para el convertidor reductor multifase, el cual consiste de dos lazos de control. Para realizar el diseño del esquema de control se asume que la dinámica de la corriente del inductor  $L_s$  es más rápida que la dinámica de voltaje del capacitor  $C$ . Por lo que, en función de la separación de escala de tiempo, el diseño de la ley de control se puede dividir en dos partes, un lazo de corriente y un lazo de voltaje.

Los objetivos de control que conforma la ley de control propuesta son los siguientes:

El primer objetivo de control es forzar que la corriente del inductor  $i_{L_s}$  siga a una señal de referencia, la cual esta se representa como  $i_s^*$ . Este objetivo de control se puede ser expresado como

$$i_{L_s} \rightarrow i_{L_s}^* \quad \text{cuando} \quad t \rightarrow \infty \quad (50)$$

donde la corriente de referencia, que esta definida como

$$i_{L_s}^* = g v_s \quad (51)$$

donde  $g$  es una ganancia que representa la conductancia de la resistencia equivalente vista por la fuente de voltaje para una carga dada, mientras  $v_s$  representa el voltaje de la red eléctrica. En este caso, se propone incorporar un estimador de la componente fundamental del voltaje de la red eléctrica, con el fin de evitar que la corriente de referencia presente un cierto contenido armónico que puede ser originado a partir de la forma de voltaje de red eléctrica. Por lo que, la corriente de referencia se puede reescribir como

$$i_{Ls}^* = gv_{s,1} \quad (52)$$

donde la componente fundamental  $v_{s,1}$  se puede obtener, por ejemplo, mediante un esquema de lazo de bloqueo de fase o mediante el uso del siguiente filtro pasa banda:

$$d\hat{v}_{s,1}(t)/dt = \omega_0\phi_V(t) + \lambda(v_s(t) - \hat{v}_{s,1}(t)) \quad (53)$$

$$d\phi_V(t)/dt = \omega_0\hat{v}_{s,1}(t) \quad (54)$$

donde  $\lambda > 0$  es una ganancia constante y positiva que permite fijar la tasa de estimación,  $\omega$  representa la frecuencia de la red en radianes/s y  $v_{s,1}$  es la componente fundamental estimada.

El segundo objetivo de control se implementó con el fin de hacer que el voltaje de salida del convertidor, siga un voltaje de referencia constante. Este objetivo de control se puede representar como

$$v_C \rightarrow V_{ref} \quad \text{cuando} \quad t \rightarrow \infty \quad (55)$$

donde  $v_C$  es el voltaje del capacitor  $C$  y  $V_{ref}$  es el voltaje de referencia. La principal función de este lazo de control es comparar el voltaje de salida del convertidor con un voltaje de referencia como en (56), de la comparación de estas dos señales se obtiene una señal de error.

$$u_v = K_v(V_{out} - V_{ref}) \quad (56)$$

Para hacer que la señal de error tienda a cero y así asegurar que el voltaje del capacitor  $C$  se mantenga constante en el valor de referencia, se implementó del uso de un controlador de tipo Proporcional-Integral, (PI), el cual tiene como objetivo eliminar el error en estado estacionario. En la Figura 26, se muestra el esquema de control propuesto para el convertidor reductor multifase.

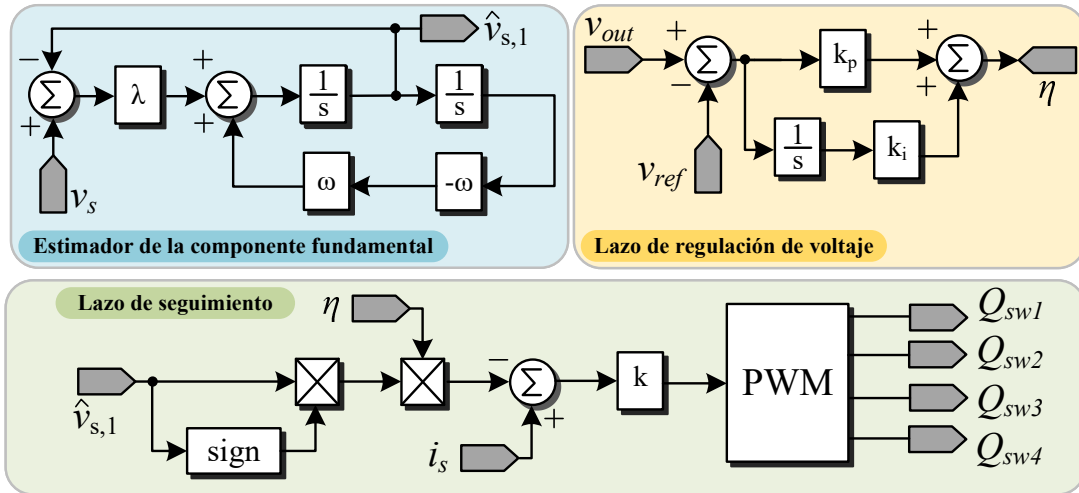


Figura 26: Esquema de la ley de control propuesta para el convertidor reductor multifase.

### 5.3. Convertidor reductor con relación de conversión extendida

En la Figura 27, se muestra el convertidor reductor con relación de conversión extendida. El principio de funcionamiento de este convertidor se basa en del convertidor reductor convencional operado en MCD. Sin embargo, en este caso se propone incorporar una red LDC entre la etapa de rectificación y el convertidor reductor.

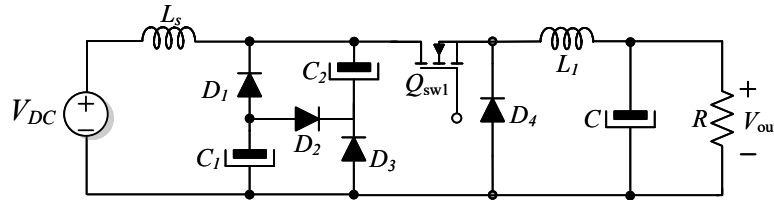


Figura 27: Convertidor reductor con relación de conversión extendida.

La red LCD está formada por un inductor y un arreglo de diodos y capacitores como se muestra en la Figura 19. La incorporación de este filtro permite que la relación de ganancia del convertidor mostrado en la Figura 27, sea mayor al del convertidor reductor convencional [85], [86]. En la Figura 28, se muestran las formas de onda que presenta el convertidor mostrado en la Figura 27.

El convertidor mostrado en la Figura 27 tiene tres modos de operación, los cuales están determinados por el modo de operación del inductor  $L_1$ . En la Figura 29, se muestra el circuito equivalente para el Modo 1 que ocurre en el intervalo de tiempo  $0 < t < dT_s$ . En este modo el interruptor  $Q_{sw1}$  se encuentra conmutando y el diodo  $D$  se encuentra apagado, lo que permite que la corriente del inductor  $L_1$  se incremente cero hasta un valor máximo como se muestra en la Figura 28. Los diodos  $D_1$  y  $D_3$  se polarizan en directo en

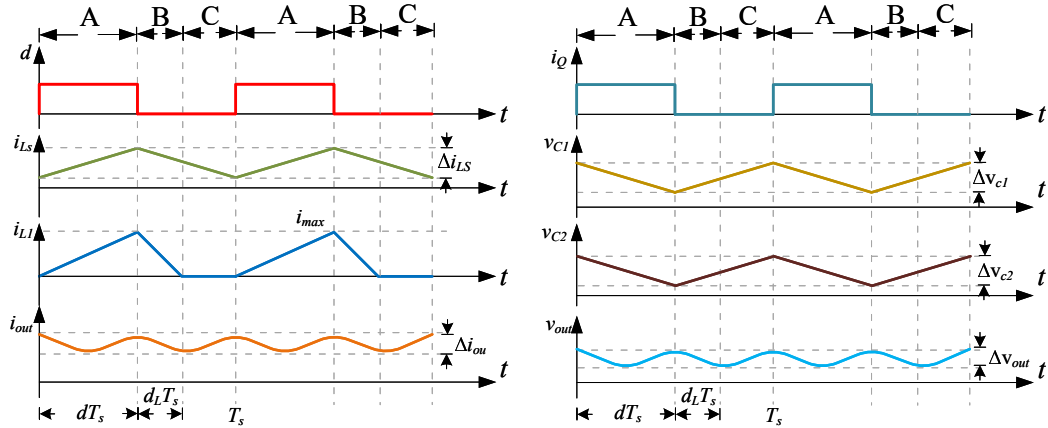


Figura 28: Formas de onda del convertidor reductor con relación de conversión extendida.

este modo, por lo que los capacitores  $C_1$  y  $C_2$  se encuentra en paralelo.

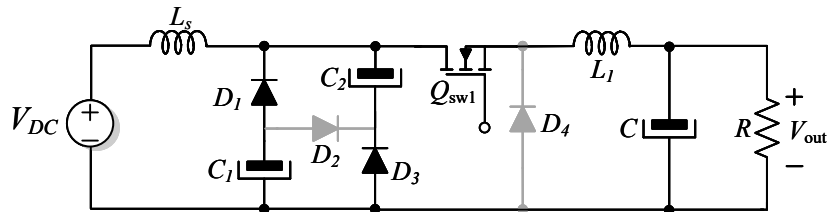


Figura 29: Circuito equivalente del convertidor en el Modo 1.

El circuito equivalente para el modo 2 se muestra en la Figura 30, que el ocurre en el tiempo  $dT_s < t < d_L T_s$ . En este modo el interruptor  $Q_{sw1}$  se encuentra apagado, por lo que la corriente del inductor  $L_1$  decrece desde un valor máximo hasta tomar el valor de cero. Al igual en el caso de la corriente del inductor  $L_1$ , la corriente del inductor  $L_s$  decrece de forma lineal desde un valor máximo a un valor mínimo. Para este caso los diodos  $D_1$  y  $D_3$  se polarizan en inversa, lo que causa que los capacitores  $C_1$  y  $C_2$  se conecten serie mediante la trayectoria del diodo  $D_2$ .

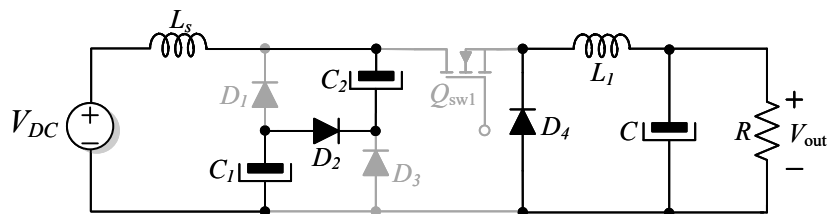


Figura 30: Circuito equivalente del convertidor en el Modo 2.

En la Figura 31 se muestra el circuito equivalente del convertidor reductor con relación extendida correspondiente al modo 3. En este modo el interruptor  $Q_{sw}$  y el diodo están apagados, por lo que la corriente del inductor  $L_1$  es cero. Por lo tanto, el capacitor  $C$  es

el encargado de suministrar energía a la carga. Al igual que en el modo 2 los capacitores  $C_1$  y  $C_2$  se encuentran conectados en serie.

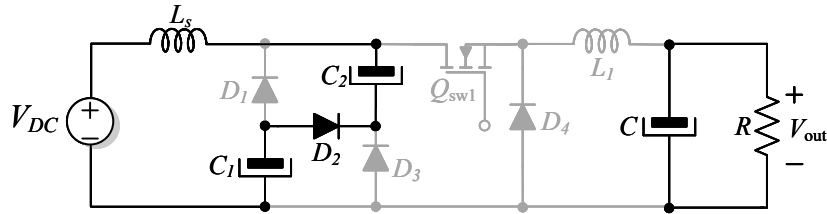


Figura 31: Circuito equivalente del convertidor en el Modo 3.

### 5.3.1. Análisis del convertidor reductor con relación conversión extendida

De acuerdo a la subsección 4.2.1, el análisis presentado es válido para el convertidor reductor con relación de conversión extendida, esto considerando que se sustituye el filtro LC de entrada por una fuente de corriente directa. Dado que se considera que los voltajes a través de los capacitores  $C_1$  y  $C_2$  permanecen constante durante el ciclo de conmutación.

Para el análisis del convertidor reductor en MCD se asume que el convertidor no presenta pérdidas de potencia. De modo que  $P_{in} = P_{out}$ , por lo que se cumple que

$$V_{in}i_{in} = \frac{V_{out}^2}{R} \quad (57)$$

De acuerdo a (9) la corriente de entrada se puede definir como

$$i_{in} = \frac{T_s d^2}{2L_1} (V_{out} - V_{in}) \quad (58)$$

Sustituyendo (57) en (58), se obtiene una expresión para el voltaje de salida se expresa como

$$V_{out} = V_{in} \left[ -\frac{d^2 T_s R}{4L_2} + d \sqrt{\frac{T_s R}{2L_1} + \frac{T^2 d^2 R^2}{16L_1^2}} \right] \quad (59)$$

### 5.3.2. Análisis de la red LCD

En cuanto a la obtención de los parámetros del arreglo LCD en términos del rizo de corriente y voltaje, para el convertidor reductor con relación de conversión extendida, se asume que el convertidor reductor se puede modelar mediante una fuente de corriente como se muestra en la Figura 32 (a).

Al operar el inductor  $L_s$  en MCC el circuito de la Figura 32 (a) presenta dos modos de operación. El circuito de la Figura 32 (b), es el circuito equivalente para el modo 1, el



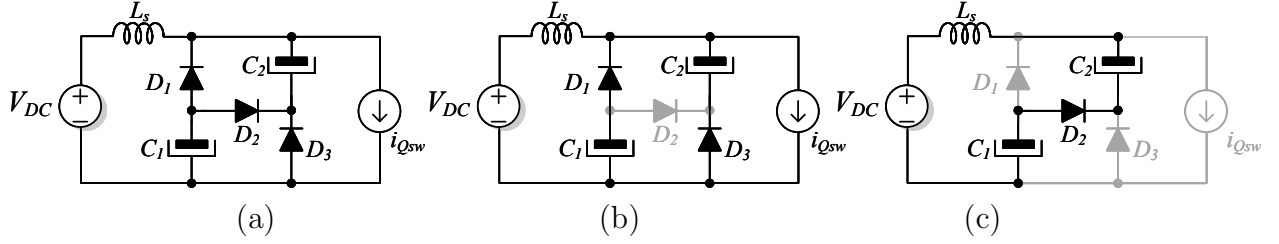


Figura 32: Modelo del filtro LC (a) Modo 1 y (b) Modo 2.

cual ocurre en el tiempo  $0 < t < dT_s$ . Al aplicar LVK y LCK al circuito de la Figura 32 (b) se determina la dinámica de la red LC que está expresada como en (60) y (62)

En la Figura 32 (c) se muestra el circuito equivalente para el Modo 2, el cual ocurre durante el tiempo  $dT_s < t < T_s$ . Para este Modo el diodo  $D_2$  se polariza en directa, lo que causa que los capacitores  $C_1$  y  $C_2$  se polarizan en directo como se observa en la Figura 32 (c). Al aplicar LVK y LCK al circuito equivalente para el Modo 2, se obtienen (61) y (63).

LVK para el Modo 1

$$\dot{x}_1 = \frac{V_s}{L_s} - \frac{x_2}{2L_s} \quad (60)$$

LVK para el Modo 2

$$\dot{x}_1 = \frac{V_s}{L_s} - \frac{x_2}{L_s} \quad (61)$$

LCK para el Modo 1

$$\dot{x}_2 = \frac{x_1}{C_1} - \frac{i_{Qsw}}{C_1} \quad (62)$$

LCK para el Modo 2

$$\dot{x}_2 = \frac{2x_1}{C_1} \quad (63)$$

Tomando en cuenta las ecuaciones anteriores se puede determinar el modelo promedio que describe la dinámica de la red LC durante un periodo de conmutación mediante (64).

$$\bar{A} = \frac{1}{T_s} \left[ \int_0^{dT_s} A_1 dt + \int_{dT_s}^{T_s} A_2 dt \right] \quad (64)$$

Por lo tanto, desarrollando lo anterior se tiene que

$$\bar{A} = \begin{bmatrix} 0 & \frac{d-2}{2L_s} \\ \frac{2-d}{C_1} & 0 \end{bmatrix} \quad (65)$$

Análogamente para la matriz de entrada promedio  $\bar{B}$ , se tiene que puede ser expresada como

$$\bar{B} = \frac{1}{T_s} \int_0^{dT_s} B_1 dt + \int_{dT_s}^{T_s} B_2 dt \quad (66)$$

Al desarrollar lo anterior, se tiene que  $\bar{B}$  se define como

$$\bar{B} = \begin{bmatrix} \frac{V_{in}}{L_s} \\ -\frac{i_{Qsw}}{2C_1}d \end{bmatrix} \quad (67)$$

Por lo tanto, el modelo promedio del filtro LC está definido como

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & \frac{d-2}{2L_s} \\ \frac{2-d}{C_1} & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} \frac{V_{in}}{L_s} \\ -\frac{i_{Qsw}}{2C_1}d \end{bmatrix} \quad (68)$$

De acuerdo al modelo promedio del filtro LC se puede determinar las variables de estado en estado estacionario igualando a cero. Por lo que, las dinámicas se pueden definir como

$$x_1^* = \frac{i_{Qsw} d^*}{2(2-d^*)} \quad x_2^* = \frac{-2V_{in}}{d^*-2} \quad (69)$$

El rizo de corriente del inductor  $L_s$  puede ser determinado mediante (70).

$$V_{in} = L_s \frac{\Delta i_{Ls}}{\Delta t} + V_C \quad (70)$$

Por lo tanto, considerando (69) y sustituyendo en (70) se tiene que el rizo del inductor está definido como

$$\Delta i_{Ls} = \frac{V_{in}d(1-d)}{L_s f_{sw}(2-d)} \quad (71)$$

### 5.3.3. Diseño de la estrategia de control

En esta subsección se presenta un controlador para el convertidor reductor con relación de conversión extendida. Una de las suposiciones que se plantea para realizar el diseño de la ley de control, es que se asume que la dinámica de la corriente del inductor  $L_s$  es más rápida que la dinámica del voltaje del capacitor  $C$ . Por lo tanto, en función de la separación de escala de tiempo, el diseño de control se puede dividir en dos partes, un lazo de corriente interno rápido y un lazo de voltaje externo lento.

Los objetivos del controlador propuesto son los siguientes.

Se diseña el lazo de seguimiento de corriente para forzar la corriente del inductor  $L_s$  siga una señal de referencia, la cual se representa como  $i_s^*$ . Este objetivo de control se puede expresar en forma matemática de la siguiente manera:

$$i_{L_s} \rightarrow i_{L_s}^* \quad \text{cuando} \quad t \rightarrow \infty \quad (72)$$

donde la corriente de referencia, que esta definida como

$$i_{L_s}^* = g v_s \quad (73)$$

donde  $g$  es una ganancia que representa la conductancia de la resistencia equivalente vista por la fuente de voltaje para una carga dada y  $v_s$  representa el voltaje de la red eléctrica.

El lazo de regulación de voltaje se diseña con el fin de hacer que el voltaje del capacitor  $C$  se mantenga constante en una señal de referencia. Este objetivo se puede expresar como

$$v_C \rightarrow V_{ref} \quad \text{cuando} \quad t \rightarrow \infty \quad (74)$$

La función de este lazo de control es comparar el voltaje de salida del convertidor con un voltaje de referencia como en (75), de la comparación de estas dos señales se obtiene una señal de error.

$$u_v = K_v (V_{out} - V_{ref}) \quad (75)$$

Para hacer que el voltaje de referencia converja a la señal de referencia en estado estacionario se implementó el uso de un controlador PI, con el fin de hacer que error tienda a cero en estado estacionario. En la Figura 33 se muestra el esquema de control diseñada para el convertidor reductor con relación de conversión extendida.

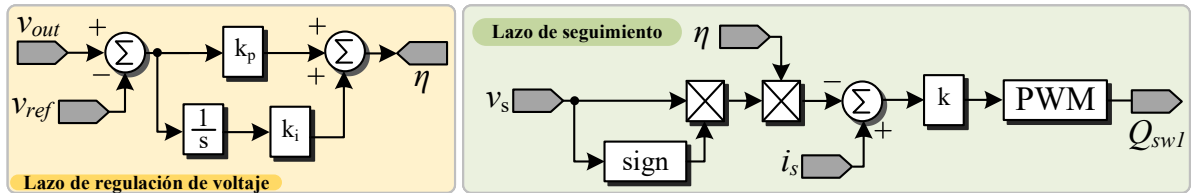


Figura 33: Esquema de la ley de control propuesta para el convertidor reductor de conversión extendida.

**6. Capítulo V: Diseño e implementación del  
prototipo experimental**

---

## 6.1. Diseño del prototipo experimental del convertidor reductor multifase

En esta sección describe la implementación del convertidor reductor multifase propuesto. Para este caso, se sigue una metodología de diseño por etapas, que se puede dividir en dos principales: la etapa de potencia y la etapa de control que incluyen el diseño del circuito de impulsor, la etapa de sensado, la etapa de acondicionamiento de señales y el diseño del convertidor propuesto.

### 6.1.1. Diseño del circuito emisor de fibra óptica.

El objetivo principal de la tarjeta de control es acondicionar las señales de conmutación del convertidor obtenidas de la tarjeta DSP TMS320F28335 y enviarlas hacia el convertidor mediante fibra óptica. La tarjeta de control se diseñó con el fin de utilizar hasta ocho emisores de fibra óptica, cada uno de forma independiente.

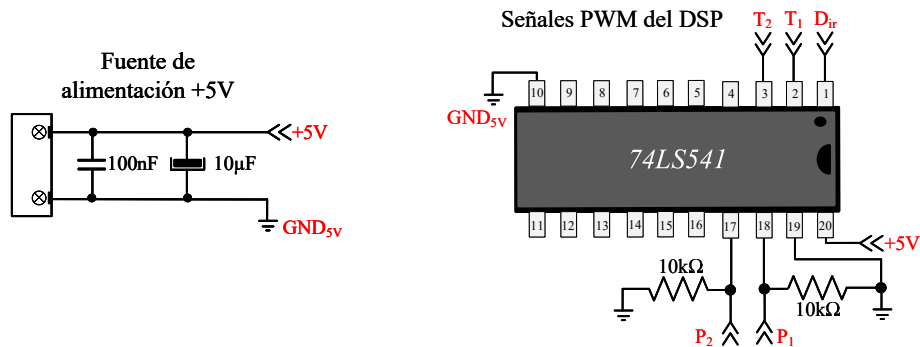


Figura 34: Circuito buffer 74LS541.

La tarjeta de control se conforma por dos principales etapas, la primera etapa consiste en utilizar el circuito integrado buffer 74LS541, que evita demandar una corriente excesiva a la tarjeta DSP. Este circuito puede activar o desactivar las salidas mediante el uso de una compuerta AND que emplea internamente. En la Figura 34, se muestra el diagrama eléctrico del buffer 74LS541 implementado.

La segunda etapa de la tarjeta de control, es conformada por los opto-driver SN75452B. Este circuito integrado, provee dos salidas en un mismo integrado de manera que solo se utilizaron 4 integrados para 8 emisores de fibra óptica. La corriente necesaria que requiere el emisor de fibra para que funcione correctamente es de  $50mA$ . Por lo tanto, considerando que la fuente de alimentación es de  $5V$ , se puede calcular la resistencia  $R_o$  mediante (76). En la Figura 35 se muestra el circuito implementado del emisor de fibra óptica.

$$R_0 = \frac{5V}{50mA} = 100\Omega \quad (76)$$

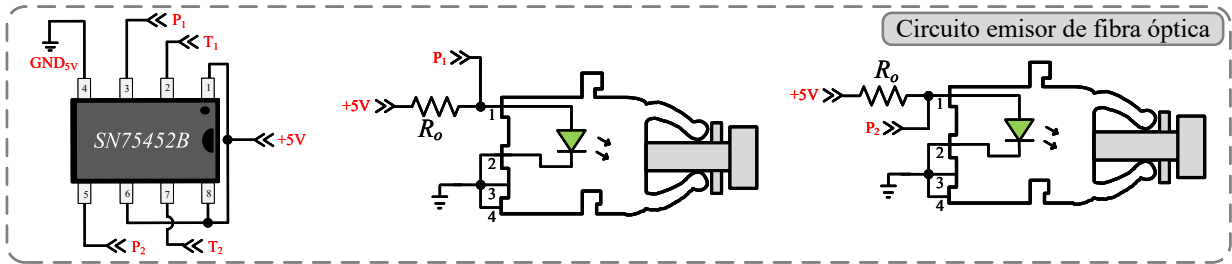


Figura 35: Circuito emisor de fibra óptica.

En la Figura 36 (a), se muestra la implementación de la tarjeta de control, como se observa tiene 8 emisores de fibra óptica con número de parte HFBR-1531Z. La tarjeta se alimenta con una fuente de 5V y las señales PWM se conectan a través de una tira de pines que se encuentra en la parte superior. En la Figura 36 (b), se muestra la imagen de la PCB de la tarjeta de control, el cual se diseñó en el software Altium designer.

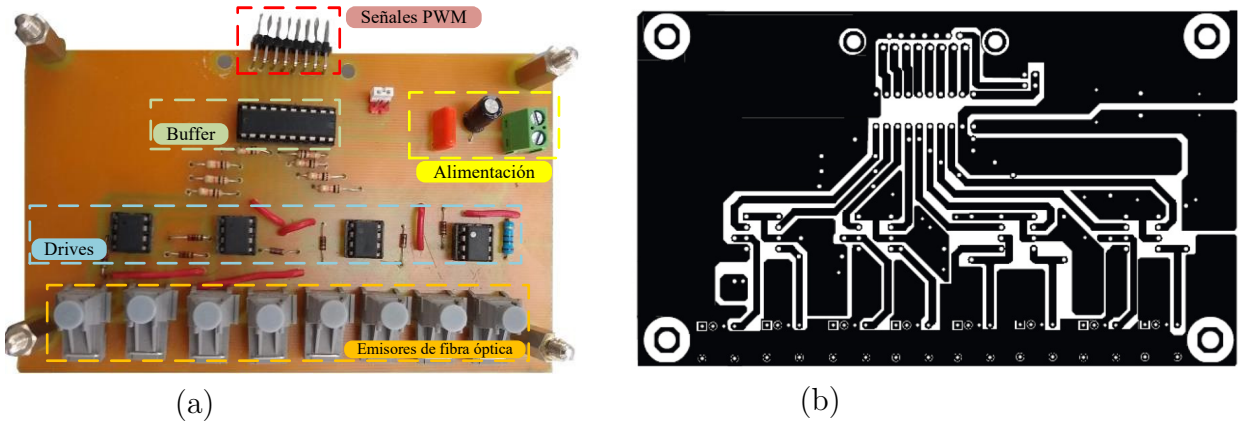


Figura 36: (a) Tarjeta de control implementada. (b) PCB de la tarjeta de control.

### 6.1.2. Diseño del circuito receptor de fibra óptica

El diseño del circuito receptor de fibra óptica implementado en el prototipo experimental se muestra en la Figura 37. Este circuito se acciona mediante las señales ópticas transmitidas a través de la fibra óptica. Esto permite controlar la etapa de potencia desde una distancia de varios metros y con aislamiento galvánico incrementando la seguridad del prototipo sin que las señales de control se vean interferidas tal como ocurre en la transmisión por cobre.

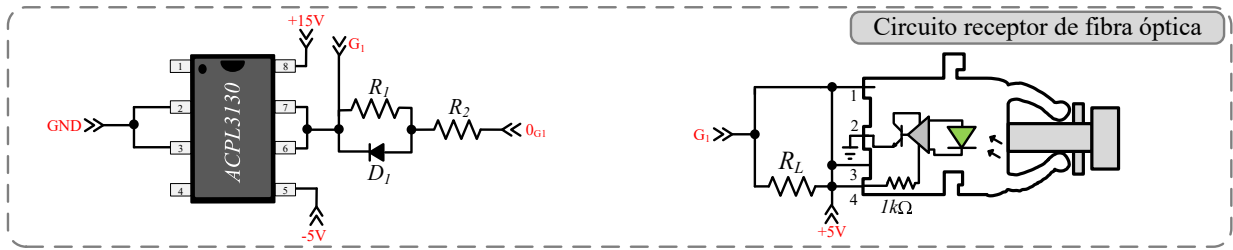


Figura 37: Circuito simplificado del receptor de fibra óptica.

El diseño del circuito receptor de fibra óptica se basó en la metodología presentada en [83]. Como se observa en la Figura 37, el receptor funciona como un transistor de colector abierto, el cual incluye internamente una resistencia de  $1k\Omega$ . Por lo que, considerando que la fuente de alimentación del circuito receptor es de  $5V$ , la corriente de salida que puede proporcionar el circuito es de  $5mA$ .

Sin embargo, estas condiciones puede ser un problema para opto-acoplador ACPL 3130, debido que el rango de corriente para la activación del diodo interno esta entre  $7mA$  a  $16mA$  y el voltaje de alimentación es de  $5V$  como se muestra en la Tabla 8.

Tabla 8: Principales parámetros de operación del impulsor ACPL-3130.

Parámetros	Símbolo	Mínimo	Típico	Máximo	Unidades
Corriente de salida	$i_o$	—	—	2.5	A
Voltaje de saturación positivo	$V_{CC}$	15	—	30	V
Voltaje de saturación negativo	$V_{EE}$	-15	—	-30	V
Velocidad de conmutación	$T_{SW}$	—	500	—	ns

De acuerdo a lo anterior, se propone conectar una resistencia en paralelo con la resistencia interna de  $1k\Omega$  para aumentar la corriente de circulación de salida. Para este caso, se propone una corriente de operación del diodo impulsor de  $12mA$ , donde la resistencia  $R_L$  se obtiene a partir de la ley de Ohm como se muestra en (77).

$$R_L = \frac{5V}{12mA} = 416.6\Omega \quad (77)$$

Sin embargo, el valor de resistencia más cercano comercialmente a  $416\Omega$  es  $680\Omega$ , por lo el valor de  $680\Omega$  fue la que se implementó finalmente. En la Figura 38, se muestra el esquema eléctrico completo de la tarjeta de control implementada.

## Esquema eléctrico de la tarjeta de control

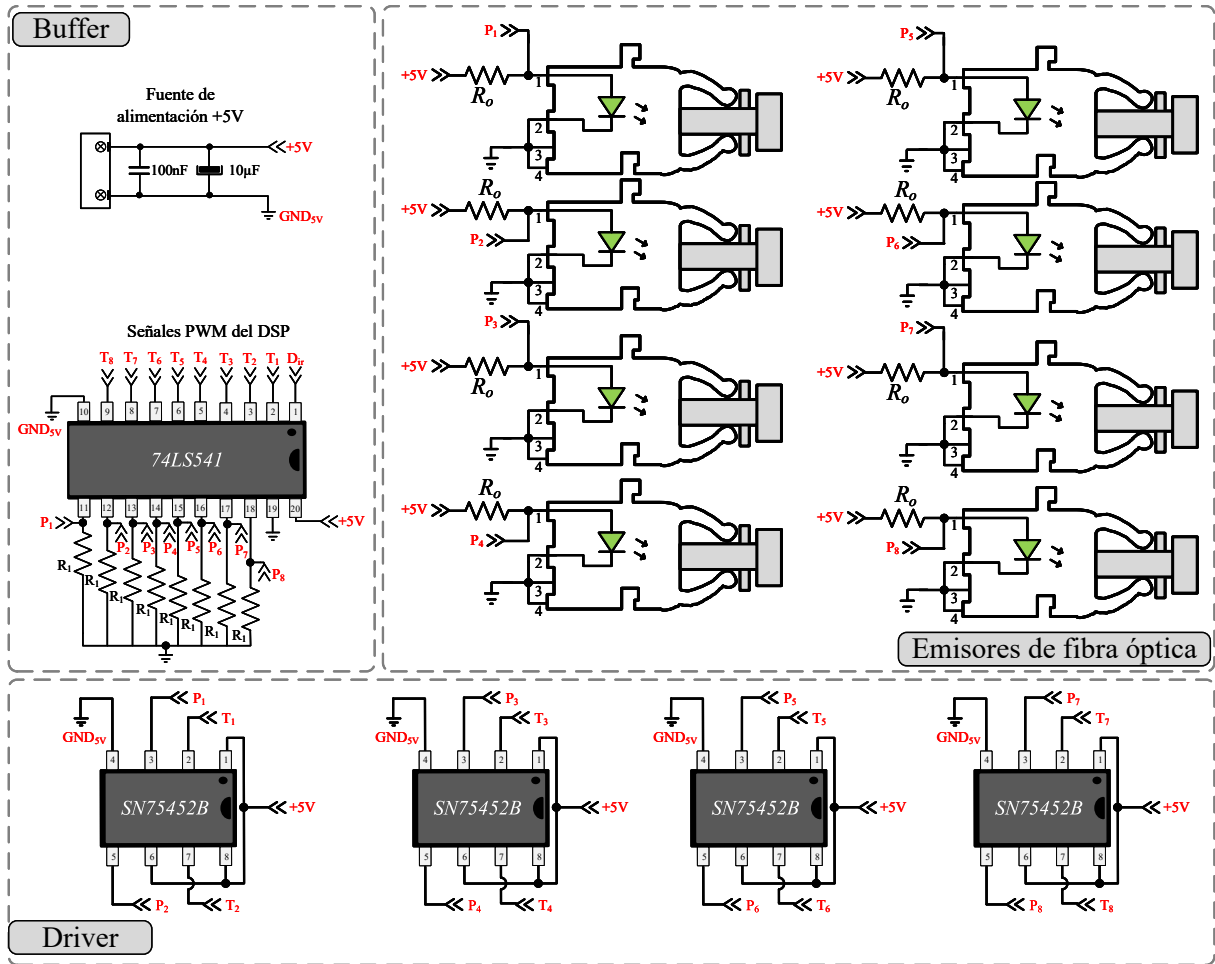


Figura 38: Diagrama eléctrico de la tarjeta de control.



### 6.1.3. Diseño de la tarjeta de sensado de voltaje y corriente.

#### Sensor de Voltaje de Corriente Directa

En la Figura 39, se muestra el circuito diseñado para el sensor de voltaje de corriente directa. El sensor de voltaje que se utilizó fue el LV-25P, el cual emplea aislamiento galvánico con lo se asegura una protección entre la etapa de potencia y la de control. Este sensor permite sensar un voltaje de CD mediante la medición de una corriente, que es determinada por el voltaje sentido y la resistencia que se encuentra conectada en serie a la terminal +HT.

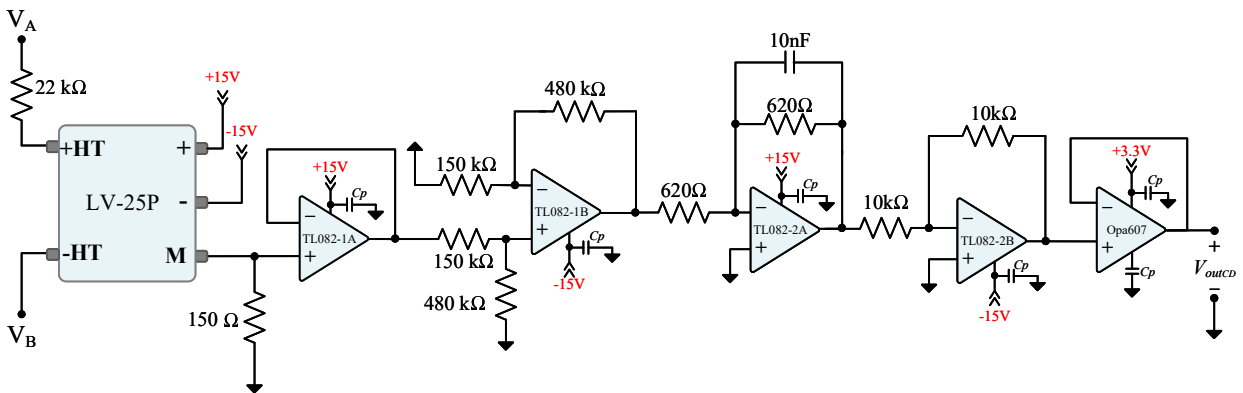


Figura 39: Acondicionamiento del sensor de corriente directa.

La etapa de sensado fue diseñada con el fin de medir hasta un rango de 150V de corriente directa. La relación de ganancia de la etapa de sensado, se muestra en (78).

$$V_{outCD} = \frac{150\Omega}{22k\Omega} \left( \frac{480\Omega}{150k\Omega} \right) 2.5V_A \quad (78)$$

donde  $V_{outCD}$  es el voltaje de salida,  $V_A$  es el voltaje entrada en la terminal del sensor, 2.5 es un factor del sensor de voltaje. En esta etapa de sensado se incluyó un filtro pasa bajas, donde su frecuencia de corte se fijó a la mitad de la frecuencia de conmutación del convertidor con el fin de mitigar las componentes de alta frecuencia que pudieran presentar las señales sensadas del convertidor.

Para proteger las entradas del ADC de la tarjeta DSP TMS320F28335 se colocó un seguidor de voltaje en la parte final del circuito mostrado en la Figura 39. Esta etapa se colocó con el fin de limitar el voltaje de salida a un rango entre 0V y 3.3V. Para el seguidor de voltaje se usó el amplificador operacional con número de parte OPA607, debido a que puede ser alimentado por una fuente de bajo voltaje.

## Sensor de Voltaje de Corriente Alterna

El esquema mostrado en la Figura 40, muestra el diseño propuesto para el sensor de voltaje de CA. Este diseño se conforma de dos partes; la generación de una señal de referencia de  $1.5V$  y la etapa de acondicionamiento del sensor de CA.

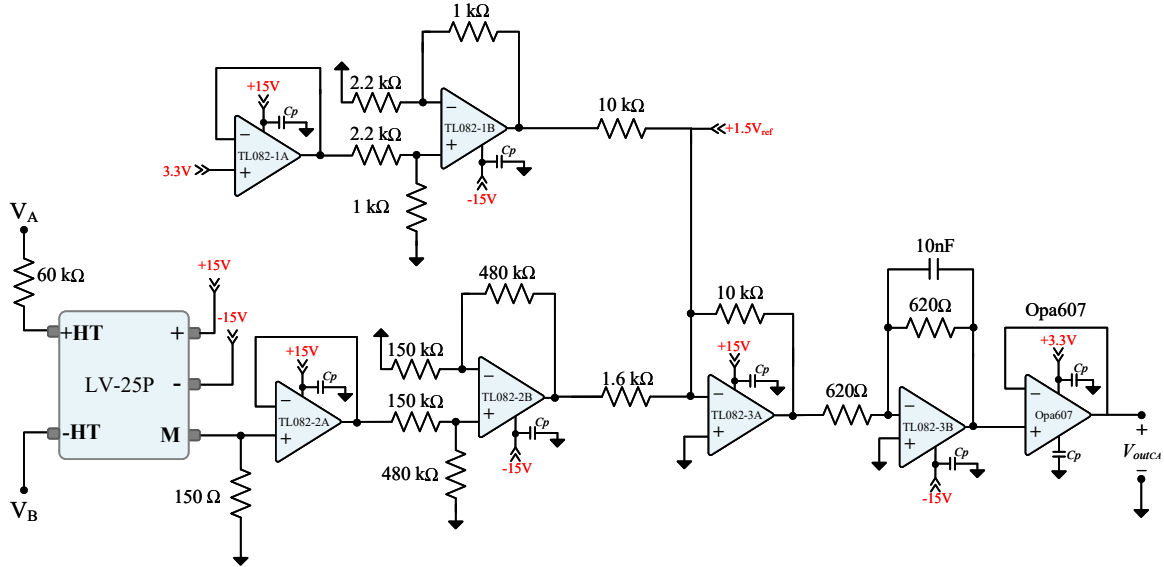


Figura 40: Acondicionamiento del sensor de voltaje de CA.

La generación de la señal de referencia de  $1.5V$  se realizó para fijar la señal proveniente del sensor de voltaje, y así asegurar que la señal este entre un rango de  $0V$  a  $3V$ . Para la generación de señal de offset de  $1.5V$ , se utilizó una configuración diferencial con una relación de ganancia de  $V_{out} = 0.4545 V_{in}$ . El valor de  $V_{in}$  es de  $3.3V$ , el cual se obtuvo a partir de una fuente Murata con número de parte MEJ2S0503SC.

Al igual que en la configuración mostrada en la Figura 39, en el esquema mostrado en la Figura 40 se implementó un filtro pasa bajas con una frecuencia de corte de  $25kHz$ . La relación de ganancia del sensor de voltaje de CA, se muestra en (79).

$$V_{outCA} = \frac{150\Omega}{60k\Omega} \left( \frac{480\Omega}{150k\Omega} \right) \left( \frac{10\Omega}{1.6k\Omega} \right) 2.5V_C + 1.5V \quad (79)$$

Se colocó un capacitor  $C_p$  en cada alimentación de los amplificadores operacionales con un valor de  $100nF$ , con el fin mitigar el ruido eléctrico inducido por la alimentación.

## Sensor de Corriente de Corriente Alterna

En la Figura 41, se muestra el circuito eléctrico del sensor de corriente de CA diseñado. Se utilizó el sensor LTS 25-NP, el cual tiene un rango de medición de hasta 25A. Dentro de las características que tiene el sensor, es que la señal de salida presenta un offset de alrededor de 2.54V. Para eliminar este offset se implementó una configuración diferenciadora, la cual resta una señal de referencia. Esta señal de referencia se genera a partir de una configuración de amplificador operacional con relación de ganancia igual a 0.763, donde el voltaje de entrada es de 3.3V.

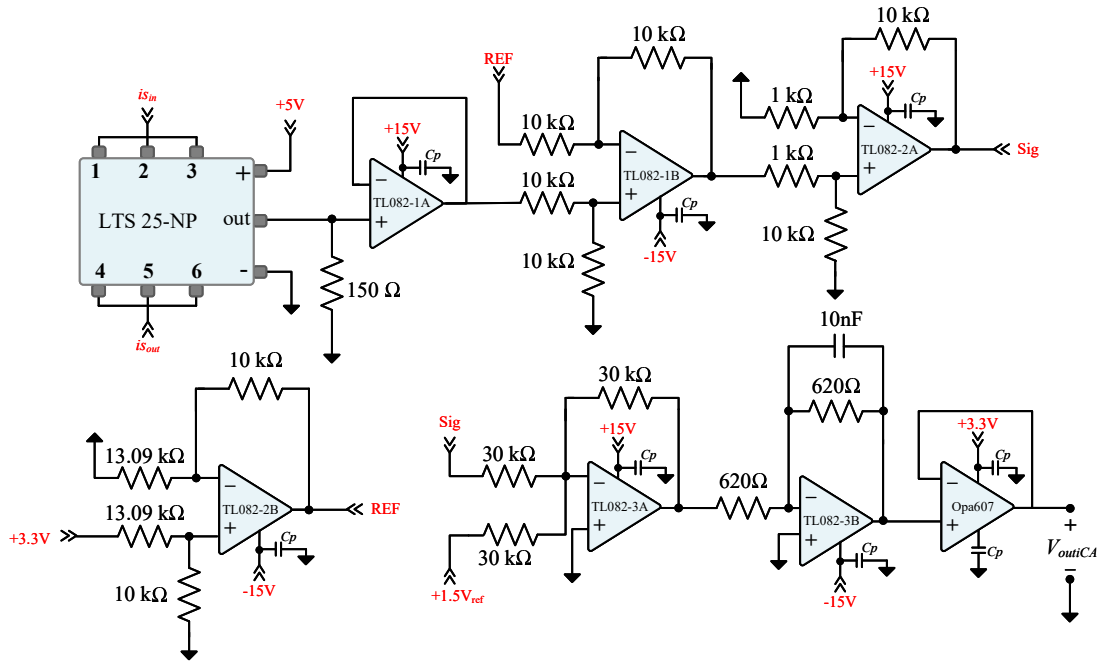


Figura 41: Acondicionamiento del sensor de corriente de CA.

Al igual que en el sensor de voltaje de CA, se implementó un sumador con el propósito de fijar la señal sensada en un offset de 1.5V. La relación de ganancia de la configuración del sensor de corriente de CA se muestra en (80), donde  $V_a$  es el voltaje proporcionado por sensor de corriente.

$$V_{outiCA} = \left( \frac{10k\Omega}{1k\Omega} \right) V_a + 1.5V \quad (80)$$

En la Figura 42, se muestra la tarjeta de sensado implementada, conformada por 5 principales etapas. Se observa las alimentación de 5V y de 15V dual. Los sensores de voltaje y corriente se encuentran por debajo.

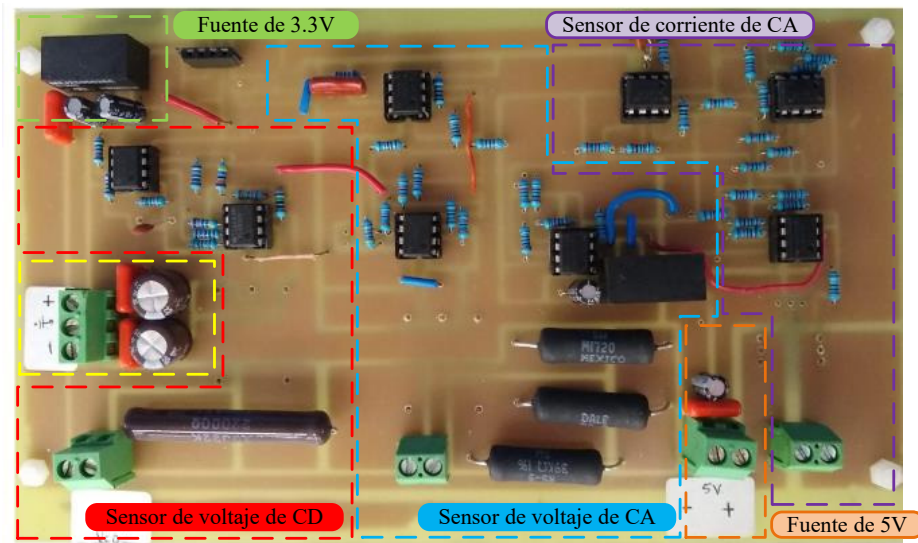


Figura 42: Tarjeta de sensado implementada.

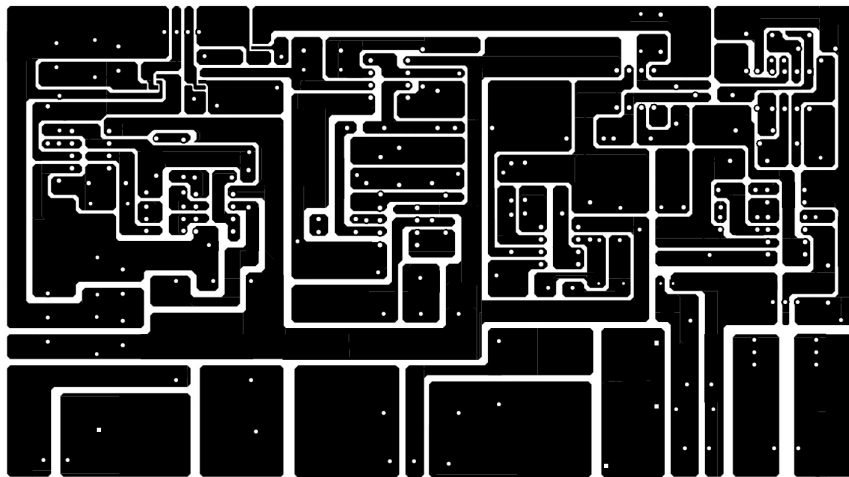
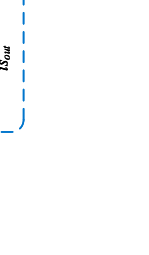
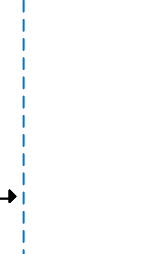
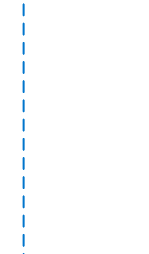
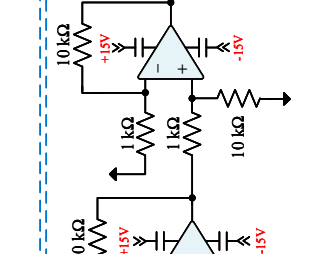
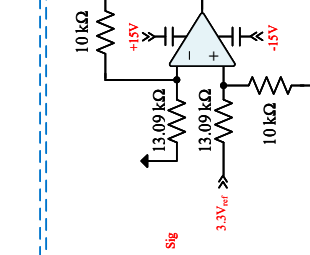
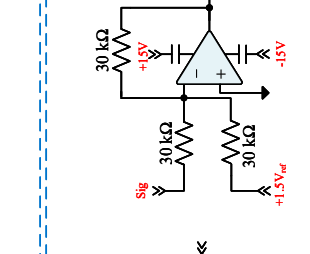
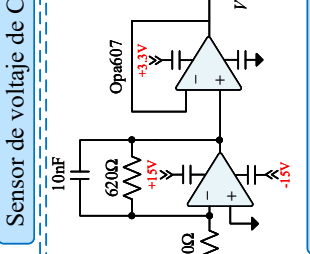
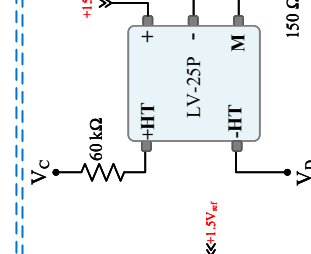
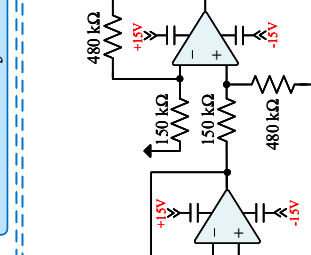
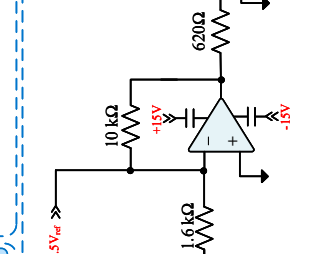
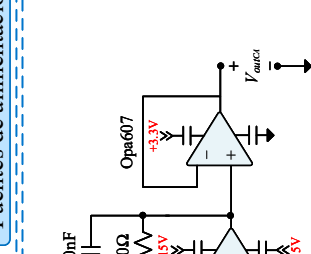
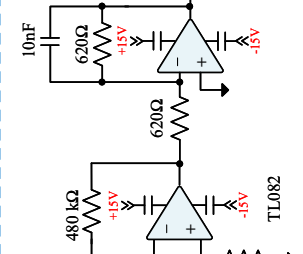
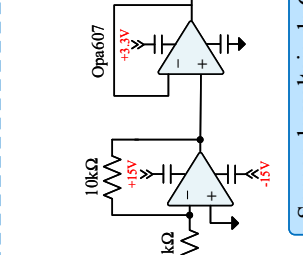
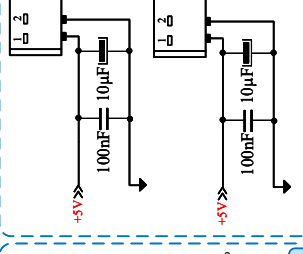
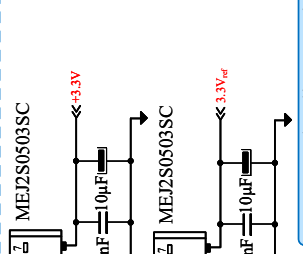
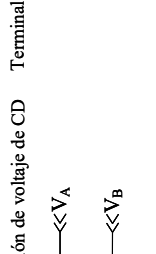
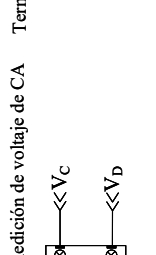
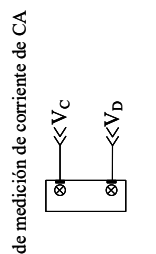
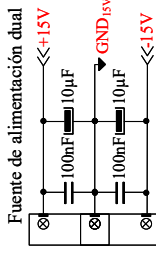
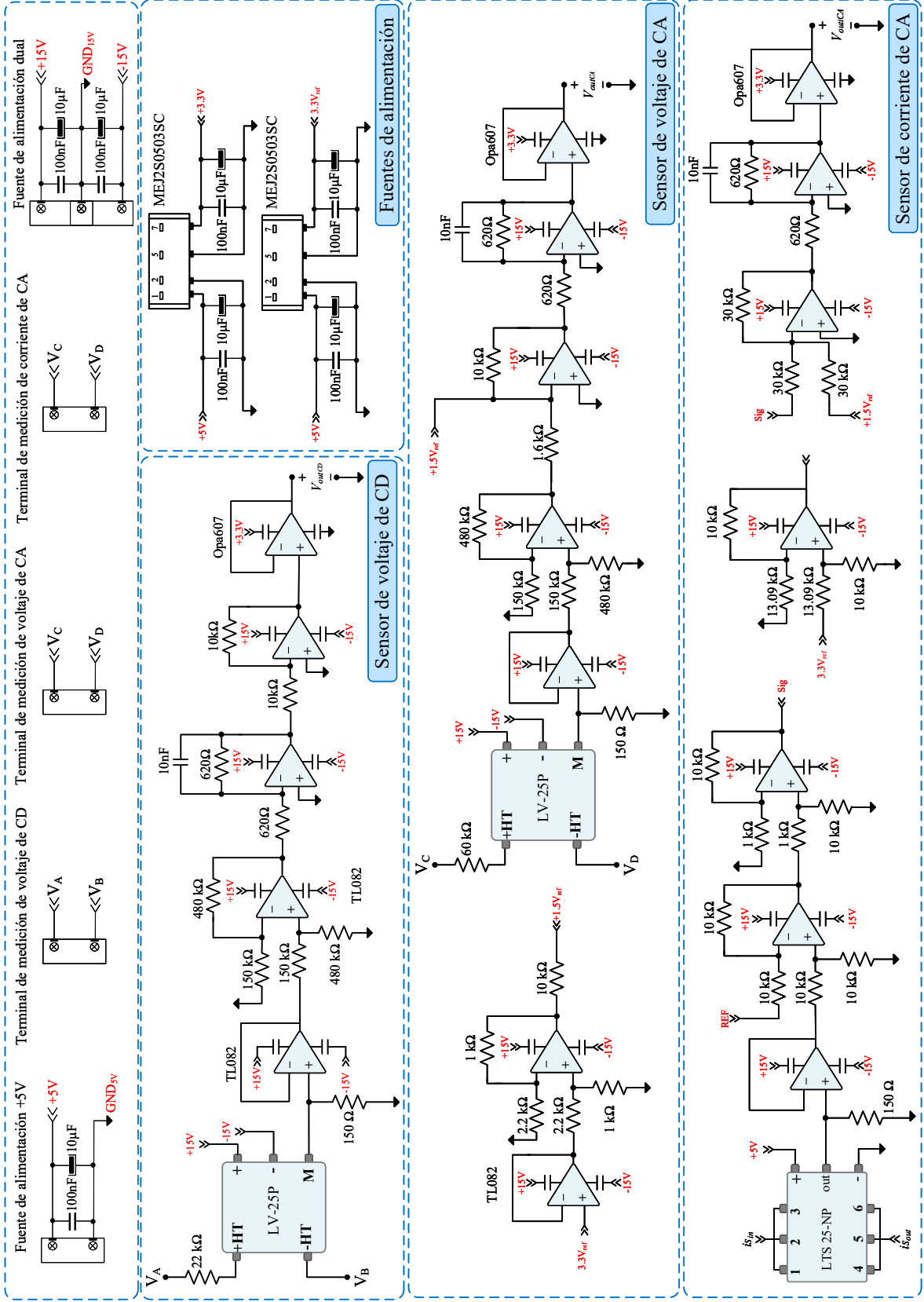


Figura 43: PCB de la tarjeta de sensado implementada.



#### 6.1.4. Diseño del convertidor reductor multifase

Para realizar el diseño del convertidor propuesto se decidió que el sistema fuera modular, ya que permite simplificar de una manera más fácil el diseño del convertidor. Se realizó el diseño de un convertidor reductor de una única fase con filtro LC a la entrada y el diseño de una celda de conmutación reductora que se puede conectar para incrementar el número de fases de conmutación del convertidor.

Los valores de inductancia y capacitancia que conforman la red LC, se obtuvieron a partir de (43), (44) y (49), esto considerando un rizo de corriente  $\Delta i_{L_s}$  de 10% y un rizo de voltaje en el capacitor  $C_s$  de 10%. Por lo que se obtuvo un valor de inductancia de  $500\mu H$  y de capacitancia de  $0.46\mu F$ .

Para el diseño del inductor  $L_s$  se consideró (81), donde a partir de esta ecuación se obtuvo el número de vueltas necesarias para obtener una inductancia de  $500\mu H$ . Los valores del área transversal del núcleo  $A$  y de la permeabilidad relativa  $\mu_r$  se obtuvieron de la hoja de datos del núcleo ETD44/22/15-3C90.

$$N = \sqrt{\frac{l L^2}{\mu_0 \mu_r A}} \approx 44 \text{ vueltas} \quad (81)$$

Donde:  $\mu_0 = 4\pi * 10^{-7} A_s/V_m$  es la permeabilidad al vacío,  $\mu_r$  es la permeabilidad relativa del material,  $L$  es la inductancia,  $l = 103mm$  longitud,  $N$  es el número de vueltas y  $A = 173mm^2$  es la área transversal del núcleo. Para la fabricación de los devanados se utilizaron cuatro alambres trenzados de cobre galvanizado de calibre 22, lo cual se realizó para poder manejar una mayor densidad de corriente de aproximadamente de 4 A. En la Figura 44, se muestra el inductor fabricado.

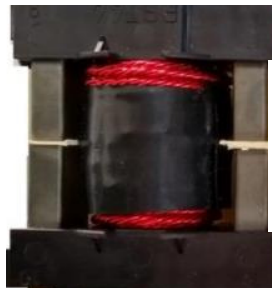


Figura 44: Inductor de  $500\mu H$  fabricada.

## Diseño del circuito impulsor

Una de las partes importantes al momento de diseñar la etapa de potencia, es la selección adecuada de los dispositivos semiconductores, dado que estos son parte esencial en el funcionamiento del convertidor.

Para la implementación del convertidor reductor multifase se utilizó el MOSFET con tecnología CoolMos SPP20N60C3 de la marca Infineon. Entre las características que presenta este dispositivo son un tiempo de subida de  $5ns$  y un tiempo de bajada de  $4.5ns$ . Además de tener una resistencia de drenaje-fuente de  $0.19\Omega$ . En la Tabla 9, se muestran las características del MOSFET SPP20N60C3.

Tabla 9: Características del MOSFET SPP20N60C3.

Parámetros	Símbolo	Máximo	Unidades
Voltaje drenaje-fuente	$V_{DS}$	650	V
Corriente continua de drenaje	$I_C$	20.7	A
Voltaje de emisor a compuerta	$V_{GE}$	$\pm 30$	V
Resistencia de drenaje a fuente	$R_{GSon}$	0.19	$\Omega$

El diseño del prototipo experimental del convertidor incluye el diseño del circuito impulsor para el MOSFET, que hace uso del receptor de fibra óptica y un opto-driver. El circuito del receptor de fibra óptica implementado, se muestra en la Figura 45. El opto-driver utilizado en el circuito impulsor es el ACPL-3130, el cual es un circuito especializado para controlar dispositivos semiconductores de gran impedancia de entrada como lo son los MOSFET o IGBT. En la Figura 45, se muestra el circuito eléctrico del circuito impulsor implementado. Los valores de las resistencias  $R_1$  y  $R_2$  son de  $120\Omega$  y  $330\Omega$ , respectivamente.

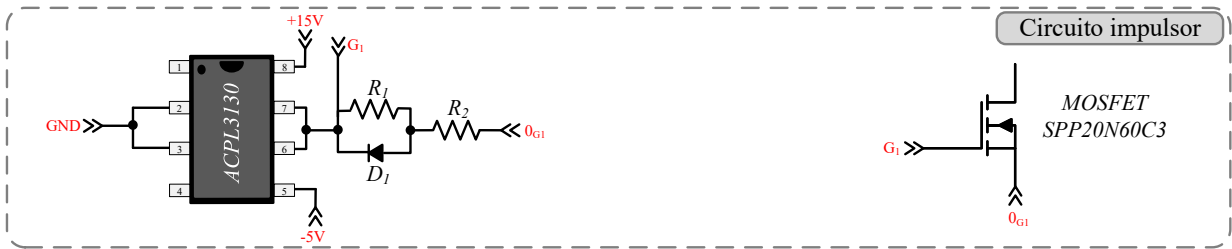


Figura 45: Circuito eléctrico del circuito impulsor del MOSFET.

A continuación, en la Figura 46, se muestra el diagrama eléctrico de la implementación de convertidor reductor con filtro LC. Dado a que el driver ACPL-3130 requiere una alimentación de  $+15V$  y  $-5V$ , se utilizó una fuente Murata con modelo MGJ2D051505SC, la cual permite tener un voltaje de salida de  $+15V$  y  $-5V$ .

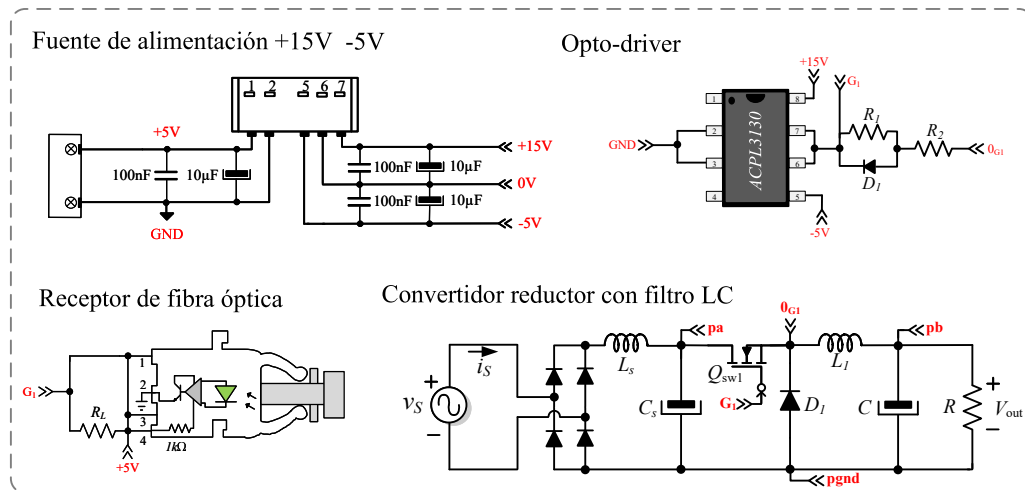


Figura 46: Circuito eléctrico del circuito implementado del convertidor reductor con filtro LC.

En la Figura 47, se muestra el diagrama eléctrico de las celdas de conmutación de convertidor reductor. En este caso la parte de potencia solo es conformada por el MOSFET, diodo e inductor.

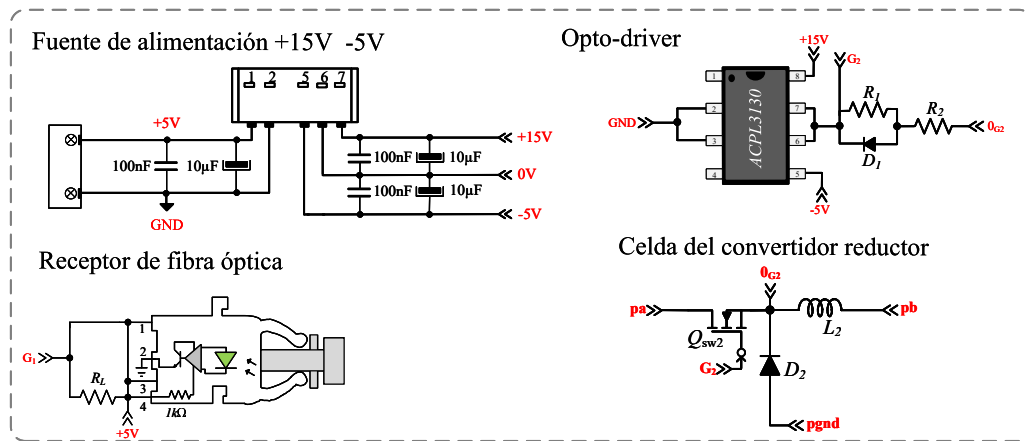


Figura 47: Circuito eléctrico del circuito implementado de las celdas de conmutación reductoras.

En la Figura 48 (b), se muestra el prototipo experimental del convertidor reductor con filtro LC, el cual, se diseñó en el software Altium-Designer bajo los parámetros mostrados en la Tabla 10. En la Figura 48 (a) se muestra el PCB del prototipo diseñado.

En la Figura 49 (b) se muestra el prototipo del convertidor reductor e igualmente, este convertidor fue diseñado en el software de Altium Designer. En la Figura 49 (a) se muestra el PCB del circuito diseñado.



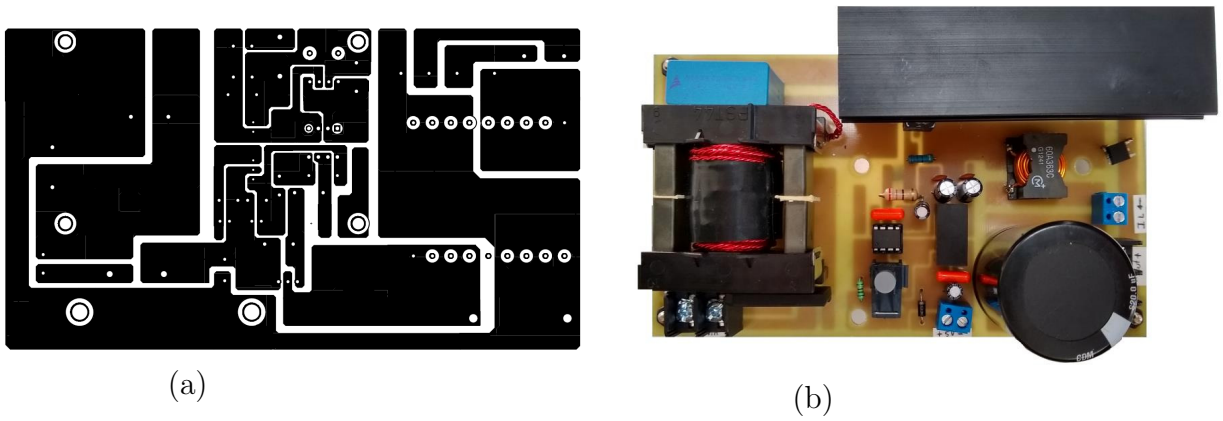


Figura 48: (a) PCB del convertidor reductor con filtro LC. (b) Prototipo del convertidor con filtro LC.

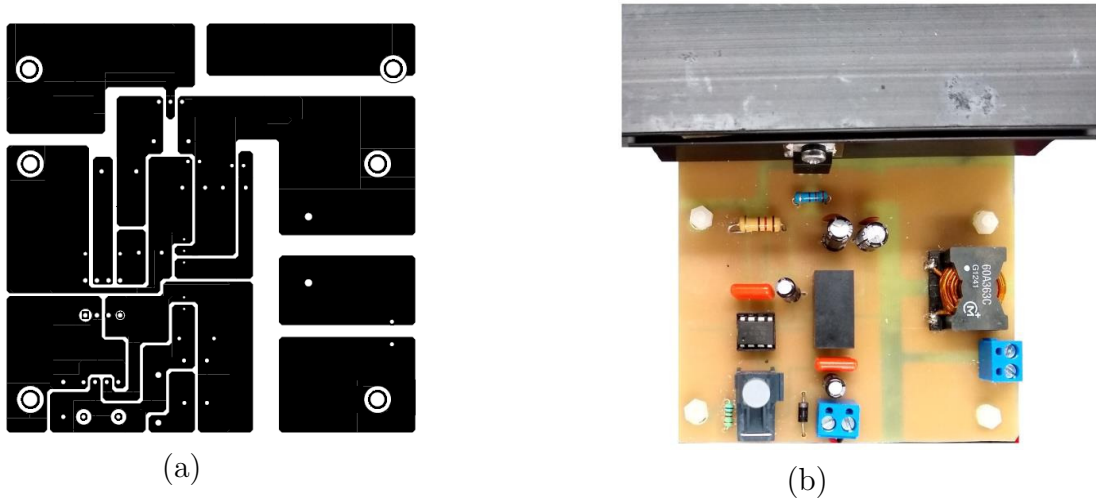


Figura 49: (a) PCB del convertidor reductor. (b) Prototipo del convertidor reductor.

Los valores de los elementos mostrados en la Tabla 10 se seleccionaron de acuerdo al análisis presentado en el Capítulo 4. Los valores de los inductores  $L_1-L_4$  se determinaron de acuerdo a (16) y (17), tomando en cuenta que  $V_{in} = 180V$ ,  $V_{out} = 90V$ ,  $f_{sw} = 50kHz$ ,  $d = 0.2$  e  $i_{max} = 8.8A$ . El valor del capacitor  $C$  se obtuvo mediante (34), tomando en cuenta un rizo de voltaje  $\Delta V_C = 450\mu V$ .

El diodo que se utilizó para la implementación del convertidor fue el diodo IDD10SG60C de la marca Infineon, el cual es fabricado con tecnología CoolSic. Entre las características que tiene el diodo es una alta eficiencia a comparación de los diodos de SiC. Un bajo EMI y bajos requisitos de refrigeración.

Tabla 10: Tabla de parámetros de diseño.

Parámetros	Valor	Elemento	Modelo
Inductor $L_s$	$500\mu H$	MOSFET	SPP20N60C3
Capacitor $C_s$	$0.47\mu F$	Diodo	IDD10SG60C
Inductor $L_1-L_4$	$36\mu H$	Opto-acoplador	ACPL-3130
Capacitor $C$	$820\mu F$	Receptor de fibra	HFBR-2521

## 6.2. Implementación de la ley de control

Para llevar a cabo la implementación y validación del convertidor propuesto, es necesario generar experimentalmente las señales PWM que lo controlan. Para este caso se propone utilizar Matlab-Simulink en conjunto con la tarjeta DSP TMS320F28335. El uso de estas herramientas de programación nos permite generar el código C de una manera más sencilla. La generación del código en C se lleva a cabo mediante programación por bloques, utilizando la herramienta de Simulink *Embedded Coder*.

### Configuración de los puertos ePWM.

Para la obtención de las señales PWM se hizo uso del bloque ePWM en el software de Simulink. En este caso el bloque ofrece tres modos de conteo distintos, los cuales se pueden observar en la Figura 50. La selección de modo dependerá del tipo de aplicación que se requiera. Para este trabajo de tesis se seleccionó el modo Up-Down, el cual es similar a una forma de onda triangular.

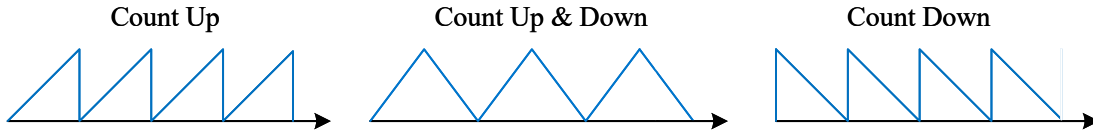


Figura 50: Modos de conteo.

Otro de los aspectos importantes al momento de la configuración del bloque ePWM, es fijar la frecuencia de la señal. En este caso, la frecuencia de la señal está determinada por el valor de periodo del timer. Para determinar el periodo del timer en base a la frecuencia de la señal, se puede obtener a partir de (82).

$$PT = 0.5 \left( \frac{150MHz}{f_s * TBCLK * HSPCLKDIV} \right) \quad (82)$$

donde PT es el periodo del timer,  $f_s$  es la frecuencia de la señal, TBCLK es el divisor de preescalador de reloj de base de tiempo y HSPCLKDIV es divisor de preescalador de reloj de alta velocidad.

## Configuración de los puertos ADC

La ley de control requiere adquirir tres señales sensadas, las cuales son voltaje de salida del convertidor y voltaje y corriente de la red eléctrica. Es por esta razón, que es necesario hacer del uso de los puertos ADC del DSP TMS320F28335. Para su configuración se requiere determinar el número de canales a utilizar y tipo de puerto, además de establecer el tiempo de muestreo.

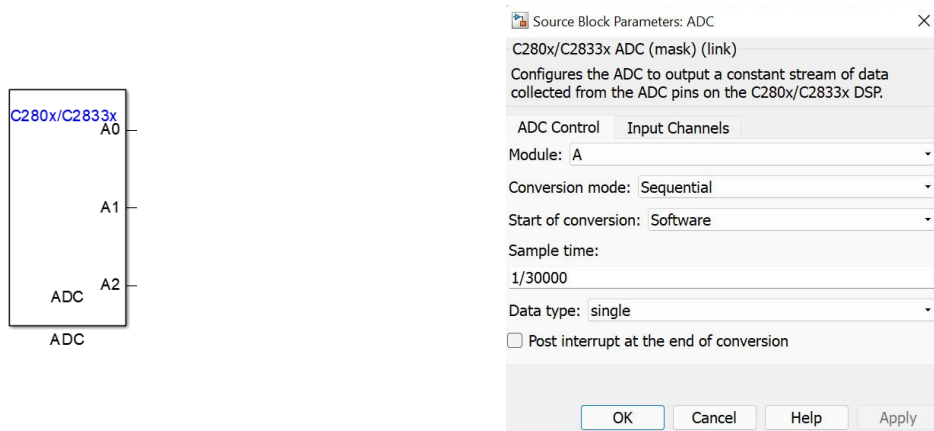


Figura 51: Configuración del bloque ADC del DSP TMS320F28335.

## Configuración del bloque PID Controller

Dado que la ley de control planteada en este trabajo requiere el uso de un controlador de tipo PI, se propone utilizar el bloque *Discrete PID Controller* en Simulink. Este bloque puede ser configurado de tres maneras diferentes, como controlador de tipo PID, PI o PD. Sin embargo, en este trabajo se propone utilizarlo como un controlador de tipo PI.

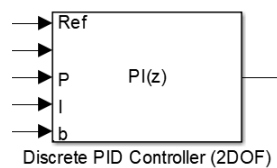


Figura 52: Bloque Discrete PID Controller.

En la Figura 52 se muestra el bloque Discrete PID Controller de Simulink, donde la primera entrada correspondiente a la etiqueta Ref es la señal de referencia. La segunda terminal es la entrada del controlador PI. Las terminales con etiqueta P e I, corresponden a las ganancias proporcional e integral. En el caso de la terminal con etiqueta b, esta corresponde al set point (o referencia) del controlador.

## Diseño de interfaz gráfica

Para llevar a cabo la obtención de los resultados experimentales, se diseñó una interfaz gráfica con el propósito de implementar la ley de control de una manera más sencilla, ya que permite observar y modificar variables en tiempo real.

La interfaz gráfica se diseñó en la plataforma de Texas Instrument TIDivTools con la herramienta Guide Composer. Dentro de las características que tiene esta plataforma, es que permite cargar el código de programación que puede ser generado desde Matlab.

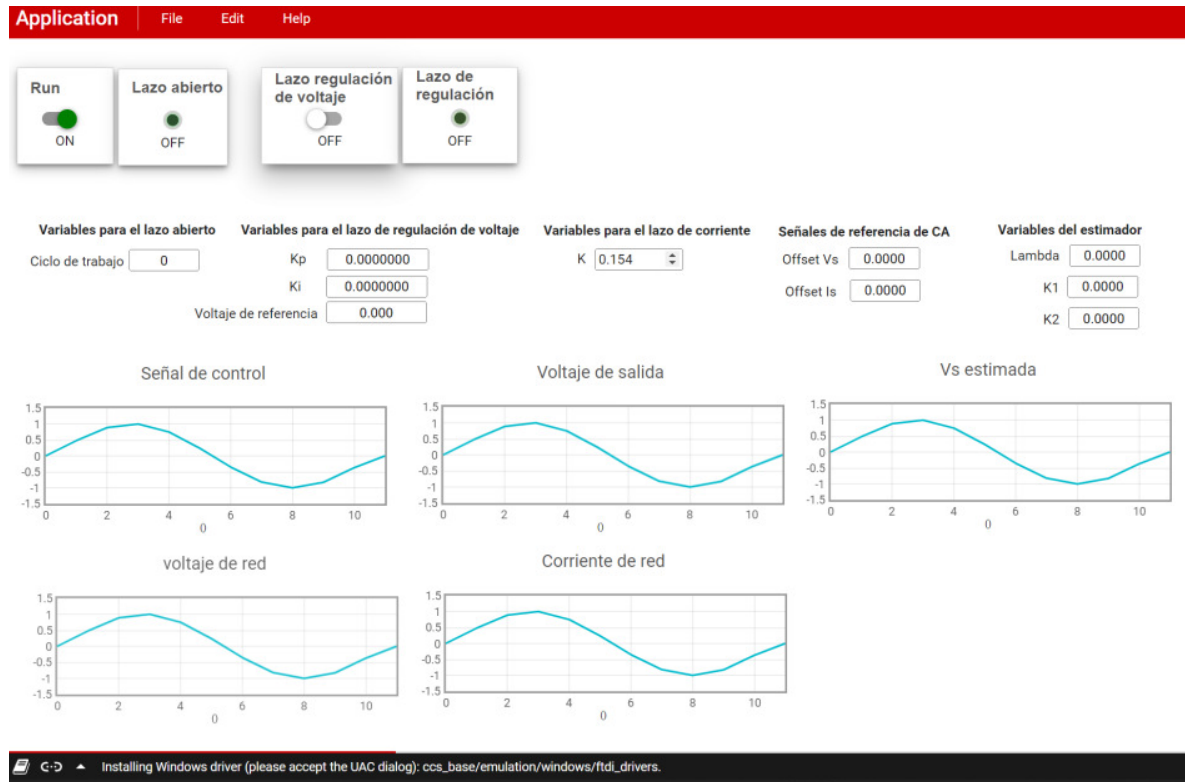


Figura 53: Interfaz diseñada.

En la Figura 53, se muestra la interfaz diseñada. Una de las características que tiene la interfaz diseñada es que se puede seleccionar el modo de operación del convertidor, tanto en lazo abierto como en lazo cerrado. Además se puede activar y desactivar las señales de conmutación mediante la selección de un botón.

En la Figura 54, se muestra el esquema de control implementado en el software Matlab-Simulink. Este esquema de control se conforma por los lazos de control tanto de voltaje como el de corriente. Se implementa el uso de los bloques ePWM, para la generación de las señales PWM. Además se usa un arreglo lógico para poder activar y desactivar las señales PWM a través de la interfaz diseñada.

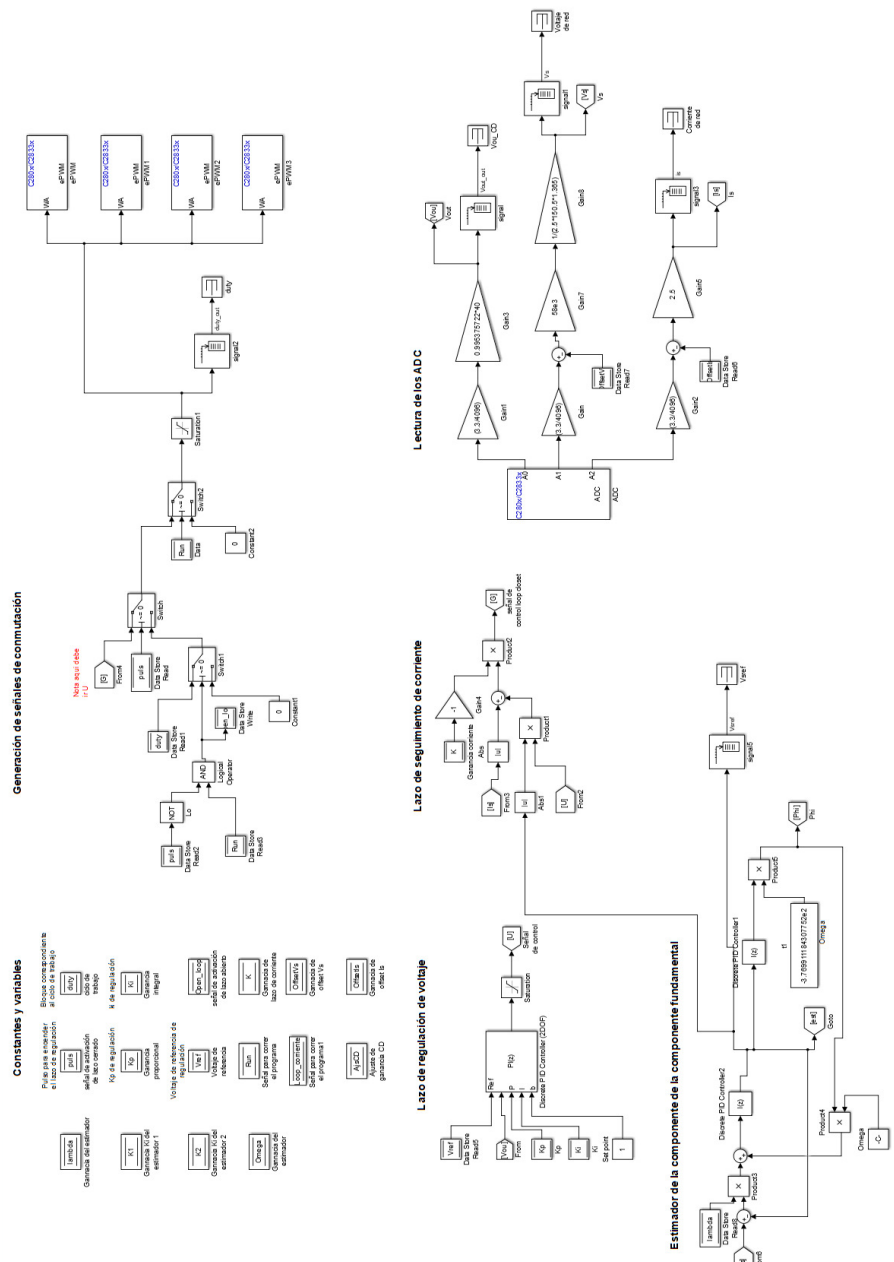


Figura 54: Interfaz diseñada.

## 7. Capítulo VI: Resultados experimentales

---

## 7.1. Resultados de experimentales del convertidor reductor multifase

### 7.1.1. Resultados experimentales en lazo abierto

En esta subsección se presenta la validación experimental del convertidor reductor multifase en lazo abierto. Los resultados de lazo abierto se realizaron utilizando un voltaje de red  $v_s$  de  $127 V_{rms}$ , una carga de  $250 \Omega$  y dos diferentes ciclos de trabajo  $d$ , de 20 % y 50 %.

Para la validación en lazo abierto del convertidor reductor multifase se utilizó una modulación por ancho de pulso o (PWM por sus siglas en inglés). La cual fue generada mediante la tarjeta DSP y la interfaz gráfica diseñada. En la Figura 55, se muestra la secuencia de pulsos generada por la estrategia de modulación, donde se observan las señales se encuentra desfasadas  $90^\circ$  entre sí.

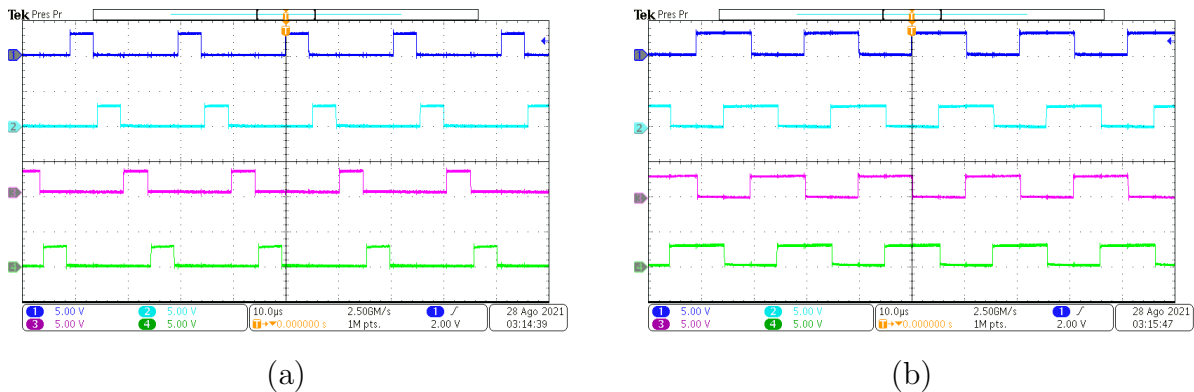


Figura 55: Secuencia de pulsos de conmutación con un ciclo de trabajo (a) 20 %, (b) 50 %.

En la Figura 56 (a) se muestra el diagrama del sistema completo del convertidor reductor multifase. Como se observa se conforma por cuatro etapas, las cuales consisten en la etapa de acondicionamiento de señales, la etapa de control, la etapa de aislamiento óptico y el convertidor reductor multifase. En la Figura 56 (b) se muestra el prototipo experimental del convertidor reductor multifase implementado.

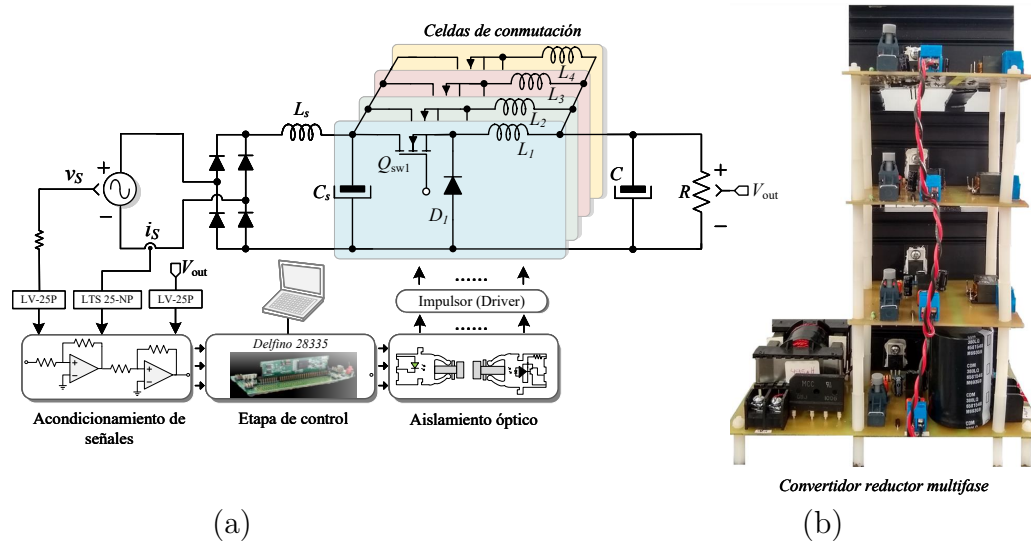


Figura 56: Sistema del convertidor reductor multifase.

En la Figura 57 (a) se muestran las formas de onda de voltaje y corriente de la red. Se puede observar que el voltaje y la corriente se encuentran en fase, presentando un factor de potencia de 0.81. Sin embargo, la forma de onda de corriente de la red presenta un cierto porcentaje de distorsión armónica, debido a que presenta un ángulo de no conducción alrededor del cruce por cero. La distorsión armónica que presentó la corriente de la red fue de 73 %.

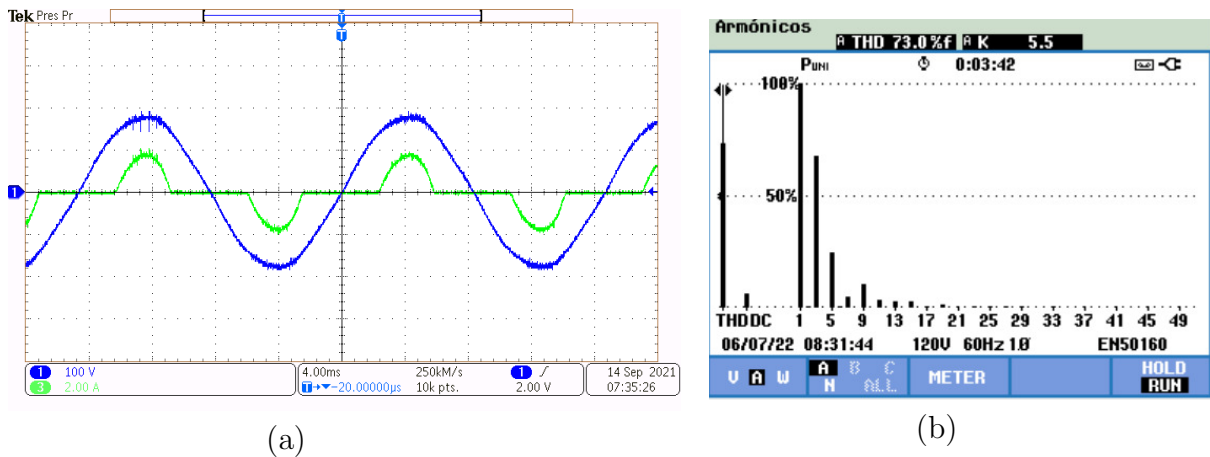


Figura 57: (a) Respuesta en estado estacionario de voltaje de la red  $v_s$  y corriente de la red  $i_s$ , (b) espectro en frecuencia de la corriente de la red  $i_s$ , con un ciclo de trabajo del 20 %.



En la Figura 58 se observan las formas de onda de corriente de los inductores  $L_1$  a  $L_4$  a una escala de 4ms. Como se puede observar las corrientes de los inductores presentan un ángulo de no conducción, al igual que la forma de onda de la corriente de la red. Este ángulo de no conducción se debe al hecho que el convertidor solo puede extraer potencia de la red cuando el voltaje de la red es mayor que el voltaje de salida del convertidor.

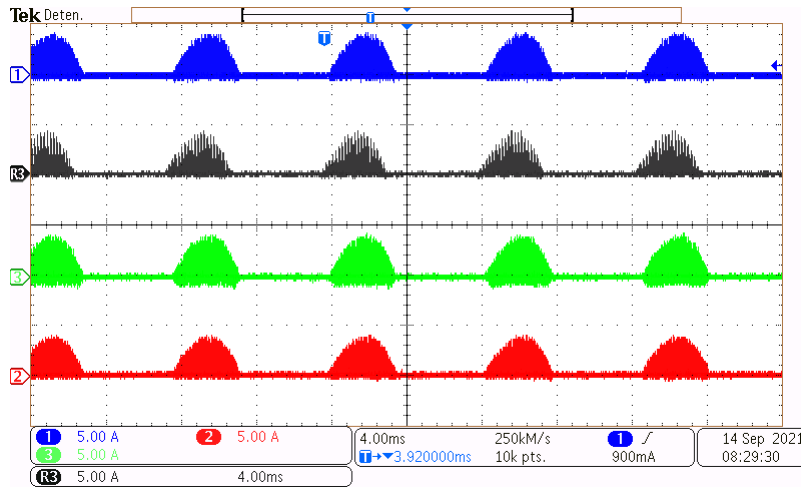


Figura 58: Respuesta en estado estacionario de las corrientes a través de los inductores  $L_1$ ,  $L_2$ ,  $L_3$  y  $L_4$ , con un ciclo de trabajo del 20%, a escala de tiempo de 4ms.

En la Figura 59 se muestran las formas de onda de corriente de los inductores a una escala de  $10\mu s$ . Como se puede observar las corrientes son discontinuas y presentan la misma amplitud, debido a que todos los inductores tienen el mismo valor de inductancia.

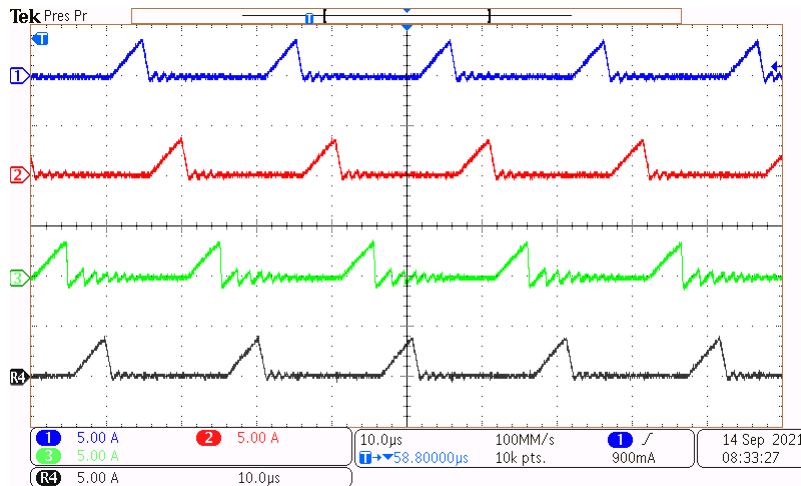


Figura 59: Respuesta en estado estacionario de corrientes a través de los inductores  $L_1$ ,  $L_2$ ,  $L_3$  y  $L_4$ , con un ciclo de trabajo del 20% a escala de tiempo de  $10\mu s$ .

En la Figura 60 se muestran las formas de onda de voltaje a través de los capacitores  $C_s$  y  $C$ . El voltaje en el capacitor  $C_s$  es continuo con un valor mínimo de 130V y un valor máximo de 180V. En la Figura 60 en la parte inferior se muestra la forma de onda de voltaje del capacitor de salida del convertidor, como se puede observar el voltaje se mantiene constante con una amplitud de aproximada de 150V. Sin embargo, presenta ruido que es originado por la conmutación del convertidor.

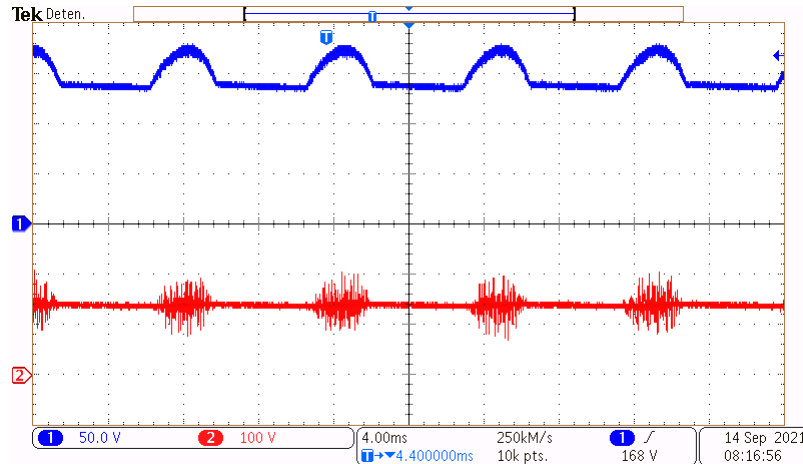


Figura 60: Respuesta en estado estacionario de voltaje capacitor  $C_s$  y voltaje de salida  $v_{out}$ , con un ciclo de trabajo del 20 %.

En la Figura 61 se pueden observar la forma de onda de voltaje y corriente de salida del convertidor con un ciclo de trabajo de 20 %. El voltaje de salida que presenta el convertidor al operar con un ciclo de trabajo del 20 %, es de 150V y una corriente de salida de 600mA, a una potencia de salida de 90W.

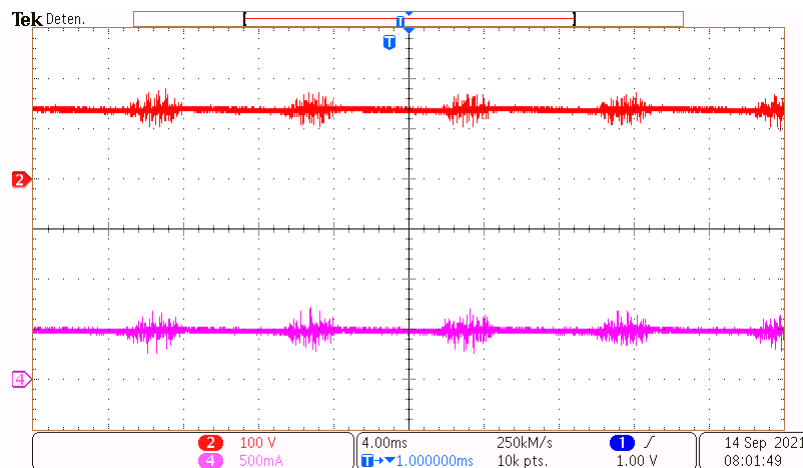


Figura 61: Respuesta en estado estacionario de voltaje  $v_{out}$  y corriente  $i_{out}$  de salida, con un ciclo de trabajo del 20 %.

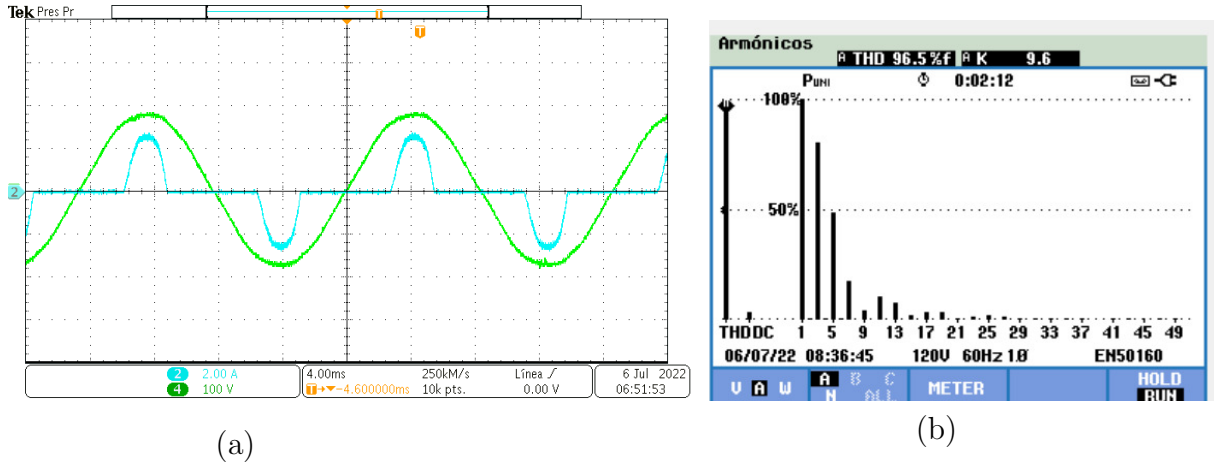


Figura 62: (a) Respuesta en estado estacionario de voltaje de red  $v_s$  y corriente de red  $i_s$ . (b) Espectro en frecuencia de la corriente de red  $i_s$ , con un ciclo de trabajo del 50%.

Los resultados mostrados en la Figura 62, corresponden a las formas de onda de voltaje y corriente de red al operar el convertidor a un ciclo de trabajo del 50%. Para este caso el ángulo de no conducción que presenta la forma de onda de corriente de red es mayor a la que presentó al operar a un ciclo de trabajo del 20%. El nivel de THD de corriente que presentó para este caso fue del 96.5%, y un factor de potencia del 0.7 a una potencia de 110W.

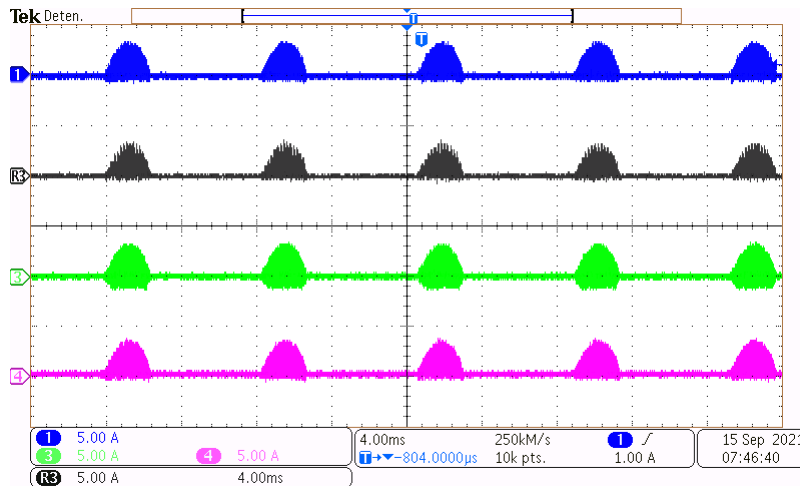


Figura 63: Respuesta en estado estacionario de corrientes a través de los inductores  $L_1$ ,  $L_2$ ,  $L_3$  y  $L_4$ , con un ciclo de trabajo del 50% a escala de tiempo de 4ms.

En la Figura 64 se muestra las formas de onda de las corrientes en los inductores  $L_1$ ,  $L_2$ ,  $L_3$  y  $L_4$ . Se observa que las corrientes de los inductores son discontinuas. Sin embargo, durante el periodo de tiempo que la corriente es aproximadamente cero, presenta ciertas oscilaciones. La amplitud de las corriente de los inductores para este caso es de alrededor de 3.5 A.

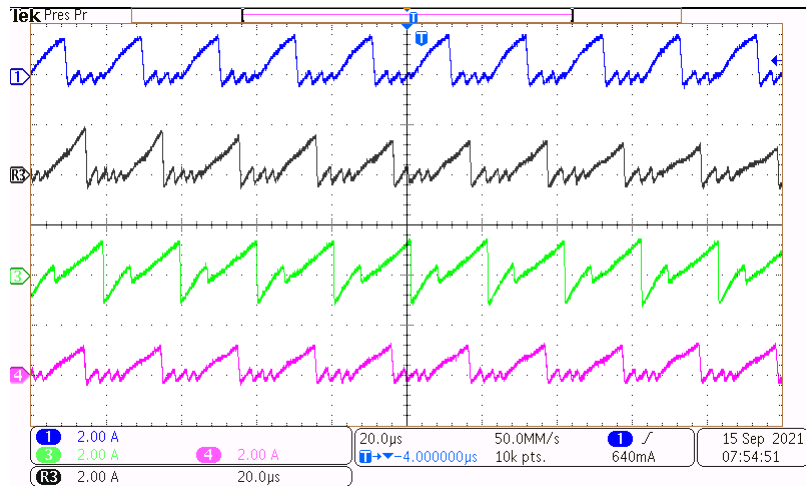


Figura 64: Respuesta en estado estacionario de corrientes a través de los inductores  $L_1$ ,  $L_2$ ,  $L_3$  y  $L_4$ , con un ciclo de trabajo del 50 %, a escala de tiempo de  $10\mu s$ .

En la Figura 65 se muestran las formas de onda de voltaje en los capacitores  $C_s$ , y  $C$ . El valor promedio de la corriente y voltaje de salida del convertidor al operar a un ciclo de trabajo del 50 % es de 700mA y 160V respectivamente con una potencia de 112W.

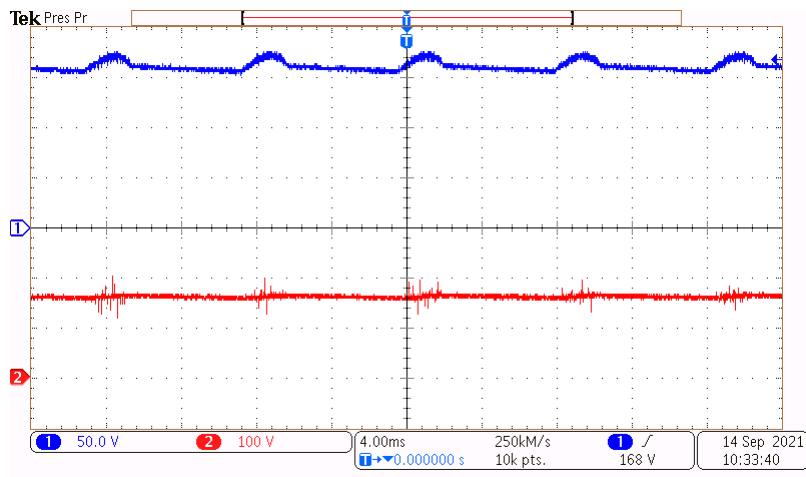


Figura 65: Respuesta en estado estacionario de voltaje del capacitor  $C_s$  y voltaje de salida  $v_{out}$  del convertidor reductor multifase, con un ciclo de trabajo del 50 %.

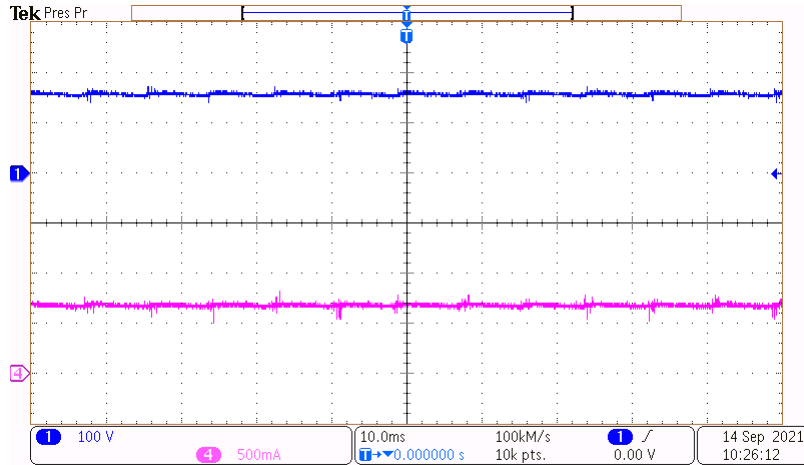


Figura 66: Respuesta en estado estacionario de voltaje  $v_{out}$  y  $i_{out}$  corriente de salida del convertidor reductor multifase, con un ciclo de trabajo del 50 %.

### 7.1.2. Resultados experimentales en lazo cerrado

Por otro lado, para la validación del convertidor reductor multifase en lazo cerrado se utilizó un voltaje de red de  $127V_{rms}$ , una carga de  $73\Omega$  y un voltaje de referencia de  $60V$  y  $90V$ . En la Figura 67 se muestran las formas de onda de voltaje y corriente de la red eléctrica y el espectro en frecuencia respectivamente. Como se observa las formas de onda voltaje y corriente de la Figura 67 (a) se encuentran en fase, con un factor de potencia del 0.9 y un nivel de THD de corriente del 35.9 % a un voltaje de referencia de  $60V$ .

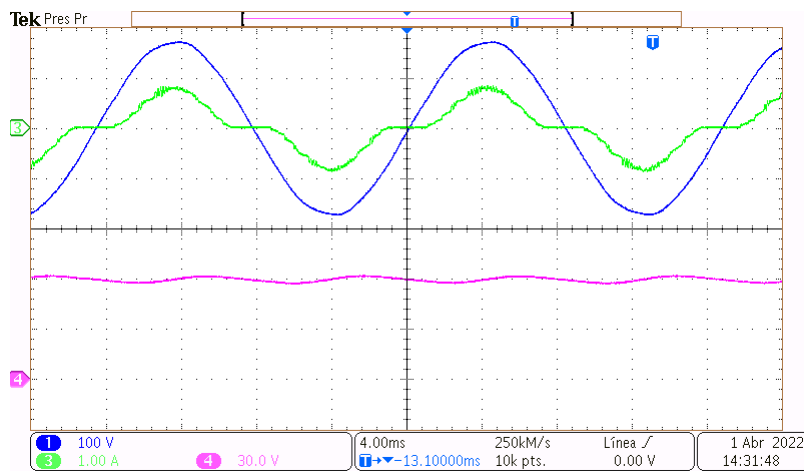


Figura 67: Respuesta en estado estacionario de voltaje de red  $v_s$ , corriente de red  $i_s$  y voltaje de salida  $v_{out}$ .

Los resultados mostrados en la Figura 68 corresponden a las formas de onda de los voltaje en los capacitores  $C_s$  y  $C$ , para un voltaje de referencia del 60V. La forma de onda que presenta el capacitor  $C_s$  es similar a la forma de onda del voltaje de red rectificado. Sin embargo, para este caso el valor mínimo del voltaje en el capacitor  $C_s$  es de 60V.

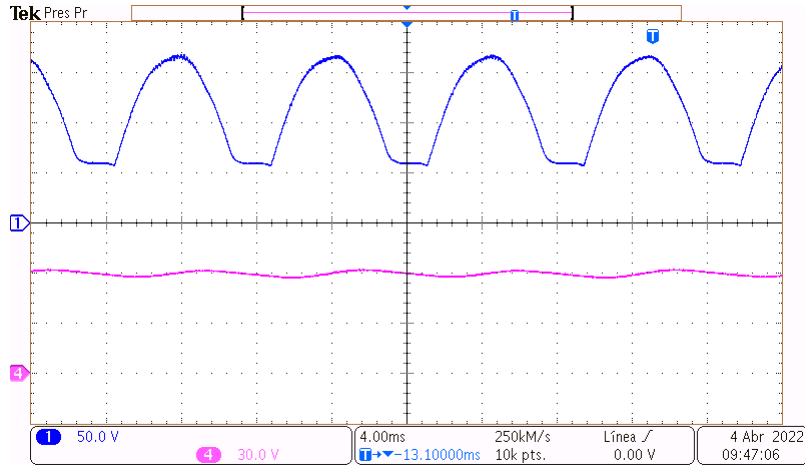


Figura 68: Respuesta en estado estacionario de voltaje de los capacitores  $C_s$  y  $C$ , con un voltaje de referencia de 60V.

En la Figura 69, se muestran las formas de onda del voltaje y corriente de salida del convertidor. Como se observa, el convertidor tiene un voltaje de 60V y una corriente de 800mA, presentando una potencia del alrededor de 50W.

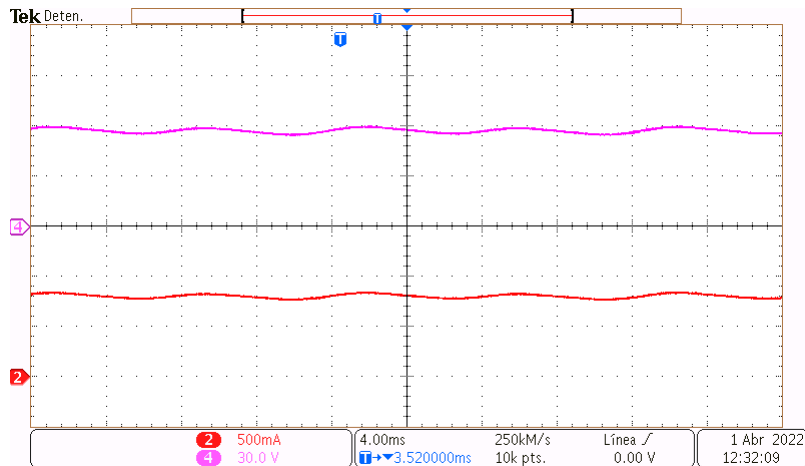


Figura 69: Respuesta en estado estacionario del voltaje y corriente de salida, con un voltaje de referencia de 60V.

La respuesta en estado estacionario del convertidor reductor multifase con un voltaje de referencia de 90V, se presenta en la Figura 70. En la Figura 70 (a) se muestran las formas de onda voltaje y corriente de red y voltaje de salida del convertidor. Como se observa el voltaje y corriente de red se encuentran en fase presentado un FP de 0.91. En este caso la THD de corriente de red es mayor a comparación al que presentó la Figura 67, debido que el ángulo de no conducción es mayor como se observa en la Figura 70 (a). El nivel de THD que presentó para este caso fue del 45.4 %, presentando el armónico tercero y quinto.

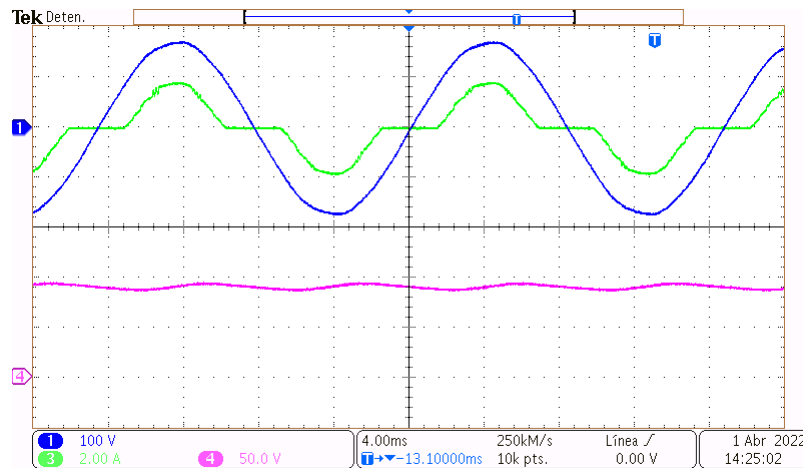


Figura 70: Respuesta en estado estacionario de voltaje de red  $v_s$ , corriente de red  $i_s$  y voltaje de salida  $v_{out}$ .

En la Figura 71 se muestra las formas de onda de voltaje de los capacitores  $C_s$  y  $C$  en lazo cerrado con un voltaje de referencia de 90V. Como se observa el voltaje en el capacitor  $C_s$  es continuo con valor mínimo de 90V y máximo de 180V.

Las formas de onda de voltaje y corriente de salida del convertidor en lazo cerrado para un voltaje de referencia, se muestran en la Figura 72. El voltaje de salida presenta una amplitud de 90V y una corriente de 1.2A, lo que genera que el convertidor este operando a una potencia de alrededor de 110W.

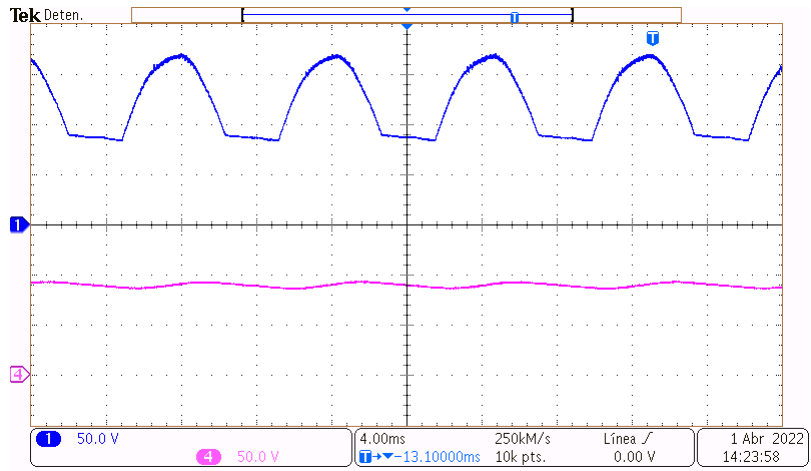


Figura 71: Respuesta en estado estacionario de voltaje de los capacitores  $C_s$  y  $C$ , con un voltaje de referencia de 90V.

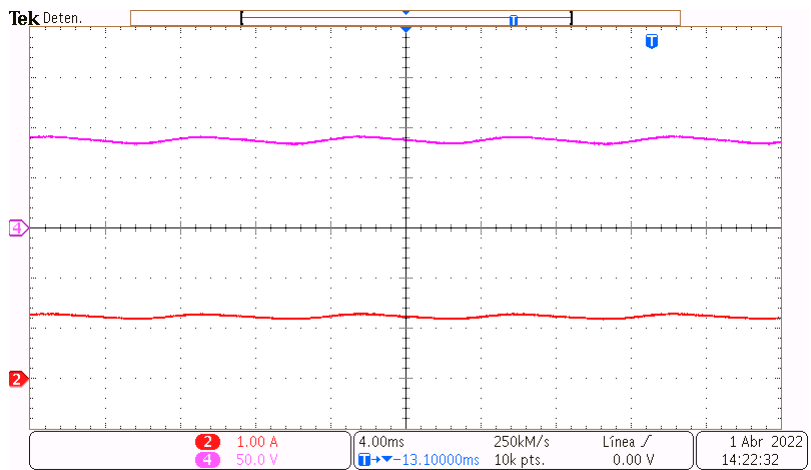


Figura 72: Respuesta en estado estacionario de voltaje  $v_{out}$  y corriente de salida  $i_{out}$ , con un voltaje de referencia de 90V.



## Pruebas dinámicas.

A continuación se presentan los resultados experimentales del convertidor reductor multifase en lazo cerrado ante cambios de resistencia de carga y de voltaje de referencia. En la Figura 73, se muestran las formas de onda de voltaje y corriente de salida y corriente de red ante un cambio de voltaje de referencia de 60V a 90V y de 90V a 60V.

Como se observa en la Figura 73 (a) las formas de onda presentan un transitorio suave, además de que el voltaje de salida converge de manera correcta a las referencias de voltaje. Las amplitudes de las corrientes aumentan con respecto al cambio de voltaje de referencia. La potencia del convertidor cambia de 50W a 110W y de 110W a 50W respectivamente.

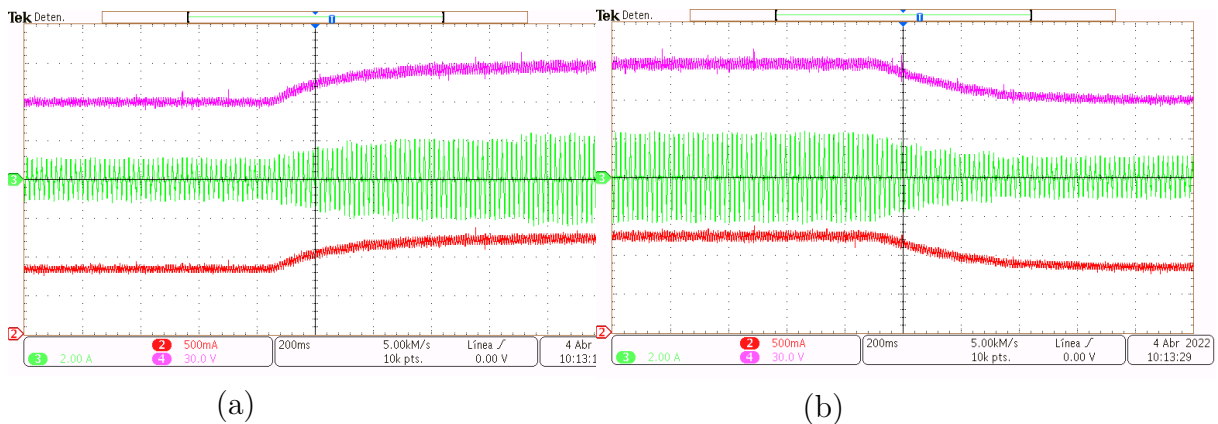


Figura 73: Respuesta dinámica del convertidor reductor multifase en lazo cerrado, ante un cambio de voltaje de referencia (a) de 60V a 90V, (b) de 90V a 60V.

Los resultados dinámicos ante un cambio de carga se muestran en la Figura 74. En la Figura 74 (a) se muestran las formas de onda de voltaje y corriente de salida del convertidor y corriente de la red eléctrica. Como se observa, ante el cambio de carga de  $73 \Omega$  a  $37 \Omega$  las amplitudes de las corrientes aumentan. Mientras la amplitud del voltaje de salida del convertidor se mantiene constante alrededor de los 60V.

Las respuestas del sistema en lazo cerrado ante un cambio de carga de tipo escalón de  $37 \Omega$  a  $73 \Omega$ , se muestra en la Figura 74 (b). Se observa que el voltaje de salida se mantiene constante, presentando un transitorio durante el cambio de carga, sin embargo en estado estacionario el voltaje converge a los 60V. Para este caso la potencia del convertidor cambia de 50W a 97W y de 97W a 50W.

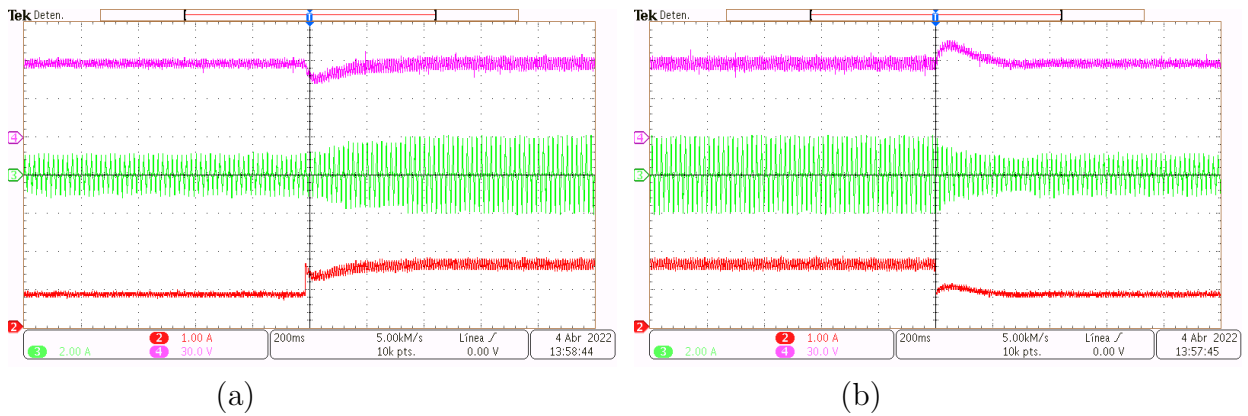


Figura 74: Respuesta dinámica del convertidor reductor multifase ante un cambio de carga (a) de  $73 \Omega$  a  $37 \Omega$ , (b) de  $37 \Omega$  a  $73 \Omega$ .

En la Tabla 11 se cuantifican los resultados obtenidos de niveles de THD, FP y potencias en lazo cerrado. Los cuales se registraron mediante el uso de el medidor de calidad de energía Fluke 435. Como se observa al tener un voltaje de salida de 90V el FP es mayor en comparación al tener un voltaje de 60V. Sin embargo, el nivel de THD para el voltaje de 90V es mayor en comparación al voltaje de 60V.

Tabla 11: Cuantificación de los resultados en términos de la calidad de la energía.

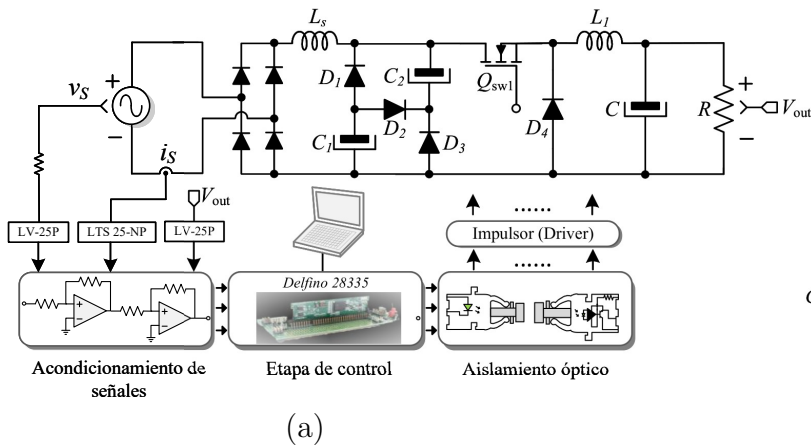
Medida	Voltaje de 60V	Voltaje de 90V
Potencia activa (P)	50W	110W
Potencia reactiva (Q)	0 VAR	0 VAR
Potencia aparente (S)	50 VA	110 VA
Factor de potencia (FP)	0.9	0.91
Factor de desplazamiento (DPF)	1	1
THD corriente de red	35.9 %	45.4 %

## 7.2. Resultados experimentales del convertidor reductor con amplia relación de conversión

### 7.2.1. Resultados experimentales en lazo abierto

En esta subsección se presentan los resultados experimentales en lazo abierto del convertidor reductor con relación de conversión extendida. Los resultados de lazo abierto se realizaron utilizando un voltaje de  $127 V_{rms}$ , una carga de  $80 \Omega$  y un ciclo de trabajo de 30 % y 60 %.

En la Figura 75 (a) se muestra el diagrama del sistema del convertidor reductor con relación de conversión de extendida que se usó para la validación experimental del convertidor. En la Figura 75 (b), se observa el prototipo experimental del convertidor diseñado.



Convertidor reductor con relación de conversión extendida.

Figura 75: Sistema del convertidor reductor con relación de conversión extendida.

En la Figura 76 se muestran las formas de onda de voltaje y corriente de red y la corriente del inductor  $L_1$ . Como se observa, las formas de onda de voltaje y corriente de red se encuentran en fase presentando un factor de potencia de 0.9.

Sin embargo, al igual que el convertidor reductor multifase, esta topología presenta un ángulo de no conducción alrededor del cruce por cero. Dado que, al ser una topología basada de un convertidor reductor, esta solo puede extraer potencia de la red cuando la amplitud del voltaje de red es mayor a la amplitud del voltaje de salida. Para este caso el nivel THD de corriente de red que presentó el convertidor fue de 37.2 %.

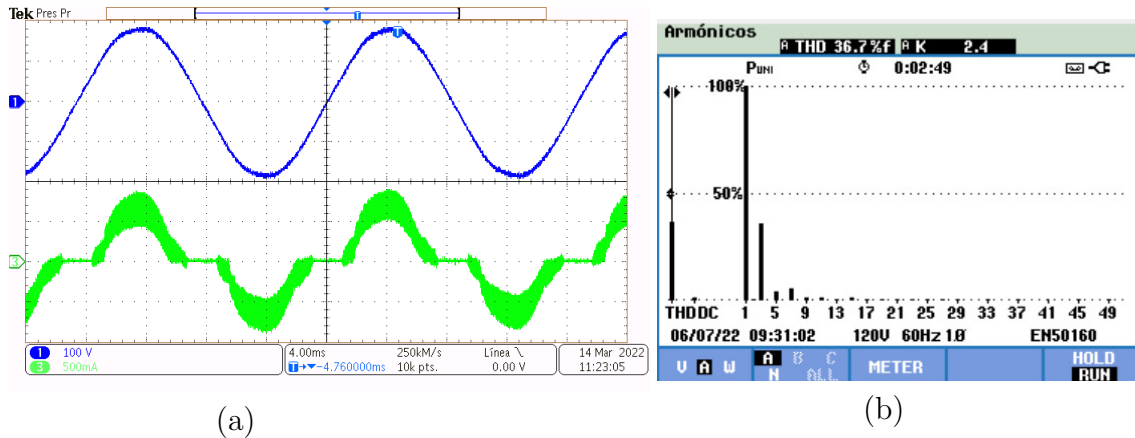


Figura 76: (a) Respuesta en estado estacionario del convertidor reductor con relación de conversión extendida voltaje y corriente de red, (b) espectro en frecuencia de la corriente de red.

Las formas de onda de voltaje y corriente de salida del convertidor en estado estacionario se muestran en la Figura 80. La amplitud que presenta el voltaje de salida del convertidor es de alrededor de 60V y la corriente es de 750mA, con una potencia de salida de 45W.

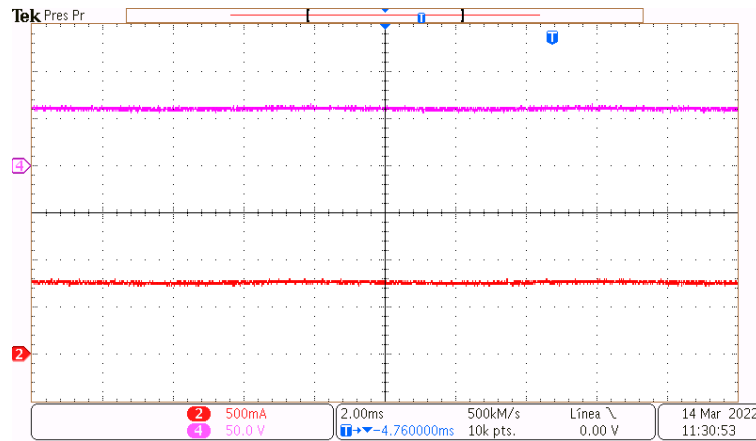


Figura 77: Respuesta en estado estacionario de voltaje  $v_{out}$  y corriente  $i_{out}$  de salida del convertidor reductor con relación de conversión extendida con un ciclo de trabajo del 30 %.

Los resultados utilizando un ciclo de trabajo de 60 % se muestran en la Figura 78. Como se observa, las formas de voltaje y corriente de red se encuentran en fase. Sin embargo el ángulo de no conducción es mayor en comparación con el convertidor operando con un ciclo de trabajo de 30 %. Esto provoca que el nivel de THD de corriente de red aumente, presentando un nivel del 63.9 % y un FP del 0.84.

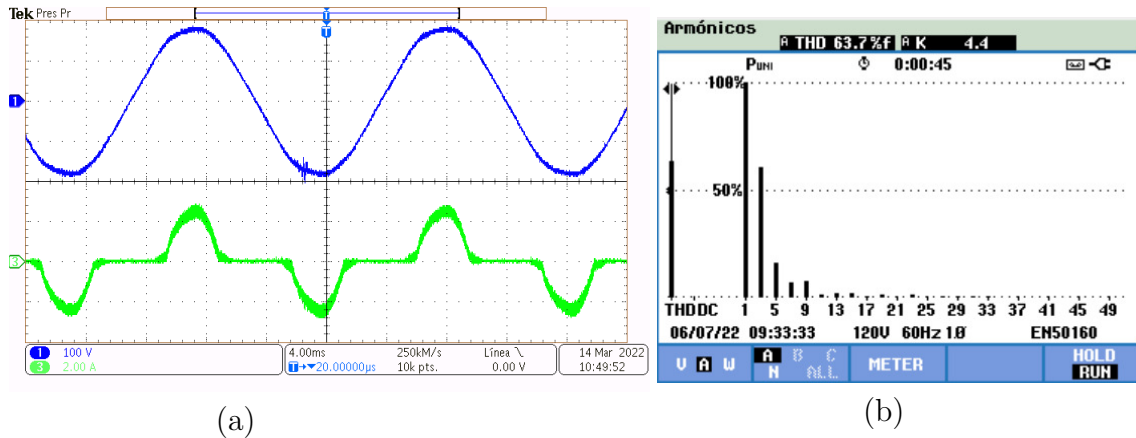


Figura 78: Respuesta en estado estacionario del convertidor reductor con relación de conversión extendida (a) voltaje  $v_s$  y corriente  $i_s$  de red, con un ciclo de trabajo del 60 %, (b) espectro en frecuencia de la corriente de red.

En la Figura 79, se observa las formas de onda de corriente de red y del inductor  $L_1$ . La corriente del inductor se encuentra operando en MCD, donde el valor máximo que toma la corriente del inductor es del alrededor de 7A.

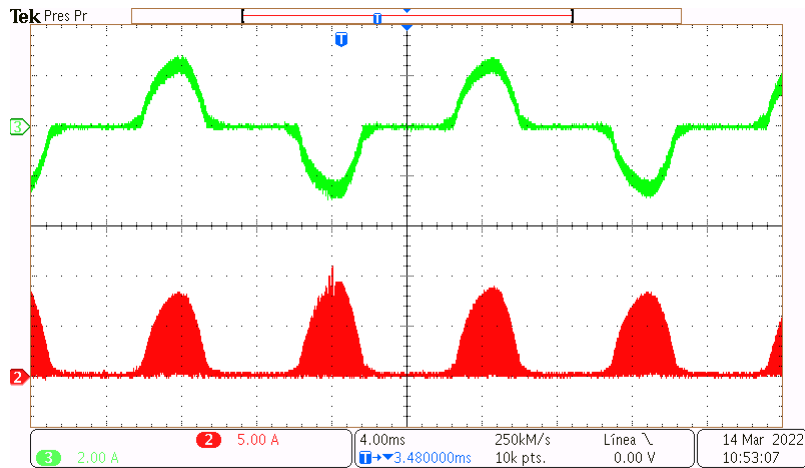


Figura 79: Respuesta en estado estacionario del convertidor reductor con relación de conversión extendida corriente de red  $i_s$  y del inductor  $L_1$ , con un ciclo de trabajo del 60 %.

La respuesta en estado estacionario del voltaje y corriente del convertidor al operar a un ciclo de trabajo del 60% se muestran en la Figura 80. Como se observa al operar el convertidor a un ciclo de trabajo de 0.6, el convertidor presenta un voltaje de salida de 100V y una corriente de 1.3A, con una potencia de salida de 130W.

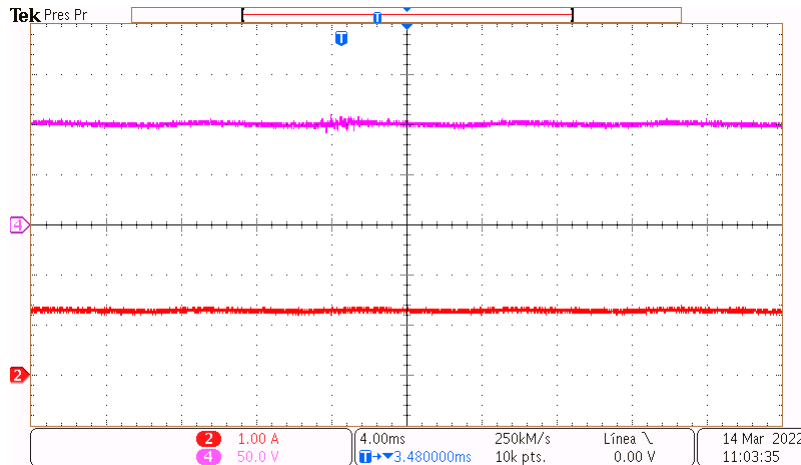


Figura 80: Respuesta en estado estacionario de voltaje  $v_{out}$  y corriente de salida  $i_{out}$  del convertidor reductor con relación de conversión extendida, con un ciclo de trabajo del 60%.

### 7.2.2. Resultados en lazo cerrado

La evaluación del convertidor reductor con relación de conversión extendida en lazo cerrado se realizó utilizando un voltaje de  $127V_{rms}$ , una carga de  $80 \Omega$  y un voltaje de referencia de 60V y 90V. La validación del convertidor se realizó empleando la ley de control descrita en la Sección 4.3.4.

En la Figura 81 se muestran las formas de onda de voltaje y corriente de la red eléctrica y voltaje de salida con un voltaje de referencia de 60V. Como se observa el voltaje y corriente se encuentran en fase presentando un FP de 0.88. En nivel de THD de corriente que tiene en lazo cerrado es 50.5%

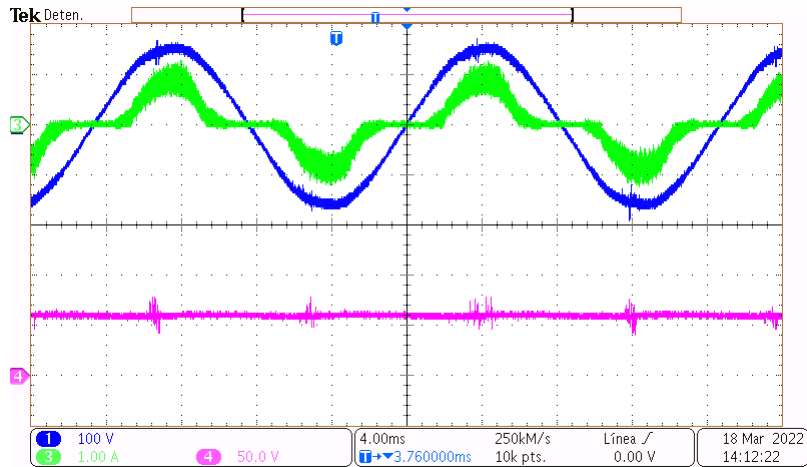


Figura 81: Respuesta en estado estacionario de voltaje  $v_s$  y corriente de red  $i_s$ , y voltaje de salida  $v_{out}$  del convertidor reductor con relación de conversión extendida, con un voltaje de referencia de 60V.

Los resultados en estado estacionario del voltaje y corriente de salida del convertidor con un voltaje de referencia se muestran en la Figura 82. Se observa que el voltaje de salida del convertidor se mantiene en los 60V, mientras la corriente de salida presenta una amplitud de 750mA, con una potencia de salida de 45W.

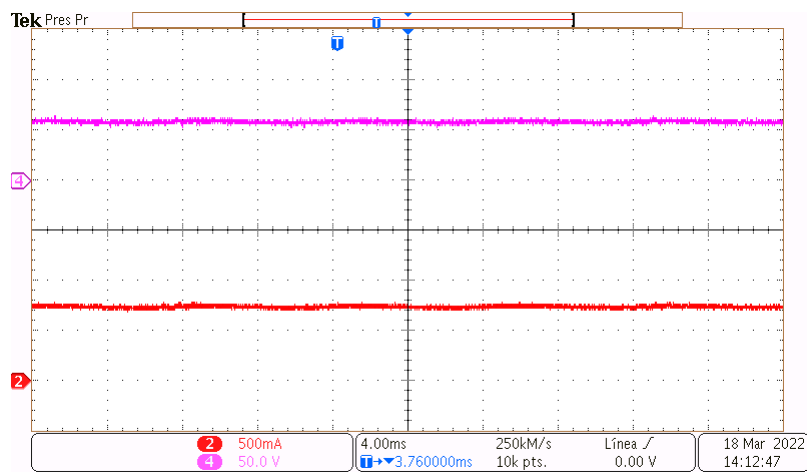


Figura 82: Respuesta en estado estacionario de voltaje  $v_{out}$  y corriente de salida  $i_{out}$  del convertidor reductor con relación de conversión extendida, con un voltaje de referencia de 60V.

La respuesta en estado estacionario del convertidor con un voltaje de referencia de 90V, se muestra en la Figura 81. En la Figura 81 se observa que el voltaje y corriente de red se encuentran en fase teniendo un FP el convertidor del 0.83 y una THD de corriente del 64.8%.

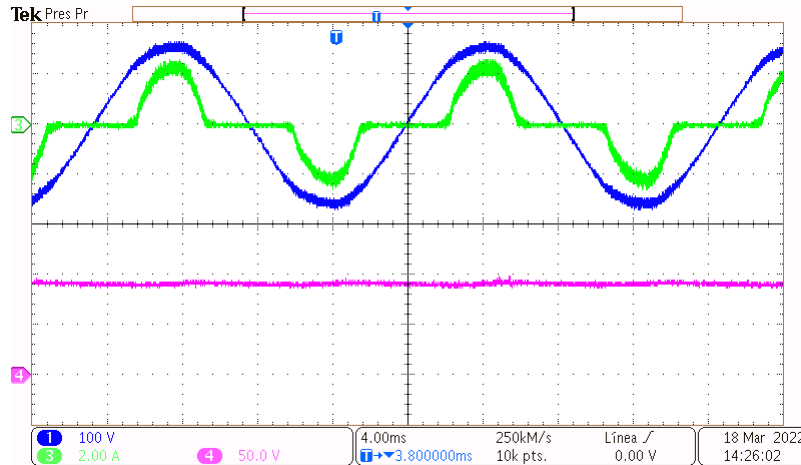


Figura 83: Respuesta en estado estacionario de voltaje  $v_s$  y corriente de red  $i_s$  y voltaje de salida  $v_{out}$  del convertidor reductor con relación de conversión extendida, con un voltaje de referencia de 90V.

Las formas de onda mostradas en la Figura 84, corresponden a las gráficas de voltaje y corriente de salida del convertidor con un voltaje de referencia de 90V. Como se observa el voltaje se mantiene en los 90V y la corriente de salida tiene una amplitud de 1.1A, operando así a una potencia de 100W.

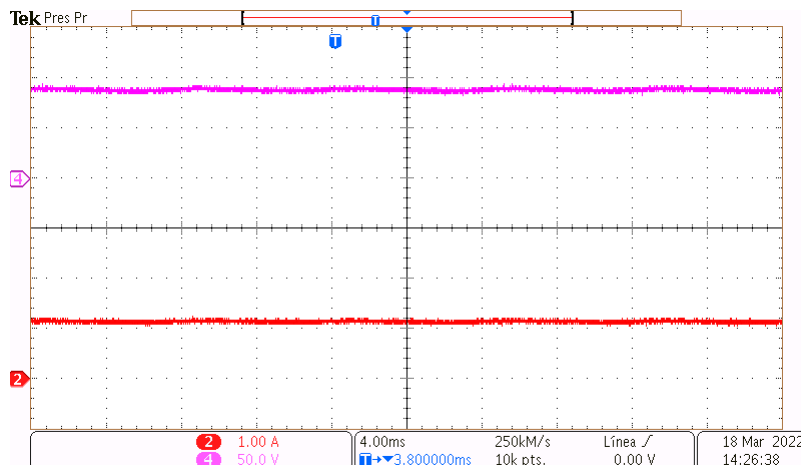


Figura 84: Respuesta en estado estacionario de voltaje  $v_{out}$  y corriente de salida  $i_{out}$  del convertidor reductor con un voltaje de referencia de 90V.



## Pruebas dinámicas

A continuación se presenta los resultados experimentales del convertidor reductor con relación de conversión extendida en lazo cerrado ante cambios de carga y de voltaje de referencia de 60A a 90V y de 90V a 60V. En la Figura 85, se muestra las formas de onda de voltaje y corriente de salida y corriente de red ante un cambio de voltaje de referencia. Como se observa el voltaje de salida del convertidor converge de manera correcta a las referencias de voltaje. La potencia del convertidor pasa de 45W a 100W y de 100W a 45W.

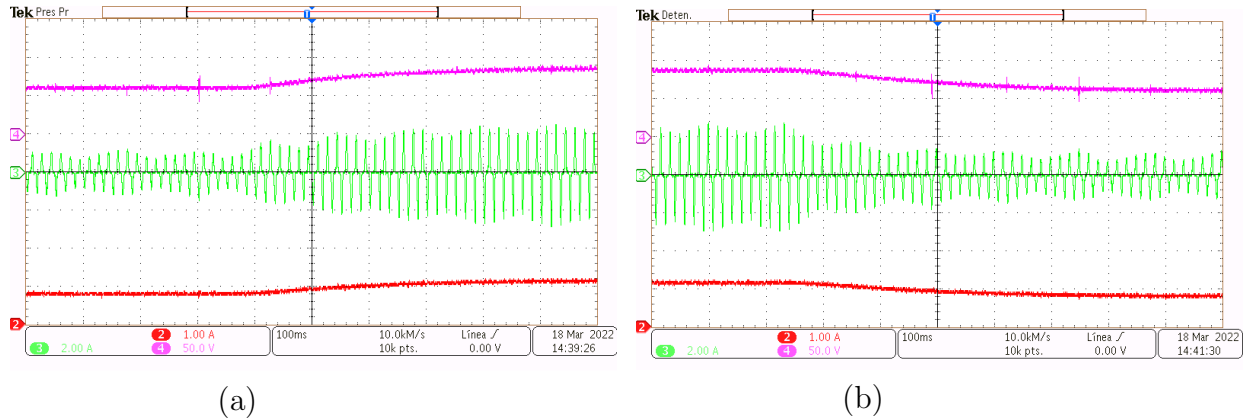


Figura 85: Respuesta dinámica del convertidor reductor con relación de conversión extendida, ante un cambio de voltaje (a) de 60V a 90V, (b) de 90V a 60V.

Los resultados dinámicos ante un cambio de carga se muestran en la Figura 86. En la Figura 86 (a) se muestran las formas de onda de voltaje y corriente de salida ante un cambio de carga de  $80\ \Omega$  a  $40\ \Omega$ . Como se observa la amplitud de la corriente cambia con respecto al cambio de resistencia, sin embargo el voltaje se mantiene constante alrededor de los 60V.

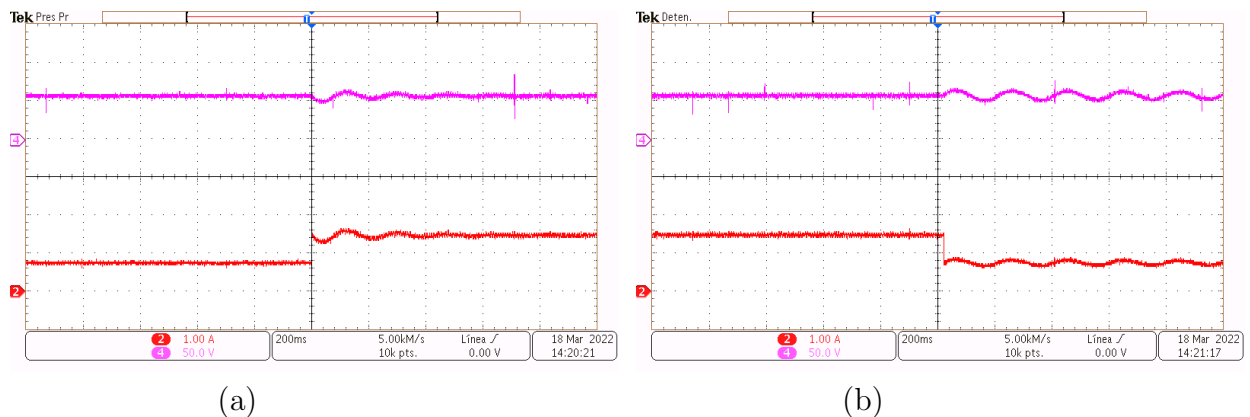


Figura 86: Respuesta dinámica del convertidor reductor con relación de conversión extendida ante un cambio de voltaje (a) de 60V a 90V, (b) de 90V a 60V.

En la Figura 86 (b) se muestra las formas de onda de voltaje ante un cambio de carga de  $40 \Omega$  a  $80 \Omega$ . Para este caso la potencia del convertidor pasa de  $90\text{W}$  a  $45\text{W}$ . En la Tabla 12 se resume los resultados obtenidos de niveles de THD, FP y potencias en lazo cerrado del convertidor. Los cuales se registraron al igual con el medidor de calidad de la energía Fluke 435. El convertidor presentó un mayor FP y menor THD de corriente de red, cuando se encuentra operando a una potencia nominal de  $90\text{W}$ . Mientras al operar el convertidor a un voltaje de salida de  $90\text{V}$ , el nivel de FP es menor.

Tabla 12: Cuantificación de los resultados en términos de la calidad de la energía.

<b>Medida</b>	Voltaje de 60V con $40 \Omega$	Voltaje de 60V con $80 \Omega$	Voltaje de 90V con $80 \Omega$
Potencia activa (P)	90 W	45 W	100 W
Potencia reactiva (Q)	0 VAR	0 VAR	0 VAR
Potencia aparente (S)	90 VA	45 VA	100 VA
Factor de potencia (FP)	0.9	0.88	0.83
Factor de desplazamiento (DPF)	1	1	1
THD corriente de red	46.9 %	50.5 %	64.8 %

## 8. Conclusiones

En este trabajo se propusieron dos topologías de convertidores CA-CD para aplicaciones de corrección de factor de potencia. Las topologías propuestas consisten de un rectificador de onda completa no controlado y un convertidor CD-CD de tipo reductor. Las aplicaciones de los convertidores propuestos son en sistemas CA-CD de baja potencia.

Se presentaron los análisis de un convertidor reductor convencional operando en modo conducción discontinua. Este análisis permitió obtener los parámetros de diseño del convertidor reductor multifase y del convertidor reductor con relación de conversión extendida. Se realizó el análisis de las topologías propuestas, se presentaron las formas de onda teóricas de cada topología. Además de obtener las expresiones matemáticas que describen el comportamiento de los convertidores.

Se presentaron y comprobaron dos controladores para el convertidor reductor multifase y el convertidor reductor con relación de conversión extendida. Los controladores hacen uso de tres variables sensadas, las cuales son voltaje y corriente de la red y voltaje de salida del convertidor. Se observó que el controlador propuesto para el convertidor reductor multifase cumple con los dos objetivos de control, ya que garantiza una regulación de voltaje de salida y un factor de potencia cercano a la unidad. Para el caso del controlador de propuesto para el convertidor reductor con relación de conversión extendida. Se determinó que la ley de control garantiza un factor de potencia de cercano a la unidad un bajo contenido armónico en la corriente de red.

Para la implementación y validación de las dos topologías propuestas se realizó el diseño de los prototipos experimentales de los convertidores, la etapa de sensado y la etapa de control. Se realizó el diseño de una interfaz gráfica que permite implementar los controladores de una manera más fácil.

Se obtuvieron resultados experimentales de los dos convertidores tanto en lazo abierto como en lazo cerrado. Se observó que los resultados experimentales fueron satisfactorios. Los resultados en lazo cerrado para el convertidor reductor multifase y convertidor reductor con relación de conversión extendida muestran que el factor de potencia que presentan es cercano a la unidad. Se probaron los convertidores a una potencia de salida máxima de 100W.

## 9. Productividad Académica

- C. J. Rodríguez-Cortés, J. M. Sosa, P. R. Martínez, A. R. López and M. A. Juárez, Brief Review of Power Converters for On-Board Vehicle Battery Charging, 2021 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), 2021, pp. 1-6, doi: 10.1109/ROPEC53248.2021.9668094.
- Adolfo R. Lopez; Christopher J. Cortés; M. Gilberto Muñoz; J. A. Verdin; Jesús F. Pérez; G. Vazquez; José M. Sosa; J. Aguayo; Susana De León Aldaco, Harmonic Mitigation in a Multilevel Inverter with the Newton Raphson Method and the Particle Swarm Optimization, 2021 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), 2021, pp. 1-6, doi:10.1109/ROPEC53248.2021.9668091.
- Christopher J. Rodríguez Cortes, José M. Sosa Zúñiga, Mario A. Juárez Balderas, Gilberto Muñoz Moreno. Convertidores con Corrección del Factor de Potencia. Tercer seminario de Cuerpos Académicos, 6 de Septiembre, Irapuato Gto.
- Juana Edith Romero Pérez, José Miguel Sosa Zúñiga, Christopher Jesús Rodríguez Cortés, Gerardo Vázquez Guzmán y Gilberto Muñoz Moreno, Evaluación numérica de convertidores CD-CD no aislados con una etapa de rectificación no controlada, XVIII Encuentro Participación de la mujer en la Ciencia. 27-30 Septiembre 2021 León Guanajuato.

## Referencias

- [1] J. W. Kolar and T. Friedli, *The Essence of Three-Phase PFC Rectifier Systems—Part I*, in IEEE Transactions on Power Electronics, vol. 28, no. 1, pp. 176-198, Jan. 2013, doi: 10.1109/TPEL.2012.2197867.
- [2] T. Friedli, M. Hartmann and J. W. Kolar, *The Essence of Three-Phase PFC Rectifier Systems—Part II* in IEEE Transactions on Power Electronics, vol. 29, no. 2, pp. 543-560, Feb. 2014, doi: 10.1109/TPEL.2013.2258472.
- [3] Munuswamy, R., Govindarajan, U. and Anbukumar, K. (2020), Performance comparison and stability analysis of ACM and ENLC controlled SEPIC PFC converter. IET Power Electronics, 13: 991-1001. <https://doi.org/10.1049/iet-pel.2019.0664>
- [4] A. Kouchaki and M. Nymand, *Analytical Design of Passive LCL Filter for Three-Phase Two-Level Power Factor Correction Rectifiers*, in IEEE Transactions on Power Electronics, vol. 33, no. 4, pp. 3012-3022, April 2018, doi: 10.1109/TPEL.2017.2705288.
- [5] M. Liserre, F. Blaabjerg and S. Hansen, *Design and control of an LCL-filter-based three-phase active rectifier* in IEEE Transactions on Industry Applications, vol. 41, no. 5, pp. 1281-1291, Sept.-Oct. 2005, doi: 10.1109/TIA.2005.853373.
- [6] A. Kouchaki and M. Nymand, *LCL filter design for three-phase two-level power factor correction using line impedance stabilization network*, 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016, pp. 2382-2388, doi: 10.1109/APEC.2016.7468199.
- [7] D. Biel, A. Dòria-Cerezo y E. Fossas, *Sliding mode control of a single-phase LCL full-bridge rectifier*, IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society, 2013, pp. 3752-3757, doi: 10.1109/IECON.2013.6699733
- [8] R. Pena-Alzola, M. Liserre, F. Blaabjerg, R. Sebastián, J. Dannehl y F. W. Fuchs, *Analysis of the passive damping losses in LCL-filter based grid converters*, Power Electron. IEEE Trans, vol. 28, no. 6, pp. 2642-2646, 2013.

- [9] A. Kouchaki, M. Nymand and R. Lazar, *Non-iterative, analytic-based passive LCL filter design approach for three-phase two-level power factor correction converters*, 2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe), 2016, pp. 1-10, doi: 10.1109/EPE.2016.7695424.
- [10] R. Beres, X. Wang, F. Blaabjerg, C. L. Bak and M. Liserre, *Comparative evaluation of passive damping topologies for parallel grid-connected converters with LCL filters*, 2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA), 2014, pp. 3320-3327, doi: 10.1109/IPEC.2014.6870163.
- [11] L. Ming, Z. Xin, X. Kong, C. Yin and P. C. Loh, *Power Factor Correction and Harmonic Elimination for LCL-Filtered Three-Level Photovoltaic Inverter with Inverter-Side Current Control*, IECON 2019 - 45th Annual Conference of the IEEE Industrial Electronics Society, 2019, pp. 3405-3410, doi: 10.1109/IECON.2019.8927558.
- [12] Wu Weimin, He Yuanbin, Tang Tianhao y F. Blaabjerg, *A New Design Method for the Passive Damped LCL and LLCL Filter-Based Single-Phase Grid-Tied Inverter*, Industrial Electronics IEEE Trans, vol. 60, no. 10, pp. 4339-4350, octubre de 2013.
- [13] R. Beres, Wang Xiongfei, F. Blaabjerg, C.L. Bak y M. Liserre, *A review of passive filters for grid-connected voltage source converters*, Applied Power Electronics Conference and Exposition (APEC), pp. 2208-2215, marzo de 2014.
- [14] Y. Jiao y F.C. Lee, *LCL filter design and inductor current ripple analysis for 3-level NPC grid interface converter*, Energy Conversion Congress and Exposition (ECCE), pp. 1911-1918, septiembre de 2014.
- [15] C. Branas, F. J. Azcondo y S. Bracho, *Evaluation of an electronic ballast circuit for HID lamps with passive power factor correction*, IEEE 2002 28th Annual Conference of the Industrial Electronics Society. IECON 02, 2002, pp. 371-376 vol.1, doi: 10.1109/IECON.2002.1187537.
- [16] R. R. Verderber, O. C. Morse and W. R. Alling, *Harmonics from compact fluorescent lamps*, in IEEE Transactions on Industry Applications, vol. 29, no. 3, pp. 670-674,

May-June 1993, doi: 10.1109/28.222443.

- [17] M. A. D. Costa, R. N. do Prado, A. Campos y A. R. Seidel, *An analysis about valley fill filters applied to electronic ballasts*, IECON'03. 29th Annual Conference of the IEEE Industrial Electronics Society (IEEE Cat. No.03CH37468), 2003, pp. 509-514 vol.1, doi: 10.1109/IECON.2003.1280032.
  
- [18] J. Liu, J. Zeng, R. Hu and K. W. E. Cheng, *A Valley-Fill Driver With Current Balancing for Parallel LED Strings Used for High-Frequency AC Power Distribution of Vehicle*, in IEEE Transactions on Transportation Electrification, vol. 3, no. 1, pp. 180-190, March 2017, doi: 10.1109/TTE.2017.2656142.
  
- [19] J. Sebastián, I. Castro, D. G. Lamar, A. Vázquez and K. Martín, *High power factor modular polyphase AC/DC converters with galvanic isolation based on Resistor Emulators*, 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016, pp. 25-32, doi: 10.1109/APEC.2016.7467847.
  
- [20] R. Erickson, M. Madigan and S. Singer, *Design of a simple high-power-factor rectifier based on the flyback converter*, Fifth Annual Proceedings on Applied Power Electronics Conference and Exposition, 1990, pp. 792-801, doi: 10.1109/APEC.1990.66382.
  
- [21] Christopher J. R. Cortés, J. M Sosa Zúñiga, Mario Alberto J. Balderás, Gilberto Muñoz Moreno *Convertidores CA-CD con Corrección del Factor de Potencia*, Cuerpos academicos, Irapuato Gto.
  
- [22] B. Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey and D. P. Kothari, *A review of single-phase improved power quality AC-DC converters* in IEEE Transactions on Industrial Electronics, vol. 50, no. 5, pp. 962-981, Oct. 2003, doi: 10.1109/TIE.2003.817609.
  
- [23] F. Musavi, M. Edington, W. Eberle and W. G. Dunford, *Evaluation and Efficiency Comparison of Front End AC-DC Plug-in Hybrid Charger Topologies*, in IEEE Transactions on Smart Grid, vol. 3, no. 1, pp. 413-421, March 2012, doi: 10.1109/TSG.2011.2166413.

- [24] B. R. Ananthpadmanabha, R. Maurya and S. R. Arya, *Improved Power Quality Switched Inductor Cuk Converter for Battery Charging Applications*, in IEEE Transactions on Power Electronics, vol. 33, no. 11, pp. 9412-9423, Nov. 2018, doi: 10.1109/TPEL.2018.2797005.
- [25] C. J. Rodríguez-Cortés, J. M. Sosa, P. R. Martínez, A. R. López and M. A. Juárez, *Brief Review of Power Converters for On-Board Vehicle Battery Charging*, 2021 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), 2021, pp. 1-6, doi: 10.1109/ROPEC53248.2021.9668094.
- [26] M. T. Galelli, M. da Silva Vilela, E. A. A. Coelho, J.B. Vieira, L.C. de Freitas y V. J. Farias, *Proposal of a hysteresis controller with constant switching frequency*, Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, 2005. APEC 2005., 2005, pp. 1742-1747 Vol. 3, doi: 10.1109/APEC.2005.1453276.
- [27] R. Redl and B. P. Erisman, *Reducing distortion in peak-current-controlled boost power-factor correctors*, Proceedings of 1994 IEEE Applied Power Electronics Conference and Exposition - ASPEC'94, 1994, pp. 576-583 vol.2, doi: 10.1109/APEC.1994.316346.
- [28] M. Subbarao, C. S. Babu, S. Satyanarayana and S. L. V. Sravan Kumar, *Analysis and design of Peak Current controlled IBFC for high power factor and tight voltage regulation*, 2014 International Conference on Advances in Electrical Engineering (ICAEE), 2014, pp. 1-4, doi: 10.1109/ICAEE.2014.6838487.
- [29] R. Redl and L. Balogh, *Rms dc peak and harmonic currents in high-frequency power-factor correctors with capacitive energy storage*, Proceedings of APEC '92, pp. 533-540.
- [30] J. P. Gegner and C. Q. Lee, *Linear peak current mode control: a simple active power factor correction control technique for continuous conduction mode*, PESC Record. 27th Annual IEEE Power Electronics Specialists Conference, 1996, pp. 196-202 vol.1, doi: 10.1109/PESC.1996.548581.
- [31] G. Escobar, P. R. Martinez, A. A. Valdez, J. Leyva-Ramos and M. Hernandez-Gomez, *A Repetitive-Based Controller for a Power Factor Precompensator With Harmonic Compensation*, 2005 IEEE 36th Power Electronics Specialists Conference, 2005, pp.



2363-2369, doi: 10.1109/PESC.2005.1581963.

- [32] F. Canales, G. Escobar, A. Olmos, G. Guerrero y M. Hernández-Gómez, *A charge control for interleaved operation of a PFC boost converter*, 2010 IEEE International Symposium on Industrial Electronics, 2010, pp. 2987-2992, doi: 10.1109/ISIE.2010.5637657.
- [33] M. A. Dalla Costa, J. M. Alonso, T. B. Marchesan, M. Cervi and R. N. Prado, *Electronic Ballasts for HID Lamps*, in IEEE Industry Applications Magazine, vol. 17, no. 2, pp. 54-59, March-April 2011, doi: 10.1109/MIAS.2010.939816.
- [34] K. Modepalli and L. Parsa, *Lighting Up with a Dual-Purpose Driver: A Viable Option for a Light-Emitting Diode Driver for Visible Light Communication*, in IEEE Industry Applications Magazine, vol. 23, no. 2, pp. 51-61, March-April 2017, doi: 10.1109/MIAS.2016.2600731.
- [35] D. Kinzer and S. Oliver, *Monolithic HV GaN Power ICs: Performance and application*, in IEEE Power Electronics Magazine, vol. 3, no. 3, pp. 14-21, Sept. 2016, doi: 10.1109/MPEL.2016.2585474.
- [36] H. Luo, J. Xu, D. He and J. Sha, *Pulse Train Control Strategy for CCM Boost PFC Converter With Improved Dynamic Response and Unity Power Factor*, in IEEE Transactions on Industrial Electronics, vol. 67, no. 12, pp. 10377-10387, Dec. 2020, doi: 10.1109/TIE.2019.2962467.
- [37] J. Wang, S. Wu, Y. Jiang and H. Chiu, *A Dual-Mode Controller for the Boost PFC Converter*, in IEEE Transactions on Industrial Electronics, vol. 58, no. 1, pp. 369-372, Jan. 2011, doi: 10.1109/TIE.2010.2051391.
- [38] G. Escobar, M. Hernandez-Gomez, P. R. Martinez and M. F. Martinez-Montejano, *A Repetitive-Based Controller for a Power Factor Precompensator*, in IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 54, no. 9, pp. 1968-1976, Sept. 2007, doi: 10.1109/TCSI.2007.902614.

- [39] J. Lai and D. Chen, *Design consideration for power factor correction boost converter operating at the boundary of continuous conduction mode and discontinuous conduction mode*, Proceedings Eighth Annual Applied Power Electronics Conference and Exposition,, 1993, pp. 267-273, doi: 10.1109/APEC.1993.290621.
- [40] D. Chen and J. -. Lai, *A study of power correction boost converter operating at CCM-DCM mode*, Proceedings of Southeastcon '93, 1993, pp. 6 p.-, doi: 10.1109/SECON.1993.465717.
- [41] X. Zhang and J. W. Spencer, *Analysis of Boost PFC Converters Operating in the Discontinuous Conduction Mode*, in IEEE Transactions on Power Electronics, vol. 26, no. 12, pp. 3621-3628, Dec. 2011, doi: 10.1109/TPEL.2011.2160206.
- [42] K. De Gussemme, D. M. Van de Sype, A. P. M. Van den Bossche and J. A. Melkebeek, *Input-Current Distortion of CCM Boost PFC Converters Operated in DCM* in IEEE Transactions on Industrial Electronics, vol. 54, no. 2, pp. 858-865, April 2007, doi: 10.1109/TIE.2007.892252.
- [43] Foroozeshfar, R.; Adib, E. *Three-phase ripple free DCM boost converter with low THD*, IET Power Electron. 2019, 12, 120–128.
- [44] Y. Wei, Q. Luo, J. Wang and S. Pengju, *Analysis and design of the DCM operation boost PFC converter with magnetic control*, IET Power Electron., vol. 12, no. 14, pp. 3697-3706, Dec. 2019.
- [45] Jingquan Chen, D. Maksimovic and R. W. Erickson, *Analysis and design of a low-stress buck-boost converter in universal-input PFC applications*, in IEEE Transactions on Power Electronics, vol. 21, no. 2, pp. 320-329, March 2006, doi: 10.1109/TPEL.2005.869744.
- [46] Singh, S., Bist, V., Singh, B. and Bhuvaneswari, G. (2015), *Power factor correction in switched mode power supply for computers using canonical switching cell converter*, IET Power Electronics, 8: 234-244. <https://doi.org/10.1049/iet-pel.2014.0123>

- [47] B. A. Miwa, D. M. Otten and M. E. Schlecht, *High efficiency power factor correction using interleaving techniques*, [Proceedings] APEC '92 Seventh Annual Applied Power Electronics Conference and Exposition, Boston, MA, USA, 1992, pp. 557-568, doi: 10.1109/APEC.1992.228361.
- [48] P. Das, M. Pahlevaninezhad, J. Drobnik, G. Moschopoulos and P. K. Jain, *A Nonlinear Controller Based on a Discrete Energy Function for an AC/DC Boost PFC Converter*, in IEEE Transactions on Power Electronics, vol. 28, no. 12, pp. 5458-5476, Dec. 2013, doi: 10.1109/TPEL.2012.2232681.
- [49] F. Musavi, M. Edington, W. Eberle and W. G. Dunford, *Evaluation and efficiency Comparison of Front End AC-DC Plug-in Hybrid Charger Topologies*, in IEEE Transactions on Smart Grid, vol. 3, no. 1, pp. 413-421, March 2012, doi: 10.1109/TSG.2011.2166413.
- [50] L. Huber, B. T. Irving and M. M. Jovanovic, *Open-Loop Control Methods for Interleaved DCM/CCM Boundary Boost PFC Converters*, in IEEE Transactions on Power Electronics, vol. 23, no. 4, pp. 1649-1657, July 2008, doi: 10.1109/TPEL.2008.924611.
- [51] F. Yang, X. Ruan, G. Wu and Z. Ye, *Discontinuous-Current Mode Operation of a Two-Phase Interleaved Boost DC-DC Converter With Coupled Inductor*, in IEEE Transactions on Power Electronics, vol. 33, no. 1, pp. 188-198, Jan. 2018, doi: 10.1109/TPEL.2017.2669401.
- [52] Wang, C.-M., Lin, C.-H., Lu, C.-M. and Li, J.-C. (2015), *Design and realisation of a zero-voltage transition pulse-width modulation interleaved boost power factor correction converter*. IET Power Electronics, 8: 1542-1551. <https://doi.org/10.1049/iet-pel.2014.0313>.
- [53] S. Gangavarapu and A. K. Rathore, *Three-Phase Buck-Boost Derived PFC Converter for More Electric Aircraft*, in IEEE Transactions on Power Electronics, vol. 34, no. 7, pp. 6264-6275, July 2019, doi: 10.1109/TPEL.2018.2877509.
- [54] M. A. Al-Saffar, E. H. Ismail and A. J. Sabzali, *Integrated Buck-Boost-Quadratic Buck PFC Rectifier for Universal Input Applications*, in IEEE Transactions on Power

- Electronics, vol. 24, no. 12, pp. 2886-2896, Dec. 2009, doi: 10.1109/TPEL.2009.2023323.
- [55] X. Liu, J. Xu, Z. Chen and N. Wang, *Single-Inductor Dual-Output Buck-Boost Power Factor Correction Converter*, in IEEE Transactions on Industrial Electronics, vol. 62, no. 2, pp. 943-952, Feb. 2015, doi: 10.1109/TIE.2014.2334659.
- [56] A. Dixit, K. Pande, S. Gangavarapu and A. K. Rathore, *DCM-Based Bridgeless PFC Converter for EV Charging Application*, in IEEE Journal of Emerging and Selected Topics in Industrial Electronics, vol. 1, no. 1, pp. 57-66, July 2020, doi: 10.1109/JESTIE.2020.2999595.
- [57] M. O. Badawy, Y. Sozer y J. A. De Abreu-Garcia, *A Novel Control for a Cascaded Buck-Boost PFC Converter Operating in Discontinuous Capacitor Voltage Mode*, en IEEE Transactions on Industrial Electronics, vol. 63, no. 7, pp. 4198-4210, julio de 2016, doi: 10.1109/TIE.2016.2539247.
- [58] J. M. Alonso, J. Vina, D. G. Vaquero, G. Martinez and R. Osorio, *Analysis and Design of the Integrated Double Buck-Boost Converter as a High-Power-Factor Driver for Power-LED Lamps*, in IEEE Transactions on Industrial Electronics, vol. 59, no. 4, pp. 1689-1697, April 2012, doi: 10.1109/TIE.2011.2109342.
- [59] Z. Amjadi and S. S. Williamson, *Power-Electronics-Based Solutions for Plug-in Hybrid Electric Vehicle Energy Storage and Management Systems*, in IEEE Transactions on Industrial Electronics, vol. 57, no. 2, pp. 608-616, Feb. 2010, doi: 10.1109/TIE.2009.2032195.
- [60] D. S. L. Simonetti, J. Sebastian and J. Uceda, *The discontinuous conduction mode Sepic and Cuk power factor preregulators: analysis and design*, in IEEE Transactions on Industrial Electronics, vol. 44, no. 5, pp. 630-637, Oct. 1997, doi: 10.1109/41.633459.
- [61] R. Chen and J. Lai, *Analysis and design of DCM SEPIC PFC with adjustable output voltage*, 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), 2015, pp. 477-484, doi: 10.1109/APEC.2015.7104393.

- [62] G. Tibola e I. Barbi, *Isolated Three-Phase High Power Factor Rectifier Based on the SEPIC Converter Operating in Discontinuous Conduction Mode*, en IEEE Transactions on Power Electronics, vol. 28, no. 11, pp. 4962-4969, nov. 2013, doi: 10.1109/TPEL.2013.2247775.
- [63] P. J. S. Costa, C. H. Illa Font y T.B. Lazzarin, *A Family of Single-Phase Voltage-Doubler High-Power-Factor SEPIC Rectifiers Operating in DCM*, en IEEE Transactions on Power Electronics, vol. 32, no. 6, pp. 4279-4290, junio de 2017, doi: 10.1109/TPEL.2016.2602940.
- [64] C. Shi, A. Khaligh and H. Wang, *Interleaved SEPIC Power Factor Preregulator Using Coupled Inductors In Discontinuous Conduction Mode With Wide Output Voltage*, in IEEE Transactions on Industry Applications, vol. 52, no. 4, pp. 3461-3471, July-Aug. 2016, doi: 10.1109/TIA.2016.2553650.
- [65] M. Mahdavi and H. Farzanehfard, *Bridgeless SEPIC PFC Rectifier With Reduced Components and Conduction Losses*, in IEEE Transactions on Industrial Electronics, vol. 58, no. 9, pp. 4153-4160, Sept. 2011, doi: 10.1109/TIE.2010.2095393.
- [66] H. Koh, Y. Cho, J. Lai, R. Chen and C. Zheng, *Z-domain modeling and control design of single-switch bridgeless SEPIC PFC converter with damping circuit*, 2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 2013, pp. 2744-2748, doi: 10.1109/APEC.2013.6520684.
- [67] Anand, A. and Singh, B. (2017), *Design and implementation of PFC Cuk converter fed SRM drive*. IET Power Electronics, 10: 1539-1549. <https://doi.org/10.1049/iet-pel.2016.1039>
- [68] Y. Liao, *Reduced current stress bridgeless Cuk PFC converter with new voltage multiplier circuit*, 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016, pp. 1831-1834, doi: 10.1109/APEC.2016.7468116.
- [69] Singh, B. and Bist, V. (2013), *Improved power quality bridgeless Cuk converter fed brushless DC motor drive for air conditioning system*. IET Power Electronics, 6:

- [70] S. Singh, B. Singh, G. Bhuvaneswari and V. Bist, *Power Factor Corrected Zeta Converter Based Improved Power Quality Switched Mode Power Supply*, in IEEE Transactions on Industrial Electronics, vol. 62, no. 9, pp. 5422-5433, Sept. 2015, doi: 10.1109/TIE.2015.2415752.
- [71] A. Peres, D. C. Martins and I. Barbi, *ZETA converter applied in power factor correction*, Proceedings of 1994 Power Electronics Specialist Conference - PESC'94, 1994, pp. 1152-1157 vol.2, doi: 10.1109/PESC.1994.373827.
- [72] A. Shrivastava, B. Singh and S. Pal, *A Novel Wall-Switched Step-Dimming Concept in LED Lighting Systems Using PFC Zeta Converter*, in IEEE Transactions on Industrial Electronics, vol. 62, no. 10, pp. 6272-6283, Oct. 2015, doi: 10.1109/TIE.2015.2416338.
- [73] B. Singh and V. Bist, *A single sensor based PFC Zeta converter Fed BLDC motor drive for fan applications*, 2012 IEEE Fifth Power India Conference, 2012, pp. 1-6, doi: 10.1109/PowerI.2012.6479540.
- [74] K. Yao, X. Zhou, F. Yang, S. Yang, C. Cao and C. Mao, *Optimum Third Current Harmonic During Nondead Zone and Its Control Implementation to Improve PF for DCM Buck PFC Converter*, in IEEE Transactions on Power Electronics, vol. 32, no. 12, pp. 9238-9248, Dec. 2017, doi: 10.1109/TPEL.2017.2657883.
- [75] Huai Wei and I. Batarseh, *Comparison of basic converter topologies for power factor correction*, Proceedings IEEE Southeastcon '98 'Engineering for a New Era', Orlando, FL, USA, 1998, pp. 348-353, doi: 10.1109/SECON.1998.673368.
- [76] V. Grigore and J. Kyyra, *High power factor rectifier based on buck converter operating in discontinuous capacitor voltage mode*, in IEEE Transactions on Power Electronics, vol. 15, no. 6, pp. 1241-1249, Nov. 2000, doi: 10.1109/63.892839.
- [77] J. M. Sosa, P. R. Martínez-Rodríguez, C. A. Limones-Pozos, G. Vázquez, G. Escobar and C. A. Gómez-Saavedra, *Experimental Validation of a Buck Converter in Discontinuous Conduction Mode with Power Factor Correction*, 2018 IEEE International

Autumn Meeting on Power, Electronics and Computing (ROPEC), Ixtapa, Mexico, 2018, pp. 1-6, doi: 10.1109/ROPEC.2018.8661383.

- [78] Z. Chen, C. Zhang, Y. Wu, Y. Chen and C. Zhang, *Series-Capacitor-Based Buck PFC Converter With High Power Factor and Ultrahigh Step-Down Conversion Ratio*, in IEEE Transactions on Industrial Electronics, vol. 66, no. 9, pp. 6895-6905, Sept. 2019, doi: 10.1109/TIE.2018.2879307.
- [79] X. Lin and F. Wang, *New Bridgeless Buck PFC Converter with Improved Input Current and Power Factor*, in IEEE Transactions on Industrial Electronics, vol. 65, no. 10, pp. 7730-7740, Oct. 2018, doi: 10.1109/TIE.2018.2801782.
- [80] Lin, X. and Wang, F. (2018), *AC-DC bridgeless buck converter with high PFC performance by inherently reduced dead zones*. IET Power Electronics, 11: 1575-1581. <https://doi.org/10.1049/iet-pel.2016.0962>
- [81] Ramezan Ghanbari, A., Adib, E. and Farzanehfard, H. (2013), *Single-stage single-switch power factor correction converter based on discontinuous capacitor voltage mode buck and flyback converters*. IET Power Electronics, 6: 146-152. <https://doi.org/10.1049/iet-pel.2012.0191>.
- [82] Singh, B. and Shrivastava, A. (2014), *Buck converter-based power supply design for low power light emitting diode lamp lighting*. IET Power Electronics, 7: 946-956. <https://doi.org/10.1049/iet-pel.2013.0391>
- [83] José de Jesús Mendoza Mendoza, (2016). Diseño y validación de una ley de control para filtro activo de corriente basado en una topología 3L-NPC, (Tesis de maestría). Instituto Tecnológico Superior de Irapuato, Guanajuato, México.
- [84] Babaei, Ebrahim, Mahmoodieh, Mir Esmaeel Seyed, Sabah, Mehran. Investigating Buck DC-DC Converter Operation in Different Operational Modes and Obtaining the Minimum Output Voltage Ripple Considering Filter Size. (2011). Journal of Power Electronics Volume 11 Issue 6, Pages.793-800.

- [85] J. M. Sosa et al., *Controller Design and Validation for an Extended Step-Down Conversion Ratio DC-DC Converter*,” 2019 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC), 2019, pp. 1-6, doi: 10.1109/ROPEC48299.2019.9057081.
- [86] O. Pelan, O. Cornea, N. Muntean and F. Blaabjerg, *Comparative efficiency evaluation of buck and hybrid buck DC-DC converters for automotive applications*, 2014 International Conference on Optimization of Electrical and Electronic Equipment (OPTIM), 2014, pp. 582-587, doi: 10.1109/OPTIM.2014.6850888.
- [87] Ewald Fuchs, Mohammad Masoum, *Power quality in power systems and electrical machines*, 2ed. 2015. ISBN: 9780128009888.
- [88] *IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems*, in IEEE Std 519-2014 (Revision of IEEE Std 519-1992) , vol., no., pp.1-29, 11 June 2014, doi: 10.1109/IEEESTD.2014.6826459.
- [89] N. Ji, *Steady-state signal generation compliant with IEC61000-4-30: 2008*,, 22nd International Conference and Exhibition on Electricity Distribution (CIRED 2013), 2013, pp. 1-4, doi: 10.1049/cp.2013.1063.