



EDUCACIÓN

SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO
NACIONAL DE MÉXICO

Tecnológico Nacional De México

Centro Nacional de Investigación y Desarrollo
Tecnológico

Tesis de Maestría

**Diagnóstico de Fallas en un Convertidor CD/CD
Multifase**

presentada por

Ing. Gabriel Verde Gómez

como requisito para la obtención del grado de
**Maestro en Ciencias de en la Ingeniería
Electrónica**

Director de tesis

Dr. Jesus Aguayo Alquicira

Codirector de tesis

Dr. Carlos Aguilar Castillo

Cuernavaca, Morelos, México. Octubre del 2022



Cuernavaca, Mor.,

27/septiembre/2022

No. De Oficio:

SAC/145/2022

Asunto:

Autorización de
impresión de tesis

GABRIEL VERDE GÓMEZ
CANDIDATA(O) AL GRADO DE MAESTRA(O) EN CIENCIAS
EN INGENIERÍA ELECTRÓNICA
PRESENTE

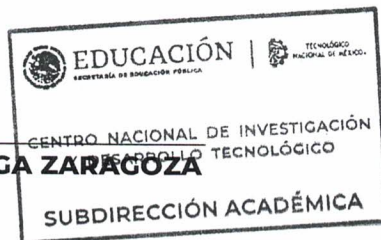
Por este conducto, tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado "Diagnóstico de Fallas en un Convertidor CD-CD Multifase", ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

ATENTAMENTE

Excelencia en Educación Tecnológica®
"Educación Tecnológica al Servicio de México"

DR. CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO



C. c. p. Departamento de Ingeniería Electrónica
Departamento de Servicios Escolares

CMAZ/CHG





Centro Nacional de Investigación y Desarrollo Tecnológico
Departamento de Ingeniería Electrónica

Cuernavaca,
Mor.,
No. de Oficio:
Asunto:

21/septiembre/2022

DIE/117/2022

**Aceptación de documento de
tesis**

DR. CARLOS MANUEL ASTROGA ZARAGOZA
SUBDIRECTOR ACADÉMICO
PRESENTE

Por este conducto, los integrantes de Comité Tutorial del C. Ing. Gabriel Verde Gómez, con número de control M19CE048 de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado "Diagnóstico de Fallas en un Convertidor CD-CD Multifase." y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

DIRECTOR DE TESIS

Dr. Jesús Aguayo Alquicira
Doctor en Ciencias en Ingeniería
Electrónica
Cédula profesional 4706315

CODIRECTOR DE TESIS

Dr. Carlos Aguilar Castillo
Doctor en Ciencias en Ingeniería
Electrónica
Cédula profesional 3581040

REVISOR 1

Dr. Luis Gerardo Vela Valdés
Doctor en Ciencias en Ingeniería
Electrónica
Cédula profesional 7980044

REVISOR 2

Dr. Jesús Darío Mina Antonio
Doctor en Ingeniería
Cédula profesional 6094069

C.p. Lic. Silvia del Carmen Ortiz Fuentes- jefa del Departamento de Servicios Escolares
Estudiante
HEE/mrsr



DEDICATORIA:

Dedico el presente trabajo a los pilares de mi vida:

A mi madre

Por su inmenso apoyo incondicional.

A mi abuela Irma

Por sus consejos oportunos y guía durante mi vida.

A mi padre

Por brindarme la oportunidad de cursar mi licenciatura y mi posgrado.

A mi hermana y cuñado

Por su apoyo constante.

A mi pareja

Alejandra I. Cruz Reyes, por no soltar mi mano en los momentos difíciles y su enorme paciencia en las buenas y en las malas.

AGRADEZCO:

Al Tecnológico Nacional de México (**TecNM**) campus **CENIDET** por brindarme la oportunidad de realizar mis estudios de maestría en sus instalaciones.

A mi director de tesis el Dr. Jesus Aguayo Alquicira por su apoyo y orientación constante, por no dejarme solo aún en la distancia y siempre tener un espacio para asesorarme y corregirme mientras que a su vez me motivaba a superarme siempre.

Al Dr. Carlos Aguilar Castillo por su orientación y apoyo con respecto al convertidor multifase. Al Dr. Luis Gerardo Vela Valdés y el Dr. Jesus Dario Mina Antonio por sus sabios consejos a lo largo del trabajo de investigación, sus oportunos comentarios para evaluar y encaminar este trabajo por el camino adecuado.

A la Dra. Susana Estefany De León Aldaco, quien me brindo su apoyo constante y me motivo día a día a ser una mejor versión de mí y esmerarme en crecer y superarme.

A Rocío Salazar quien me brindo su apoyo para poder realizar el papeleo que me correspondía estando yo a la distancia, que sin su apoyo la realización de mis trámites hubiese sido muy difícil y posiblemente imposibles para mí.

A mis amigos Brandon Garay Sosa y Ana Luz Hernández Trujillo, quienes me motivaron a estudiar un posgrado, me tendieron la mano en apoyo para aventurarnos los tres a un lugar desconocido y soportaron mi carácter y estrés.

A mis amigos y compañeros Luis Martínez (Lucho), Nancy Paniagua, Ana Luz Trujillo, Eduardo Madrigal, Omar Rodríguez, Carmen Toledo, Luis Delgado, Jorge Durán, Adán Bautista y América Morales, quienes fueron mi apoyo constante, llenaron mis días de risas, alegría y llevaré con aprecio dentro de mi corazón por siempre.

A todos aquellos que colaboraron de una u otra manera en el desarrollo de este trabajo dentro y fuera del **cenidet**.

Al Consejo Nacional de Ciencia y Tecnología (**conacyt**) y a la Secretaría de Educación Pública (**SEP**) por el apoyo económico brindado.

Resumen

Este trabajo de tesis presenta un método de diagnóstico de fallas implementado a un convertidor CD-CD de cinco fases. El objetivo es realizar el diseño de un convertidor multifase, el cual, por medio de simulación, se le pueda implementar un método de diagnóstico capaz de preservar la integridad de los componentes que conforman al convertidor.

Se decide el seleccionar la topología multifase, debido a que mientras más fases contenga el convertidor, más susceptible se encuentra a presentar fallas y al tratarse de una topología multifase, la carga se encuentra comprometida ante cambios radicales a la salida del convertidor.

Para seleccionar el método de diagnóstico, se comparan diversos métodos existentes aplicados a convertidores CD-CD y a convertidores de topología multifase con la finalidad de adecuar un método al convertidor multifase propuesto.

Una vez seleccionado el método a implementar en el convertidor, se realiza el análisis del comportamiento de las fallas en el sistema por medio de simulación para lograr una distinción en las fallas de los dispositivos semiconductores de potencia que conforman al convertidor.

Los resultados son obtenidos únicamente por medio de simulación tomando como referencia la corriente de corte de los interruptores de potencia (un modelo cualquiera) y no son consideradas las resistencias parásitas de los componentes.

Abstract

This work of thesis presents a fault diagnosis method implemented to a five-phase DC-DC converter. The objective is to design a multiphase converter, which, through simulation, can implement a diagnostic method capable of preserving the integrity of the components that make up the converter. It is decided to select the multiphase topology, because the more phases the converter contains, the more susceptible it is to present failures and being a multiphase topology, the load is compromised by radical changes to the output of the converter.

It is decided to select the multiphase topology, because the more phases the converter contains, the more susceptible it is to present failures and being a multiphase topology, the load is compromised by radical changes to the output of the converter.

To select the diagnostic method, various existing methods applied to DC-DC converters and multiphase topology converters are compared in order to adapt a method to the proposed multiphase converter.

Once the method to be implemented in the converter has been selected, the behavior of the failures in the system is analyzed by means of simulation to achieve a distinction in the failures of the power semiconductor devices that make up the converter.

The results are obtained only by means of simulation taking as a reference the cutting current of the power switches (any model) and the parasitic resistances of the components are not considered.

Índice de contenido

Resumen	i
Abstract.....	ii
Lista de símbolos y abreviaciones	vi
Capítulo 1	1
INTRODUCCIÓN GENERAL	1
1.1. ANTECEDENTES.....	2
1.2. REVISIÓN DEL ESTADO DEL ARTE.....	2
1.3. PROBLEMÁTICA.....	5
1.4. OBJETIVOS DEL TRABAJO.....	5
1.4.1. Objetivos específicos	5
1.5. ALCANCES Y APORTACIONES.....	5
1.6. ORGANIZACIÓN DEL DOCUMENTO.....	6
Capítulo 2	7
EL CONVERTIDOR MULTIFASE	7
2.1. CONVERTIDOR CD-CD.....	8
2.1.1. Convertidor Buck asíncrono	8
2.1.2. Convertidor Buck síncrono.....	9
2.2. CONVERTIDOR MULTIFASE.....	10
Capítulo 3	13
EL DIAGNÓSTICO DE FALLAS	13
3.1. INTRODUCCIÓN.....	14
3.1.1. Terminología de diagnóstico de fallas	14
Estados y señales.....	15
3.1.2. Objetivo del diagnóstico de fallas.....	16

3.1.3. Planteamiento del sistema de diagnóstico	17
3.1.4. Generación de residuos	19
3.1.5. Evaluación de residuos	21
Evaluación por clasificación	23
Evaluación por métodos estadísticos.....	23
3.1.6. Decisión de la falla	24
3.2. MÉTODO DE SOLUCIÓN PROPUESTA.....	25
Capítulo 4	27
ALGORITMO DE DIAGNÓSTICO IMPLEMENTADO	27
4.1. PROTOCOLO DE FALLAS.....	28
4.1.1. Falla de dispositivo semiconductor en estado abierto	28
4.1.2. Falla de dispositivo semiconductor en corto circuito.....	29
4.2. GENERACIÓN DE RESIDUOS.....	30
4.2.1. Modelo de generación de residuos propuesto.....	31
4.3. EVALUACIÓN DE RESIDUOS.....	32
Pruebas estadísticas.....	32
Las ventanas móviles.....	33
4.4. DECISIÓN DE FALLAS.....	34
4.5. APLICACIÓN AL CASO DE ESTUDIO.....	35
4.5.1. Generación de residuos	35
4.5.2. Evaluación de residuos	39
4.5.3. Decisión de falla.....	39
Capítulo 5	40
ANÁLISIS DE FALLAS	40
5.1. Desarrollo de objetivos específicos.....	41
Discusión de resultados.....	52
Capítulo 6	57
CONCLUSIONES.....	57
6.1. Conclusiones generales.....	58

6.2. Recomendaciones y trabajos futuros.....	59
Referencias Bibliográficas.....	60
Anexo A.- Fallas de circuito abierto en una sola fase	64
Anexo B.- Fallas de corto circuito en una sola fase.....	68
Anexo C.- Fallas de circuito abierto en más de una fase.....	72
Anexo D.- Fallas de corto circuito en más de una fase	79
Anexo E.- Fallas mixtas.....	86
Anexo F.- Derivadas.....	113
Anexo G.- Valor medio.....	125

Lista de símbolos y abreviaciones

n	Número de fases del convertidor
V_o	Voltaje de salida
η	Eficiencia
P_r	Pérdidas de la etapa de rectificación
V_d	Voltaje en el diodo
I_o	Corriente de salida
V_{in}	Voltaje de entrada
I_c	Corriente del capacitor
L	Inductor
I_{in}	Corriente de entrada
t	Tiempo
C	Capacitor
Φ	Desfasamiento de las señales de control de los interruptores
V_{GS}	Voltaje compuerta-síñal
S_{ai}	Síntomas analíticos
S_{hi}	Síntomas heurísticos
σ_i	Desviación estándar móvil
m_i	Media
f_1	Falla de circuito abierto
f_2	Falla de cortocircuito
S	Síntoma
\dot{y}	Primera derivada

$d(t)$	Disturbio
$r(t)$	Residuo
$u(t)$	Entradas conocidas
ΔV_o	Rizo de tensión de salida
Δi_L	Rizo de corriente de fase
D	Ciclo de trabajo
I_Q	Corriente promedio en los interruptores
I_{rms}	Corriente eficaz en los interruptores
f_s	Frecuencia de muestreo
Φ_i	i -ésima fase del convertidor multifase, $i=1,2,\dots,5$
f_1	Falla de circuito abierto en el DSEP del convertidor multifase
f_2	Falla de cortocircuito en el DSEP del convertidor multifase
CD	Corriente directa
DSEP	Dispositivo Semiconductor de Potencia
SC	Falla de cortocircuito
OC	Falla de circuito abierto
IEEE	Instituto de ingenieros eléctricos y electrónicos
PCB	Placa de circuito impreso
FDI	Detección de fallas y aislamiento
BJT	Transistor de unión bipolar
MOSFET	Transistor de efecto de campo metal-óxido-semiconductor
IGBT	Transistor bipolar de puerta aislada
Sw	Dispositivo de conmutación (interruptor)
PWM	Modulación por ancho de pulso

Capítulo 1

INTRODUCCIÓN GENERAL

El diagnóstico de fallas es de suma importancia para los convertidores de potencia; los cuales, como cualquier otro sistema de conversión de energía que se encuentre basado en electrónica de potencia. Se encuentran sujetos a un sinnúmero de factores de estrés térmico, eléctrico y físico; si se llegase a presentar una falla, podría provocar el mal funcionamiento del equipo y a su vez tener un gran impacto económico; por lo cual, los convertidores de potencia requieren una operación continua. Los convertidores CD-CD multifase poseen una ventaja en cuanto al rizo de salida de la corriente, la cual se perdería en caso de existir una falla.

Estos convertidores tienen diversas aplicaciones; entre las cuales se encuentran los vehículos eléctricos, fuentes de energía renovable, data centers entre otros. Dichos convertidores poseen la característica de operar a altos niveles de corriente debido a que la corriente total del sistema se encuentra dividida entre el número total de fases (n) del convertidor. Debido a esta característica, se disminuyen los requisitos de los dispositivos semiconductores, lo cual conlleva a una mejora considerable en la eficiencia y una reducción considerable en el tamaño del convertidor.

Los convertidores multifase poseen la característica de que; si una de sus fases se llegase a encontrar en fallo, puede continuar su operación con las fases restantes. Dicha característica es esencial para las aplicaciones antes mencionadas, debido a que, si se presenta una falla en el convertidor que lo saque de operación, podría conllevar a un gran impacto económico. No obstante, al fallar una de las fases se puede presentar un incremento en la corriente de las fases restantes; por lo cual, es preciso contar con un sistema de diagnóstico de fallas para asegurar la confiabilidad del sistema.

Este capítulo comienza con los antecedentes de la problemática de diagnóstico de fallas en convertidores CD-CD. En la sección 1.2 se presenta una revisión del estado del arte con respecto a los trabajos relacionados a este tema de investigación. En la sección 1.3 se da a conocer la problemática que se aborda en este trabajo y con lo revisado en la bibliografía estudiada se presentan en 1.4 los objetivos del trabajo. En la sección 1.5 se establecen los alcances y aportaciones del presente trabajo de investigación. Por último, en la sección 1.6 se muestra la estructura del presente trabajo de investigación.

1.1. ANTECEDENTES

Los convertidores CD-CD se encuentran sujetos a un sinnúmero de factores de estrés [1]; los cuales, en conjunto derivan en una potencial degradación de los componentes que conforman al convertidor y conlleva a una reducción considerable de su vida útil. Los dispositivos semiconductores de potencia (DSEP) se encuentran entre los componentes más propensos a presentar altos índices de fallas; sin embargo, los componentes pasivos y los dispositivos de control también presentan altos índices de fallas, aunque con menor recurrencia [1-6].

La mayor parte de las fallas en los interruptores se pueden categorizar como fallas de circuito abierto (OC, *Open circuit fault*, por sus siglas en inglés) y fallas de cortocircuito (SC, *Short Circuit Fault*, por sus siglas en inglés). Las fallas por cortocircuito son generalmente las fallas que tienen un mayor impacto y las cuales perjudican considerablemente al convertidor; debido a que se genera una corriente elevada, la cual excede la corriente para la cual fueron diseñados sus componentes [7, 8].

Al no detectarse una falla de forma oportuna y el convertidor no pudiese llegar a protegerse de una forma veloz, podría ocurrir una falla total en el convertidor. Por otro lado, las fallas de circuito abierto no suelen ser tan severas en comparación a las de cortocircuito; sin embargo, estas pueden ocasionar sobre esfuerzos en los interruptores y en los demás componentes del convertidor [1].

1.2. REVISIÓN DEL ESTADO DEL ARTE

La investigación en la aplicación de las técnicas de diagnóstico de fallas en convertidores CD-CD de una fase y multifase ha ido en aumento y se muestra en los artículos publicados en los diferentes congresos nacionales e internacionales, entre los que destacan: La conferencia del APEC (*Applied Power Electronics Conference and Exposition*, por sus siglas en inglés) [3], la conferencia del SDEMPED (*Symposium of Diagnostics for Electric Machines, Power Electronics and Drives*, por sus siglas en inglés) [9] y la conferencia del VPPC (*Vehicle Power and Propulsion Conference*, por sus siglas en inglés) [10], entre otras. Además, el número especial de la revista de la IEEE *Transactions on Power Electronics* [6], pone en manifiesto que las características tales como seguridad, confiabilidad y desempeño, son algunos de los aspectos más importantes para un mejor aprovechamiento de los convertidores CD-CD multifase.

Los trabajos reportados en la literatura aplicando las técnicas de diagnóstico de fallas en los convertidores CD-CD multifase se clasifican, de acuerdo al tipo de fallas, ya sean por OC o SC. Además, existen múltiples esquemas de clasificación de los algoritmos de diagnóstico orientados a las fallas en DSEP. Dichos esquemas se pueden clasificar con respecto a la información necesaria para implementar dicho algoritmo. La Figura 1 muestra un esquema de clasificación simplificado [1, 11, 12].

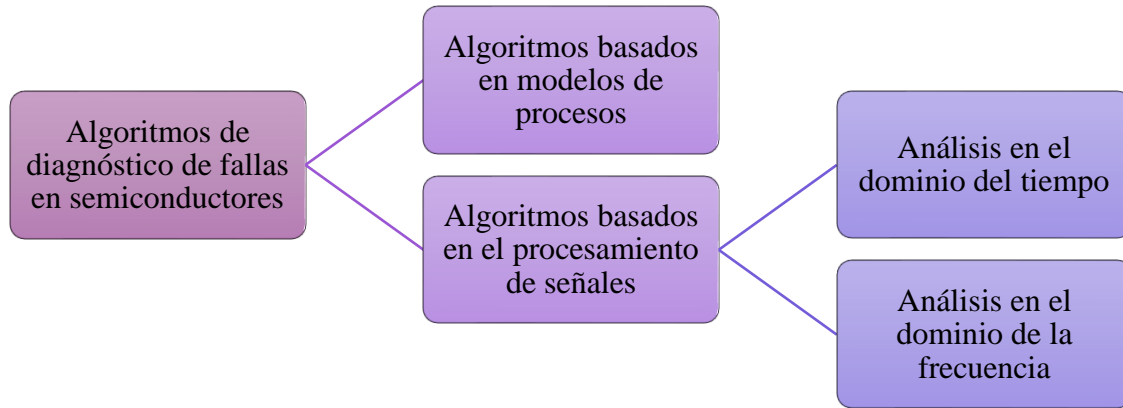


Figura 1. Clasificación de los algoritmos de diagnóstico de fallas en los semiconductores de los convertidores CD-CD.

Diagnóstico de fallas en convertidores CD-CD

Con respecto a las fallas que se pueden presentar en el convertidor CD-CD, los estudios se enfocan tanto en las fallas que ocurren tanto en los dispositivos semiconductores de potencia (DSEP), como en los elementos pasivos (capacitores y resistencias).

Entre las técnicas de detección de fallas implementadas a convertidores CD-CD han destacado:

- a) Técnicas de detección de fallas por medio de funciones trigonométricas [2].
- b) Análisis de la corriente normalizada del inductor [9, 13, 14].
- c) Observadores de estados [11, 15-18].
- d) Voltaje del capacitor de bloqueo de CD [19].
- e) Señal de la corriente de lazo [20-24].
- f) Detección del voltaje en el diodo [25].
- g) Análisis de la transformada de ondícula [26].
- h) Redes neuronales [27, 28].
- i) Monitoreo de la señal de voltaje de compuerta del interruptor [29, 30].
- j) Derivación de la corriente del enlace de CD [8, 31].
- k) Identificador adaptativo de parámetros [32].

Las fallas más comunes que pueden ocurrir en el convertidor CD-CD son: DSEP en corto circuito y circuito abierto (diodos o interruptores), fallas en la tensión de alimentación y fallas en la carga [1, 11].

Diagnóstico de fallas en el convertidor multifase

Los estudios correspondientes a las fallas que se pueden presentar en los convertidores multifase indican que las fallas que pueden surgir con mayor frecuencia son, al igual que en los convertidores CD-CD, falla de corto circuito y circuito abierto en los DSEP (diodos e interruptores), fallas en la tensión de alimentación y fallas en la carga [1].

De entre las de diagnóstico de fallas aplicables a los convertidores CD-CD multifase; se logra apreciar que, estas técnicas suelen enfocarse en el estudio de fallas por circuito abierto, sin embargo, en raras ocasiones abordan el estudio por cortocircuito. Esto debido a que se asume que los convertidores tienen por defecto una protección que considera este tipo de fallas. En la tabla 1.1 se presenta en forma concentrada un resumen de los trabajos de investigación con respecto a las fallas en el convertidor.

Tabla 1. Revisión de métodos de diagnóstico de fallas aplicados a convertidores CD-CD multifase en la literatura existente.

Ref	Topología objetivo	Variable de diagnóstico	Tipo de falla	Máximo tiempo de diagnóstico
[33]	Convertidores puente completo	Momentos estadísticos de los voltajes y corrientes de los convertidores	Circuito abierto, Corto circuito	$100 T_{sw}$
[34]	Inversor trifásico	Monitoreo del valor RMS y el valor medio de las corrientes	Circuito abierto	5 s
[20, 21]	Convertidores no aislados de un solo interruptor	Señal de la pendiente de la corriente del inductor	Circuito abierto, Corto circuito	$2 T_{sw}$
[13, 22, 24]	Convertidores no aislados de un solo interruptor	Señal de la pendiente de la corriente del inductor	Circuito abierto, Cortocircuito	T_{sw}
[14]	Convertidores CD-CD utilizados en aplicaciones fotovoltaicas	Variables del panel (Voltaje, corriente y potencia)	Circuito abierto	250 ms
[12]	Convertidores de potencia conmutados	Estimación de estados	Circuito abierto, Cortocircuito	$< 10 \mu s$
[31]	Convertidor Boost síncrono y otros convertidores CD-CD no aislados	Emulación de la corriente de falla	Circuito abierto, Cortocircuito	$< T_{sw}$
[18]	Convertidor modular multi nivel y otros convertidores CD-CD	Observadores en modo deslizante	Cortocircuito	$50 \mu s$
[28]	Convertidor Buck y convertidores PSFB	Campo magnético cercano	Circuito abierto, Cortocircuito	No especificado
[23]	Convertidores PSFB	Bus de corriente directa y voltaje primario del transformador	Circuito abierto, Cortocircuito	T_{sw}
[7]	Convertidor bidireccional intercalado	Corriente de lado de bajo voltaje	Circuito abierto, Cortocircuito	$2 T_{sw}$
[35]	Convertidor Boost intercalado	Señal derivativa de la corriente de entrada	Circuito abierto	$2 T_{sw}$
[36]	Convertidor Boost intercalado	Campo magnético cercano	Circuito abierto, Cortocircuito	T_{sw}

1.3. PROBLEMÁTICA

De la revisión del estado del arte con respecto a la temática del diagnóstico de fallas aplicado a los convertidores CD-CD de una fase y multifase; se tiene como punto importante el mencionar que mientras más fases posee el convertidor, se vuelven más susceptibles a presentar fallos en los DSEP, en las PCB y en las soldaduras. Teniendo un porcentaje de fallo del 21%, 26% y 13% (respectivamente) de las fallas totales en los convertidores de potencia [17, 22, 26].

Debido a que la topología del convertidor Buck multifase con rectificación síncrona reemplaza los diodos por interruptores de potencia, es prioritario un sistema de diagnóstico de fallas enfocado en los interruptores de potencia para preservar la integridad del convertidor y evitar que ocurran fallos que tengan un impacto económico significativo.

En los interruptores de potencia; la frecuencia de conmutación con la que operan suele ser muy elevada, por lo que el algoritmo de diagnóstico de fallos a implementar deberá poseer una respuesta veloz y la capacidad de evitar falsas alarmas.

Para brindar una solución a la problemática que presentan los DSEP en un convertidor multifase con rectificación síncrona, se aprovecharán las señales de corriente que circula por cada uno de los interruptores para utilizarlas como variable de monitoreo e implementar un conjunto de métodos; el primero basado en el análisis de tendencias, para obtener una amplia colección de firmas de falla y posteriormente acondicionar las señales obtenidas para poder apreciar adecuadamente la situación de la falla presentada.

1.4. OBJETIVOS DEL TRABAJO

El tema de investigación aborda la temática del “diagnóstico de fallas” en un convertidor CD-CD multifase; tomando en cuenta que el convertidor multifase se conforma por una gran cantidad de elementos, el objetivo general de esta investigación es:

- Simulación de un método de diagnóstico de fallas en un convertidor CD-CD multifase

1.4.1. Objetivos específicos

- Diseño de un convertidor CD-CD multifase
- Simulación de un método de diagnóstico de fallas veloz y confiable en el convertidor CD-CD
- Detectar y localizar una o múltiples fallas por circuito abierto y cortocircuito que se puedan presentar en el convertidor CD-CD multifase

1.5. ALCANCES Y APORTACIONES

Entre los alcances contemplados en la realización del trabajo de investigación son:

- El empleo de técnicas de FDI (*Fault Diagnosis Isolation*, por sus siglas en inglés), aplicado hacia el comportamiento en conmutación de los DSEP, para una rápida detección de las fallas en el convertidor multifase.

- Análisis del comportamiento de las fallas en el sistema mediante un modelo de simulación utilizando la paquetería de Simulink[®] de Matlab[®].

Las aportaciones que se lograrán durante el desarrollo del trabajo de investigación son:

- Las técnicas tradicionales de FDI, se enfocan en el análisis de las fallas en OC principalmente. Una de las aportaciones fundamentales de este trabajo, es la de diagnosticar fallas de SC en el convertidor.
- Otra de las aportaciones es la implementación de métodos no convencionales para la obtención de residuos por medio de las señales de corriente de los DSEP en el convertidor CD-CD multifase.

1.6. ORGANIZACIÓN DEL DOCUMENTO

El trabajo de investigación se ocupa de presentar la aplicación de técnicas de detección de fallas en un convertidor *Buck* con rectificación síncrona. El documento ha sido organizado en cinco capítulos más uno de conclusiones. En cada capítulo se presenta un breve resumen en el cual se describen los tópicos que se abordan, los cuales se presentan a continuación:

En el capítulo 2 se presenta la composición y funcionamiento del convertidor multifase, junto con sus características y la formulación del problema de diagnóstico de fallas.

El capítulo 3 está dedicado a describir cada una de las partes principales del sistema bajo estudio, Se incluyen las definiciones de los términos empleados a lo largo de documento de redacción. También se presenta la aplicación de los métodos tradicionales de diagnóstico de fallas (FDI) en los convertidores CD-CD y convertidores multifase.

En el capítulo 4 se presenta el conjunto de fallas que ocurren en el convertidor y las fallas abordadas en este trabajo. También se explica el algoritmo implementado para la generación de residuos, empleando únicamente las señales que se obtienen de los DSEP y las ecuaciones del comportamiento del convertidor.

En el capítulo 5 se presentan los resultados obtenidos con el método propuesto cuando se presentan fallas en el convertidor (únicamente se analizan en este documento las fallas de circuito abierto y cortocircuito que ocurren en los DSEP) y las diferentes combinaciones de fallas que pueden llegar a presentarse en el mismo. Además, se presenta la recopilación de resultados de las simulaciones para fallas en cada uno de los casos.

En el capítulo 6 se presentan las conclusiones generales del trabajo, así como las limitaciones de los resultados obtenidos y las propuestas de nuevos análisis relacionados con el trabajo de investigación.

Capítulo 2

EL CONVERTIDOR MULTIFASE

El diagnóstico de fallas tiene como objetivo el detectar y localizar las fallas oportunamente para garantizar el buen funcionamiento de los sistemas. El objetivo de este capítulo es presentar las ideas fundamentales para implementar las técnicas de diagnóstico de fallas al convertidor multifase. Para poder conseguir esta meta, el capítulo se ha conformado de la siguiente manera:

En la sección 2.1 se presenta una introducción a los convertidores CD-CD, así como su principio de operación y las variantes del convertidor en el que se enfoca este trabajo de investigación. En la sección 2.2 se habla del convertidor multifase, su estructura y se recalca la importancia de priorizar su estudio ante diversas fallas que puedan presentarse en él.

2.1. CONVERTIDOR CD-CD

El convertidor es el módulo básico en un sistema de potencia; el cual controla y moldea la magnitud eléctrica de entrada V_{in} , frecuencia f_s y el número de fases n , en una magnitud eléctrica de salida V_o .

Los convertidores CD-CD suelen utilizarse para convertir un voltaje de CD; por lo general no regulado, a un voltaje de salida regulado. Dicha regulación se consigue normalmente mediante la modulación del ancho de pulso de una frecuencia fija y el dispositivo de conmutación por lo regular es un BJT, MOSFET o IGBT de potencia. Existen cuatro topologías básicas para los reguladores conmutados [37, 38].

- Convertidor reductor (*Buck*)
- Convertidor elevador (*Boost*)
- Convertidor reductor/elevador (*Buck/Boost*)
- Convertidor *Cuk*

2.1.1. Convertidor Buck asíncrono

El convertidor Buck es una topología que se utiliza ampliamente en aplicaciones donde los requerimientos de voltaje son reducidos y tanto la eficiencia como el tamaño del convertidor son un punto importante [38-40]. Esta topología requiere una sola señal de control debido a que el tiempo de conducción complementario se encuentra a cargo de un diodo tal y como se puede apreciar en la Figura 2.

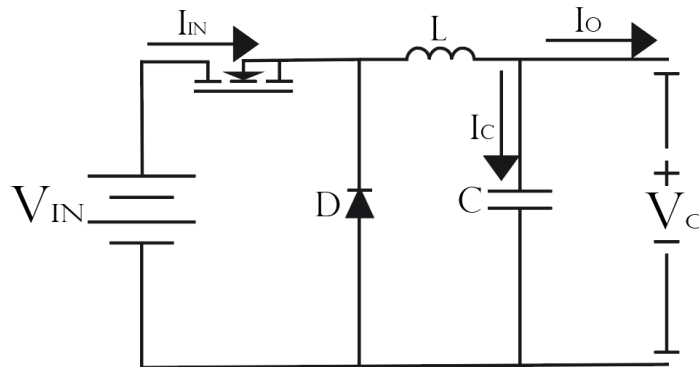


Figura 2. Convertidor Buck con rectificación asíncrona.

A esta topología se le denomina *Buck* con rectificación asíncrona. En la Figura 3, se aprecia la señal de control del interruptor y la forma de onda correspondiente a la corriente que circula por el inductor (la corriente del inductor en promedio es igual a la corriente de la carga) [39, 41].

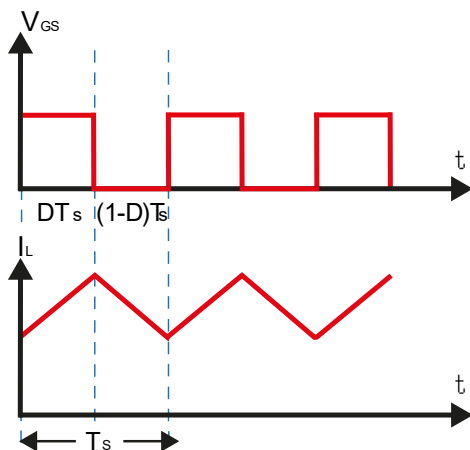


Figura 3. Señal de control del interruptor (V_{GS}) y corriente en el inductor (i_L).

Esta topología cuenta con un inconveniente principal; el cual es la pérdida de potencia producida en cada uno de los inductores e interruptores, además de las pérdidas que se presentan en las diferentes etapas del convertidor (filtrado, control y rectificación), por lo tanto, las pérdidas se vuelven más significativas mientras más bajo sea el voltaje de salida [39, 41].

Tomando como ejemplo la influencia de la etapa de rectificación en la eficiencia global del convertidor al ir disminuyendo el voltaje de salida (V_O), la eficiencia (η) del convertidor se calcula tomando en cuenta sólo las pérdidas de la etapa de rectificación (P_r). Tomando en consideración que la corriente de salida circula en todo momento por algún diodo, la eficiencia se puede determinar mediante la Ecuación 1. En la cual se aprecia que la caída de voltaje directa (V_d) en el diodo rectificador, es más significativa cuanto menor es el voltaje de salida del convertidor [39].

$$\eta = \frac{P_o}{P_d + P_o} = \frac{I_o V_o}{I_o V_d + I_o V_o} = \frac{V_o}{V_d + V_o} \quad (1)$$

2.1.2. Convertidor Buck síncrono

En los convertidores CD-CD de bajo voltaje a la salida, es difícil lograr una eficiencia alta mediante el uso de diodos rectificadores. Como solución para mejorar la eficiencia, se recurre a la implementación de la rectificación síncrona. La rectificación síncrona se lleva a cabo reemplazando el diodo rectificador por un MOSFET (del inglés *Metal-Oxide-Semiconductor Field Effect Transistor*) y así disminuir la potencia disipada en la rectificación e incrementar la eficiencia del convertidor (Figura 4) [39, 41].

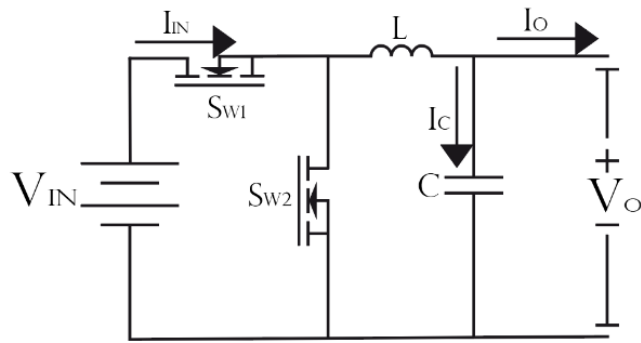


Figura 4. Convertidor Buck con rectificación síncrona.

En la Figura 5 se muestran las señales de control de ambos interruptores y la forma de onda de la corriente del inductor.

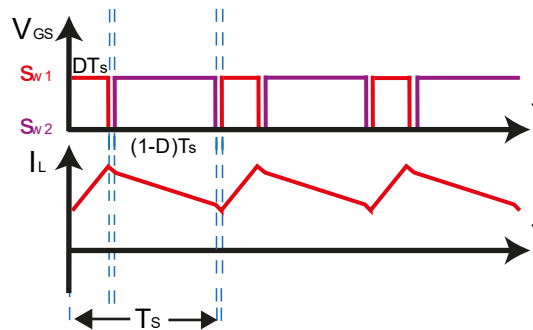


Figura 5. Señales de control del interruptor (V_{GS}) y corriente en el inductor (i_L).

2.2. CONVERTIDOR MULTIFASE

Aunque la topología del convertidor *Buck* síncrono llega a reducir en su mayoría de las pérdidas por conducción y presentar una eficiencia alta; este debe poseer la habilidad de transferir de forma rápida la energía de la entrada a la salida, esto implica la necesidad de utilizar valores de inductancias pequeñas. Sin embargo, al utilizar inductancias pequeñas provoca que el rizo de corriente sea comparable a los picos de voltaje durante los transitorios de carga y no es recomendable que el convertidor opere de esta forma, de igual manera, así mismo, es necesaria una capacidad de filtrado grande para reducir los rizados de voltaje de salida. Para brindar solución a estos inconvenientes se ha optado en los últimos años por implementar los convertidores multifase [35, 39, 40, 42].

Un convertidor multifase consiste en dos o más convertidores con las mismas características, conectados en paralelo, operando a la misma frecuencia y sus señales de control se encuentran desfasadas en el tiempo de forma que demanden energía a la entrada y la entreguen a la salida [5, 41].

Al conectarse varios convertidores en paralelo es posible distribuir la corriente entre un mayor número de componentes, lo que conlleva a distribuir las pérdidas de potencia en los dispositivos de conmutación; a diferencia de la topología de una sola fase, cuyos componentes tendrían que soportar la corriente total [35, 40].

Entre las principales ventajas que presentan los convertidores multifase se encuentran:

- Distribución de la potencia entre los convertidores.
- Rápida respuesta transitoria.
- Menor rizo en la tensión y corriente de salida.
- Reducción del tamaño de los elementos de filtrado.

La topología *Buck* multifase brinda una solución viable para el modo de regulación de voltaje, el cual es utilizado en aplicaciones tales como microprocesadores en las computadoras, vehículos eléctricos, entre otros [10, 40, 42].

En la Figura 6 se presenta el esquema de un convertidor *Buck* con rectificación síncrona de cinco fases y en la Figura 7 se aprecian las respectivas señales de control pertenecientes a los interruptores superiores e inferiores. Las corrientes que circulan por cada una de las fases y la corriente total de salida [10, 15, 42].

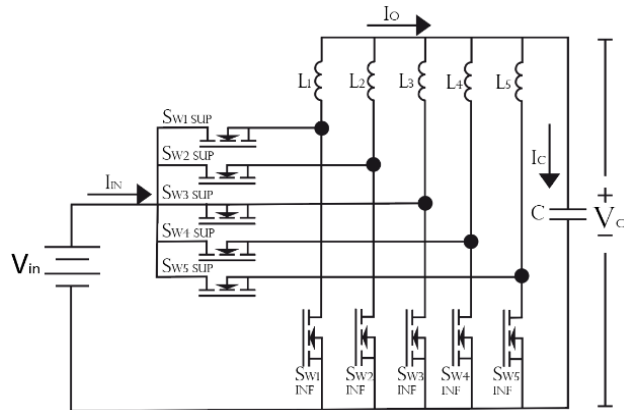


Figura 6. Convertidor *Buck* multifase con rectificación síncrona.

De la Figura 7 observa que el rizo de la corriente total de salida se reduce de acuerdo con el número de fases por las que se conforma el convertidor (n). Además, las señales de control pertenecientes a los interruptores deben estar desfasadas de acuerdo con la ecuación (2). Cabe hacer mención de que las señales de disparo de los interruptores inferiores son señales complementarias a las señales del interruptor superior de la fase correspondiente.

$$\phi = \frac{360^\circ}{n} \quad (2)$$

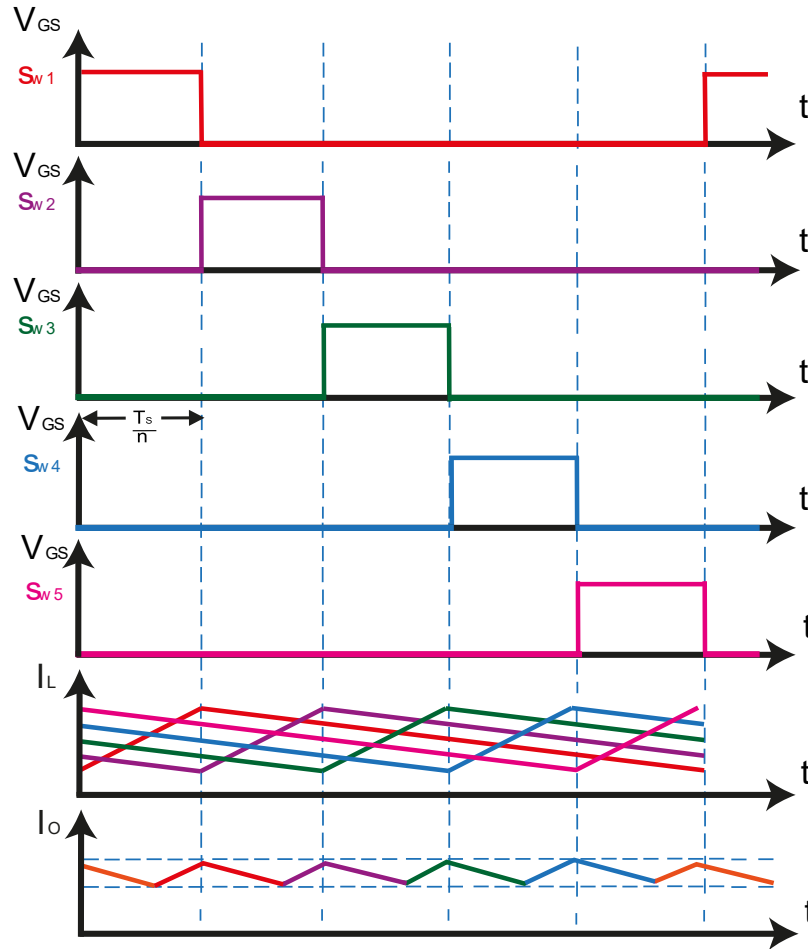


Figura 7. Señales de control de interruptores (V_{GS}) y corrientes por fase (i_L), además de la corriente total de salida (i_o).

Al tratarse de un esquema multifase, se cuenta con un mayor número de elementos que conforman al convertidor, por lo que se vuelve menos estable y a su vez se vuelve más susceptible a presentar diversos tipos de fallas; viéndose afectada la confiabilidad del convertidor. Por lo anterior es recomendable procurar la integridad de los componentes y la correcta operación del convertidor mediante la implementación del diagnóstico de fallas [1].

Capítulo 3

EL DIAGNÓSTICO DE FALLAS

El diagnóstico de fallas tiene como objetivo el detectar y localizar las fallas oportunamente para garantizar el buen funcionamiento de los sistemas. El objetivo de este capítulo es presentar las ideas fundamentales para implementar las técnicas de diagnóstico de fallas al convertidor multifase. Para poder conseguir esta meta, el capítulo se ha conformado de la siguiente manera:

En la sección 3.1 se presenta una introducción general relacionada al diagnóstico de fallas, así como las definiciones de los términos empleados a lo largo del documento de investigación. En la sección 3.2 se explica el método de solución propuesta para brindar una solución a la problemática del trabajo.

3.1. INTRODUCCIÓN

Dentro del ambiente industrial, la seguridad existe para garantizar las especificaciones que deben cumplir las instalaciones físicas. En este aspecto es imprescindible que los sistemas realicen sus funciones de forma adecuada y que a su vez puedan advertir cuando no puedan realizar dichas funciones. Estos sistemas deben ser proyectados para soportar errores humanos y condiciones imprevistas, evitando así las acciones de riesgo hacia las instalaciones, la sociedad y el medio ambiente. Para que esto suceda, se implementa el diagnóstico de fallas, el cual tiene por objetivo el detectar las fallas existentes en el sistema, así como su origen y localización [43-45].

Los convertidores CD-CD, así como cualquier otro sistema basado en la conversión de la energía, están sujetos a múltiples factores de estrés, ya sean eléctricos, térmicos o físicos [1-3]. Debido a esto, para garantizar el correcto funcionamiento de los sistemas, es necesaria la implementación del método de la supervisión (monitoreo) [4-6].

La topología del convertidor multifase puede operar aun cuando una de las fases sale de operación, sin embargo, pueden surgir problemas en la distribución de la potencia y al fallar una o más fases, lo cual se ve reflejado en el rizo de salida del convertidor [40].

Al presentarse una falla en un componente del convertidor, ya sea por cortocircuito (*SC*, del inglés *Short Circuit*) o circuito abierto (*OC*, del inglés *Open Circuit*). La integridad del convertidor puede llegar a verse comprometida; esto puede verse reflejado en pérdidas monetarias significativas [11, 15, 27, 31].

El proceso mediante el cual se lleva a cabo el diagnóstico de fallas, se compone por varias tareas que pueden llevarse a cabo por etapas. La Figura 8 [45] explica los caminos que pueden tomarse a partir de las mediciones para obtener el conjunto mínimo de componentes dañados, esto gracias al conocimiento sobre el proceso y sus modos de falla.

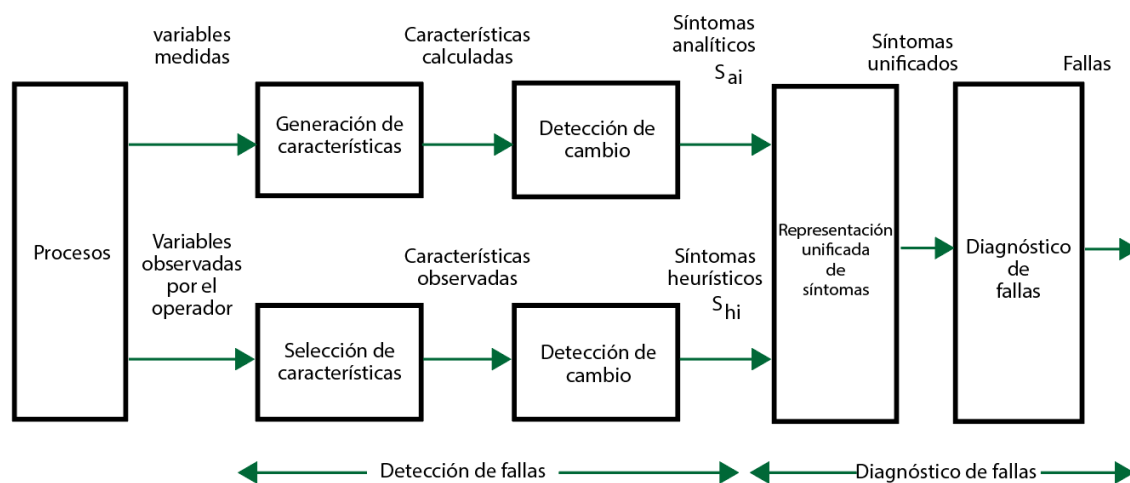


Figura 8. Esquema general y diagnóstico de fallas con conocimiento heurístico y analítico.

3.1.1. Terminología de diagnóstico de fallas

Al examinar la literatura referente al diagnóstico de fallas, se puede apreciar que la terminología aplicada en este campo, aún no presenta criterios unificados. Por lo que se

dificulta el comparar investigaciones y entender el objetivo de las contribuciones particulares. Para brindar una solución a esto, el comité de *Safe Process* de la IFAC ha establecido un vocabulario común dentro de la comunidad de diagnóstico [43, 45].

Para brindar una mejor comprensión de las definiciones, se han dividido en dos grupos; en funciones y en estados o señales. Los estados representan las condiciones a las que se establece un sistema o parte de él, en forma de lista se tiene:

Estados y señales

- **Anomalía:** Característica del sistema, o parte de él, no congruente a la ley natural o la lógica.
- **Avería:** Corresponde a la incapacidad de un dispositivo para cumplir con su función.
- **Deformación:** Anomalía en el comportamiento interno de un sistema físico.
- **Disturbio:** Una entrada desconocida (e incontrolable) que actúa en un sistema.
- **Error:** Desviación entre un valor simulado (de una variable de salida) o una medición y el valor verdadero, especificado o el valor teóricamente correcto.
- **Falla:** Desviación de al menos una propiedad característica o parámetro del sistema desde una condición normal, usual o aceptable. Dicha desviación provoca incapacidad en los elementos para cumplir el propósito para el que fueron diseñados [43].
- **Perturbación:** Corresponde a una entrada que actúa en un sistema y tiene por resultado una desviación temporal desde un estado actual.
- **Residuo:** Señal que alberga información de la falla con respecto a la desviación entre la medición de las entradas y salidas del sistema [comportamiento real] y las estimaciones obtenidas por medio de un modelo [comportamiento modelado]. Dicho residuo describe la consistencia entre el comportamiento real y el modelado [43].

Con respecto al término “anomalía” que se presentó con antelación, se considera de forma global, esto permite describir cualquier cosa que se encuentre sucediendo con respecto a una referencia [44].

Los términos de deformación y falla se distinguen entre sí por la naturaleza de la anomalía. Así, una deformación puede afectar el comportamiento, a diferencia de una falla que tiene un impacto sobre la función del sistema. Se entiende por función a la acción realizada por un componente para alcanzar un fin [46]. Por lo tanto, es crucial realizar la detección y localización de las fallas tempranamente, previo a que el sistema sufra grandes cambios, se degrade o colapse.

Con respecto a los sistemas, en la literatura se presentan algunas definiciones de las funciones o tareas de los diferentes niveles de diagnóstico de fallas aplicables, los cuales son descritos a continuación:

- **Aislamiento de fallas:** La localización, el tipo y el tiempo de la detección de falla. Sigue a la detección de fallas.
- **Detección de fallas:** Determina la existencia de fallas en el sistema, así como el momento de su aparición.
- **Diagnóstico de fallas:** Determina el tamaño, el tipo, la localización y el instante de la aparición de una falla. A su vez, incluye la detección, aislamiento y la estimación de la falla.
- **Identificación de fallas:** Determina el tamaño y el comportamiento de la variación del tiempo de la falla. Sigue el aislamiento de la falla.
- **Monitoreo:** Determina constantemente en tiempo real el estado de operación de un sistema por medio del registro y análisis de información significativa e indicaciones de anomalías en el comportamiento.
- **Protección:** Recurso mediante el cual un comportamiento potencialmente peligroso en el sistema se suprime si es posible, o recursos por los cuales, las consecuencias de un comportamiento peligroso se previenen.
- **Supervisión:** Examinar un sistema físico y realizar las acciones necesarias para mantener la operación en caso de fallas.

3.1.2. Objetivo del diagnóstico de fallas

Todo sistema físico sin excepción se encuentra propenso a cambios en sus parámetros, estos modifican el comportamiento para el que fueron diseñados. Dichos cambios pueden ser a causa de la temperatura, desgastes por fricción, degradación de los componentes, etc. Todo cambio en los parámetros del sistema fuera de los límites de tolerancia establecidos por el fabricante o de los límites establecidos mediante criterios de ingeniería, serán considerados como fallas. Estos cambios perjudican en su mayoría el buen funcionamiento del sistema provocando desde una disminución en el desempeño hasta la posibilidad de accidentes graves. Una pronta detección de la existencia de fallas en los sistemas puede ayudar a tomar acciones correctivas y así disminuir el daño que esta falla puede ocasionar en el sistema [43, 46].

Todo sistema de detección y localización de fallas tiene un papel importante debido al incremento en la automatización que experimentan ciertas instalaciones industriales. Su principal función es garantizar un diagnóstico temprano y fiable que permita detectar y localizar las fallas con el fin de evaluar sus efectos en el sistema. Por otra parte, la creciente expansión de la automatización en los procesos industriales provoca el tener cada vez sistemas más complejos que exigen una calidad superior, eficiencia, disponibilidad y seguridad. En comparación del impacto económico ocasionado cuando el sistema sufre un paro no planeado, las técnicas de detección de fallas se han convertido en una solución cada vez más económica [1, 43].

El principal objetivo de las técnicas de detección y localización de fallas es el de identificar comportamientos anormales de los elementos del sistema, así como sus causas de forma oportuna. Esto a través de fallas inherentes basándose en señales medidas o de modelos matemáticos del sistema.

En un sistema de diagnóstico de fallas, la generación de residuos es la parte principal. Esto se debe principalmente a que en esta etapa se resuelve el problema de diagnóstico, al menos conceptualmente, ya que los residuos generados deben poseer ciertas características que permitan la detección y la localización [43, 45].

3.1.3. Planteamiento del sistema de diagnóstico

En ingeniería, una de las principales tareas es incrementar la disponibilidad y la seguridad de los procesos industriales. Se pueden apreciar las definiciones de estos términos a continuación [46].

- **Disponibilidad:** Habilidad de un sistema para operar cuando se le solicita.
- **Fiabilidad:** Capacidad de un sistema para cumplir su misión en condiciones dadas de utilización.
- **Seguridad:** Característica de un sistema para respetar al usuario y a su medio ambiente.

Se han llevado a cabo una gran cantidad de esfuerzos en el diseño y manufactura de productos, estos incluyen el desarrollo de materiales, pruebas de elementos, control de calidad, etc. Otro aspecto importante es la automatización del proceso, cuya finalidad es mantener una operación adecuada disminuyendo la intervención humana. El primer nivel corresponde al control automático y, el segundo nivel corresponde a la supervisión (diagnóstico, monitoreo y protección) [43].

La finalidad de la supervisión es indicar estados del proceso no permitidos o no deseados, para realizar medidas que permitan prevenir daños o accidentes. Tal y como es enunciado en las definiciones, una falla es una desviación no permitida de las características propias del proceso. Si las variables medidas de entrada – salida llegasen a verse influenciadas por estas variaciones, entonces las fallas pueden ser detectadas por una evaluación de estas señales. Realizar una evaluación directamente a las señales se conoce como monitoreo. El monitoreo permite, por medio de indicadores de alarmas, señalar que algo opera inadecuadamente.

Las alarmas proporcionan información que permite al operador tomar medidas para evitar daños en el sistema. Si la falla existente llega a ser crítica o destructiva, se procede a iniciar un proceso automático denominado protección, para detener una parte o todas las actividades del proceso. Tanto el monitoreo como la protección, pueden realizarse directamente con la información proporcionada por las variables medidas; además de su gran utilidad en ciertos casos [46]. No obstante, las fallas solo se pueden detectar en un estado avanzado (la desviación de los valores nominales es considerable). Para lograr detectar una falla en estado incipiente al igual que para obtener información detallada de la falla, es necesario recurrir al diagnóstico [43].

El poner en práctica las técnicas de diagnóstico de fallas oportunamente, brinda garantía de contar con el tiempo necesario para tomar las medidas debidas; tales como accionamiento de alarmas, reconfigurar la acción de operación y el mantenimiento. Se puede realizar un diagnóstico adecuado por medio del análisis de información, especialmente al utilizar la relación entre las cantidades medidas y los modelos matemáticos [1, 46].

El proceso de diagnóstico se conforma por varias tareas que se pueden completar por etapas. La Figura 9 describe las dos trayectorias que se pueden aplicar a partir de las mediciones para obtener un grupo mínimo de componentes dañados, gracias al conocimiento sobre el proceso y sus modos de falla. La división de los métodos se debe a la disponibilidad del conocimiento, el cual limita y condiciona al conjunto de algoritmos de diagnóstico posible a utilizar. Cuando se puede describir el comportamiento del proceso bajo un modelo matemático explícito, el camino que hay que seguir se muestra en la Figura 9a. En cambio, la Figura 9b detalla otro tipo de procedimiento, el cual, por medio de cl características de mediciones, seleccionadas previamente, considerando las fallas que se buscan determinar, o de un conjunto de datos históricos de las señales o secuencia de datos Y , se deben reconocer n_f clases de fallas [43].

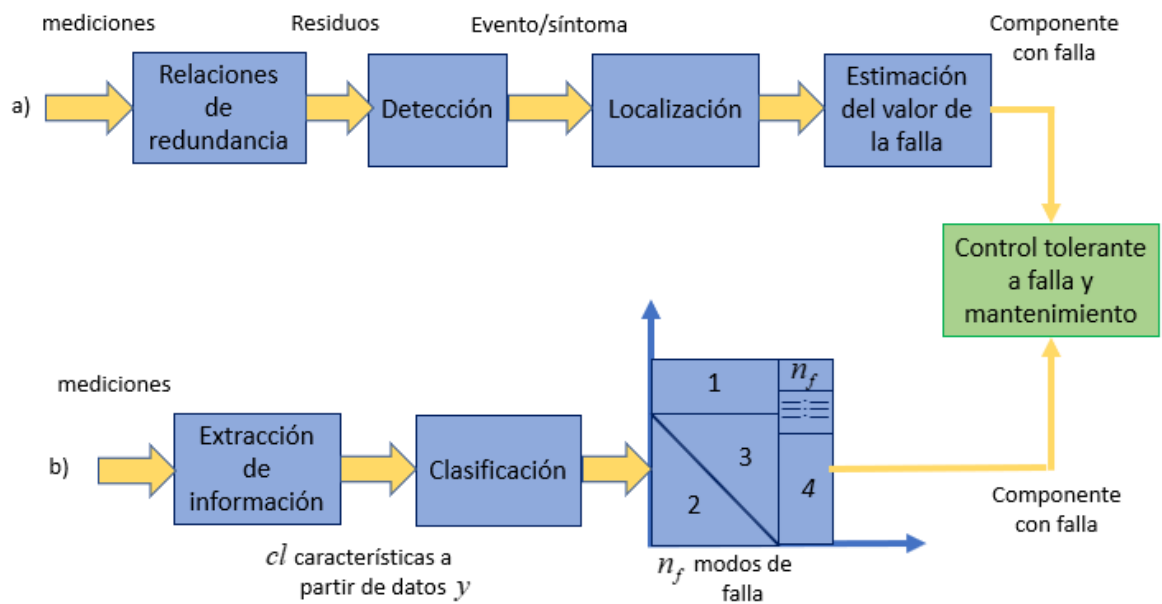


Figura 9. Procedimiento de diagnóstico a partir de mediciones del proceso: a) con modelo matemático, b) con modelo de señales para n_f escenarios o clases de fallas considerando cl características y una matriz de datos históricos y .

Con respecto al procedimiento con modelo matemático, el camino a, como primera etapa se debe detectar la existencia de una falla, esto se logra por medio de señales específicas denominadas indicadores de fallas y comúnmente conocidas como residuos. Dichos indicadores se obtienen utilizando las mediciones de las entradas y salidas reales del sistema con ecuaciones específicas, deducciones del modelo, denominadas relaciones de redundancia analítica; los residuos pasan a ser síntomas, los cuales son eventos que resultan al interpretar su valor. A esta etapa se le conoce como detección. En un caso sencillo, esta interpretación es de tipo booleana, y analiza el valor del residuo con respecto a un umbral, si el residuo llega a ser inferior que este umbral, no existe síntoma de falla [43-45].

La segunda etapa se conoce como localización y consiste en utilizar uno o varios indicadores o síntomas para establecer el conjunto preciso de componentes físicos de operación anormal o dudosa. Este conjunto debe ser lo más reducido posible para hablar de que se llevó a cabo un diagnóstico mínimo. La estimación del valor de la falla se refiere a determinar qué elemento se encuentra fallando y de qué forma se está manifestando [43, 45].

Para el procedimiento con modelos de señales, el camino b de la Figura 9, se lleva a cabo el procesamiento de datos históricos o experimentos para obtener características o atributos, los cuales pueden ser promedios, correlaciones, presencia de armónicos o combinaciones de señales, dichas señales deben tener relevancia para el diagnóstico de las n_f clases de fallas [43].

Para este caso, se parte del conocimiento previo de las alteraciones o cambios de las señales bajo la influencia de una falla, dicho conocimiento se obtiene del conjunto de ensayos registrados durante la vida del proceso, y de la experiencia y observación del ingeniero a cargo. Los atributos se estiman por una clasificación o un análisis estadístico, de una o más variables, lo cual permite determinar el modo de falla correspondiente a la situación analizada para poder concluir los componentes que operan de forma anormal o con un comportamiento dudoso [1, 43].

En los procedimientos basados en señales se pasa directamente de los atributos a los modos de falla, al determinarse correctamente las fronteras o el límite que hace la diferencia entre elegir una hipótesis estadística u otra [1].

Una vez determinado el o los componentes con operación dudosa o anormal, se puede anticipar su mantenimiento dando suma importancia a la correcta operación de la instalación, si la seguridad no se ve comprometida. La etapa de identificación de una falla hace referencia al lograr determinar el comportamiento exacto de la falla, para esto, se estima su desarrollo y amplitud [43, 45].

El mayor obstáculo al cual se enfrenta la etapa de detección es el confirmar que cuando el proceso tiene un comportamiento anormal, se debe a una falla. Esto podría ser causado por una perturbación importante, lo cual lleva al proceso a un punto de operación anormal, sin embargo, no es una falla. Lograr una distinción entre una falla y una perturbación que no puede ser medida es un problema difícil, y pocos métodos de diagnóstico poseen la capacidad para diferenciarlos.

Otra situación que surge durante la detección es cuando el impacto de una falla no es fácilmente percibido, esto puede ser a causa de sensores con baja sensibilidad o debido a la propia corrección del sistema de control retroalimentado y, a causa de esto, los errores entre las variables por regular y las señales de referencia son mínimas.

3.1.4. Generación de residuos

La generación de residuos es la base con la cual se detectan las fallas con respecto a la información obtenida del proceso. Al operar correctamente el sistema y no existe presencia de ruido o errores de modelado, el valor obtenido del residuo es igual a cero. Dicho valor refleja el comportamiento de las fallas dentro del sistema [47]. El principio fundamental para la generación de residuos se aprecia en la Figura 10.

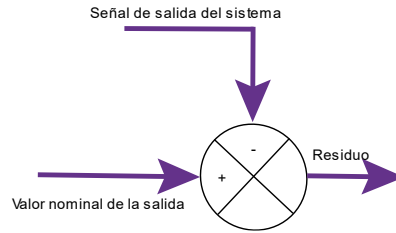


Figura 10. Generación de residuos.

Diseñar un generador de residuos puede interpretarse como un problema, en el cual se busca obtener una alta sensibilidad en el residuo, esto referente a las fallas buscadas y a un desacoplamiento de las entradas del sistema en dicho residuo [29].

Se puede expresar que los efectos dinámicos correspondientes a las fallas se deben percibir en las variables medibles, esto es semejante a que los componentes de frecuencia de las fallas deben excitar las dinámicas del sistema y éstas se ven reflejadas en las mediciones. Teniendo las fallas como señales y el sistema como filtro, esto implica que éste debe dejar pasar las fallas. Referente a las entradas del proceso, éstas no deben afectar al residuo [46].

Los métodos de generación de residuos basados en modelos pueden clasificarse en dos categorías. La Figura 11 presenta dicha clasificación y son descritas a continuación [46].

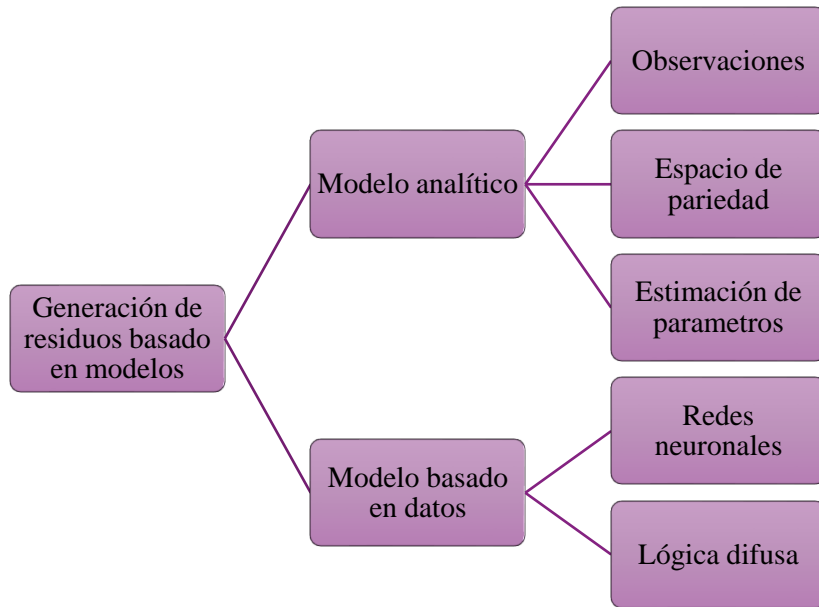


Figura 11. Clasificación de los diferentes métodos de generación de residuos.

Modelos analíticos. Pueden dividirse en tres subclasificaciones:

- **Observadores:** Es un módulo capaz de generar aproximaciones de los vectores de estados y se le denomina observador o estimador. Dicho método permite generar residuos robustos con respecto a los errores de modelado del sistema.
- **Espacio de paridad:** Es una relación o ecuación que genera un residuo, las ecuaciones de paridad primarias se pueden obtener de forma directa de las ecuaciones, las cuales dan una descripción de la estructura y el comportamiento del sistema.

Adicionalmente se pueden obtener ecuaciones de paridad mediante transformaciones para mejorar las características de los residuos con respecto a la detección y localización de fallas.

- **Estimación de parámetros:** Se basa en determinar los valores de los parámetros, los cuales describen el comportamiento dinámico del sistema. Dichos parámetros se encuentran relacionados con los coeficientes físicos.

El considerar modelos analíticos para el diseño de algoritmos generadores de residuos permite sistematizar los procedimientos para una amplia cantidad de casos de fallas, basados en herramientas sólidas de análisis de sistemas dinámicos de control. Su uso es recomendable al tener:

- Poco conocimiento sobre las fallas en la salida, esto conlleva a que tener pocos datos históricos que hacen poco posible un diagnóstico frecuencial o estadístico.
- Una señal pobre de los efectos discriminatorios y pocas pruebas para lograr distinción entre la condición de falla y la operación normal.
- Amplia variedad y combinaciones de efectos de fallas que no es posible tomar en un conjunto reducido de características de señales medibles que permita ser atacado como un problema de clasificación.

Una desventaja en este tipo de métodos es que existe una gran demanda de modelos precisos, confiables (que se conozca su evolución a lo largo del tiempo) y que cuente con una buena caracterización del tipo de fallas diagnosticables deseadas, esto en aplicaciones reales, no siempre es posible [43].

Modelos basados en datos. Pueden dividirse en dos subclasificaciones:

- **Lógica difusa:** Permite que una variable pertenezca a dos conjuntos basados en una función de transferencia mediante una nueva lógica diferente a la lógica tradicional. Por decirlo de otra forma, un elemento puede pertenecer a un conjunto en un porcentaje. Su aplicación en la detección de fallas se basa en obtener un modelo difuso del sistema y así aplicar las mismas ideas que con las ecuaciones de paridad.
- **Redes neuronales:** Su idea principal es encontrar un modelo del sistema basado en redes neuronales. La red neuronal es un modelo matemático simplificado de las neuronas del cerebro humano y generalmente consiste en tres capas de elementos denominados neuronas, los cuales se encuentran altamente interconectados. Dicho modelo se obtiene cambiando la ponderación de las entradas de cada una de las redes hasta que el comportamiento de la red se asemeje al del sistema. Una vez obtenido el modelo, la aplicación de la detección de fallas es parecido a las ecuaciones de paridad.

3.1.5. Evaluación de residuos

Bajo condiciones ideales, cualquier desviación de un residuo distinto de cero es un indicador de falla o síntoma; no obstante, dicha condición de decisión ideal produce falsas

alarmas. La evaluación de residuos involucra aspectos prácticos y su objetivo consiste en determinar las condiciones que permiten diagnosticar la presencia de fallas en tiempo real con ayuda de umbrales mínimos $U_{\min}(r_i)$ y máximos $U_{\max}(r_i)$ para cada residuo i tomando en cuenta las condiciones reales del proceso. Los umbrales se calibran a priori con la finalidad de obtener indicadores confiables en función de errores e incertidumbres en condiciones normales. El valor del umbral es necesario para prevenir falsas alarmas originadas por las condiciones iniciales [43, 46, 47].

Un inconveniente al realizar la evaluación de residuo es que, en casos reales, los umbrales se ajustan tomando como referencia los datos simulados en condición de falla, por lo tanto, puede surgir la situación en que estos sean poco realistas [43].

En la literatura se pueden encontrar dos métodos para realizar la evaluación de residuos por medio de señales de umbral: constante y adaptativo [46], los cuales son descritos a continuación:

- **Umbral adaptativo:** En este caso, el valor del umbral es modificado en cada fase de operación del sistema o al cambiar las condiciones de operación del sistema, además, el valor del umbral cambia mediante una relación especificada previamente.
- **Umbral constante:** Para este caso el valor del umbral tiene la característica de que permanece sin variaciones en todas las fases de operación del sistema. Además, existen casos que presentan variaciones, pero dicha variación es periódica, por lo cual, aunque exista variación, ésta es de valor constante. Dicho método permite la generación de síntomas de forma simple y sencilla de implementar [45, 46].

Existen distintas formas de obtener el valor de umbral, las cuales pueden clasificarse en dos grupos: los métodos de clasificación y métodos estadísticos. En la Figura 12 se aprecia la subclasificación de dichos métodos, los cuales son descritos a continuación [43].

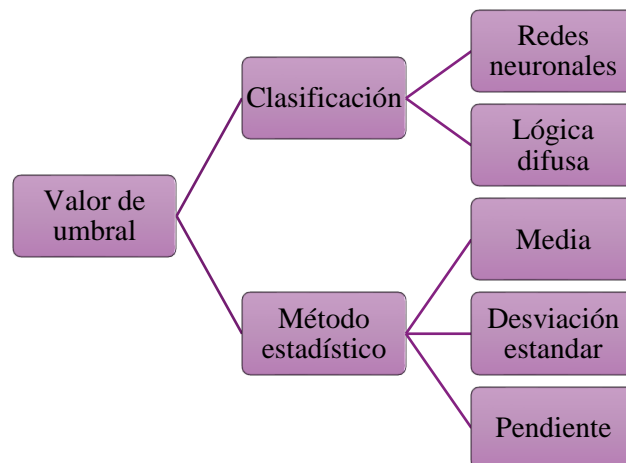


Figura 12. Clasificación de los diferentes métodos de evaluación de residuos.

Evaluación por clasificación [46]

La evaluación de residuos por medio de clasificación, se lleva a cabo utilizando la lógica difusa y las redes neuronales. En dichos métodos, se efectúa un proceso de selección mediante una serie de reglas, las cuales son descritas a continuación.

- **Lógica difusa:** Este método está basado en una serie de reglas, las cuales describen diversas situaciones del sistema. La clasificación por medio de lógica difusa se puede interpretar como una decisión de varios criterios u opiniones sobre la falla (por ejemplo, el resultado de varios residuos).
- **Redes neuronales:** Una ventaja de este método es su habilidad para dividir el espacio del modelo para los problemas de clasificación, en consecuencia, una red neuronal se puede utilizar como un clasificador (o reconocer patrones) para dividir las señales de los residuos y activar las señales de alarma.

Evaluación por métodos estadísticos [43]

Para realizar la evaluación de residuos por medio de métodos estadísticos, se utilizan las operaciones entre datos, tales como la media, varianza, desviación estándar, etc. En estos métodos es común definir una ventana, la cual en la mayoría de los casos es móvil tal y como se aprecia en la Figura 13.

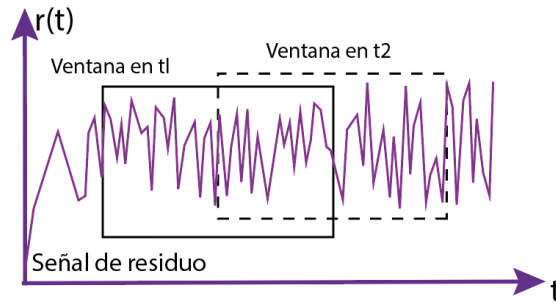


Figura 13. Método de ventana móvil para la evaluación de residuos.

Las pruebas estadísticas más utilizadas son descritas a continuación [43, 45, 46]:

- **Desviación estándar:** La desviación estándar móvil (σ_i) es calculada mediante la expresión siguiente:

$$\sigma_i^2 = \frac{1}{n} \sum_{j=-m}^m (Y_{i+j} - m_i)^2 \quad (3)$$

Para el caso recursivo se tiene la siguiente expresión:

$$\sigma_i^2 = \sigma_{i-1}^2 + \frac{Y_{i+m} - Y_{i-m-1}}{n^2} [(n+1)Y_{i-m-1} + (n-1)Y_{i+m} - 2nm_{i-m}] \quad (4)$$

El cálculo de la desviación estándar se puede utilizar básicamente cuando se presentan dos casos: Cuando el valor medio de la señal permanece constante o cuando se desea detectar la variación del ruido en una señal medida.

- **Media:** Para realizar la detección en el cambio del valor medio de una señal se calcula la media sobre una ventana móvil. Si los valores filtrados m_i representan el centro de la ventana cuya longitud es $n=2m+1$, entonces el filtrado se representa por:

$$m_i = \frac{1}{n} \sum_{j=-m}^m Y_{i+j} \quad i > m \quad (5)$$

Para el caso recursivo se tiene la siguiente expresión:

$$m_i = m_{i-1} + \left[\frac{Y_{i+m} - Y_{i-m-1}}{n} \right] \quad i > m+1 \quad (6)$$

El valor de m_i de la media se compara contra un nivel de umbral, este es determinado por la sensibilidad de la señal analizada respecto a la falla.

3.1.6. Decisión de la falla

La decisión de la falla forma parte de la última etapa del proceso de diagnóstico de fallas. Se basa en la clasificación de las señales de residuos para determinar la existencia de una falla y su localización. La decisión de la falla se realiza de forma más sencilla con la implementación de una matriz de diagnóstico. Dicha matriz de diagnóstico se construye directamente de las señales de residuos tales como columnas contra las señales de síntomas como filas (tal y como se aprecia en las tablas 2 y 3).

La tarea principal en la etapa de decisión es realizar la clasificación de los residuos en un número de patrones distinguibles que corresponden a diferentes situaciones de fallas. Por ello la evaluación de residuos puede basarse en el principio de reconocimiento de patrones. Esto implica tomar acciones basadas en la observación de datos de entrada. La entrada representa un patrón conocido tal como una medición o un vector característico [46].

La localización de fallas es una característica dependiente del comportamiento de las señales. Existen dos tipos de matrices, las cuales permiten realizar la localización de las fallas: la señal de residuos estructurada y la señal de residuos diagonal [43].

- a) Señal de residuos diagonal: Para este caso, los residuos son sensibles solo a una falla.
- b) Señal de residuos estructurada: En este caso, un vector de residuos es generado, en donde cada residuo es sensible a un conjunto de fallas.

Para este trabajo de investigación es de interés obtener las señales de residuos estructuradas. Si el síntoma S_n es obtenido por medio de una evaluación Booleana, la matriz de diagnóstico será constituida por las firmas y sus respectivos síntomas como filas y columnas respectivamente. Dicha matriz incluye únicamente valores “cero” y “diferentes de cero”. Obtener un cero significa que dicho residuo no es sensible a los efectos de la falla. En cambio, un valor diferente de cero implica que el residuo es sensible a los efectos de las fallas, se trata de formar en la mayoría de los casos de fallas, síntomas diferentes para cada caso de falla, en forma canónica para facilitar la simplificación en la decisión de las fallas, tal y como se ilustra en la tabla 2.

Tabla 2. Matriz de diagnóstico

	Sin falla	f_1	f_2	f_3	f_4
S_1	0	1	0	0	1
S_2	0	0	1	0	0
S_3	0	1	0	1	1

Tres observaciones se efectúan. Al no ocurrir una falla, todos los elementos de las señales son iguales a cero. Al no existir una falla, los efectos de las señales son iguales a cero (tal y como se observa en la columna “sin falla”). Posteriormente, para obtener la localización de una falla, los patrones de fallas deben ser distintos (obsérvese las columnas “ f_1 ”, “ f_2 ” y “ f_3 ”) por último, si las señales son idénticas (observe la columna “ f_1 ” y “ f_4 ”) la localización de las fallas no puede realizarse. La diferencia entre los comportamientos es una condición esencial más no lo suficiente para asegurar la localización de las fallas [43, 46, 48].

Con la finalidad de prevenir la ausencia de información en la localización de fallas, es primordial proponer la construcción de la matriz de diagnóstico en forma canónica. La Tabla 3 expone el comportamiento de los residuos en la forma canónica, se busca cumplir esta estructura para evitar la falta de detección evadiendo señales que tengan comportamientos iguales [48].

Tabla 3. Estructura canónica de la matriz de diagnóstico.

	Sin falla	f_1	f_2	f_3
S_1	0	1	1	0
S_2	0	1	0	0
S_3	0	0	1	1

Por último, la etapa de decisión facilita la clasificación de las fallas, al igual que determinar el tipo de falla y su magnitud (su origen y causas). Dicha clasificación puede efectuarse por medio de un árbol de fallas.

3.2. MÉTODO DE SOLUCIÓN PROPUESTA

Hoy en día existen múltiples métodos implementados para realizar el diagnóstico de fallas en convertidores CD-CD multifase; en su mayoría, estos métodos suelen implementar técnicas basados en modelos matemáticos. En este trabajo de tesis, al contar con múltiples interruptores de potencia susceptibles a presentar fallas, se opta por implementar un método basado en señales para aprovechar las múltiples señales con las que cuenta el sistema (2 señales de corriente por cada una de las fases correspondientes a interruptores superiores e inferiores).

Debido a que el convertidor multifase es propenso a sufrir fallos severos al dañarse uno o más interruptores de potencia. Se opta por implementar la derivada de las señales

conocidas, en este caso, aprovechar las señales de corriente de cada una de las fases y así poder detectar cambios severos y rápidos; la detección automática mediante software puede realizarse al verificar que los umbrales no sobrepasen límites inferiores y superiores. En términos de relaciones de lógica, esta condición se reduce a la ecuación:

$$\text{Si } \dot{y}_{min} > \dot{y} \text{ o } \dot{y} > \dot{y}_{max} \rightarrow \text{síntomas}(t) \neq 0 \quad (7)$$

Capítulo 4

ALGORITMO DE DIAGNÓSTICO IMPLEMENTADO

Para el diagnóstico de fallas es fundamental la forma de implementar las ecuaciones para obtener los residuos de las señales, así como su evaluación. En este capítulo es presentado el algoritmo de generación y evaluación de residuos aplicado al convertidor *Buck* multifase. El capítulo se conforma de la siguiente manera:

En la sección 4.1 explican el conjunto de fallas que ocurren en el convertidor y las fallas abordadas en el trabajo. En la sección 4.2 se explica la generación de residuos y se define el método propuesto para este trabajo de investigación. En la sección 4.3 se brinda información sobre la forma de evaluar los residuos generados. En la sección 4.4 se explica la forma de tomar una decisión ante las fallas que se presenten en el convertidor y en la sección 4.5 se aplica lo mencionado anteriormente al caso de estudio del convertidor multifase.

4.1. PROTOCOLO DE FALLAS

Previo a hacer mención sobre las fallas abordadas en este trabajo de investigación. Es necesario explicar la forma de realizar el estudio de las fallas. Para realizar un análisis del comportamiento del sistema bajo presencia de fallas, es prioritario considerar una observación confiable de la falla, esto para que el sistema no sufra destrucción y para que el usuario pueda obtener las señales necesarias para su posterior procesamiento y diagnóstico.

El presente trabajo se encuentra acotado a presentar el efecto producido por las fallas únicas, múltiples y súbitas en el convertidor *Buck* multifase. Para obtener una observación confiable de las fallas es incluido, en el sistema bajo estudio, un bloque “generador de fallas” y puede visualizarse en la Figura 14. El bloque se conforma por circuitos temporizadores y compuertas digitales para poder manipular de forma controlada y única el efecto de la falla en el componente a analizar.

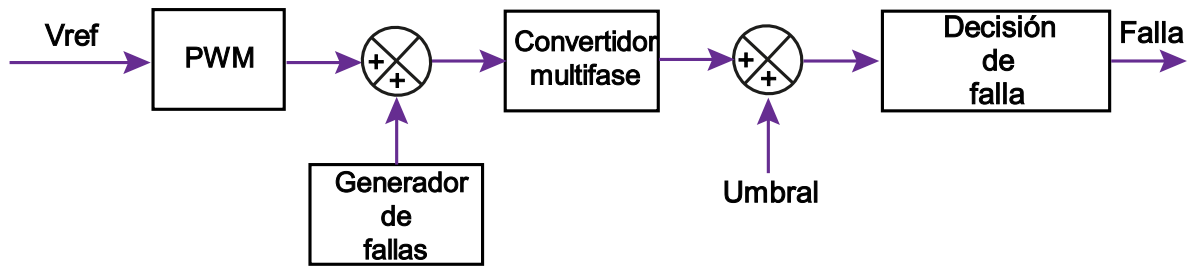


Figura 14. Esquema de diagnóstico de fallas propuesto.

En el convertidor multifase pueden presentarse diversos tipos de fallas. Sin embargo, el trabajo se encuentra acotado a analizar dos tipos de fallas (fallas de operación de los interruptores por circuito abierto y cortocircuito). El estudio es realizado únicamente en estas fallas principalmente porque son las fallas más frecuentes y las más representativas. A continuación, son descritos los elementos base para realizar el análisis de las fallas mencionadas.

4.1.1. Falla de dispositivo semiconductor en estado abierto

Esta falla se origina cuando un DSEP (interruptor) se mantiene en estado apagado (aun cuando exista una señal de voltaje de compuerta activándolo). Así, no puede suministrar energía a través del convertidor hacía la carga [46]. Para mayor simplicidad, a la falla de **DSEP en estado abierto**, de ahora en adelante se le denominará como falla tipo f_i .

Múltiples situaciones pueden originar las fallas antes mencionadas. Puede tratarse de un problema al nivel de comando, o una falla interna en el componente. La probabilidad de ocurrencia es del 21% del total de las fallas que pueden presentarse en un convertidor [1, 17]. El diagrama simplificado del circuito correspondiente a la falla tipo f_i se puede observar en la Figura 15 (Falla en el DSEP Sw_1), donde V_{in} es la fuente de alimentación de corriente directa; $Sw_1, Sw_2, Sw_3, Sw_4, Sw_5, Sw_6, Sw_7, Sw_8, Sw_9$ y Sw_{10} son los DSEP que conforman al convertidor (interruptores tipo MOSFET). Cabe recalcar que la falla puede presentarse en cualquiera de los diez dispositivos, por lo tanto, se tienen diez posibles casos posibles para la falla tipo f_i :

$$f_{I(Sw_i)} \text{ Falla tipo 1 en el } i\text{-ésimo interruptor (Sw}_i\text{). } i=1,2,\dots,10$$

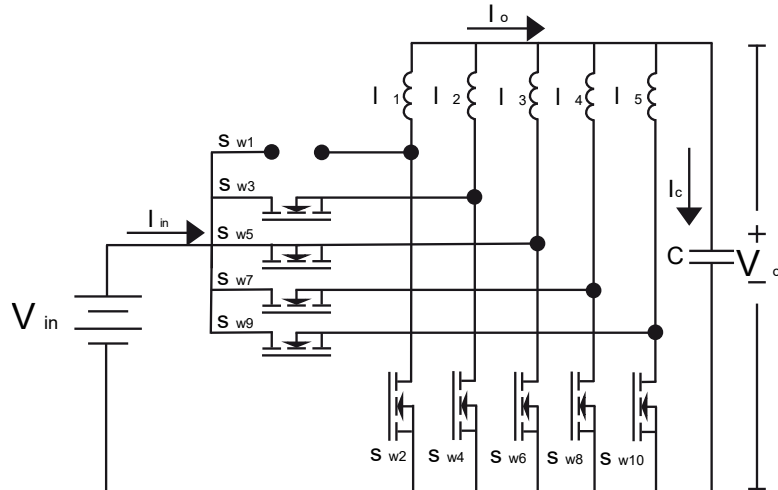


Figura 15. Diagrama para la falla tipo f_1 (circuito abierto en el DSEP Sw_1)

Al presentarse una falla de pérdida de secuencia en uno de los DSEP en estado apagado, no se logra una transferencia de energía estable desde la fuente hacia la carga y a su vez, la fase donde se presenta la falla antes mencionada, deja de operar de manera normal, ocasionando un incremento de corriente en las fases restantes.

4.1.2. Falla de dispositivo semiconductor en corto circuito

Esta falla ocurre cuando un interruptor se cierra en presencia de otro interruptor aún cerrado (localizados ambos en la misma rama o trayectoria de la fuente de alimentación). En esta situación, tampoco es posible la transferencia de energía a través de la carga y se presenta un corto circuito entre el voltaje de alimentación y dos DSEP [46]. La falla de **DSEP en corto circuito**, de ahora en adelante se denominará como falla tipo f_2 .

Este tipo de fallas pueden presentarse por diversas situaciones. Puede ser a causa de un problema de compuerta, la cual enciende a los dos interruptores en una misma rama, o bien una falla interna de uno de los DSEP que se cortocircuita. Esta falla junto con la falla tipo f_1 conforman un 21% del total de fallas que se pueden presentar en un convertidor [26, 49]. El diagrama simplificado del circuito que corresponde a la falla tipo f_2 se puede apreciar en la Figura 16 (Al presentarse la falla en el DSEP Sw_1). Cabe recalcar que la falla puede presentarse en cualquiera de los diez dispositivos, por lo tanto, se tienen diez posibles casos posibles para la falla tipo f_2 :

$$f_{2(Swi)} \text{ Falla tipo 1 en el } i\text{-ésimo interruptor } (Sw_i). \quad i=1,2,\dots,10$$

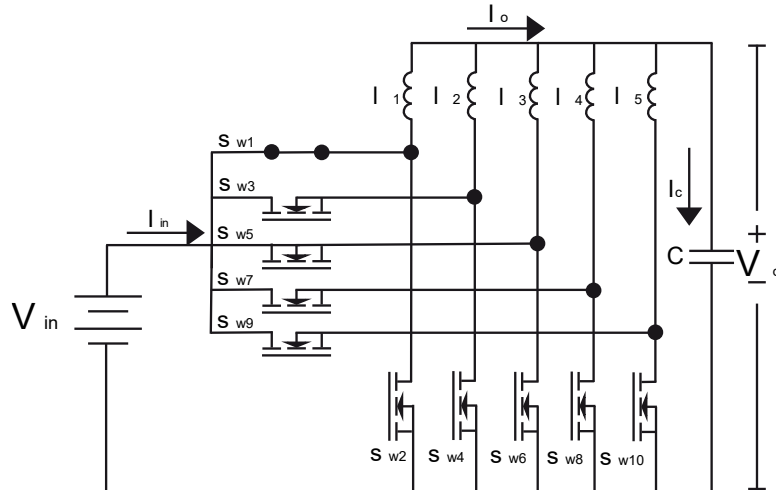


Figura 16. Diagrama para la falla tipo f_2 (cortocircuito en el DSEP S_{w1}).

Al presentarse esta falla, ocurre un cortocircuito entre los DSEP que se encuentran en la trayectoria de la corriente del dispositivo bajo falla. En caso de que el tiempo de falla sea prolongado, es probable que las protecciones entren en acción. Para fines de este trabajo y para prever daños en el sistema, el tiempo de generación de la falla es limitado.

En la falla f_2 al igual que en la falla anterior no posee una transferencia de energía desde el convertidor hacía la carga, la fase donde se presenta la falla antes mencionada, deja de operar de manera normal, ocasionando un incremento de corriente en las fases restantes. Además, al presentarse un cortocircuito, una súbita elevación de corriente puede dañar otros componentes de no ser activadas las protecciones del convertidor, llegando a dañar incluso a la carga.

La falla del tipo f_1 es considerada una falla de conjunto (o grupo) por lo que, puede presentarse en cada uno de los componentes por los que se encuentra compuesto el convertidor, entonces se cuenta con diez casos de falla ($f_{1(Sw1)}$, $f_{1(Sw2)}$, $f_{1(Sw3)}$, $f_{1(Sw4)}$, $f_{1(Sw5)}$, $f_{1(Sw6)}$, $f_{1(Sw7)}$, $f_{1(Sw8)}$, $f_{1(Sw9)}$, $f_{1(Sw10)}$). Esto ocurre de la misma manera para la falla f_2 y se tienen en total veinte fallas entre las fallas del tipo f_1 y f_2 .

Como siguiente paso se presentarán los métodos de generación de residuos empleados tradicionalmente en estos sistemas y a su vez, se presentará el método propuesto para la generación de residuos.

4.2. GENERACIÓN DE RESIDUOS

La generación de residuos fue mencionada con anterioridad en la sección 3.1.4. como un caso de predicción de las fallas que pueden ocurrir en un sistema [46]. En la generación de residuos se reconoce que, bajo ciertas circunstancias, pueden modelarse como señales $f(t)$ cuyo esquema se puede apreciar en la Figura 17. Dicha consideración es válida cuando el generador de residuos es un modelo general del correcto funcionamiento del proceso [46]. Además, en la Figura 17 se considera que se puede modelar cualquier disturbio como una señal $d(t)$. Las señales de los residuos se estiman tomando en consideración que no deben ser sensibles a los disturbios. Dicho en otras palabras, al ser generado un residuo, se deben desacoplar las perturbaciones.

Se define al generador de residuos como un sistema que toma las señales de entrada en un proceso y las señales de salida como entradas para generar un residuo, filtra las señales conocidas y da origen a una porción de prueba llamado residuo, que puede apreciarse como señal $r(t)$. El residuo debe ser de valor “pequeño” (idealmente 0) cuando el sistema no presente fallas y de valor “grande” cuando la falla afecta al sistema [43].

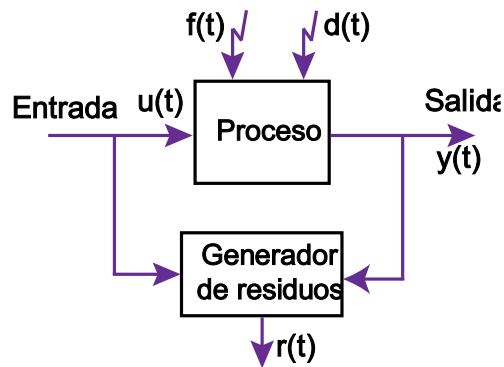


Figura 17. Diagrama convencional de un generador de residuos.

El residuo (como se mencionó en el capítulo 3.1.1.) es una señal escalar que debe ser cero para todas las entradas conocidas $u(t)$ y todos los disturbios $d(t)$.

El diseño del generador residual puede incorporar o demandar la construcción de una gran cantidad de modelos, los cuales no son abordados en este trabajo de investigación. No obstante, el problema del generador de residuos es dividir los efectos deseados de los efectos no deseados. Dicho en otras palabras, que los residuos obtenidos sean insensibles a los efectos de las señales conocidas $u(t)$ y de los disturbios $d(t)$ y sensible a los efectos de las fallas supervisada $f(t)$. Es decir [46].

Para cualquier $u(t)$ y $d(t)$ debe mantenerse que $f(t) \equiv 0$, lo cual implica que $r(t) \equiv 0$

Para cualquier $u(t)$ y $d(t)$ debe mantenerse que $f(t) \neq 0$, lo cual implica que $r(t) \neq 0$

Existen múltiples métodos para obtener residuos, los cuales han sido propuestos en la literatura [43, 45, 46, 48]. En esta sección se presenta un método de generación de residuos basado en el procesamiento de señales y que es de interés para el trabajo aquí propuesto, el cual es descrito a continuación.

4.2.1. Modelo de generación de residuos propuesto

Como se menciona en el capítulo anterior, para la problemática presentada se optará por un método basado en el procesamiento de señales, debido al comportamiento conocido de las señales de corriente del convertidor *Buck*, utilizando la paquetería de Simulink de Matlab, se toman los datos en un periodo específico para obtener la primera derivada de cada una de las señales de corriente a la salida de los DSEP superiores e inferiores de cada fase; tal y como se puede apreciar en la ecuación (7). Al obtener un valor diferente de cero en alguna de las derivadas obtenidas, se obtendrá un síntoma el cual posteriormente será analizado para localizar el origen de la falla.

Cabe hacer mención de que una condición simple como la expresada en la ecuación (7) puede detectar únicamente fallas severas o de lo contrario puede generar síntomas equivocados, esto debido a que los cambios en las condiciones de operación e incertidumbres

provocan desviaciones en las señales. En la Figura 18 se ejemplifica el diagrama simplificado de la obtención de la primera derivada en la cual se tienen diez derivadas, las cuales son:

\dot{Y}_{Phi} Primera derivada de la corriente en la i -ésima fase (Phi). $i=1,2,\dots,5$

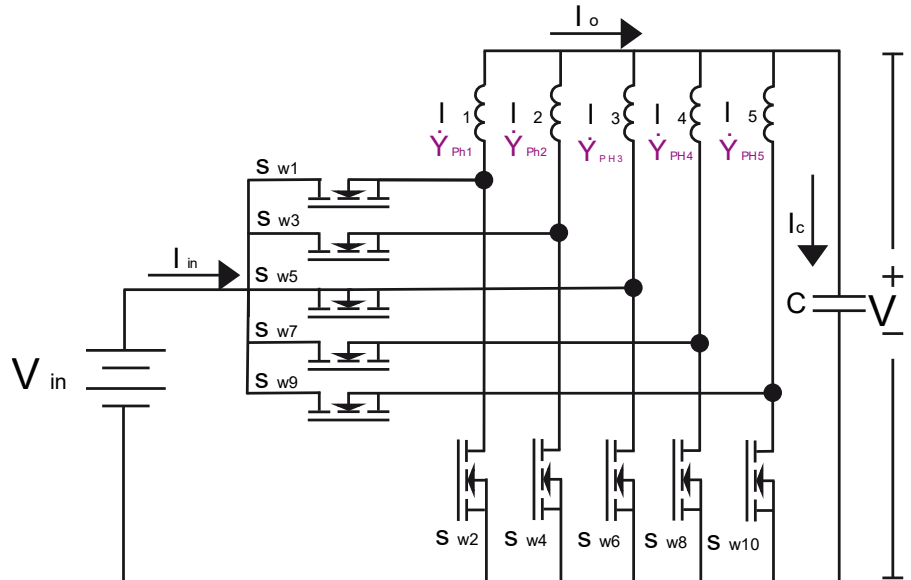


Figura 18. Diagrama representativo de la obtención de la primera derivada de la corriente de cada fase del convertidor multifase.

Posterior a la generación de las señales de residuo. Como siguiente paso se tiene la etapa de decisión o de evaluación de residuos, tal y como se mencionó en el capítulo 3.1.4, se reduce el problema a la clasificación de residuos y a generar una matriz de diagnóstico (en forma canónica). Para posteriormente realizar el proceso de localización de las fallas en el sistema.

4.3. EVALUACIÓN DE RESIDUOS

En la evaluación de residuos surge un problema, el cual es, definir el valor del límite (o umbral) de los residuos, a partir del cual se le considera como una falla [43], por lo tanto, con la evaluación de residuos se obtienen las señales de los síntomas. La solución aplicable a un problema depende del tipo de conocimientos utilizados, su organización y su clasificación.

En la literatura existen múltiples formas de evaluar los residuos [43, 45, 48]. Para delimitar nuestro caso de estudio se analizan las pruebas estadísticas (particularmente el valor medio) y el cálculo de valores por medio de ventanas móviles, los cuales son descritos a continuación:

Pruebas estadísticas

El objetivo de las pruebas estadísticas es que a partir de las señales del sistema y de una racionalización, es posible realizar la etapa de evaluación [43, 46].

Las características principales en las pruebas estadísticas son:

- I. Conocimiento de las leyes estadísticas que rigen las variables aleatorias

- II. Considerar el riesgo existente en la decisión de la evaluación
- III. Decisión de una regla para la evaluación
- IV. Análisis de la muestra

Para este trabajo de investigación, la prueba estadística de interés es el cálculo del valor medio de la señal de residuo, esto debido a las características propias de las señales sensadas del convertidor *Buck* multifase. En el capítulo 3.1.5. se hizo mención que se puede obtener el valor medio a través de una ventana móvil. Para esto se profundizará acerca de las ventanas móviles.

Las ventanas móviles

En la evaluación de residuos se define una ventana móvil como una forma de especificar los límites (en tiempo) del cálculo de una evaluación estadística. Bajo este contexto. Una ventana móvil es aquella en la cual los límites de evaluación son variables y en función de la señal sensada.

En este caso de estudio la señal sensada se encuentra a la salida del convertidor, la ventana se representa por medio de dos conmutaciones del convertidor (una de encendido y otra de apagado), ya que las conmutaciones son en tiempos variables (en función del PWM), se utiliza el concepto de ventana móvil. Aunado a esto, para prever falsas alarmas, es necesario que cada conmutación sea evaluada dos veces, por lo tanto, se propone un tiempo de traslape de una conmutación (ya sea al encender o apagar) entre ventanas.

Para ejemplificar el principio de operación de las ventanas móviles, se tiene la Figura 19. En cada tiempo marcado (t_1, t_2, \dots, t_6) se presenta una conmutación, cada conmutación de encendido es cada cambio en la señal de voltaje de alto a bajo, a su vez, cada cambio de bajo a alto voltaje es una señal de conmutación de apagado. En la ventana uno se tiene un ancho de dos conmutaciones (incluyendo una de encendido y otra de apagado), por lo que la ventana uno inicia antes de t_1 y abarca hasta poco después de t_2 . En el caso de la ventana dos, su ancho abarca antes de t_2 hasta después de t_3 , por lo tanto, se cuenta con una redundancia en la medición de la conmutación que ocurre en t_2 . Para el caso de la ventana tres, su ancho abarca antes de t_3 hasta después de t_4 , al igual que en la ventana dos, presenta un traslape de una conmutación (en t_3). Tal y como se puede observar, cada conmutación es evaluada dos veces, esto con la finalidad de prever falsas alarmas en los resultados obtenidos.

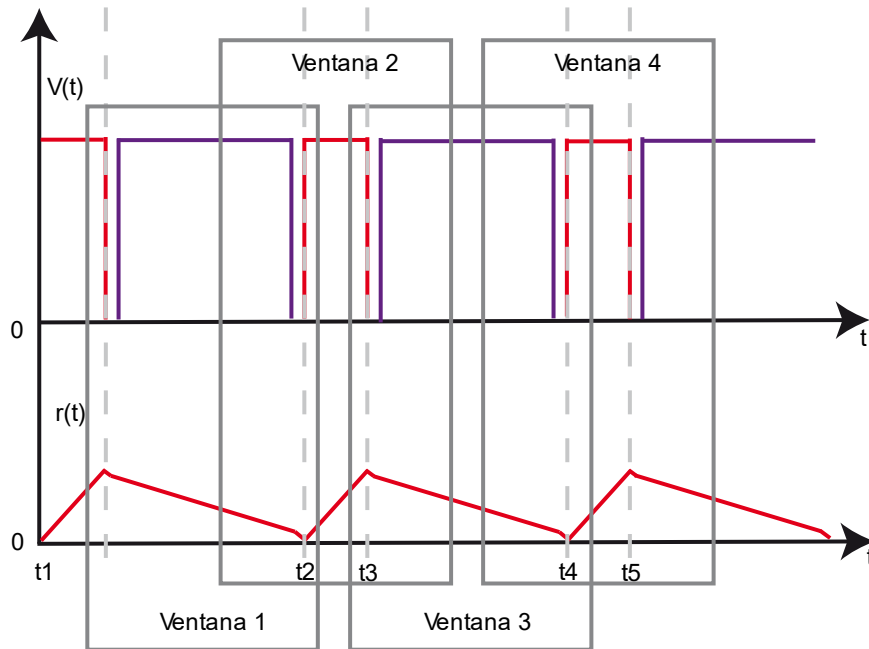


Figura 19. Diagrama de ventanas móviles para la evaluación de residuos.

4.4. DECISIÓN DE FALLAS

Esta etapa de decisión consiste en localizar las relaciones de causa y efecto entre las fallas y las señales de síntomas. De acuerdo con [46], existen dos grandes métodos para localizar las relaciones causa-efecto: los métodos basados sobre la clasificación y los métodos basados sobre el razonamiento.

Dentro de los métodos que se basan en la clasificación, el enlace entre los síntomas y las fallas se encuentran implícito, porque no se cuenta con conocimientos a priori disponibles que expresen los enlaces. De esta forma se fundamentan los métodos de clasificación sobre el aprendizaje y la experimentación. Por el contrario, los métodos que se basan en el razonamiento, se establecen de un conocimiento parcial de las relaciones de causa y efecto. Dicho conocimiento es el resultado de un modelo matemático que describe el comportamiento del sistema. En este aspecto, el conocimiento está posiblemente representado por relaciones causales [46].

Se pueden describir las relaciones causales mediante una tabla de decisión, las estructuras, las definiciones de las fallas o la red de causalidad. En este trabajo de investigación, únicamente es de interés las redes de causalidad y más particularmente en el árbol de fallas. Las redes de causalidad están compuestas de nodos y sus enlaces. Dichos nodos representan las variables o los estados y los enlaces describen las relaciones entre nodos [43, 46].

El árbol de fallas posibilita desde una estructura, el conocimiento del modelo de diagnóstico, en otras palabras, los residuos y las señales. Dicho conocimiento se puede expresar por medio de la ayuda de las reglas de decisión del tipo:

Si <condición> entonces <conclusión>

(8)

El árbol de falla es una red de decisión cuyo objetivo es encontrar una relación entre causa y efecto, entre las señales de síntomas y las fallas. Bajo este contexto, se puede construir el árbol de fallas a partir de una matriz del comportamiento de los síntomas (matriz de diagnóstico), mencionada en la sección 3.1.6. ver Figura 20.

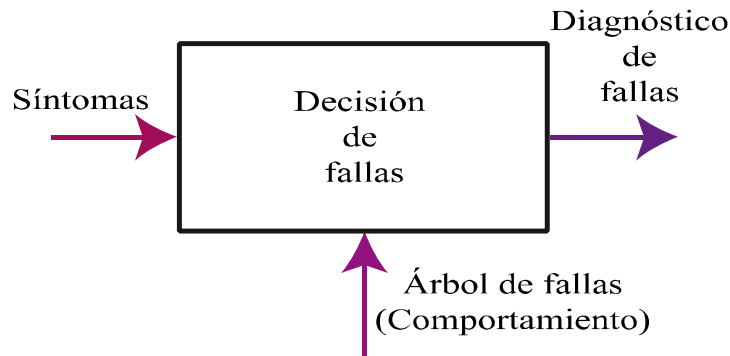


Figura 20. Implementación de la evaluación de residuos.

4.5. APLICACIÓN AL CASO DE ESTUDIO

A continuación, se presenta el método para la generación y evaluación de las señales de residuos, al igual que el método utilizado para la toma de decisión para el diagnóstico de las fallas descritas en el protocolo de fallas (sección 4.1).

4.5.1. Generación de residuos

El algoritmo de detección de fallas en el convertidor *Buck* multifase se encuentra basado en el reconocimiento de las formas de los efectos inducidos por cada una de las fallas en las señales obtenidas mediante simulación. A continuación, son presentadas las bases teóricas de las señales de residuos obtenidos:

Residuo 1

Se obtiene a partir de la primera derivada de la corriente que circula por cada una de las fases para posteriormente acondicionar la señal mediante el análisis del valor medio, estos cálculos se obtienen mediante las ecuaciones 7 (sección 3.2) y 6 (sección 3.1.5). Bajo este criterio, es posible la obtención de un buen indicador de alguna mala operación, tanto por parte del controlador como de los DSEP.

Debido a que al derivar la señal de la corriente que circula por cada una de las fases (I_{L_n}) se obtendrá un valor de cero siempre y cuando el valor sea constante. Se establecen unos límites en el intervalo de $[-1, 1]$ y la forma de la señal determina el tipo de falla de pérdida de secuencia (cortocircuito o circuito abierto).

Dependiendo la forma de la señal bajo estudio, existen tres casos posibles a analizar, los cuales son descritos a continuación:

Caso 1. Cuando la primera derivada de la corriente I_{L_n} no tiene variación

Cuando I_{L_n} mantiene un valor constante, su derivada es cero, por lo tanto, el interruptor opera de forma adecuada, bajo este criterio se considera que el convertidor se encuentra libre

de fallas. La figura 21 muestra la forma de onda de los interruptores del convertidor, la corriente que circula por fase y la primera derivada de la corriente (residuo).

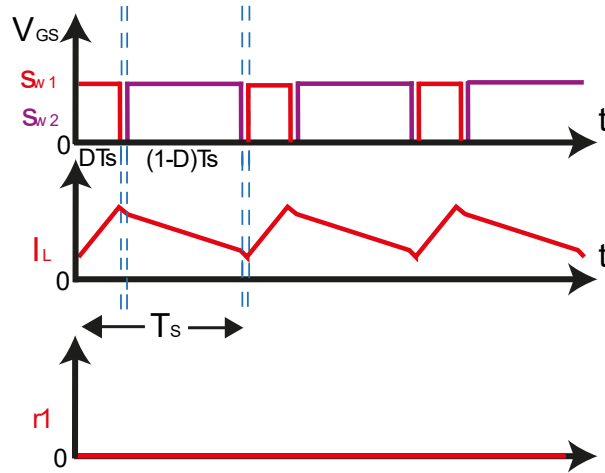


Figura 21. Formas de onda de S_{w1} y S_{w2} para el caso libre de fallas.

Caso 2. Cuando la primera derivada de la corriente I_{L_n} tiene una variación de baja magnitud.

- a. Al presentarse una variación en la primera derivada de la corriente de cualquier fase del convertidor (por ejemplo, una variación negativa seguida de varios pulsos positivos de baja magnitud), se considera que el convertidor se encuentra bajo la influencia de alguna falla, debido a que la señal de control en el DSEP no opera adecuadamente (el DSEP opera con una falla del tipo f_1 en el interruptor superior). La figura 22 muestra el comportamiento de las formas de onda en los interruptores y en el residuo

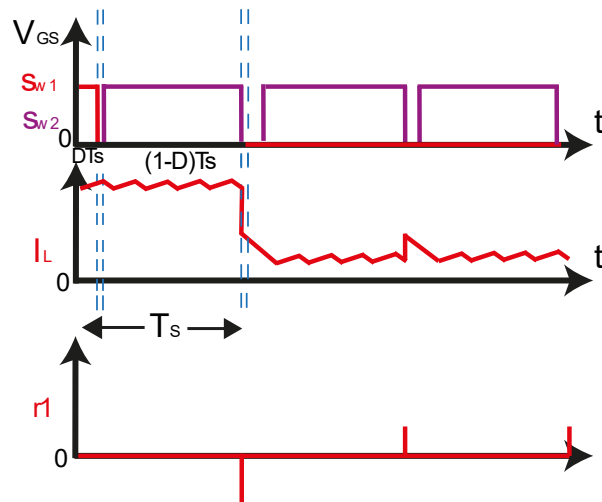


Figura 22. Formas de onda de S_{w1} y S_{w2} para el caso de falla f_1 en el interruptor superior.

- b. Por otro lado, cuando existe una variación negativa seguida de varios pulsos negativos, de baja magnitud, se considera que algún DSEP se encuentra presentando una falla del tipo f_1 en el interruptor inferior (Figura 23).

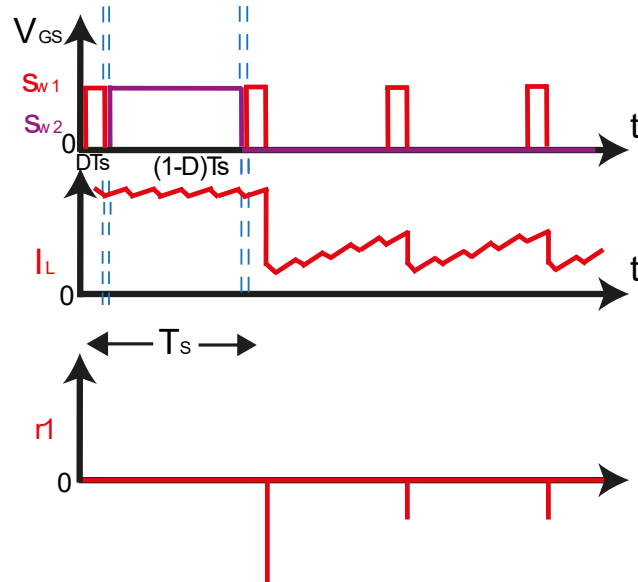


Figura 23. Formas de onda de S_{w1} y S_{w2} para el caso de falla f_1 en el interruptor inferior.

Caso 3. Cuando la primera derivada de la corriente I_{L_n} tiene una variación de gran magnitud.

- a. Cuando se presenta una variación en la primera derivada de la corriente de cualquier fase del convertidor y presenta una variación negativa de gran magnitud (y permanecen varios pulsos positivos), se considera que el convertidor se encuentra bajo la influencia de alguna falla, debido a que la señal de control en el DSEP no opera adecuadamente (el DSEP opera con una falla del tipo f_2 en el interruptor superior). El comportamiento de las formas de onda se puede apreciar en la Figura 24.

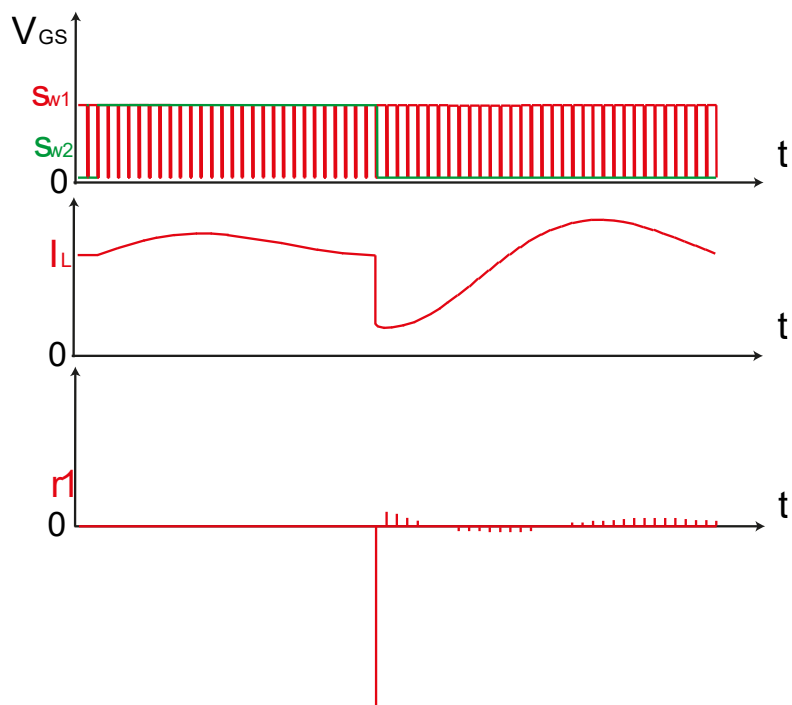


Figura 24. Formas de onda de Sw_1 y Sw_2 para el caso de falla f_2 en el interruptor superior.

- b. Al presentarse una variación de la primera derivada de la corriente que circula por una de las fases y su comportamiento presenta una variación positiva de gran magnitud seguido de varios pulsos negativos continuos, se dice que el DSEP opera con una falla del tipo f_2 en el interruptor inferior y su comportamiento lo podemos apreciar en la Figura 25.

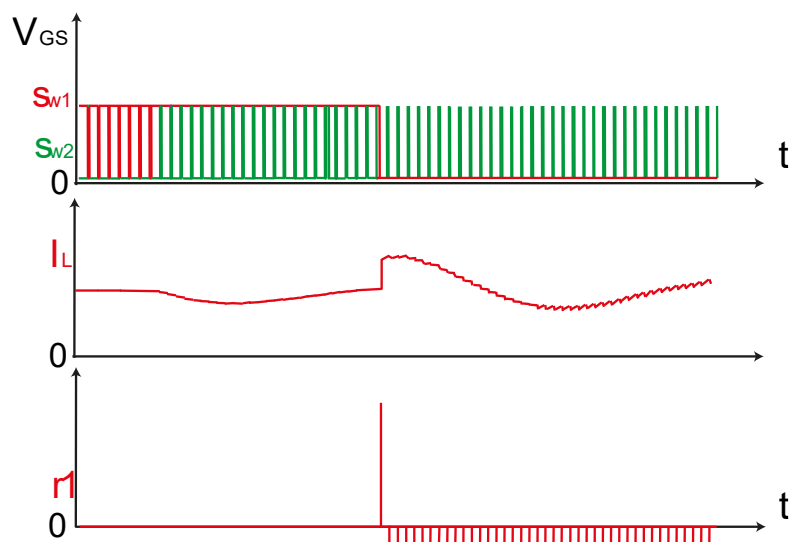


Figura 25. Formas de onda de Sw_1 y Sw_2 para el caso de falla f_2 en el interruptor inferior.

Debido a que el convertidor multifase se compone por diez DSEP, se obtienen diez señales de residuos, uno para cada dispositivo y se representa de la siguiente forma:

$r_{1(Swi)}$ Residuo 1 en el i -ésimo interruptor (Sw_i). $i=1,2,\dots,10$

4.5.2. Evaluación de residuos

Hasta el momento se cuenta con diez señales de residuos que se obtienen del comportamiento (en corriente) de los DSEP en el convertidor. Para complementar el análisis de los residuos obtenidos es necesario realizar una evaluación. La forma de evaluación de residuos es fundamental para la localización de las fallas [43, 46].

Para el convertidor *Buck* multifase, el método de evaluación de residuos, es obtenido por medio del cálculo del valor medio de los residuos obtenidos para cada una de las ventanas móviles (cuya duración es igual a un periodo de conmutación, revisada en las secciones 3.1.5 y 4.3).

Para la señal de síntoma S_1 se tiene la siguiente ecuación:

$$S_1 = avg(r_1) \tag{9}$$

El resultado de la señal de síntoma es la evolución de la pendiente (sea esta positiva o negativa) de cada una de las diez señales de residuo.

4.5.3. Decisión de falla

Una vez clasificadas las diez señales de síntomas, para cada una de las fallas analizadas, con respecto a los tres casos posibles para cada residuo (presentado en la sección 4.5.1.), en la Tabla 4 se visualizan los resultados esperados de la matriz de diagnóstico ideal para la falla f_1 y f_2 en un convertidor multifase de tres fases.

Tabla 4. Matriz de diagnóstico convencional esperada para las fallas f_1 y f_2 .

Falla \ Fase	Ph ₁	Ph ₂	Ph ₃
Sin falla	0	0	0
Sw_1	1	0	0
Sw_2	1	0	0
Sw_3	0	1	0
Sw_4	0	1	0
Sw_5	0	0	1
Sw_6	0	0	1

Capítulo 5

ANÁLISIS DE FALLAS

En este capítulo se presenta la estructura y cálculos para la simulación del convertidor multifase. Se analizan los resultados obtenidos por medio de simulación en estado libre de falla y su comportamiento al presentarse una falla. El capítulo se conforma de la siguiente manera:

En la sección 5.1 se desarrollan los objetivos específicos establecidos en el capítulo 1; los cuales abarcan los cálculos para el convertidor multifase, la simulación del mismo, las diversas simulaciones de fallas y el comportamiento de los residuos para la obtención de síntomas que puedan ayudar a lograr la distinción de las fallas presentes en el convertidor.

5.1. Desarrollo de objetivos específicos

5.1.1. Objetivo 1 (Descripción del convertidor)

El convertidor bajo estudio es un convertidor Buck multifase con rectificación síncrona tal y como se menciona en el capítulo 2, dicho convertidor consta de 5 fases, cada una de ellas cuenta con un interruptor (Sw) superior y uno inferior.

Los parámetros propuestos para el diseño del convertidor multifase son presentados en la Tabla 8.

Tabla 5. Parámetros de diseño del convertidor Buck multifase

Parámetro	Valor y unidades
Tensión de entrada (V_{in})	15 V
Tensión de salida (V_o)	1.5 V
Corriente de carga (A)	80 A
Número de fases (n)	5
Frecuencia de conmutación	300 kHz
Rizo de tensión de salida (ΔV_o)	0.017
Rizo de corriente de fase (ΔI_L)	0.24

De acuerdo a la Ecuación (10) y a las especificaciones de tensión de entrada y de salida, se obtiene el cálculo del ciclo de trabajo nominal, el cual es $D = 0.15$

$$D = \frac{V_o}{V_{in}} \quad (10)$$

Para el interruptor superior, la corriente promedio y la corriente RMS están definidas por las Ecuaciones (11) y (12) respectivamente.

$$I_{Q1} = I_L \cdot D \quad (11)$$

$$I_{rms1} = I_L \cdot \sqrt{D} \quad (12)$$

$$I_{Q2} = I_o \cdot (1 - D) \quad (13)$$

$$I_{rms2} = I_o \cdot \sqrt{(1 - D)} \quad (14)$$

Considerando las especificaciones de la Tabla 8, se considera que la corriente promedio nominal por fase es $I_L = I_o/n = 16A$, se obtienen los siguientes valores de corriente promedio y RMS para el interruptor principal:

$$I_{Q1} = 2.4 A$$

$$I_{rms1} = 6.197 A$$

Los cálculos correspondientes a la corriente promedio y RMS del interruptor inferior, están definidas por las Ecuaciones (13) y (14) respectivamente. Por lo que, cumpliendo con los parámetros de diseño, se tendrán los siguientes valores de corriente:

$$I_{Q2} = 13.6 A$$

$$I_{rms2} = 14.751 A$$

El valor del inductor para cada una de las fases del convertidor está determinado por la Ecuación (15), mientras que para realizar el cálculo del capacitor de salida se utiliza la Ecuación (16). Estas ecuaciones se utilizan en la topología de una sola fase y multi fase. Cabe hacer mención que, para el cálculo del capacitor en la topología multifase, la frecuencia de conmutación utilizada es $(n)(fs)$, ya que se utiliza un único capacitor para todas las fases.

$$L_n = \frac{V_o(1-D)D}{\Delta i_L \cdot fs} \quad (15)$$

$$C = \frac{(V_{in} - V_o)D}{8 \cdot L \cdot \Delta V_o \cdot fs^2} \quad (16)$$

$$L_n = 2.656 \mu H$$

$$C = 36.68 \mu F$$

5.1.2. Objetivo 2 (Simulación)

Para llevar a cabo la simulación, se realizó por medio de la plataforma de Simulink® de Matlab®. En la Figura 26 se puede apreciar el modelo del convertidor *Buck* multifase, así como los elementos que lo componen. Podemos observar que cada una de las fases se encuentra resaltada de un color distinto siendo:

- Rojo: fase 1
- Morado: fase 2
- Verde: fase 3
- Azul: fase 4
- Magenta: fase 5

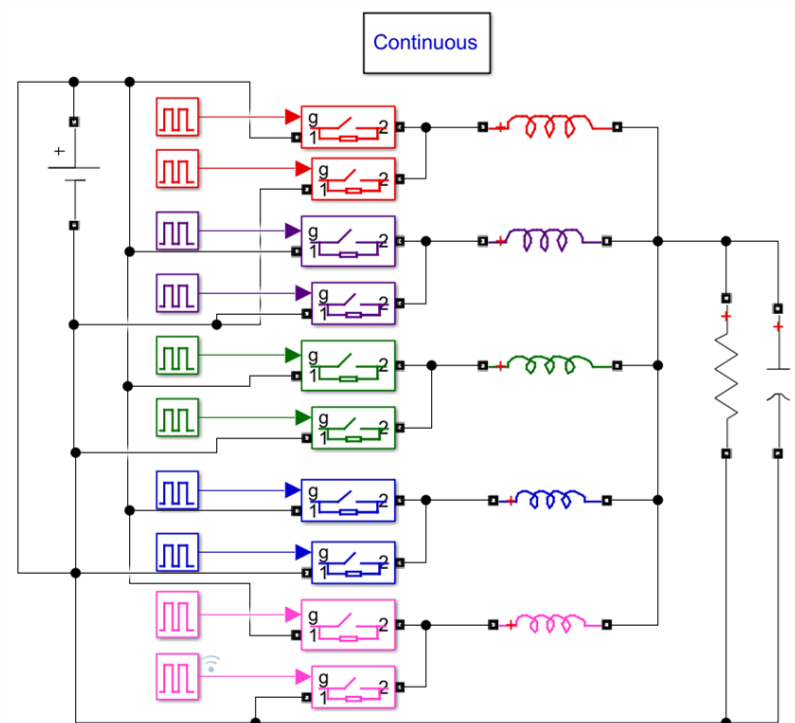


Figura 26. Modelo de simulación del convertidor Buck multifase.

Una vez ejecutada la simulación del convertidor, se obtienen las corrientes que corresponden a cada fase, estas corrientes son observables en la Figura 27. Aunado a esto, en la Figura antes mencionada se logra observar que el promedio de las corrientes es de 16 A.

Se realizaron diversas pruebas simulando fallas de corto circuito y circuito abierto en los interruptores, dichas fallas fueron:

- Falla de circuito abierto en el interruptor superior por fase (Anexo A)
- Falla de circuito abierto en el interruptor inferior por fase (Anexo A)
- Falla de corto circuito en el interruptor superior por fase (Anexo B)
- Falla de corto circuito en el interruptor inferior por fase (Anexo B)
- Fallas de circuito abierto en dos o más interruptores superiores (Anexo C)
- Fallas de circuito abierto en dos o más interruptores inferiores (Anexo C)
- Fallas de corto circuito en dos o más interruptores superiores (Anexo D)
- Fallas de corto circuito en dos o más interruptores inferiores (Anexo D)
- Fallas mixtas en interruptores superiores (Anexo E)
- Fallas mixtas en interruptores inferiores (Anexo E)
- Fallas mixtas en cualquier interruptor (Anexo E)

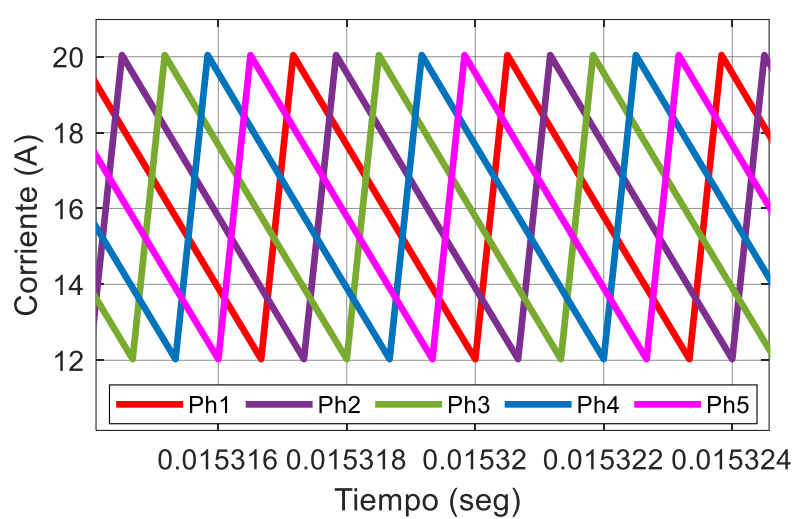


Figura 27. Corriente de inductor que circula por cada una de las fases.

Una vez que se obtienen las diversas señales de corriente pertenecientes a cada una de las fases que conforman al convertidor. En la figura 28 se pueden apreciar las fallas de tipo f_1 en la fase 1 y en la Figura 29 se aprecian las fallas de tipo f_2 en la fase 1.

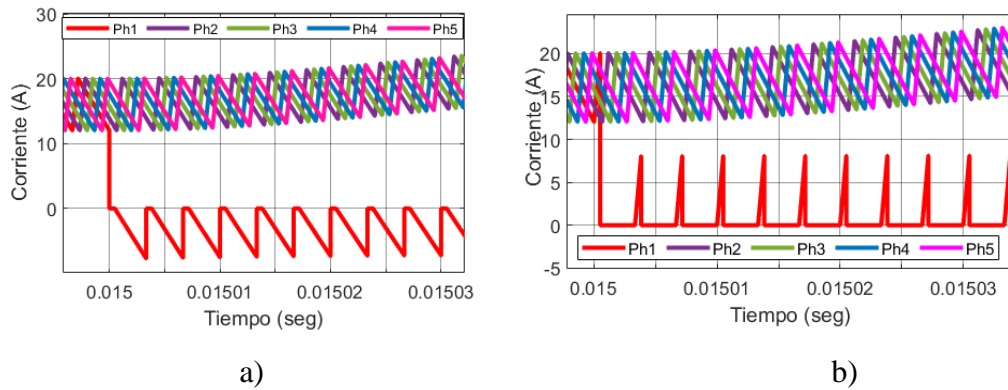


Figura 28. a) Corriente por fase al presentarse una falla de tipo f_1 en Sw_1 . b) Corriente por fase al presentarse una fallade tipo f_1 en Sw_2 .

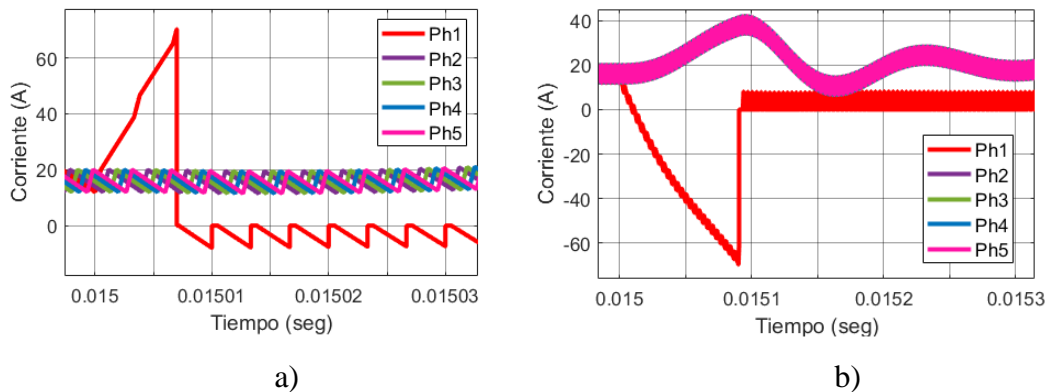
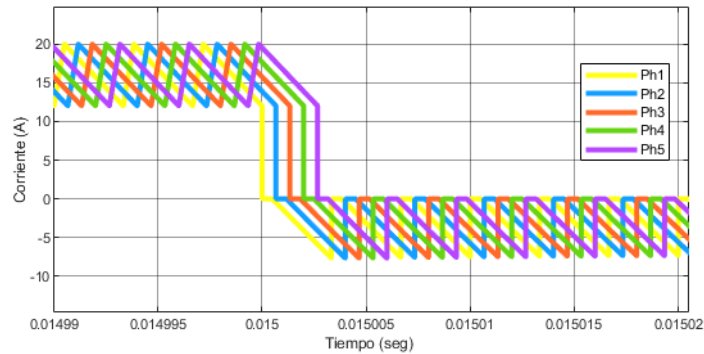
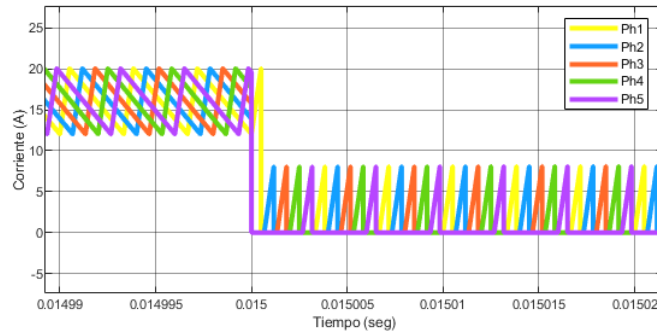


Figura 29. a) Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_1 . b) Corriente por fase del convertidor multifase al presentarse una fallade tipo f_2 en Sw_2 .

Para tener una mejor apreciación del comportamiento de las fallas en cada una de las fases, en la Figura 30 a) se muestra una comparativa del comportamiento de una falla de tipo f_1 al ocurrir en cada una de las fases del convertidor en los interruptores superiores (Sw_1, Sw_3, Sw_5, Sw_7 y Sw_9) y la Figura 30 b) ocurre la misma falla, pero en los interruptores inferiores de cada fase (Sw_2, Sw_4, Sw_6, Sw_8 y Sw_{10}). Se logra apreciar que el comportamiento es similar, salvo porque se encuentran desfasadas, esto debido a que, aunque ocurren todas al mismo instante, la conmutación es diferente para cada interruptor.



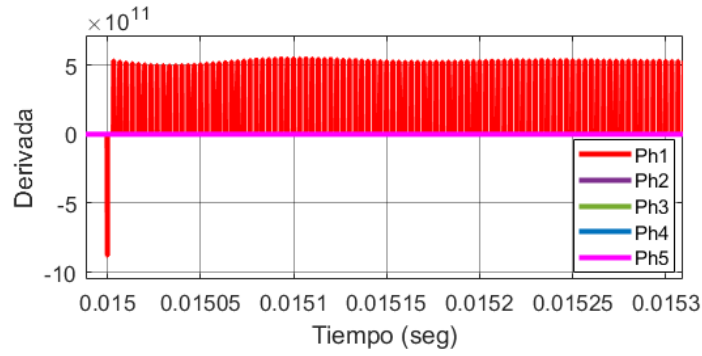
a)



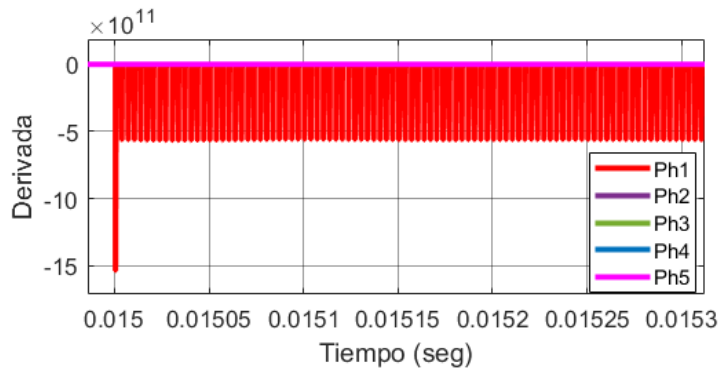
b)

Figura 30. a) Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en el interruptor superior de cada fase. b) Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en el interruptor inferior de cada fase.

Este mismo comportamiento ocurre para las fallas de tipo f_2 , para los interruptores superiores e inferiores por igual. Teniendo las señales de falla de cada una de las fases del convertidor, se procede a realizar la generación de residuos obteniendo la primera derivada de cada una de las corrientes de fase del convertidor. En la Figura 31 se puede apreciar la primera derivada para la falla de tipo f_1 en la fase 1.



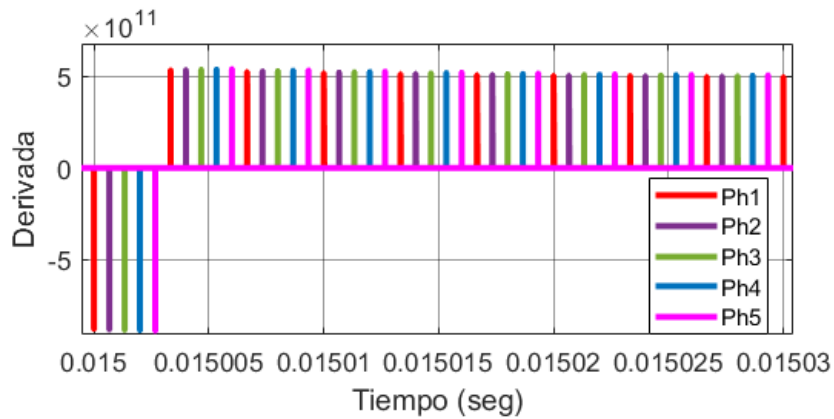
a)



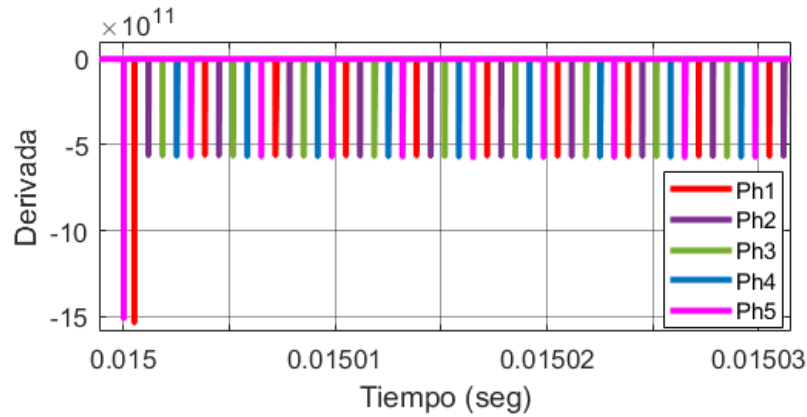
b)

Figura 31. a) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 para Sw_1 . b) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 para Sw_2 .

Para tener una visión clara del comportamiento de la primera derivada en cada una de las fases, se comparan todas al ocurrir una falla de tipo f_1 los interruptores superiores e inferiores y se puede apreciar en la Figura 32.



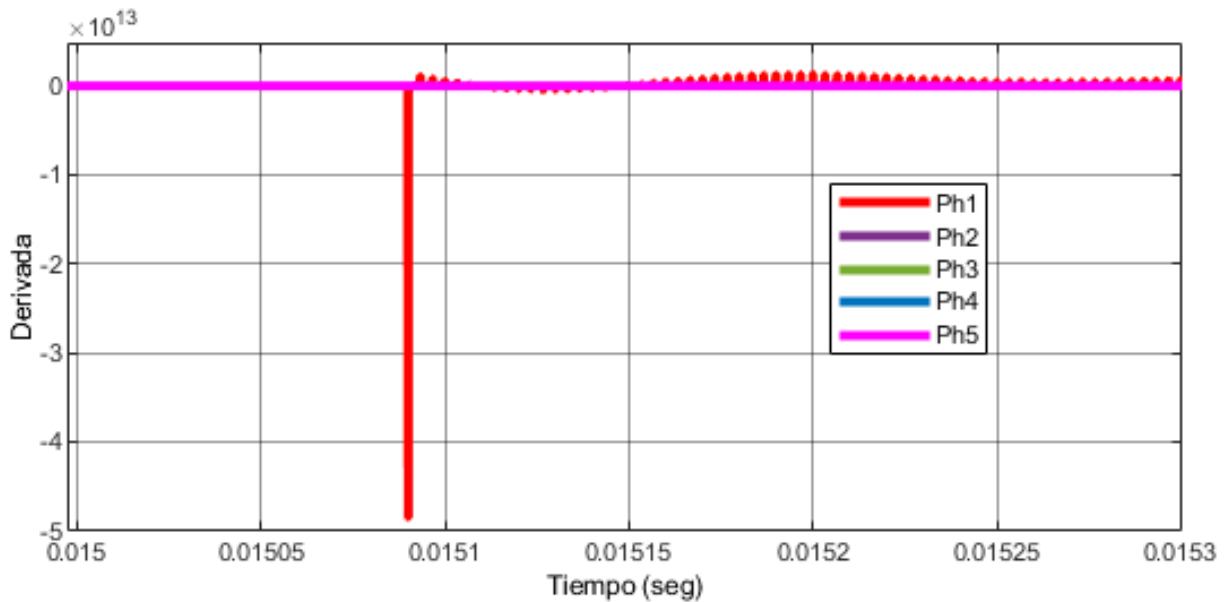
a)



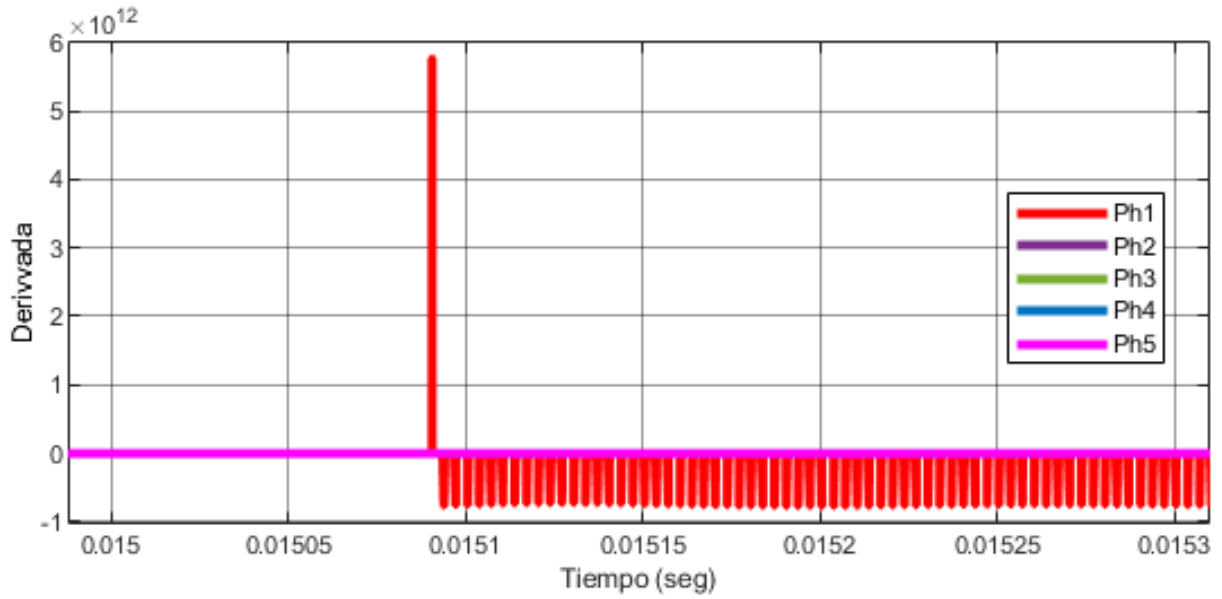
b)

Figura 32. a) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 en el interruptor superior de cada fase. b) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 en el interruptor inferior de cada fase.

La Figura 33 nos muestra el comportamiento de la primera derivada de la señal de corriente de la fase uno al presentarse una falla de tipo f_2 en los interruptores superior e inferior.



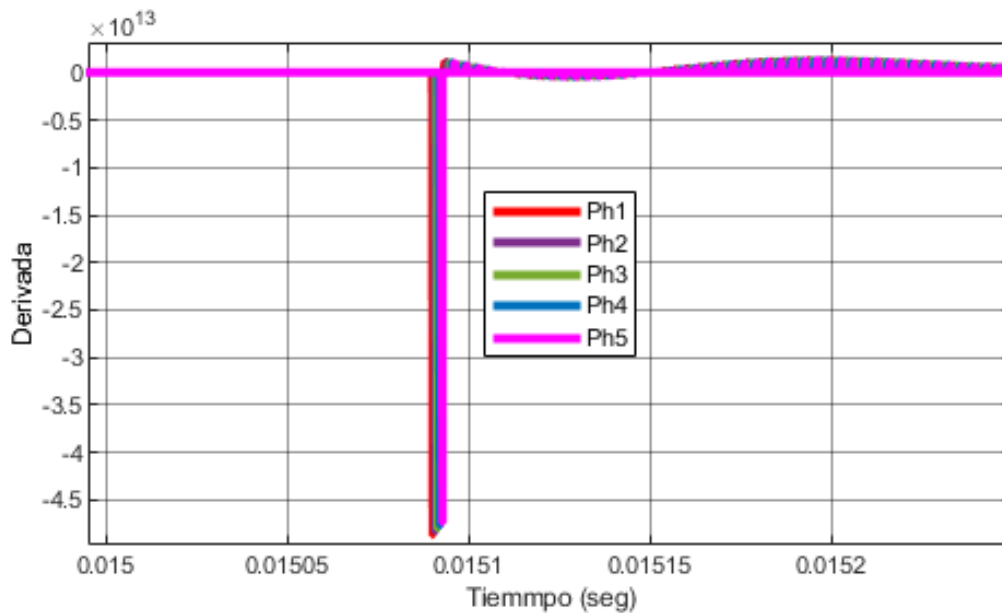
a)



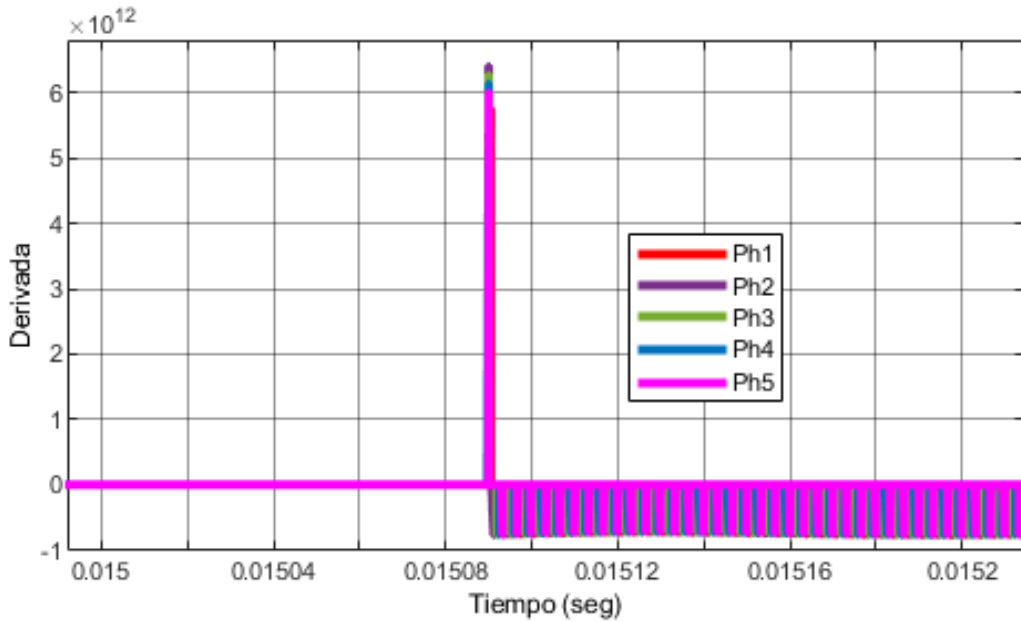
b)

Figura 33. a) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en el interruptor superior de cada fase. b) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en el interruptor inferior de cada fase.

Para tener una mejor apreciación del comportamiento de la primera derivada en cada una de las fases, se comparan todas al ocurrir una falla de tipo f_2 los interruptores superiores e inferiores y se puede apreciar en la Figura 34.



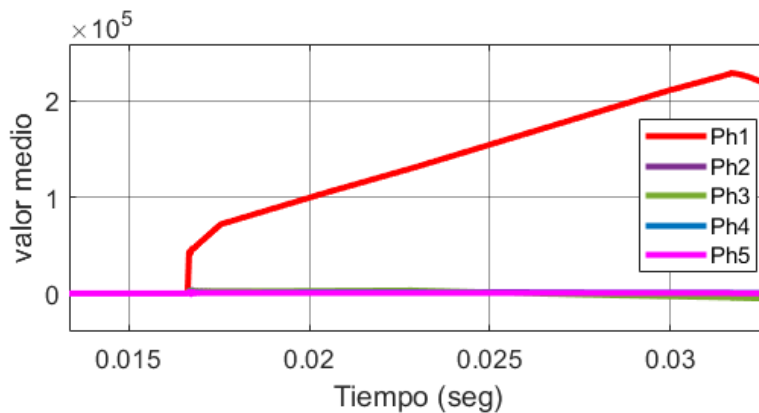
a)



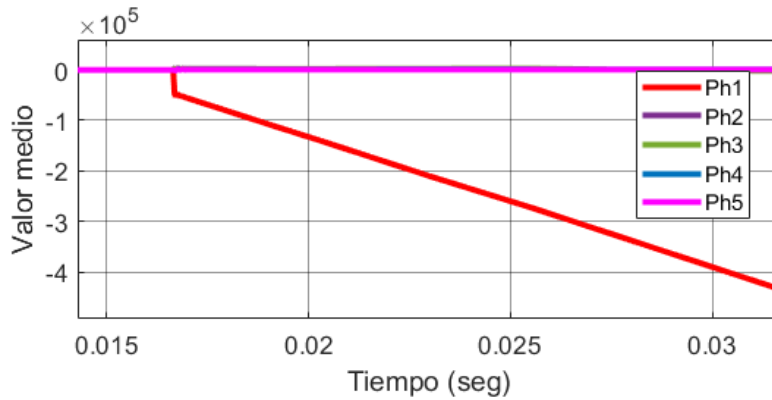
b)

Figura 34. a) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en el interruptor superior de cada fase. b) Derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en el interruptor inferior de cada fase.

Como se mencionó en el capítulo anterior, una vez obtenido el residuo se procede a la obtención de síntomas, para esto se hace uso del análisis del valor medio del residuo obtenido por medio de la primera derivada de la corriente de fase. En la Figura 36 se puede observar el comportamiento del valor medio para la derivada de la corriente de la fase uno al ocurrir una falla de tipo f_1 en los interruptores superior e inferior. Y en la Figura 36 se tiene el comportamiento del valor medio de la derivada de la corriente de la fase uno al presentarse una falla de tipo f_2 en los interruptores superior e inferior.

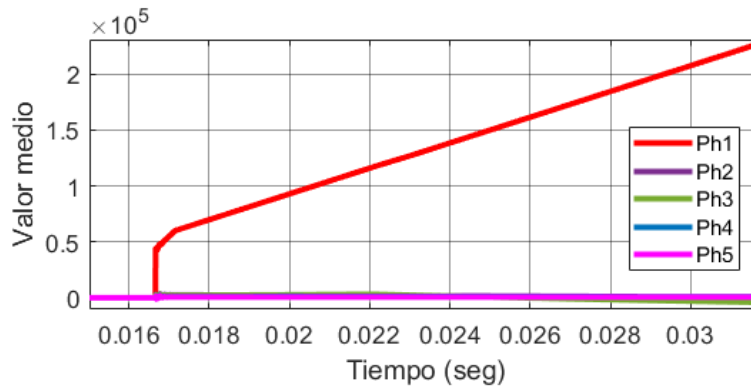


a)

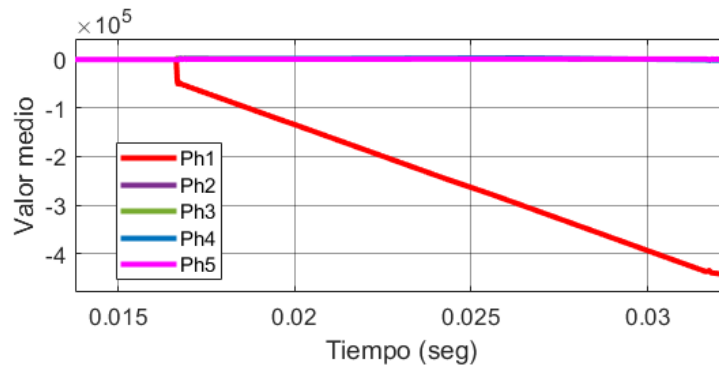


b)

Figura 35. a) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 en Sw_1 . b) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 en Sw_2 .



a)

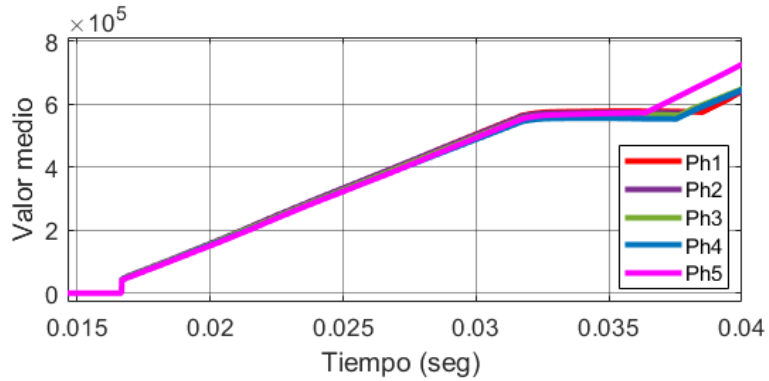


b)

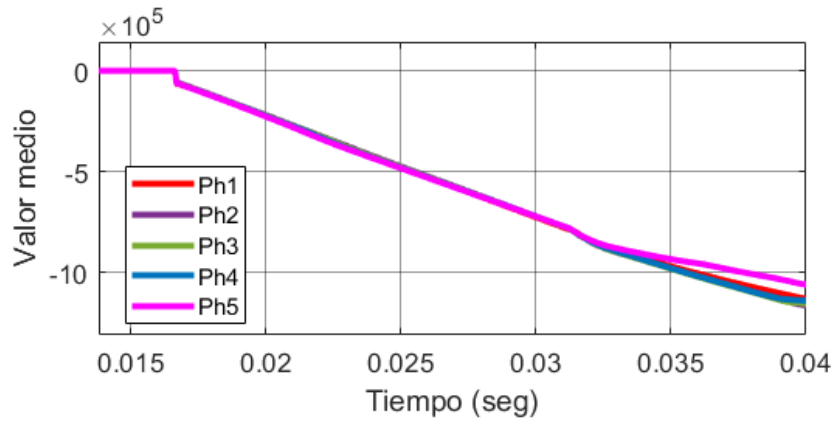
Figura 36. a) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en Sw_1 . b) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en Sw_2 .

Con la finalidad de obtener una visión clara del comportamiento del valor medio de la primera derivada en cada una de las fases, se comparan todas al ocurrir una falla de tipo f_1 los interruptores superiores e inferiores y se puede apreciar en la Figura 37. Y en la Figura

38 se tiene el mismo comportamiento al presentarse una falla de tipo f_2 los interruptores superiores e inferiores.

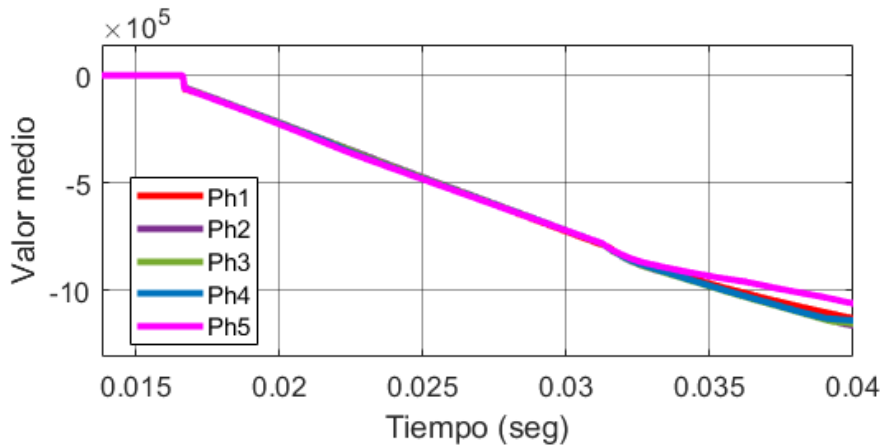


a)

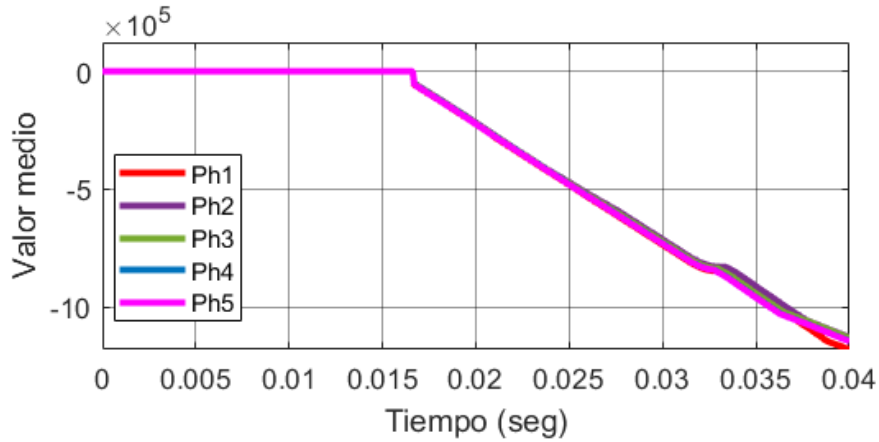


b)

Figura 37. a) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 en el interruptor superior de cada fase. b) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_1 en el interruptor inferior de cada fase.



a)



b)

Figura 38. a) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en el interruptor superior de cada fase. b) Valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al ocurrir una falla de tipo f_2 en el interruptor inferior de cada fase.

5.1.3. Objetivo 3 (Detección y localización de fallas)

Una vez realizadas las diferentes situaciones de falla que pueden presentarse en los DSEP del convertidor *Buck* multifase (Presentadas en los anexos A al E), generados los residuos utilizando la corriente de cada una de las cinco fases del convertidor (Anexo F) y obtenidos los síntomas por medio del análisis del valor medio del residuo generado (Anexo G). Es posible analizar los resultados generales al tal y como se mencionó en el capítulo 4.5.2.

Discusión de resultados

Con los valores obtenidos de los síntomas y los residuos, presentados en el capítulo 4.5.3, es posible plasmar los resultados de forma matricial (Tablas 6 y 7). Al contar con la representación matricial, se tiene una apreciación que permite analizar el comportamiento del valor medio de la primera derivada de la corriente en los inductores al presentarse una falla del tipo f_1 o f_2 .

Tabla 6. Matriz de fallas para el valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al presentarse una falla tipo f_1 en el convertidor *Buck* multifase.

Fase \ Falla	Ph ₁	Ph ₂	Ph ₃	Ph ₄	Ph ₅
Sin falla	0	0	0	0	0
f_1 en Sw_1	+	0	0	0	0
f_1 en Sw_2	-	0	0	0	0
f_1 en Sw_3	0	+	0	0	0
f_1 en Sw_4	0	-	0	0	0
f_1 en Sw_5	0	0	+	0	0

f_1 en Sw_6	0	0	-	0	0
f_1 en Sw_7	0	0	0	+	0
f_1 en Sw_8	0	0	0	-	0
f_1 en Sw_9	0	0	0	0	+
f_1 en Sw_{10}	0	0	0	0	-

Tabla 7. Matriz de fallas para el valor medio de la primera derivada de la señal de corriente por fase del convertidor multifase al presentarse una falla tipo f_2 en el convertidor Buck multifase.

Falla \ Fase	Fase				
	Ph ₁	Ph ₂	Ph ₃	Ph ₄	Ph ₅
Sin falla	0	0	0	0	0
f_1 en Sw_1	- + - +	0	0	0	0
f_1 en Sw_2	+ -	0	0	0	0
f_1 en Sw_3	0	- + - +	0	0	0
f_1 en Sw_4	0	+ -	0	0	0
f_1 en Sw_5	0	0	- + - +	0	0
f_1 en Sw_6	0	0	+ -	0	0
f_1 en Sw_7	0	0	0	- + - +	0
f_1 en Sw_8	0	0	0	+ -	0
f_1 en Sw_9	0	0	0	0	- + - +
f_1 en Sw_{10}	0	0	0	0	+ -

Se puede observar en las dos tablas antes mencionadas los resultados obtenidos del comportamiento del valor medio de la primera derivada de las fallas analizadas, se logra percibir al comparar ambas tablas, que tienen un comportamiento idéntico. Para brindar una solución se agregan de forma complementaria las Tabla 8 donde se muestra la matriz de falla para la primera derivada de la falla de tipo f_1 y la Tabla 9 donde se puede observar la matriz de falla para la primera derivada de la falla de tipo f_2 .

Tabla 8. Matriz de fallas para la primera derivada de la señal de corriente por fase del convertidor multifase al presentarse una falla tipo f_1 en el convertidor Buck multifase.

Falla \ Fase	Ph ₁	Ph ₂	Ph ₃	Ph ₄	Ph ₅
Sin falla	0	0	0	0	0
f_1 en Sw_1	↓↑	0	0	0	0
f_1 en Sw_2	↓	0	0	0	0
f_1 en Sw_3	0	↓↑	0	0	0
f_1 en Sw_4	0	↓	0	0	0
f_1 en Sw_5	0	0	↓↑	0	0
f_1 en Sw_6	0	0	↓	0	0
f_1 en Sw_7	0	0	0	↓↑	0
f_1 en Sw_8	0	0	0	↓	0
f_1 en Sw_9	0	0	0	0	↓↑
f_1 en Sw_{10}	0	0	0	0	↓

Tabla 9. Matriz de fallas para la primera derivada de la señal de corriente por fase del convertidor multifase al presentarse una falla tipo f_2 en el convertidor Buck multifase.

Falla \ Fase	Ph ₁	Ph ₂	Ph ₃	Ph ₄	Ph ₅
Sin falla	0	0	0	0	0
f_2 en Sw_1	↓↑	0	0	0	0
f_2 en Sw_2	↑↓	0	0	0	0
f_2 en Sw_3	0	↓↑	0	0	0
f_2 en Sw_4	0	↑↓	0	0	0
f_2 en Sw_5	0	0	↓↑	0	0
f_2 en Sw_6	0	0	↑↓	0	0
f_2 en Sw_7	0	0	0	↓↑	0
f_2 en Sw_8	0	0	0	↑↓	0
f_2 en Sw_9	0	0	0	0	↓↑
f_2 en Sw_{10}	0	0	0	0	↑↓

Con el complemento de las tablas 8 y 9 se obtiene un comportamiento diferente de las señales de síntomas, por lo tanto, es posible llevar a cabo la detección, así como la localización de las fallas.

Con la finalidad de brindar un análisis combinado entre los residuos y los síntomas, se presenta en las Tablas 10 y 11, una representación de las condiciones a cumplir en cada una de las fases del convertidor (primeras derivadas) y de este modo brindar una clara distinción del tipo de falla existente en el convertidor.

Tabla 10. Método propuesto de detección y localización de la falla f_i .

Fase en falla	Condición	Interruptor	
Ph ₁	dy/dt < 0 y dy/dt > 0	Falla f_i en Sw ₁	S ₁ > 0
	dy/dt < 0	Falla f_i en Sw ₂	S ₁ < 0
Ph ₂	dy/dt < 0 y dy/dt > 0	Falla f_i en Sw ₃	S ₁ > 0
	dy/dt < 0	Falla f_i en Sw ₄	S ₁ < 0
Ph ₃	dy/dt < 0 y dy/dt > 0	Falla f_i en Sw ₅	S ₁ > 0
	dy/dt < 0	Falla f_i en Sw ₆	S ₁ < 0
Ph ₄	dy/dt < 0 y dy/dt > 0	Falla f_i en Sw ₇	S ₁ > 0
	dy/dt < 0	Falla f_i en Sw ₈	S ₁ < 0
Ph ₅	dy/dt < 0 y dy/dt > 0	Falla f_i en Sw ₉	S ₁ > 0
	dy/dt < 0	Falla f_i en Sw ₁₀	S ₁ < 0

Tabla 11. Método propuesto de detección y localización de la falla f_2 .

Fase en falla	Condición	Interruptor	
Ph ₁	dy/dt < 0 y dy/dt > 0	Falla f_2 en Sw ₁	S ₁ > 0
	dy/dt > 0 y dy/dt < 0	Falla f_2 en Sw ₂	S ₁ < 0
Ph ₂	dy/dt < 0 y dy/dt > 0	Falla f_2 en Sw ₃	S ₁ > 0
	dy/dt > 0 y dy/dt < 0	Falla f_2 en Sw ₄	S ₁ < 0
Ph ₃	dy/dt < 0 y dy/dt > 0	Falla f_2 en Sw ₅	S ₁ > 0
	dy/dt > 0 y dy/dt < 0	Falla f_2 en Sw ₆	S ₁ < 0
Ph ₄	dy/dt < 0 y dy/dt > 0	Falla f_2 en Sw ₇	S ₁ > 0
	dy/dt > 0 y dy/dt < 0	Falla f_2 en Sw ₈	S ₁ < 0
Ph ₅	dy/dt < 0 y dy/dt > 0	Falla f_2 en Sw ₉	S ₁ > 0
	dy/dt > 0 y dy/dt < 0	Falla f_2 en Sw ₁₀	S ₁ < 0

Con la información obtenida hasta el momento y representada de forma matricial en las tablas anteriores se puede proceder a generar diversas conclusiones. Se puede observar al comparar las tablas 10 y 11 que el comportamiento de los interruptores inferiores que, al presentarse una falla, ya sea de tipo f_1 o f_2 , el comportamiento es similar, sin embargo, su magnitud es diferente. Las conclusiones serán abordadas de forma más extensa en el capítulo 6.

Capítulo 6

CONCLUSIONES

En este trabajo se ha presentado una metodología, la cual hace uso de dos métodos poco utilizados en conjunto en la literatura, para el diagnóstico de fallas en un convertidor multifase, teniendo como idea principal: el sensado en los DSEP y reducción del tiempo de detección.

Este capítulo se compone por dos secciones principales. La sección 6.1 presenta un recuento de los objetivos alcanzados durante el desarrollo de este trabajo de tesis, esto llevará a resaltar el marco de investigación y obtener las conclusiones principales y las principales aportaciones del mismo. En la sección 6.2 se presentan las recomendaciones de trabajos futuros que complementan esta investigación, abriendo nuevas líneas de investigación y desarrollo.

6.1. Conclusiones generales

Como fue mencionado en la hipótesis base del trabajo, el análisis para realizar la detección de las fallas, está basado en el comportamiento de los dispositivos semiconductores de potencia (DSEP); debido principalmente a que son éstos los elementos más susceptibles a presentar fallas. Este trabajo se realizó en un convertidor *Buck* multifase con rectificación síncrona, lo cual incrementa la cantidad de DSEP que se encuentran bajo análisis y prioriza la detección y localización de fallas en existentes.

Con la revisión del estado del arte, se vuelve claro que los métodos existentes para proporcionar un resultado satisfactorio a la problemática presentada, en su mayoría, se enfocan únicamente a detectar fallas de circuito abierto. Además, los métodos existentes requieren modelos matemáticos del sistema, los cuales, al tratarse de un esquema multifase, resultan complejos de analizar y poco fiables ya que son susceptibles a errores de cálculo u omisión de variables que pueden afectar el resultado; este problema puede solucionarse empleando métodos de diagnóstico de fallas basados en señales (las señales de corriente de cada fase, cada una conformada por dos DSEP).

El estudio parte del convertidor *Buck* multifase con rectificación síncrona analizado en la plataforma Simulink® de Matlab®, esto sin considerar las resistencias parásitas de los componentes.

En este trabajo, se consideran dos fallas posibles en el convertidor, fallas de pérdida de secuencia al apagado (esto puede emular cuando un DSEP presenta una falla interna) y fallas de pérdida de secuencia al encendido (cuando un DSEP se encuentra en cortocircuito).

Entre los resultados más relevantes obtenidos con la plataforma experimental son:

- Aplicación de un método combinado entre el valor medio de una derivada de la corriente de fase para diagnosticar y detectar fallas en el convertidor multifase
- Detección de las fallas al utilizar las señales del convertidor en un tiempo reducido.
- Distinción clara entre fallas de tipo f_1 y f_2 únicas, múltiples y mixtas.

Las limitaciones de los resultados obtenidos en este trabajo son:

- Las fallas analizadas se encuentran acotadas en tiempo, esto para no producir daños a las partes del sistema o al mismo operador y teniendo en cuenta que es posible que exista una falla permanente que afecte al sistema, el sistema de diagnóstico debería ser capaz de detectarla en forma temprana para proteger al sistema.
- Al no considerarse resistencias parásitas en los componentes, los resultados pueden verse afectados considerablemente en su comportamiento.
- El estudio considera que la corriente de las fases permanece constante a menos que se presente una falla, pero no considera un desbalance de las corrientes ocasionado por factores externos y que puede ocasionar mediciones erróneas y falsas alarmas.

6.2. Recomendaciones y trabajos futuros

Entre los trabajos futuros que complementan este trabajo de investigación se encuentran los siguientes:

- Construcción del convertidor multifase e implementación del algoritmo de diagnóstico para analizar y comparar resultados.
- Considerar los elementos parásitos de los componentes que conforman al convertidor en la simulación para obtener un resultado lo más real posible.
- Tomar en cuenta otros factores que pueden propiciar fallas, así como el incremento de temperatura en los componentes lo cual puede ocasionar un desbalance de corrientes y mediciones erróneas.
- Crear una plataforma en la cual se puedan analizar los datos de la corriente sensada en tiempo real y pueda alertar ante la presencia de una falla, lograr la distinción entre las fallas y proteger al sistema.

Referencias Bibliográficas

- [1] F. Bento and A. J. M. Cardoso, "A comprehensive survey on fault diagnosis and fault tolerance of DC-DC converters," *Chinese Journal of Electrical Engineering*, vol. 4, no. 3, pp. 1-12, 2018.
- [2] M. Salehifar, R. S. Arashloo, M. Moreno-Eguilaz, V. Sala, and L. Romeral, "A simple and robust method for open switch fault detection in power converters," in *2013 9th IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics and Drives (SDEMPED)*, 2013, pp. 461-468.
- [3] P. Cao, W. T. Ng, and O. Trescases, "Thermal management for multi-phase current mode buck converters," in *2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2011, pp. 1124-1129.
- [4] M. R. Mohammad Mojibi, "Reliability evaluation of buck converter based on thermal analysis," *Journal of Microelectronics, Electronic Components and Materials*, vol. 48, pp. 217 – 227, 2018.
- [5] K. Hu, Y. Chen, and C. Tsai, "A Digital Multiphase Converter with Sensorless Current and Thermal Balance Mechanism," in *2018 IEEE Asian Solid-State Circuits Conference (A-SSCC)*, 2018, pp. 175-178.
- [6] A. Tsibizov, I. Kovačević-Badstübner, B. Kakarla, and U. Grossner, "Accurate Temperature Estimation of SiC Power mosfets Under Extreme Operating Conditions," *IEEE Transactions on Power Electronics*, vol. 35, no. 2, pp. 1855-1865, 2020.
- [7] F. Bento and A. J. M. Cardoso, "Fault tolerant DC-DC converters in DC microgrids," in *2017 IEEE Second International Conference on DC Microgrids (ICDCM)*, 2017, pp. 484-490.
- [8] E. Pazouki, J. A. D. Abreu-Garcia, and Y. Sozer, "Fault diagnosis method for DC-DC converters based on the inductor current emulator," in *2016 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2016, pp. 1-6.
- [9] M. Salehifar, M. Moreno-Eguilaz, V. Sala, R. S. Arashloo, and L. Romeral, "Improved open switch fault detection based on normalized current analysis in multiphase fault tolerant converters," in *2013 9th IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics and Drives (SDEMPED)*, 2013, pp. 512-519.
- [10] R. Yahyaoui, A. Gaillard, A. D. Bernardinis, and D. Hissel, "Signal Processing-Based Switch Fault Detection Methods for Multi-Phase Interleaved Boost Converter," in *2017 IEEE Vehicle Power and Propulsion Conference (VPPC)*, 2017, pp. 1-6.
- [11] N. Wassinger, E. Penovi, R. G. Retegui, and S. Maestri, "Open-Circuit Fault Identification Method for Interleaved Converters Based on Time-Domain Analysis of the State Observer Residual," *IEEE Transactions on Power Electronics*, vol. 34, no. 4, pp. 3740-3749, 2019.

- [12] J. Poon, P. Jain, I. C. Konstantakopoulos, C. Spanos, S. K. Panda, and S. R. Sanders, "Model-Based Fault Detection and Identification for Switching Power Converters," *IEEE Transactions on Power Electronics*, vol. 32, no. 2, pp. 1419-1430, 2017.
- [13] E. Jamshidpour, P. Poure, and S. Saadate, "Switch failure diagnosis based on inductor current observation for boost converters," *International Journal of Electronics*, vol. 103, no. 9, pp. 1498-1509, 2016/09/01 2016.
- [14] E. Ribeiro, A. J. M. Cardoso, and C. Boccaletti, "Fault-Tolerant Strategy for a Photovoltaic DC-DC Converter," *IEEE Transactions on Power Electronics*, vol. 28, no. 6, pp. 3008-3018, 2013.
- [15] S. Zhuo, L. Xu, A. Gaillard, Y. Huangfu, D. Paire, and F. Gao, "Robust Open-Circuit Fault Diagnosis of Multi-Phase Floating Interleaved DC-DC Boost Converter Based on Sliding Mode Observer," *IEEE Transactions on Transportation Electrification*, vol. 5, no. 3, pp. 638-649, 2019.
- [16] M. Salehifar, R. S. Arashloo, M. Moreno-Eguilaz, V. Sala, and L. Romeral, "Observer-based open transistor fault diagnosis and fault-tolerant control of five-phase permanent magnet motor drive for application in electric vehicles," *IET Power Electronics*, vol. 8, no. 1, pp. 76-87, 2015.
- [17] J. Fang, W. Li, H. Li, and X. Xu, "Online Inverter Fault Diagnosis of Buck-Converter BLDC Motor Combinations," *IEEE Transactions on Power Electronics*, vol. 30, no. 5, pp. 2674-2688, 2015.
- [18] S. Shao, A. J. Watson, J. C. Clare, and P. W. Wheeler, "Robustness Analysis and Experimental Validation of a Fault Detection and Isolation Method for the Modular Multilevel Converter," *IEEE Transactions on Power Electronics*, vol. 31, no. 5, pp. 3794-3805, 2016.
- [19] T. Li and L. Parsa, "Design, Control, and Analysis of a Fault-Tolerant Soft-Switching DC-DC Converter for High-Power High-Voltage Applications," *IEEE Transactions on Power Electronics*, vol. 33, no. 2, pp. 1094-1104, 2018.
- [20] M. Shahbazi, E. Jamshidpour, P. Poure, S. Saadate, and M. R. Zolghadri, "Open- and Short-Circuit Switch Fault Diagnosis for Nonisolated DC-DC Converters Using Field Programmable Gate Array," *IEEE Transactions on Industrial Electronics*, vol. 60, no. 9, pp. 4136-4146, 2013.
- [21] E. Jamshidpour, P. Poure, E. Gholipour, and S. Saadate, "Single-Switch DC-DC Converter With Fault-Tolerant Capability Under Open- and Short-Circuit Switch Failures," *IEEE Transactions on Power Electronics*, vol. 30, no. 5, pp. 2703-2712, 2015.
- [22] E. Jamshidpour, P. Poure, and S. Saadate, "Photovoltaic Systems Reliability Improvement by Real-Time FPGA-Based Switch Failure Diagnosis and Fault-Tolerant DC-DC Converter," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 11, pp. 7247-7255, 2015.
- [23] X. Pei, S. Nie, and Y. Kang, "Switch Short-Circuit Fault Diagnosis and Remedial Strategy for Full-Bridge DC-DC Converters," *IEEE Transactions on Power Electronics*, vol. 30, no. 2, pp. 996-1004, 2015.

- [24] E. Jamshidpour, M. Shahbazi, S. Saadate, P. Poure, and E. Gholipour, "FPGA based fault detection and fault tolerance operation in DC-DC converters," in 2014 International Symposium on Power Electronics, Electrical Drives, Automation and Motion, 2014, pp. 37-42.
- [25] H. Givi, E. Farjah, and T. Ghanbari, "Switch and Diode Fault Diagnosis in Nonisolated DC-DC Converters Using Diode Voltage Signature," IEEE Transactions on Industrial Electronics, vol. 65, no. 2, pp. 1606-1615, 2018.
- [26] P. G. Potamianos, E. D. Mitronikas, and A. N. Safacas, "Open-Circuit Fault Diagnosis for Matrix Converter Drives and Remedial Operation Using Carrier-Based Modulation Methods," IEEE Transactions on Industrial Electronics, vol. 61, no. 1, pp. 531-545, 2014.
- [27] G. Cirrincione, M. Cirrincione, D. Guilbert, A. Mohammadi, and V. Randazzo, "Power Switch Open-Circuit Fault Detection in an Interleaved DC/DC Buck Converter for Electrolyzer Applications by Using Curvilinear Component Analysis," in 2018 21st International Conference on Electrical Machines and Systems (ICEMS), 2018, pp. 2221-2225.
- [28] Y. Chen, X. Pei, S. Nie, and Y. Kang, "Monitoring and Diagnosis for the DC-DC Converter Using the Magnetic Near Field Waveform," IEEE Transactions on Industrial Electronics, vol. 58, no. 5, pp. 1634-1647, 2011.
- [29] L. Hernandez et al., "Early fault detection in SiC-MOSFET with application in boost converter," Revista Facultad de Ingeniería Universidad de Antioquia, pp. 7-14, 06/01 2018.
- [30] M. A. R. Blanco, A. V. Perez, L. H. Gonzalez, V. Golikov, J. A. Alquicira, and M. M. Alarcon, "Study of a Novel Electronics Circuit for Detecting Faults in the IGBT," IEEE Latin America Transactions, vol. 12, no. 3, pp. 402-409, 2014.
- [31] E. Pazouki, J. A. D. Abreu-Garcia, and Y. Sozer, "Short circuit fault diagnosis for interleaved DC-DC converter using DC-link current emulator," in 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), 2017, pp. 230-236.
- [32] J. Poon, P. Jain, C. Spanos, S. K. Panda, and S. R. Sanders, "Fault Prognosis for Power Electronics Systems Using Adaptive Parameter Identification," IEEE Transactions on Industry Applications, vol. 53, no. 3, pp. 2862-2870, 2017.
- [33] X. Pei, S. Nie, Y. Chen, and Y. Kang, "Open-Circuit Fault Diagnosis and Fault-Tolerant Strategies for Full-Bridge DC-DC Converters," IEEE Transactions on Power Electronics, vol. 27, no. 5, pp. 2550-2565, 2012.
- [34] M. A. Khelif, A. Bendiabdellah, and B. D. E. Cherif, "A Combined RMS-MEAN Value Approach for an Inverter Open-Circuit Fault Detection," Periodica Polytechnica Electrical Engineering and Computer Science, vol. 63, no. 3, pp. 169-177, 2019.
- [35] E. Ribeiro, A. J. M. Cardoso, and C. Boccaletti, "Open-Circuit Fault Diagnosis in Interleaved DC-DC Converters," IEEE Transactions on Power Electronics, vol. 29, no. 6, pp. 3091-3102, 2014.

- [36] F. Bento and A. J. M. Cardoso, "Fault diagnosis in DC-DC converters using a time-domain analysis of the reference current error," in IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society, 2017, pp. 5060-5065.
- [37] M. H. Rashid, Power electronics: circuits, devices and applications, 2nd ed. Englewood Cliffs, N.J: Prentice Hall, 1993.
- [38] M. H. Rashid, Pearson, Ed. Electrónica de Potencia, Circuitos, Dispositivos y Aplicaciones, 3 ed. 2004, p. 912.
- [39] J. Gordillo, "Análisis de Técnicas para Distribución Equitativa de Corriente en Convertidores Multifase CD-CD," Doctorado, Departamento de Ingeniería Electrónica, Centro Nacional de Investigación y Desarrollo Tecnológico, 2016.
- [40] J. Gordillo and C. Aguilar, "A Simple Sensorless Current Sharing Technique for Multiphase DC-DC Buck Converters," IEEE Transactions on Power Electronics, vol. 32, no. 5, pp. 3480-3489, 2017.
- [41] J. M. Jiménez, "Revisión de Técnicas de Control para el Balance de Corriente en un Sistema de Alimentación Multifase Basado en el convertidor Buck," Maestría, Departamento de Ingeniería Electrónica, Centro Nacional de Investigación y Desarrollo Tecnológico, 2012.
- [42] A. Iqbal, S. Moinoddin, S. Ahmad, M. Ali, A. Sarwar, and K. N. Mude, "15 - Multiphase Converters," in Power Electronics Handbook (Fourth Edition), M. H. Rashid, Ed.: Butterworth-Heinemann, 2018, pp. 457-528.
- [43] G. S. Verde-Rodarte Cristina, Morales- MenéndezRubén, Monitoreo y diagnóstico automático de fallas en sistemas dinámicos. Trillas, 2013, p. 240.
- [44] R. Isermann, "Supervision, fault-detection and fault-diagnosis methods — An introduction," Control Engineering Practice, vol. 5, no. 5, pp. 639-652, 1997/05/01/ 1997.
- [45] R. Isermann, An Introduction from Fault Detection to Fault Tolerance, 1 ed. (Fault-Diagnosis Systems). Springer-Verlag Berlin Heidelberg, 2006.
- [46] J. Aguayo, "Diagnóstico de Fallas en un Inversor a partir de los Tiempos de Conmutación en los Dispositivos Semiconductores," Doctorado, Departamento de Ingeniería Electrónica, Centro Nacional de Investigación y Desarrollo Tecnológico, 2004.
- [47] R. Isermann and P. Ballé, "Trends in the application of model-based fault detection and diagnosis of technical processes," Control Engineering Practice, vol. 5, no. 5, pp. 709-719, 1997/05/01/ 1997.
- [48] R. Isermann, Supervision, Fault-Detection and Fault-Diagnosis Methods - an Introduction, 1997, pp. 639-652. [Online]. Available.
- [49] M. A. Rodríguez-Blanco, A. Vázquez-Pérez, L. Hernández-González, V. Golikov, J. Aguayo-Alquicira, and M. May-Alarcón, "Fault Detection for IGBT Using Adaptive Thresholds During the Turn-on Transient," IEEE Transactions on Industrial Electronics, vol. 62, no. 3, pp. 1975-1983, 201

Anexo A.- Fallas de circuito abierto en una sola fase

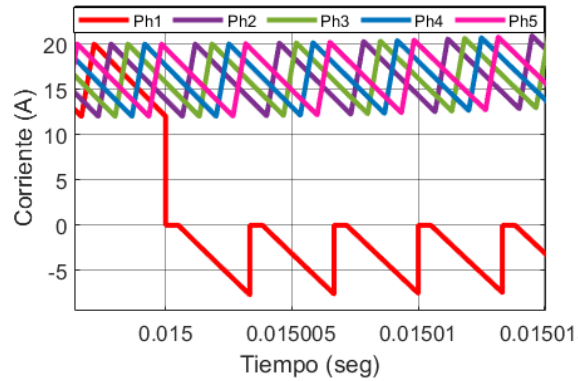


Figura 39. Corriente por fase del convertidor multifase al presentarse una falla tipo f_1 en Sw_1 de la fase 1.

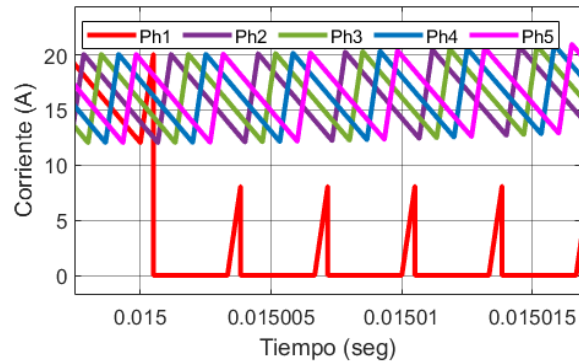


Figura 40. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_2 de la fase 1.

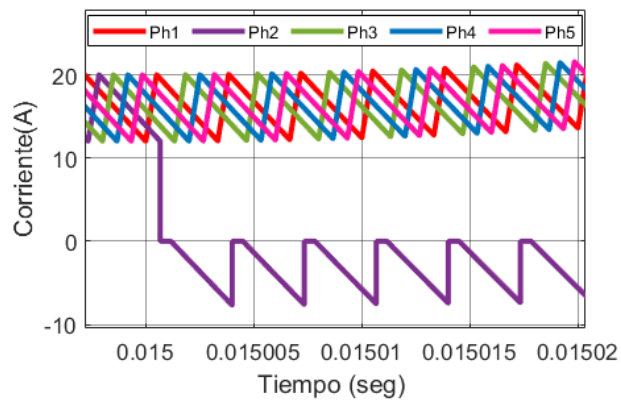


Figura 41. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_3 de la fase 2.

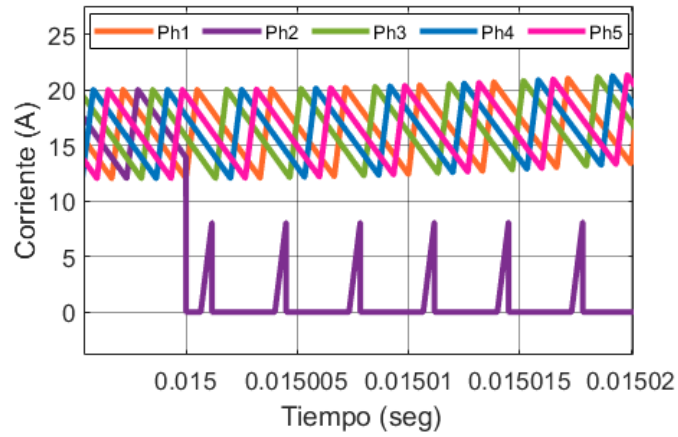


Figura 42. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_4 de la fase 2.

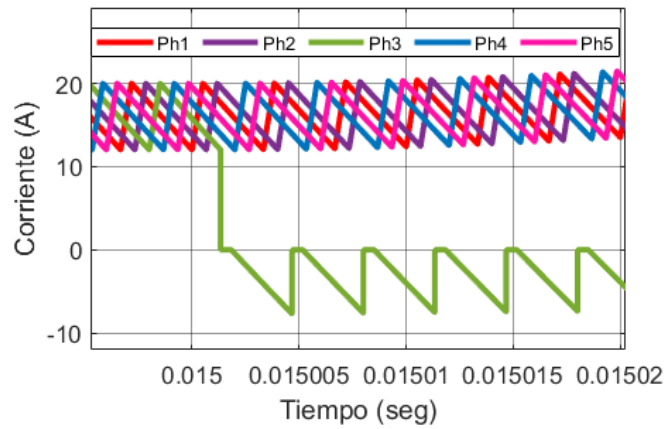


Figura 43. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_5 de la fase 3.

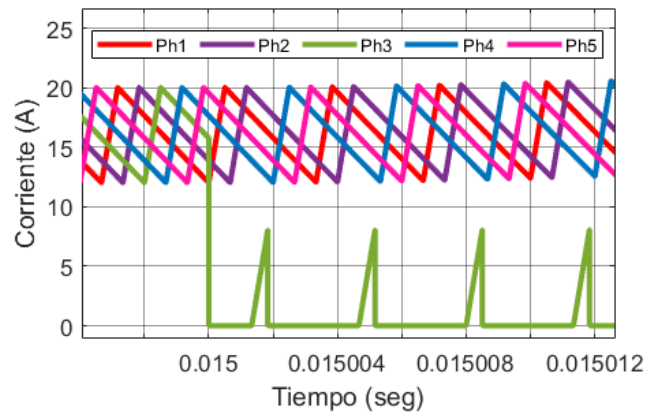


Figura 44. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_6 de la fase 3.

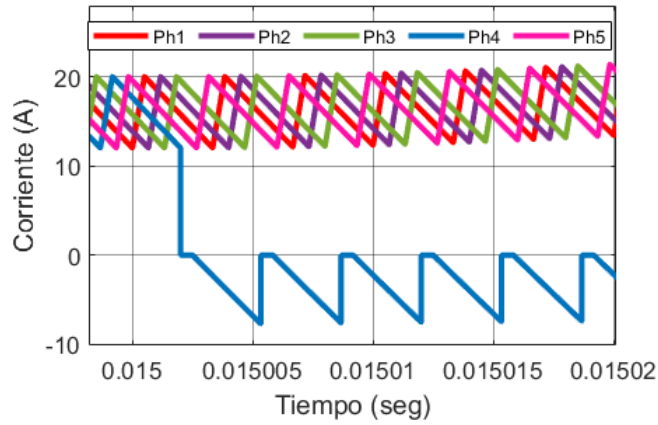


Figura 45. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_7 de la fase 4.

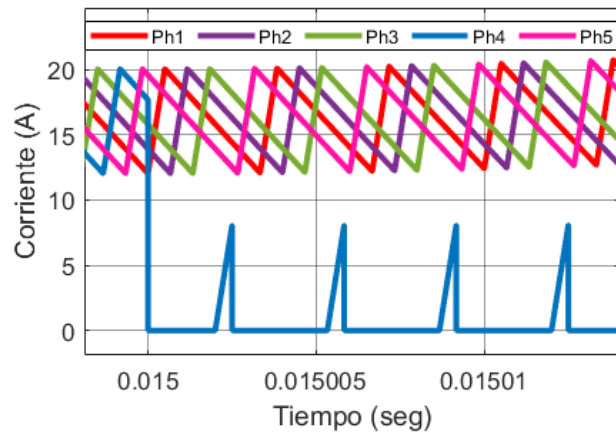


Figura 46. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_8 de la fase 4.

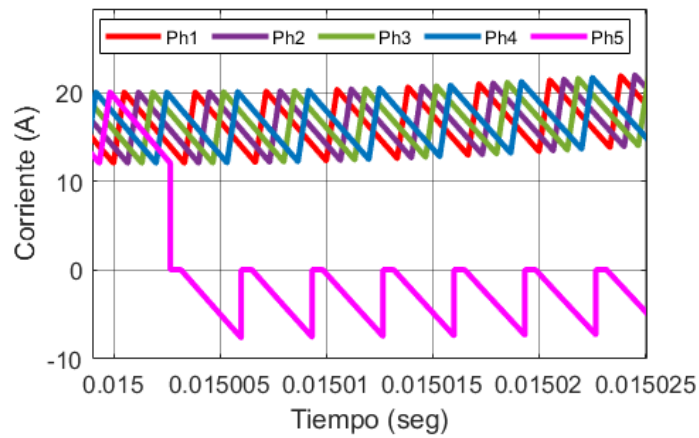


Figura 47. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_9 de la fase 5.

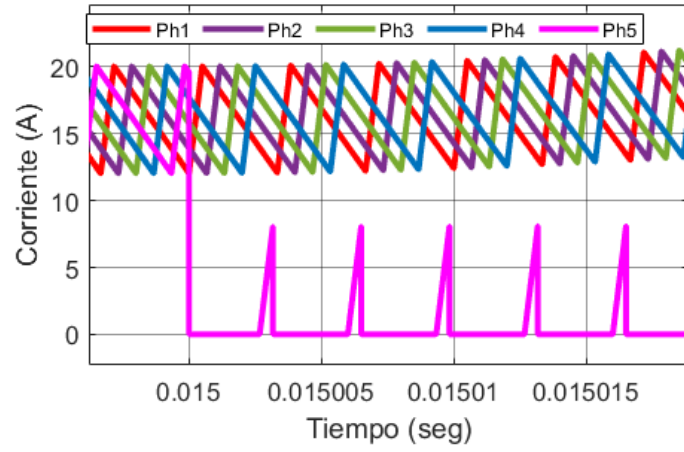


Figura 48. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_{10} de la fase 5.

Anexo B.- Fallas de corto circuito en una sola fase

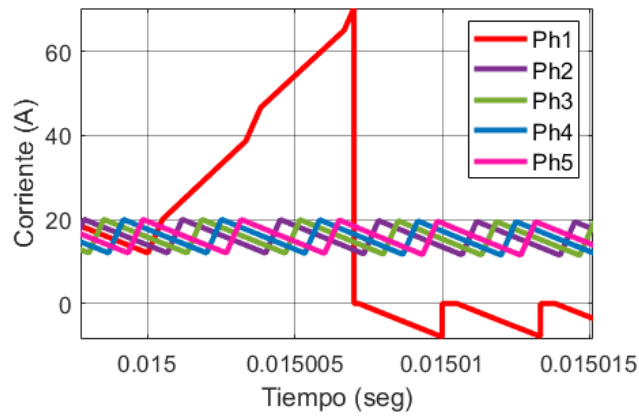


Figura 49. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_1 de la fase 1.

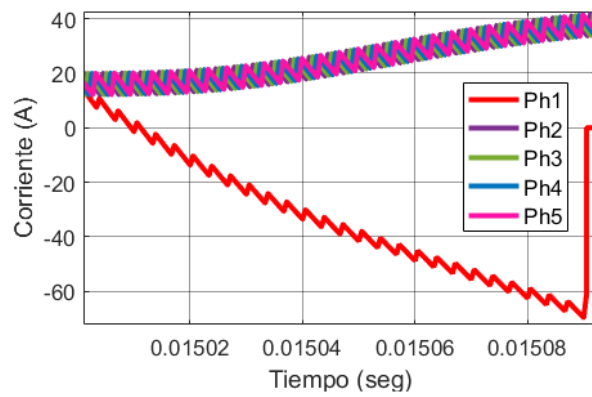


Figura 50. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_2 de la fase 1.

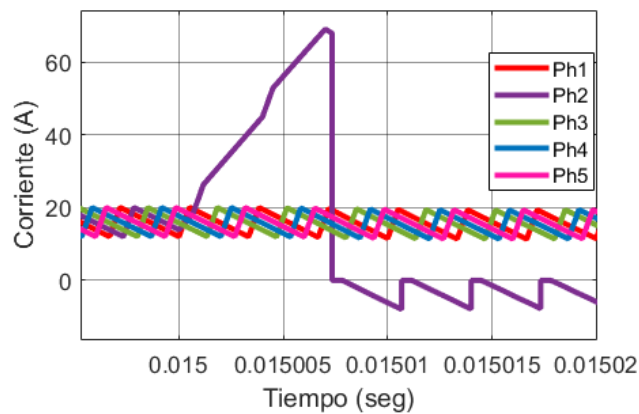


Figura 51. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_3 de la fase 2.

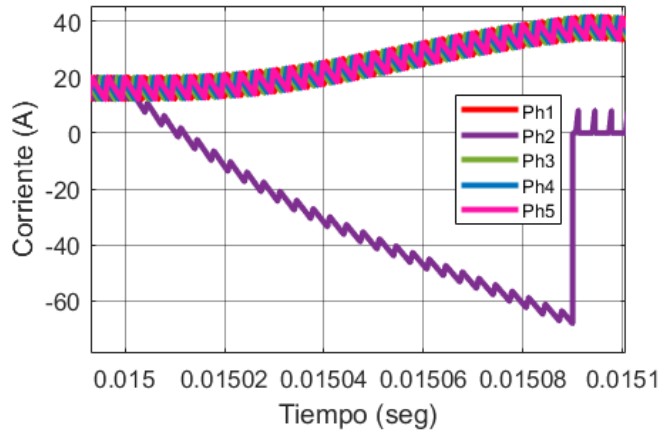


Figura 52. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_4 de la fase 2.

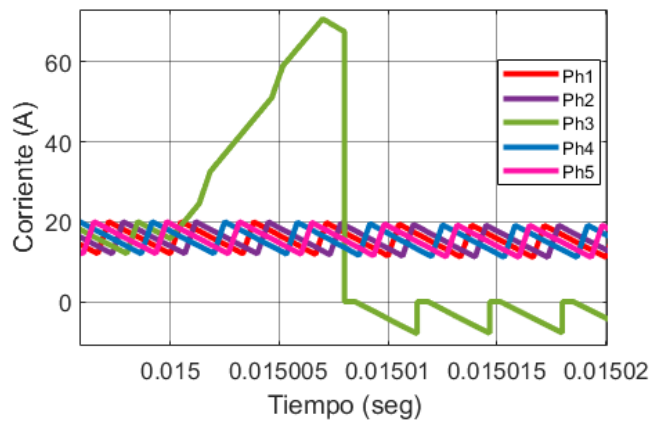


Figura 53. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_5 de la fase 3.

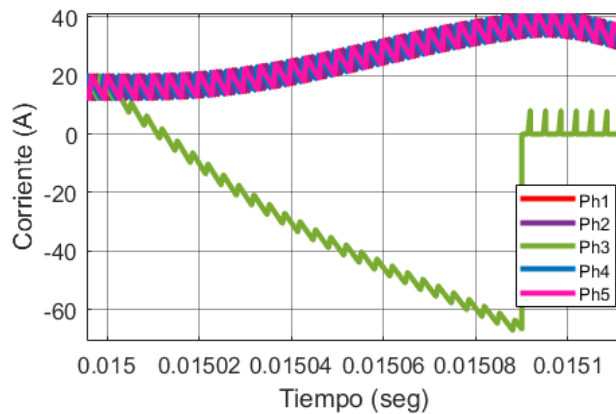


Figura 54. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_6 de la fase 3.

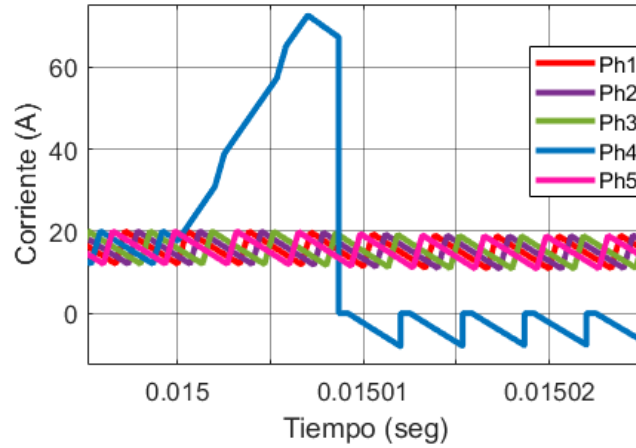


Figura 55. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_7 de la fase 4.

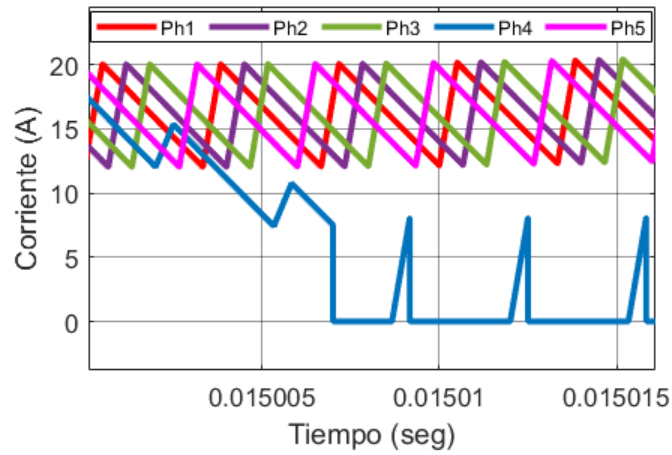


Figura 56. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_8 de la fase 4.

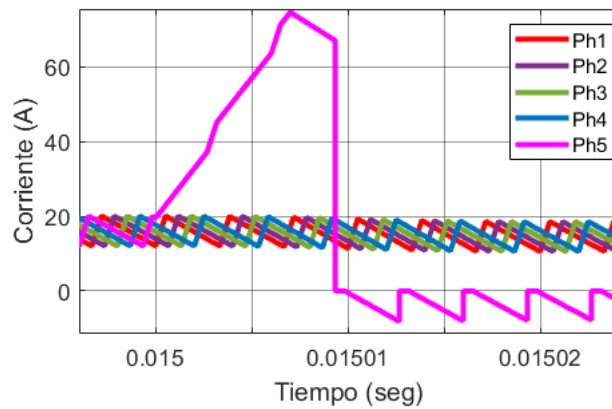


Figura 57. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_9 de la fase 5.

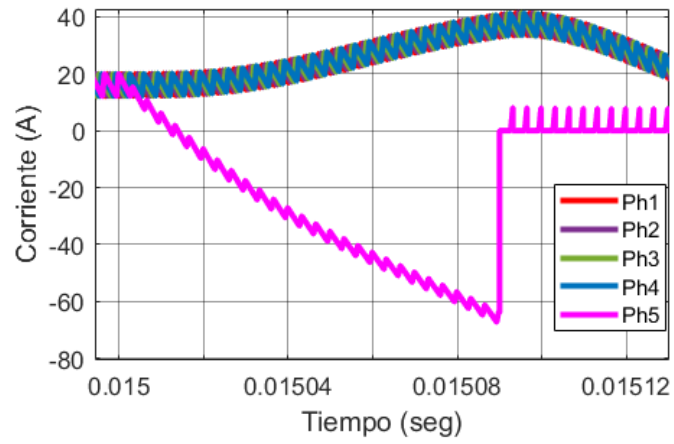


Figura 58. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_{10} de la fase 5.

Anexo C.- Fallas de circuito abierto en más de una fase

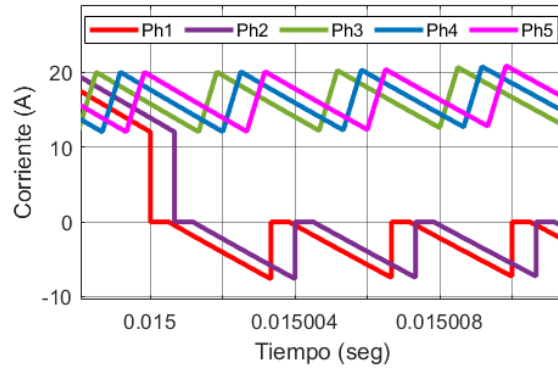


Figura 59. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_1 y Sw_3 de las fases 1 y 2.

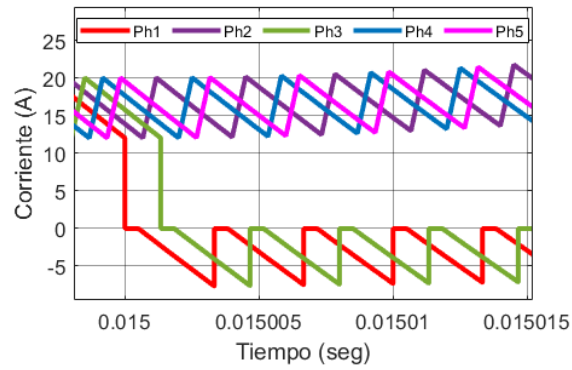


Figura 60. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_1 y Sw_5 de las fases 1 y 3.

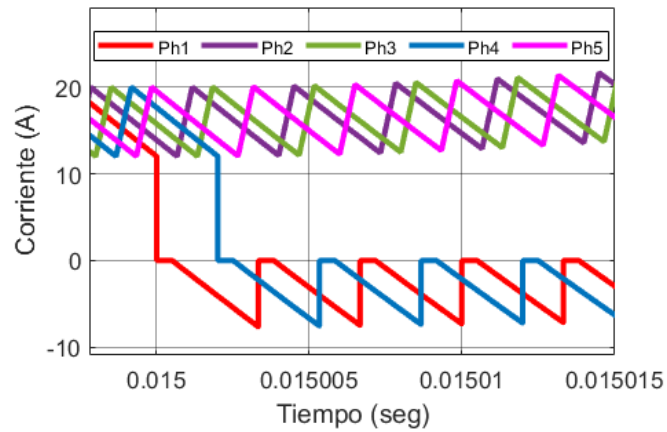


Figura 61. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_1 y Sw_7 de las fases 1 y 4.

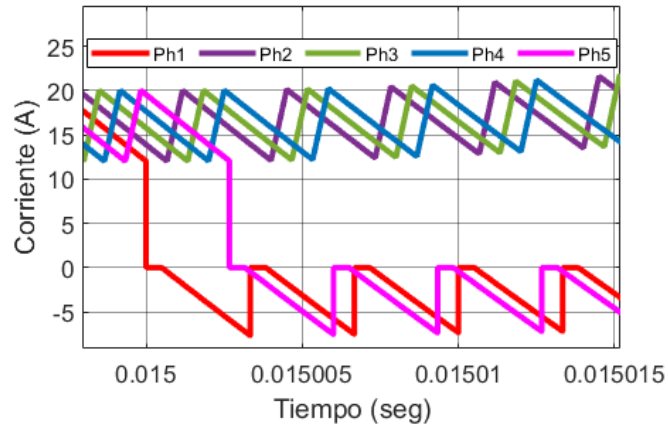


Figura 62. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_1 y Sw_9 de las fases 1 y 5.

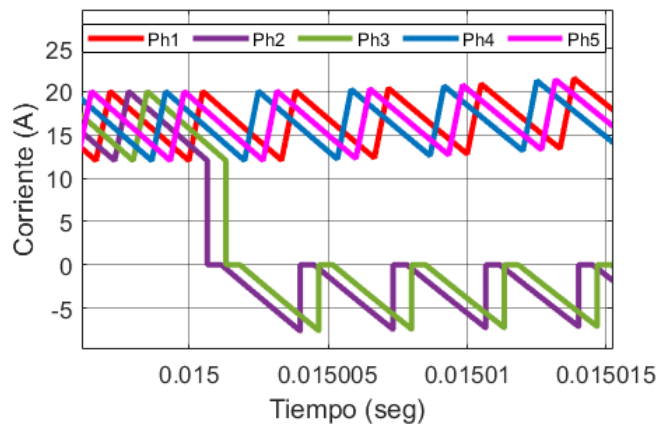


Figura 63. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_3 y Sw_5 de las fases 2 y 3.

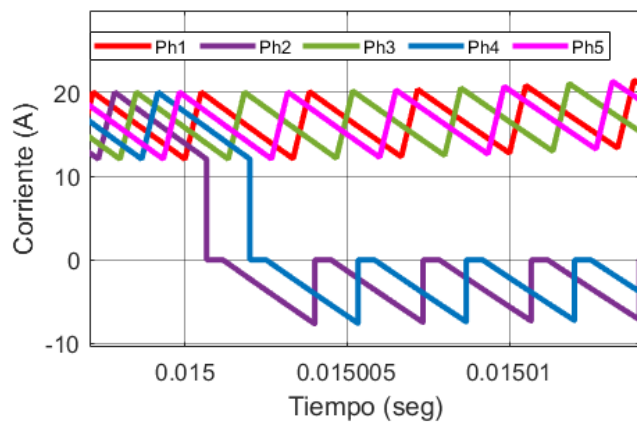


Figura 64. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_3 y Sw_7 de las fases 2 y 4.

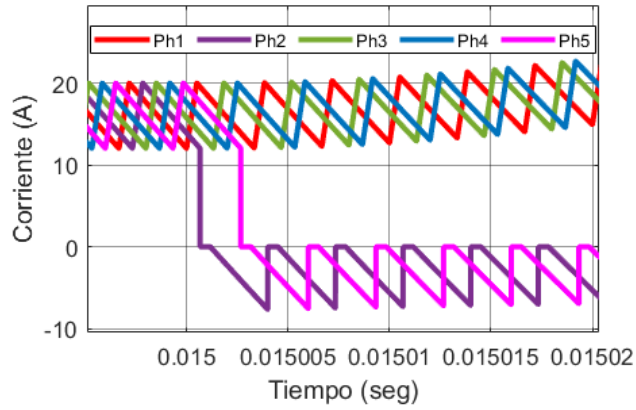


Figura 65. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_3 y Sw_9 de las fases 2 y 5.

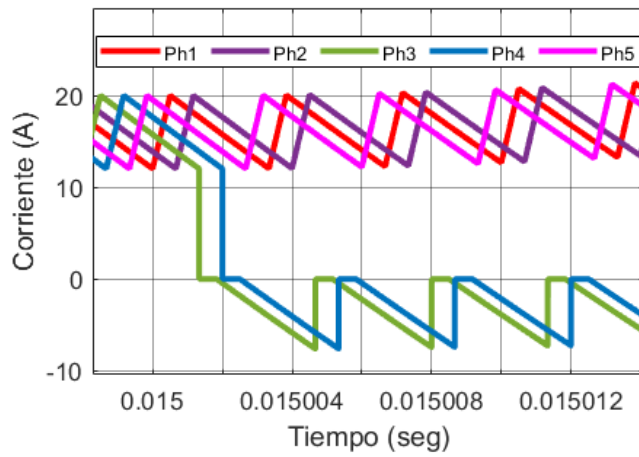


Figura 66. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_5 y Sw_7 de las fases 3 y 4.

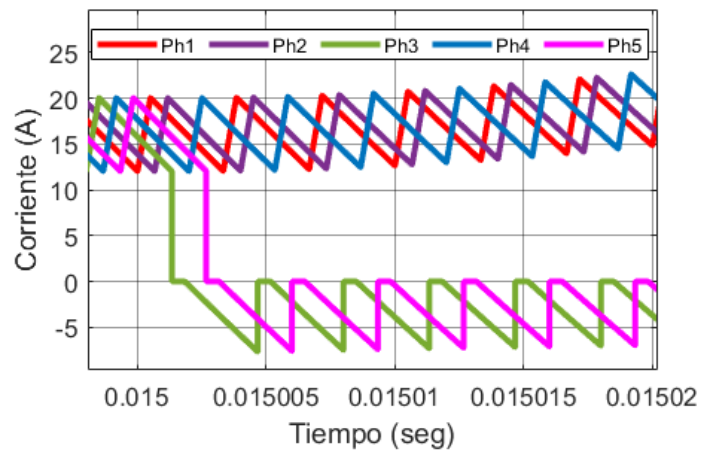


Figura 67. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_5 y Sw_9 de las fases 3 y 5.

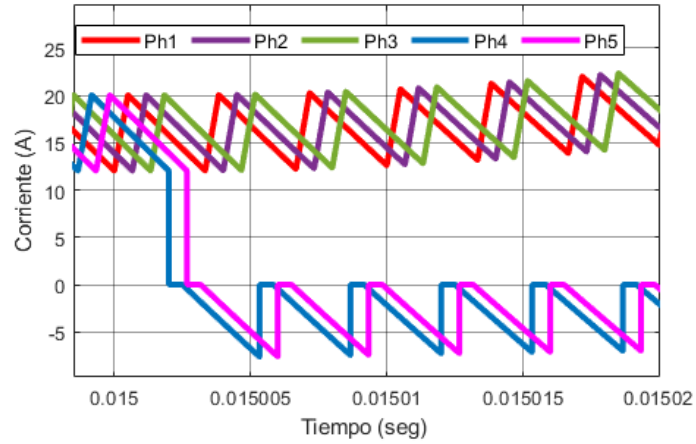


Figura 68. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_7 y Sw_9 de las fases 4 y 5.

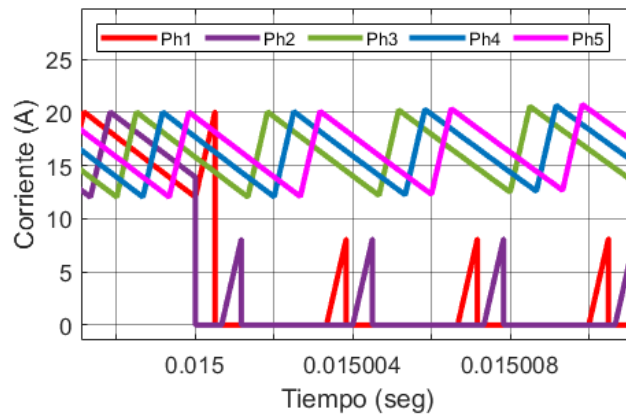


Figura 69. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_2 y Sw_4 de las fases 1 y 2.

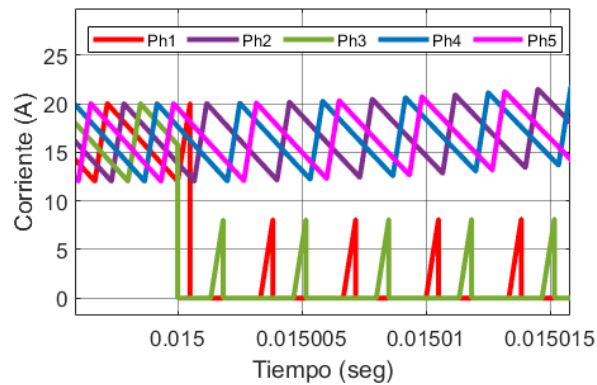


Figura 70. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_2 y Sw_6 de las fases 1 y 3.

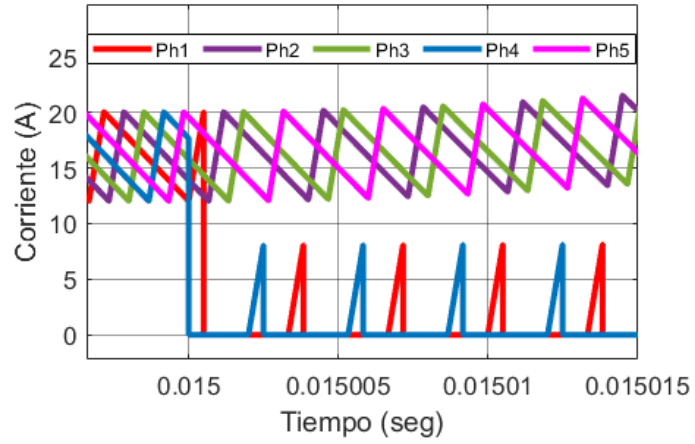


Figura 71. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_2 y Sw_8 de las fases 1 y 4

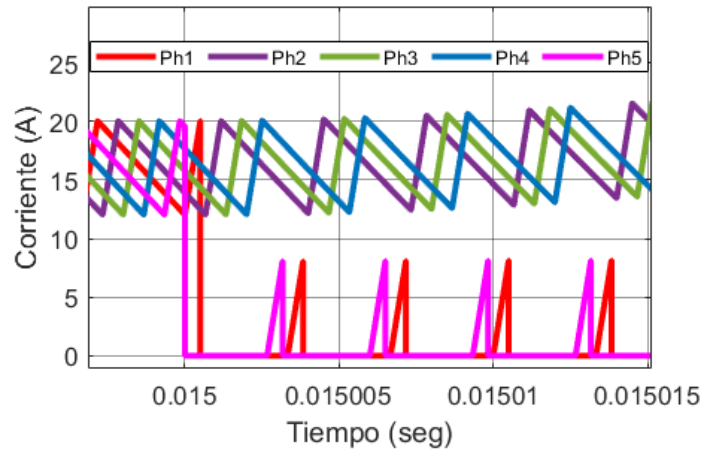


Figura 72. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_2 y Sw_{10} de las fases 1 y 5.

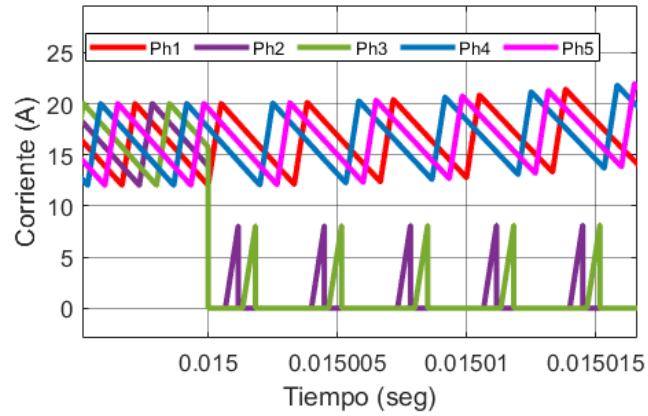


Figura 73. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_4 y Sw_6 de las fases 2 y 3.

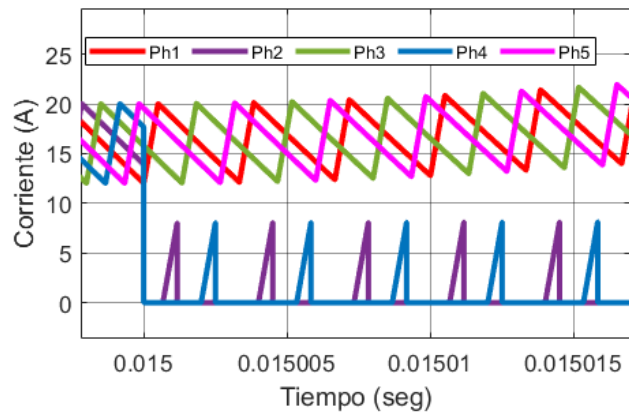


Figura 74. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_4 y Sw_8 de las fases 2 y 4.

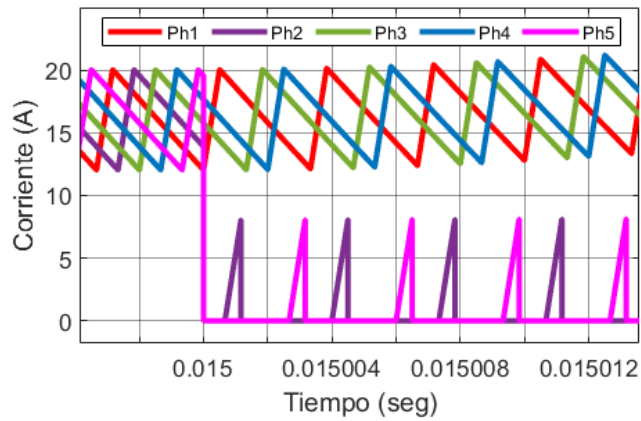


Figura 75. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_4 y Sw_{10} de las fases 2 y 5.

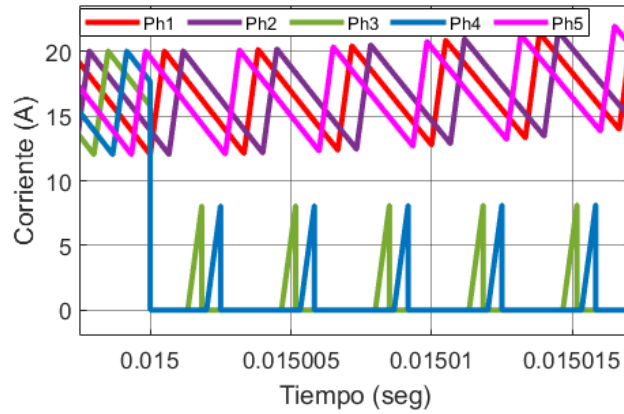


Figura 76. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_6 y Sw_8 de las fases 3 y 4.

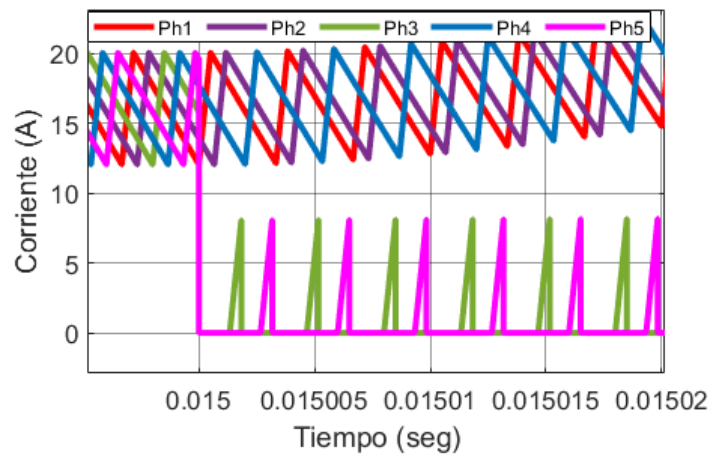


Figura 77. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_6 y Sw_{10} de las fases 3 y 5.

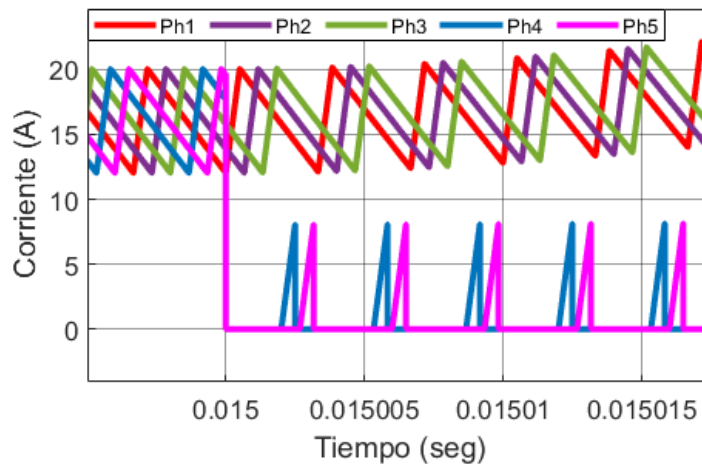


Figura 78. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_1 en Sw_8 y Sw_{10} de las fases 4 y 5.

Anexo D.- Fallas de corto circuito en más de una fase

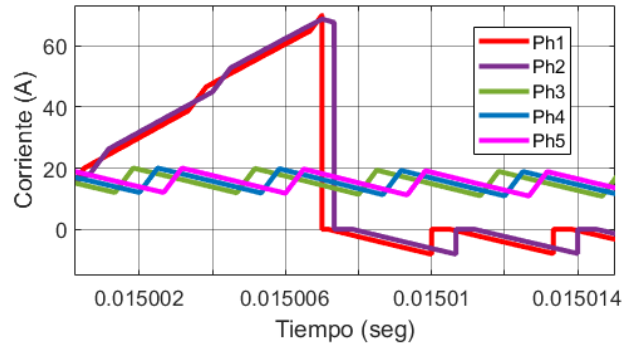


Figura 79. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_1 y Sw_3 de las fases 1 y 2.

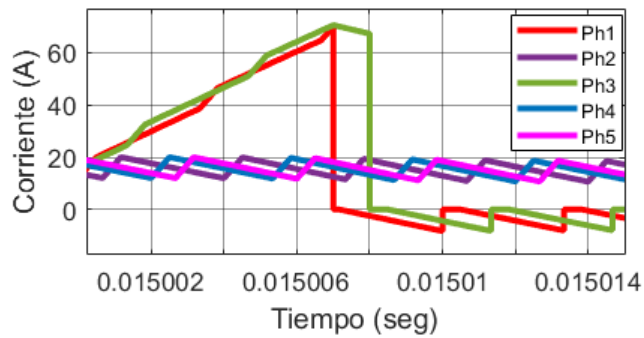


Figura 80. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_1 y Sw_5 de las fases 1 y 3.

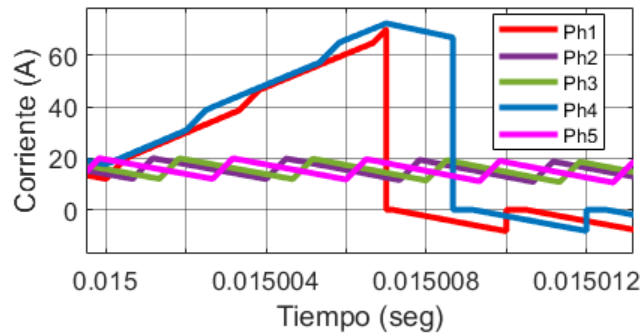


Figura 81. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_1 y Sw_7 de las fases 1 y 4.

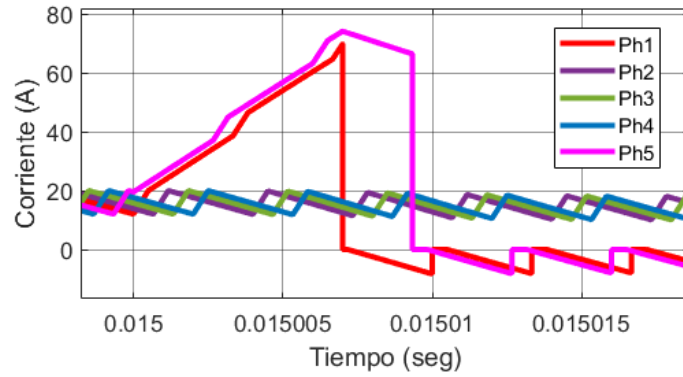


Figura 82. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_1 y Sw_9 de las fases 1 y 5.

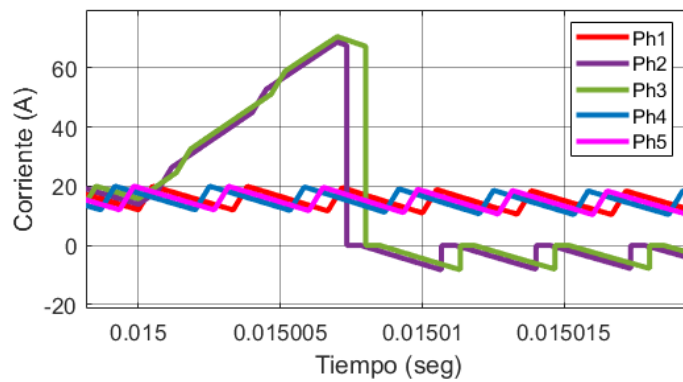


Figura 83. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_3 y Sw_5 de las fases 2 y 3.

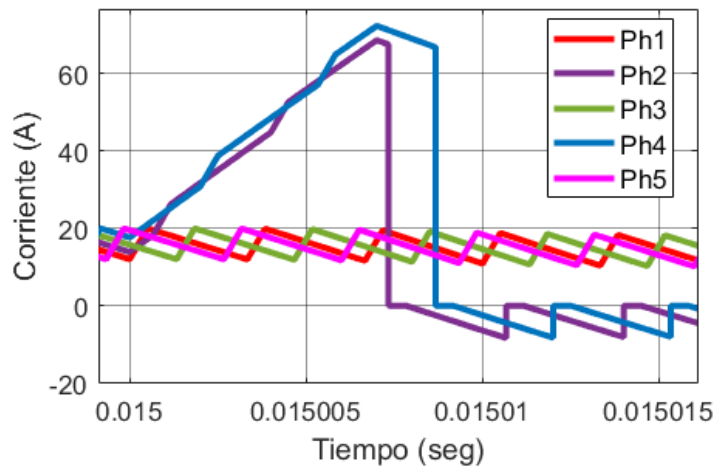


Figura 84. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_3 y Sw_7 de las fases 2 y 4.

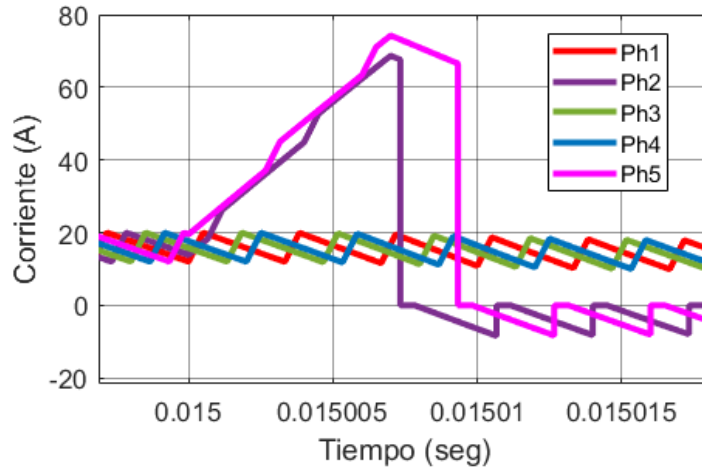


Figura 85. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_3 y Sw_9 de las fases 2 y 5.

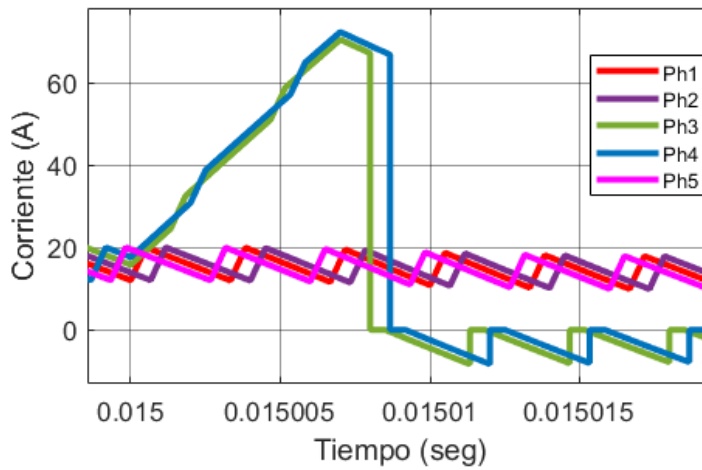


Figura 86. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_5 y Sw_7 de las fases 3 y 4.

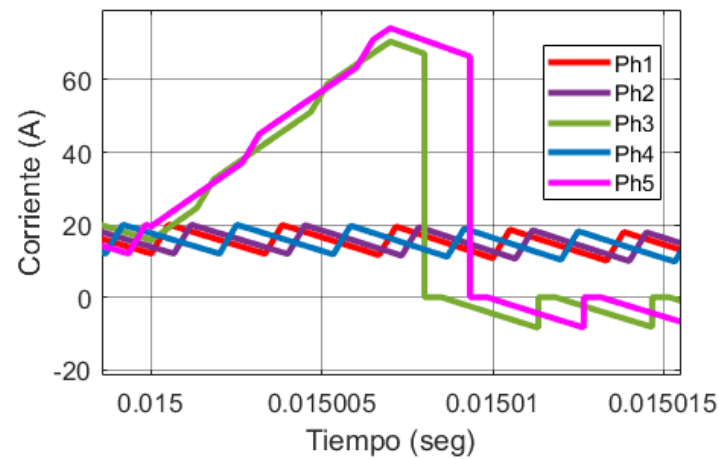


Figura 87. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_5 y Sw_9 de las fases 3 y 5.

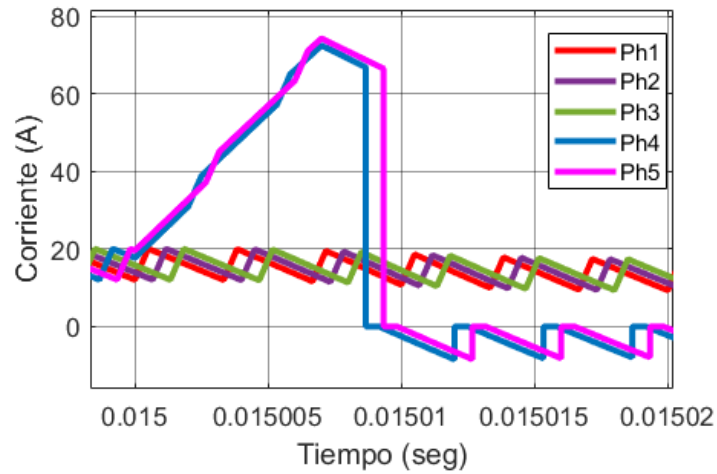


Figura 88. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_7 y Sw_9 de las fases 4 y 5.

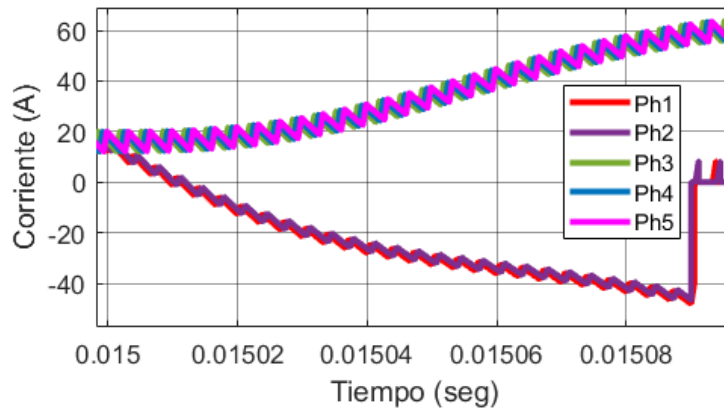


Figura 89. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_2 y Sw_4 de las fases 1 y 2.

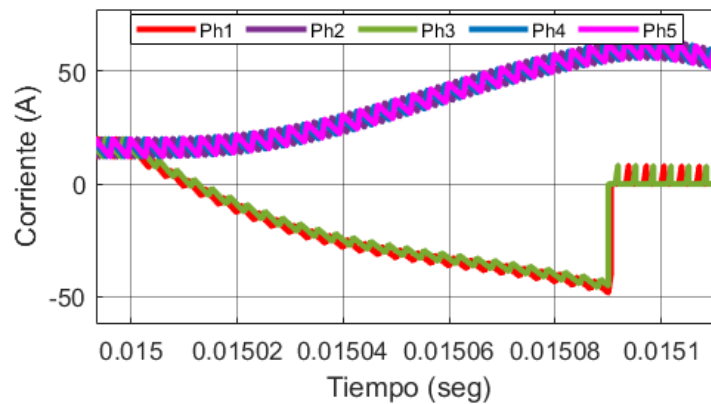


Figura 90. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_2 y Sw_6 de las fases 1 y 3.

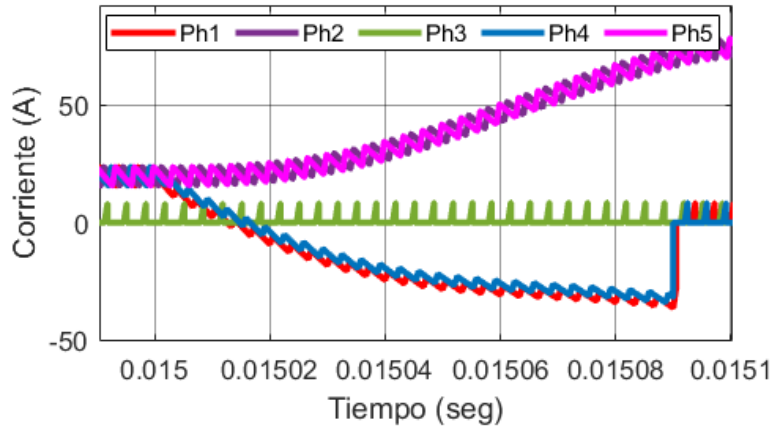


Figura 91. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_2 y Sw_8 de las fases 1 y 4.

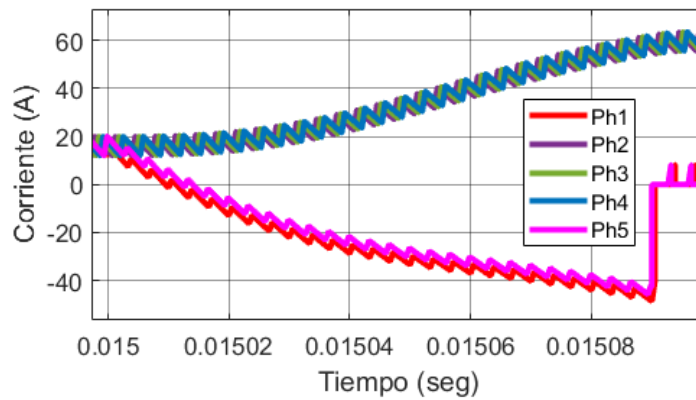


Figura 92. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_2 y Sw_{10} de las fases 1 y 5.

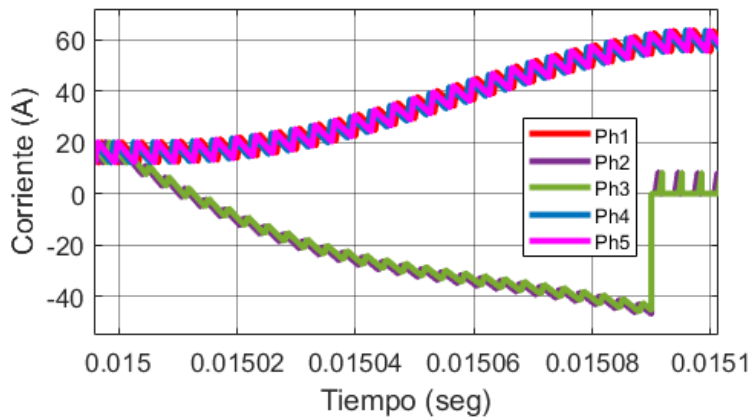


Figura 93. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_4 y Sw_6 de las fases 2 y 3.

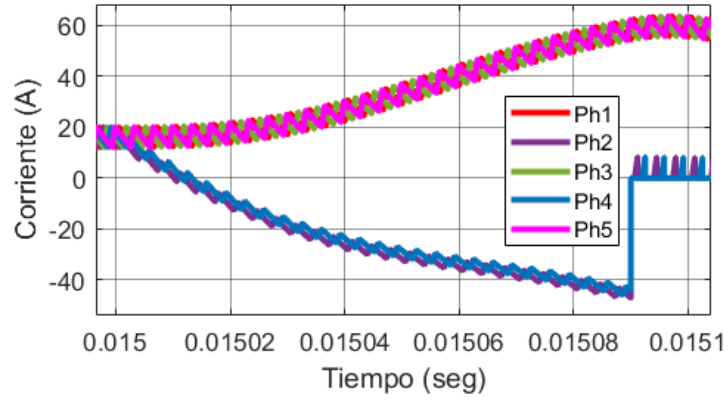


Figura 94. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_4 y Sw_8 de las fases 2 y 4.

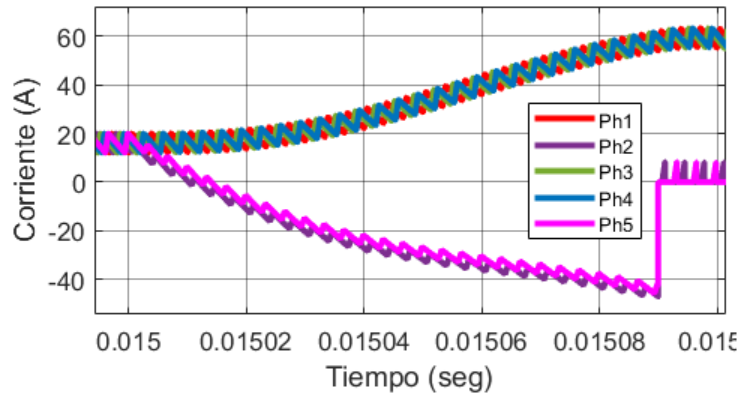


Figura 95. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_4 y Sw_{10} de las fases 2 y 5.

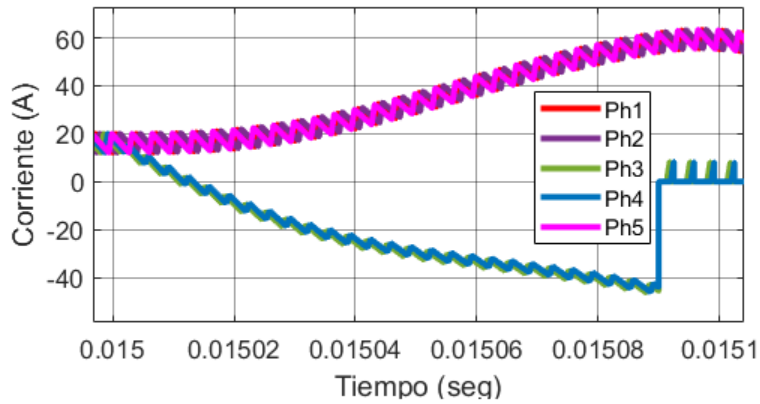


Figura 96. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_6 y Sw_8 de las fases 3 y 4.

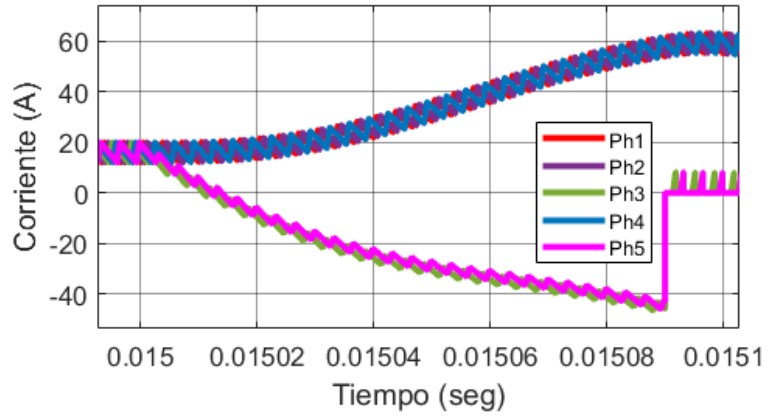


Figura 97. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_6 y Sw_{10} de las fases 3 y 5.

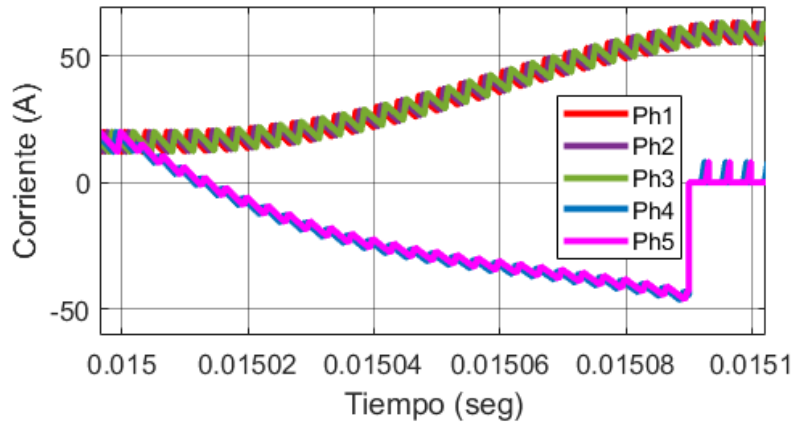


Figura 98. Corriente por fase del convertidor multifase al presentarse una falla de tipo f_2 en Sw_8 y Sw_{10} de las fases 4 y 5.

Anexo E.- Fallas mixtas

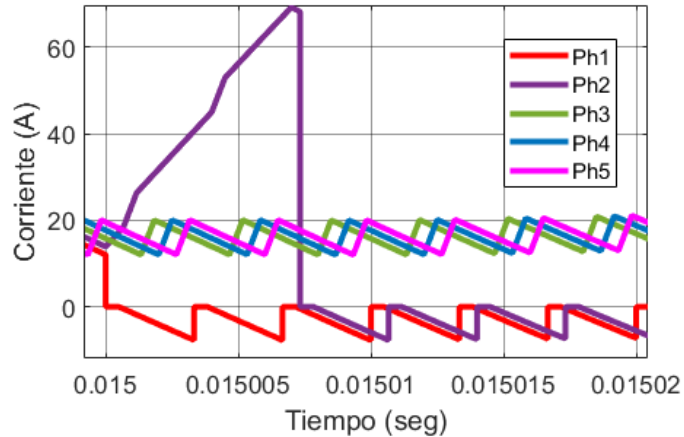


Figura 99. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor superior de la fase 2.

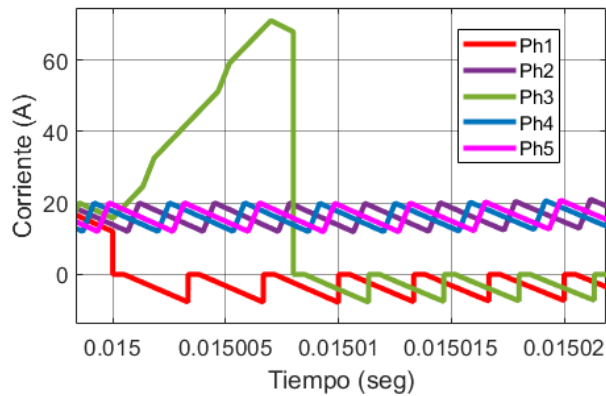


Figura 100. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor superior de la fase 3.

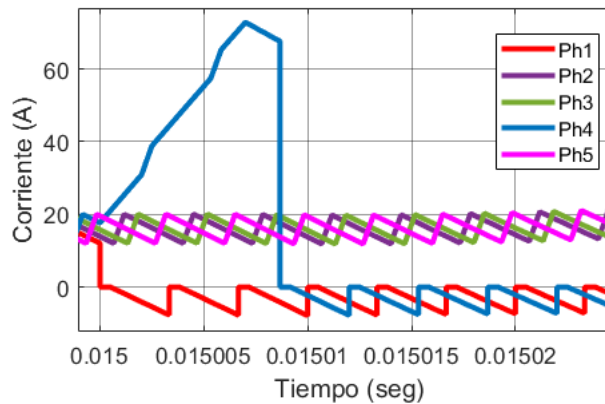


Figura 101. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor superior de la fase 4.

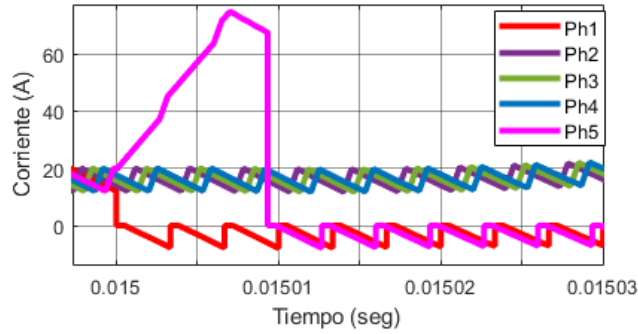


Figura 102. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor superior de la fase 5.

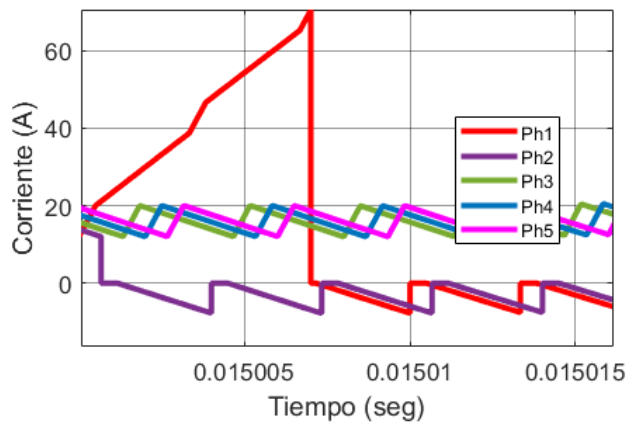


Figura 103. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor superior de la fase 1.

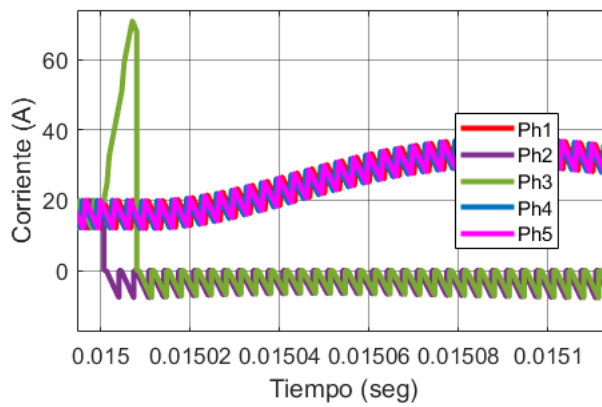


Figura 104. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor superior de la fase 3.

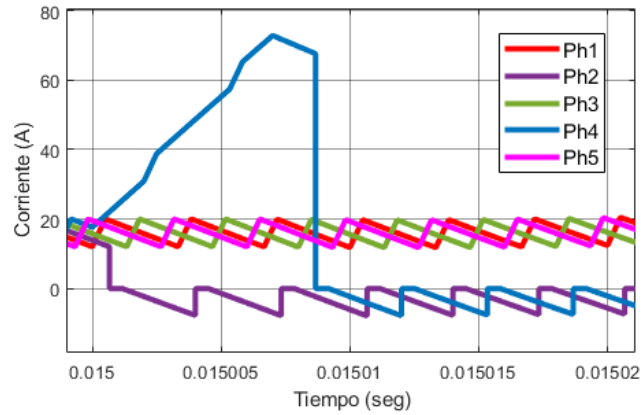


Figura 105. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor superior de la fase 4.

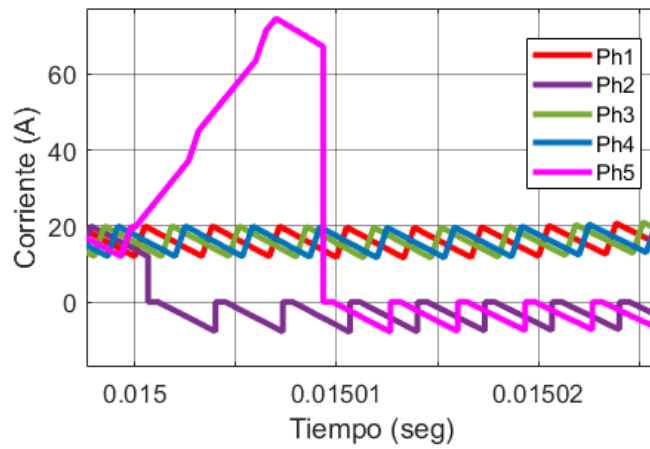


Figura 106. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor superior de la fase 5.

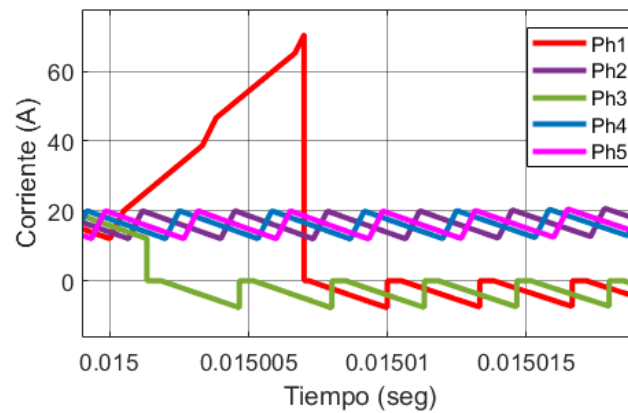


Figura 107. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor superior de la fase 1.

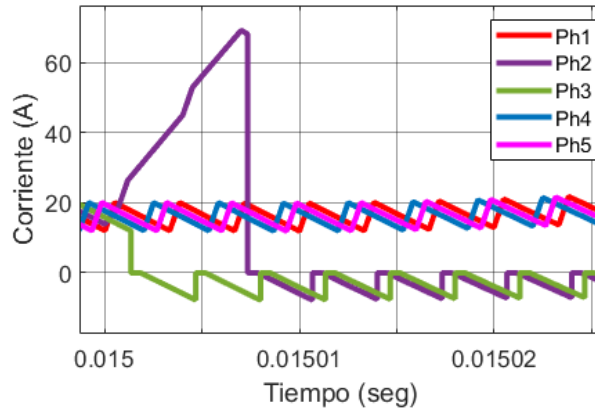


Figura 108. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor superior de la fase 2.

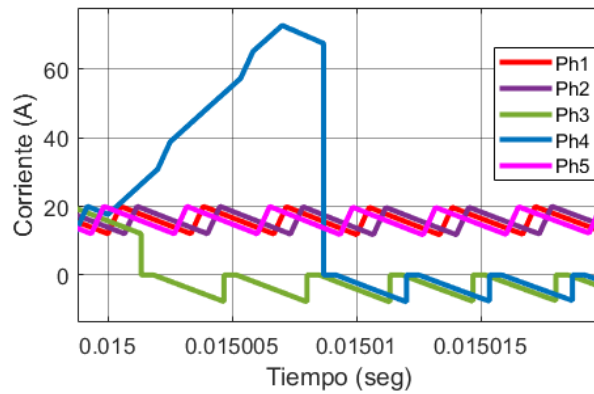


Figura 109. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor superior de la fase 4.

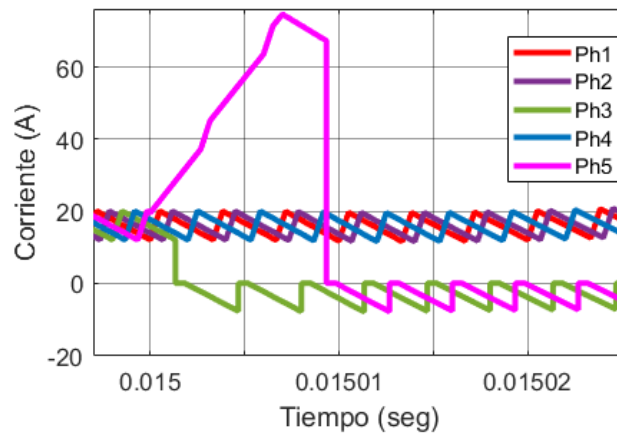


Figura 110. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor superior de la fase 5.

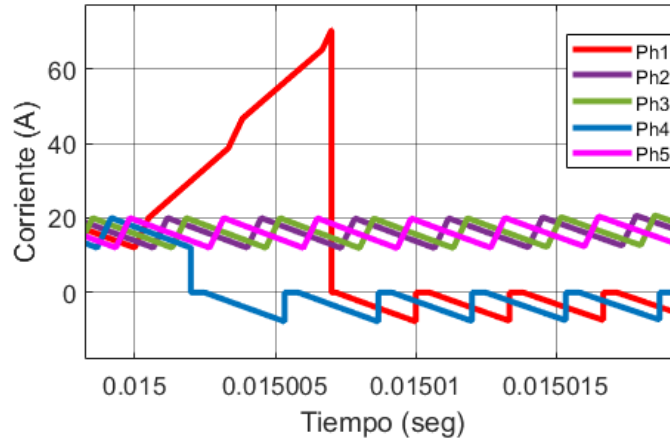


Figura 111. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor superior de la fase 1.

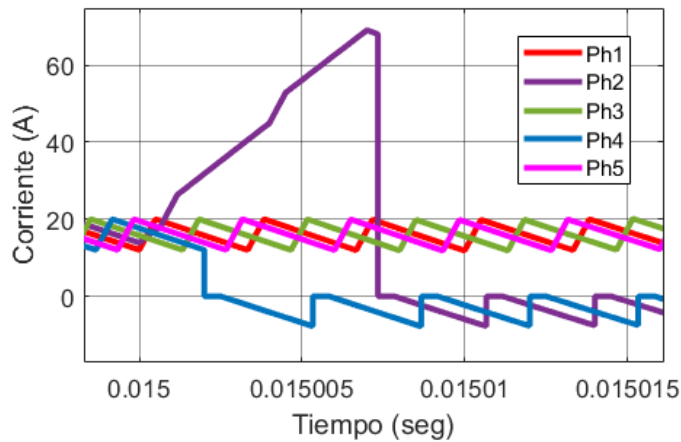


Figura 112. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor superior de la fase 2.

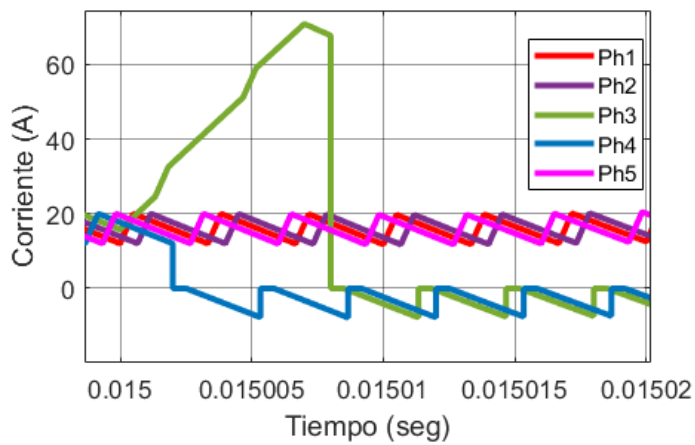


Figura 113. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor superior de la fase 3.

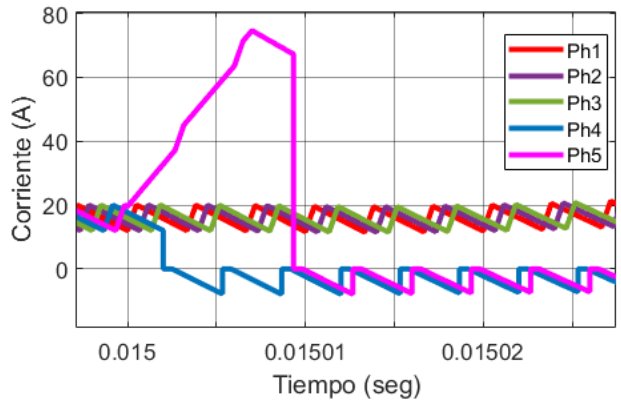


Figura 114. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor superior de la fase 5.

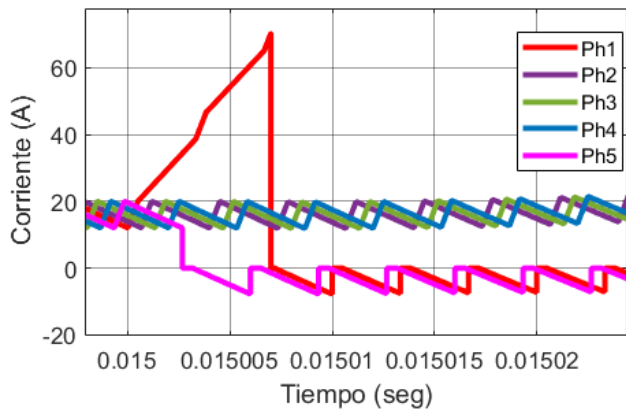


Figura 115. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 1.

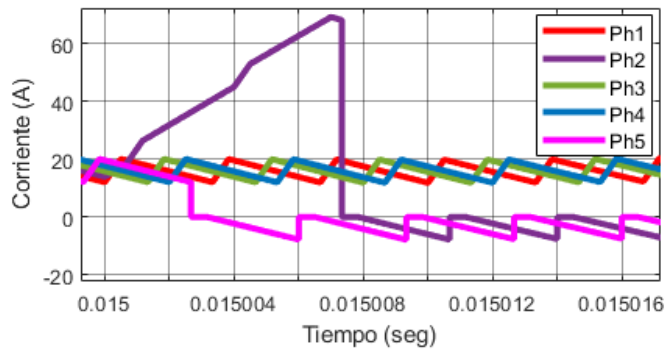


Figura 116. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 2.

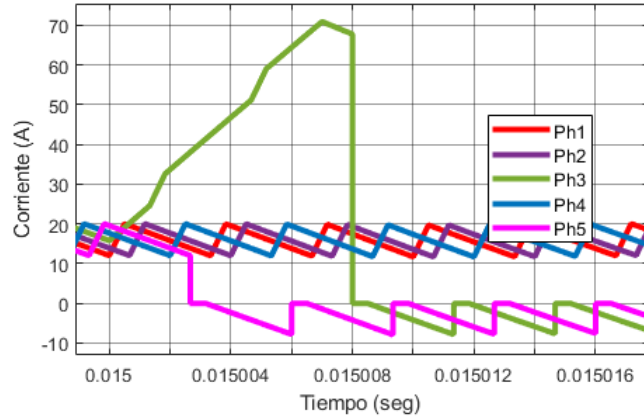


Figura 117. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 3.

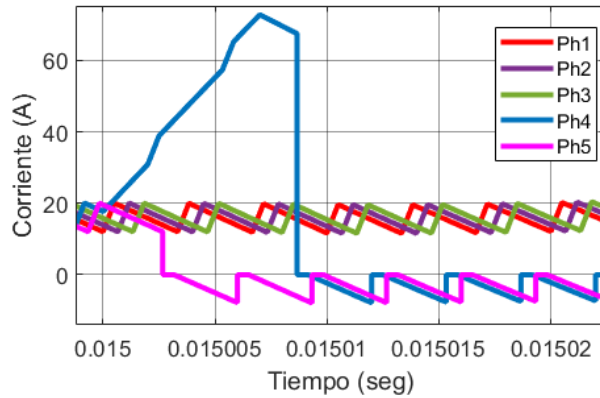


Figura 118. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 4.

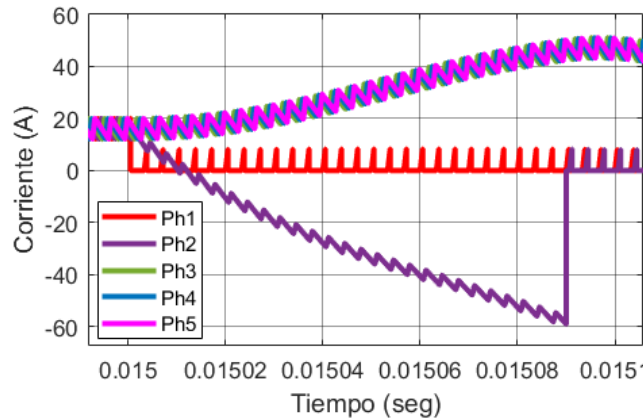


Figura 119. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor inferior superior de la fase 2.

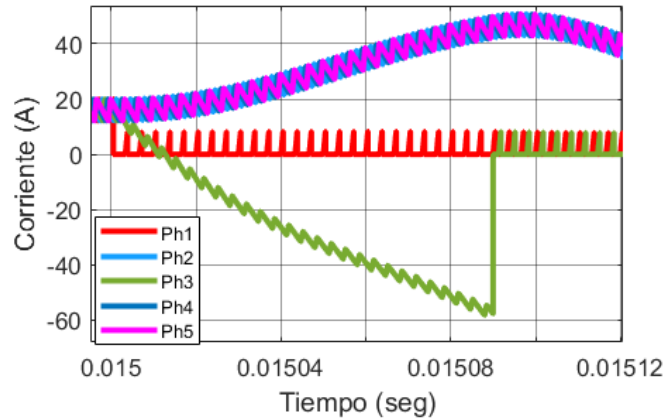


Figura 120. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor inferior superior de la fase 3.

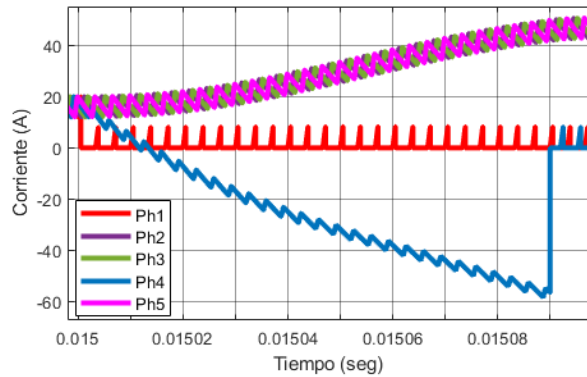


Figura 121. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor inferior superior de la fase 4.

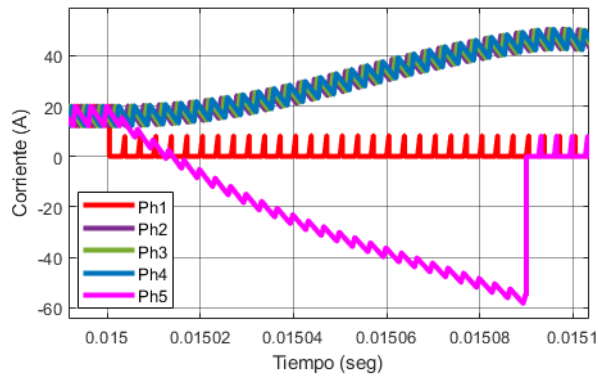


Figura 122. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor inferior superior de la fase 5.

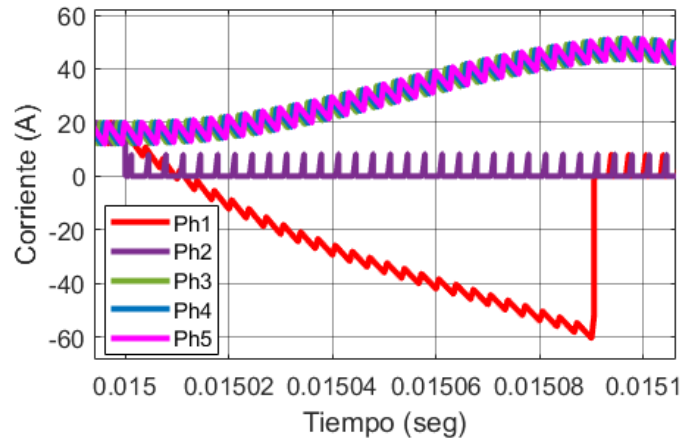


Figura 123. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor inferior superior de la fase 1.

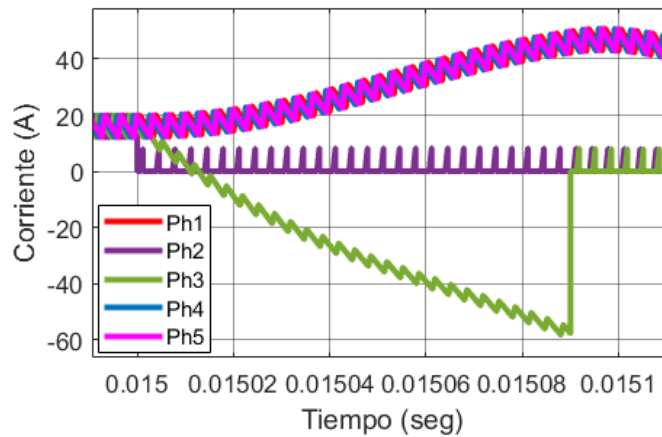


Figura 124. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor inferior superior de la fase 3.

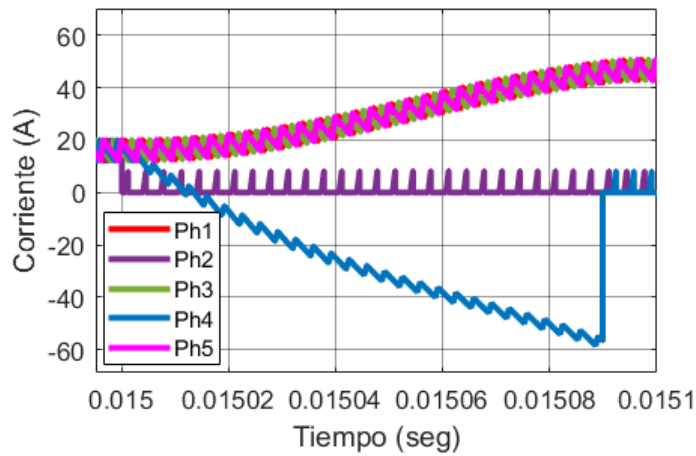


Figura 125. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor inferior superior de la fase 4.

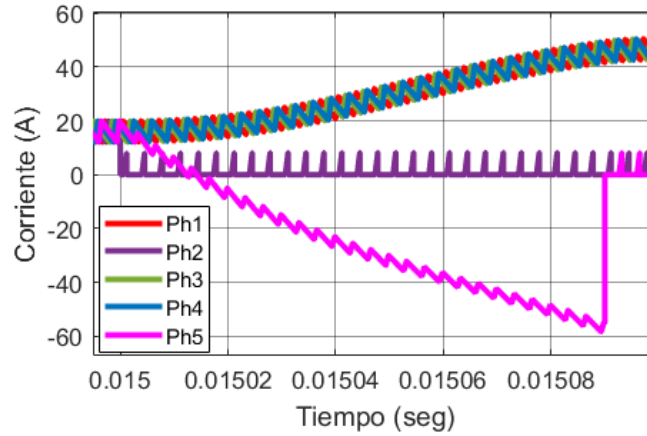


Figura 126. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor inferior superior de la fase 5

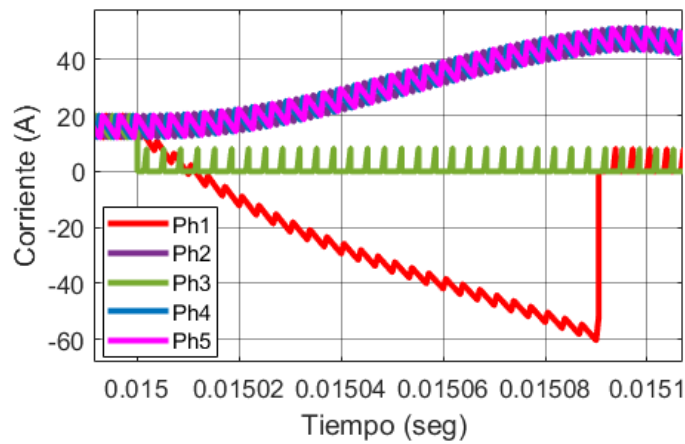


Figura 127. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor inferior superior de la fase 1.

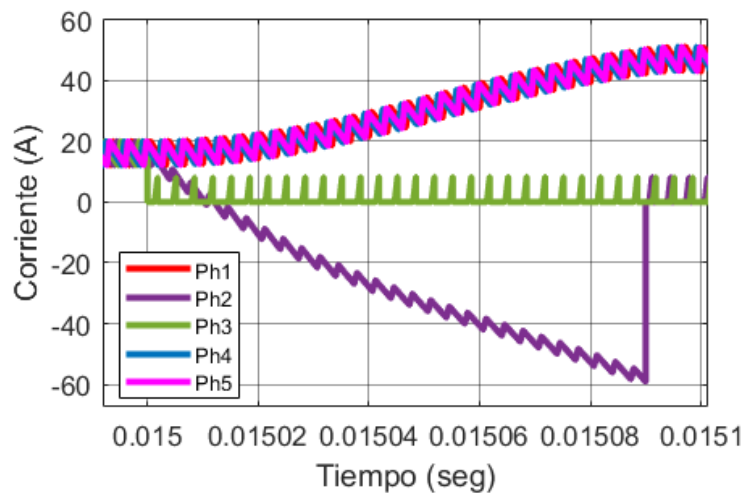


Figura 128. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor inferior superior de la fase 2.

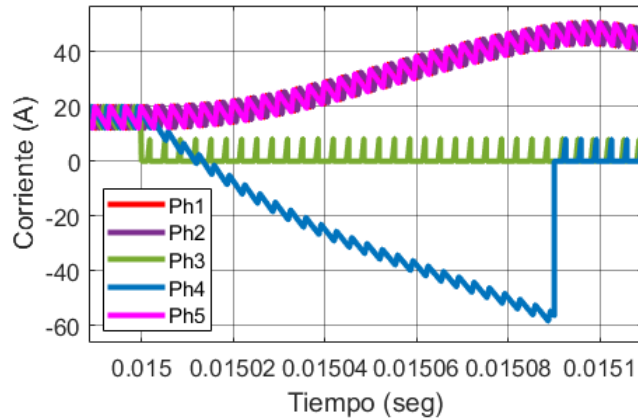


Figura 129. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor inferior superior de la fase 4.

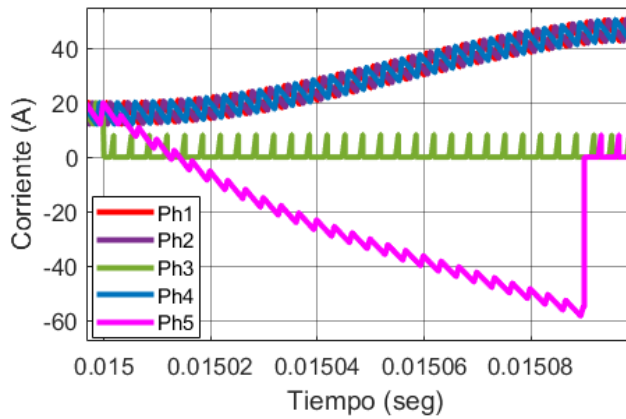


Figura 130. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor inferior superior de la fase 5.

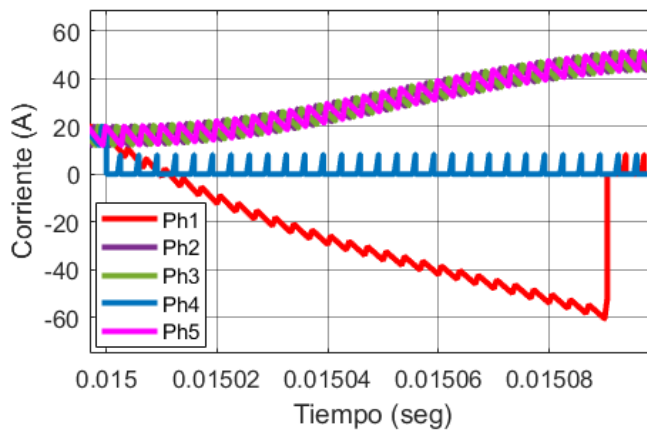


Figura 131. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor inferior superior de la fase 1.

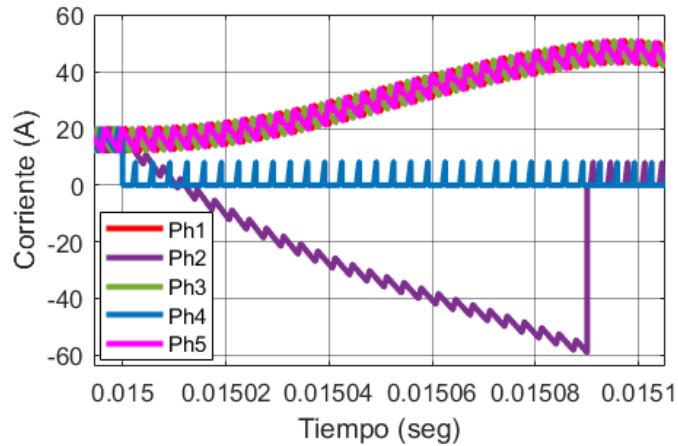


Figura 132. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor inferior superior de la fase 2.

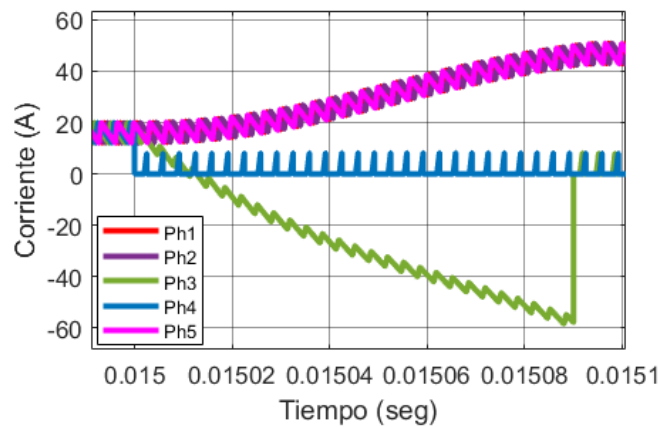


Figura 133. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor inferior superior de la fase 3.

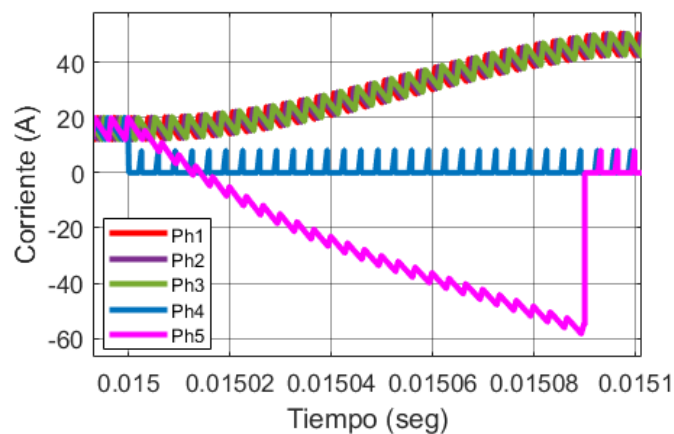


Figura 134. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor inferior superior de la fase 5.

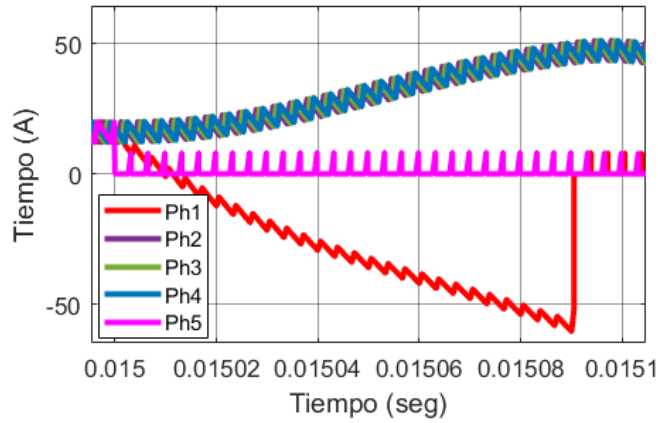


Figura 135. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor inferior superior de la fase 1.

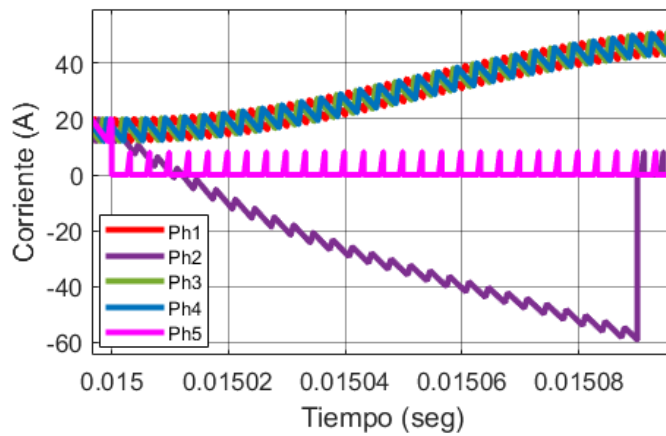


Figura 136. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor inferior superior de la fase 2.

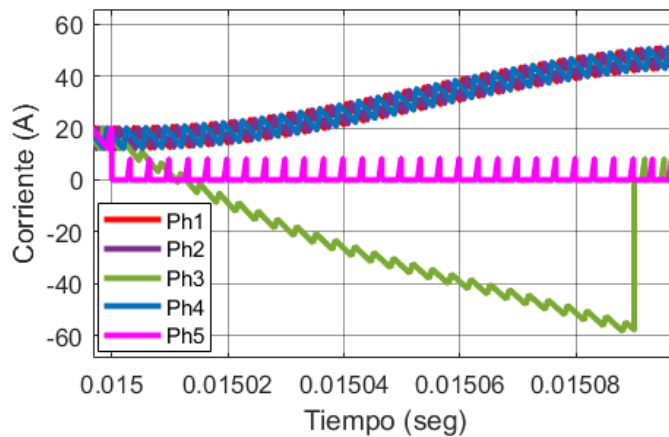


Figura 137. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor inferior superior de la fase 3.

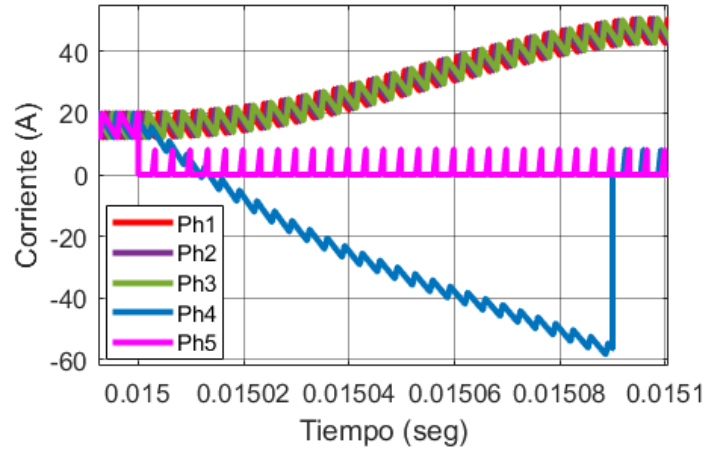


Figura 138. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor inferior superior de la fase 4.

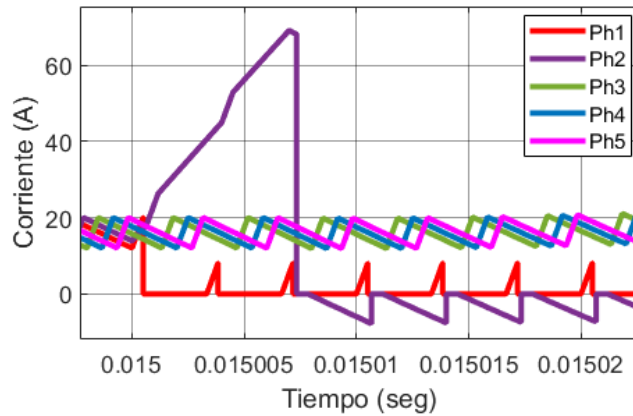


Figura 139. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor superior de la fase 2.

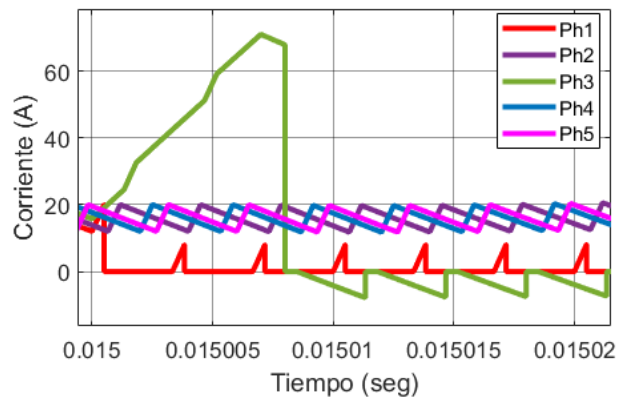


Figura 140. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor superior de la fase 3.

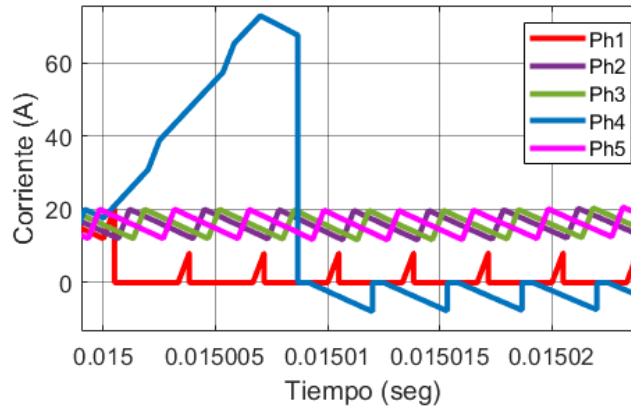


Figura 141. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor inferior superior de la fase 4.

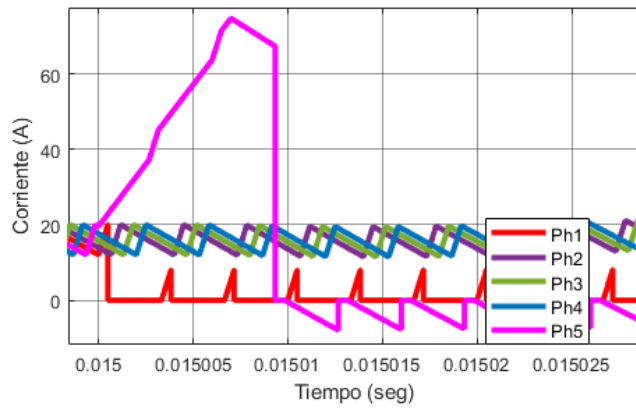


Figura 142. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1 y corto circuito en el interruptor inferior superior de la fase 5.

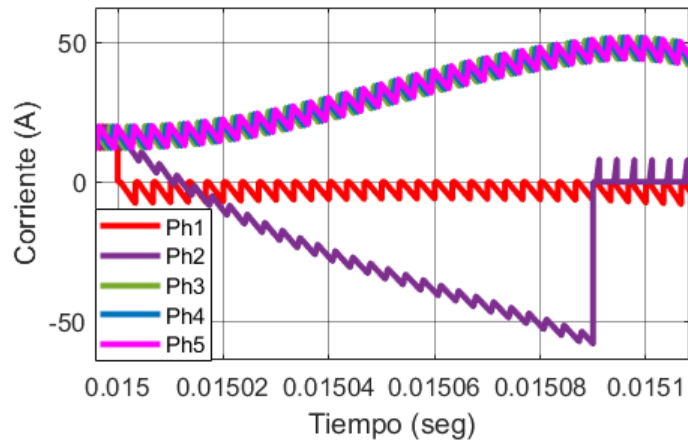


Figura 143. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor inferior de la fase 2.

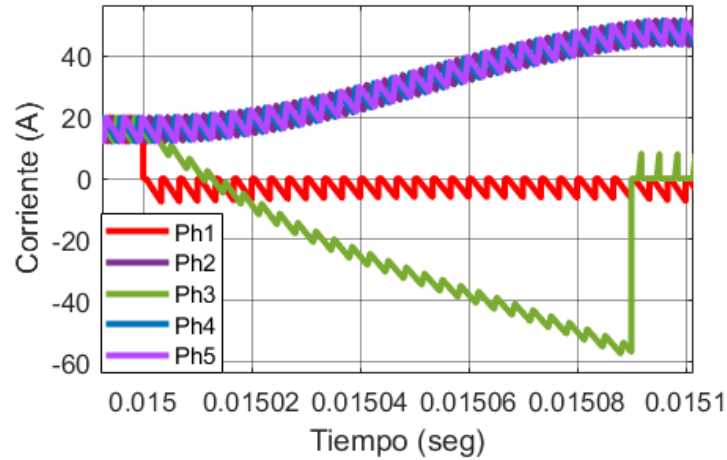


Figura 144. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor inferior de la fase 3.

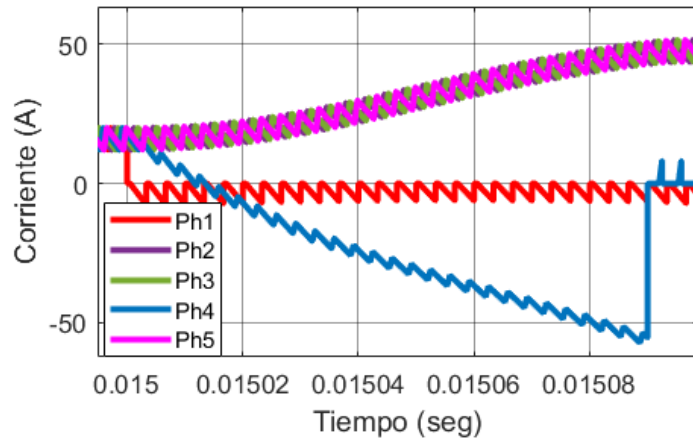


Figura 145. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor inferior de la fase 4.

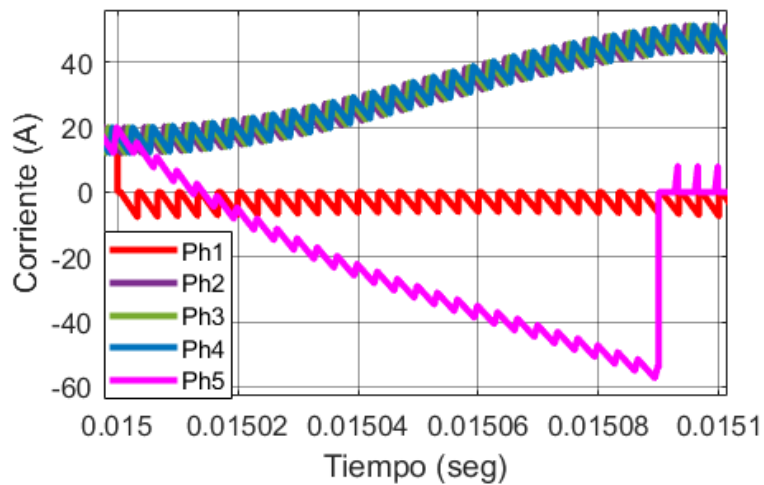


Figura 146. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1 y corto circuito en el interruptor inferior de la fase 5.

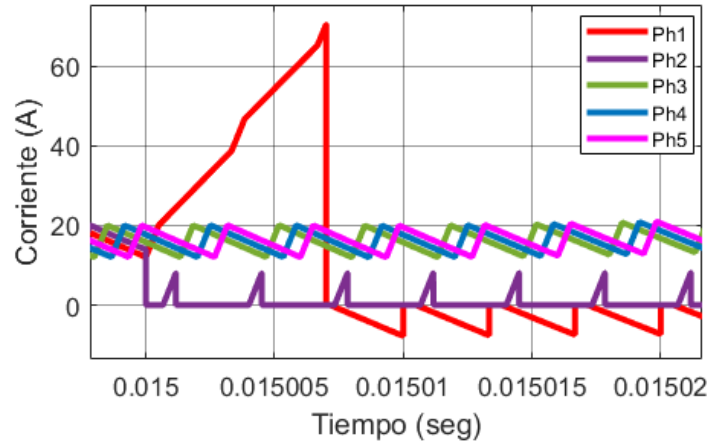


Figura 147. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor superior de la fase 1.

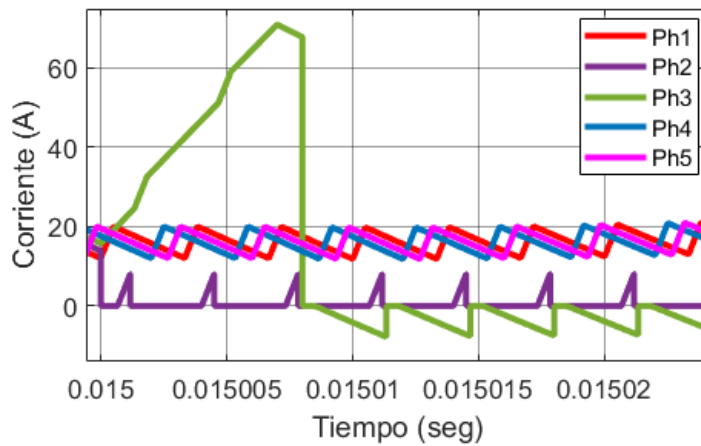


Figura 148. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor superior de la fase 3.

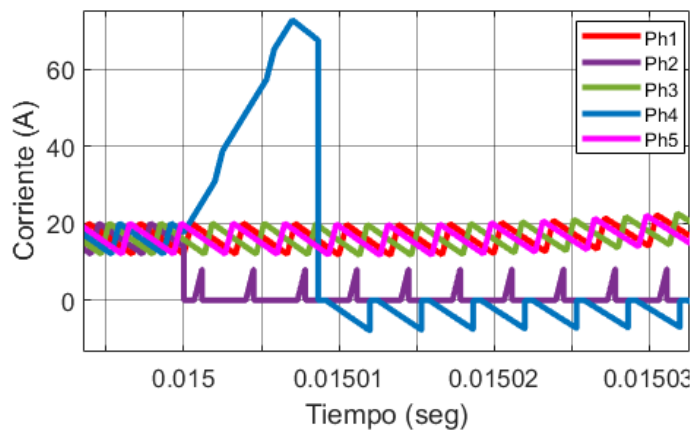


Figura 149. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor superior de la fase 4.

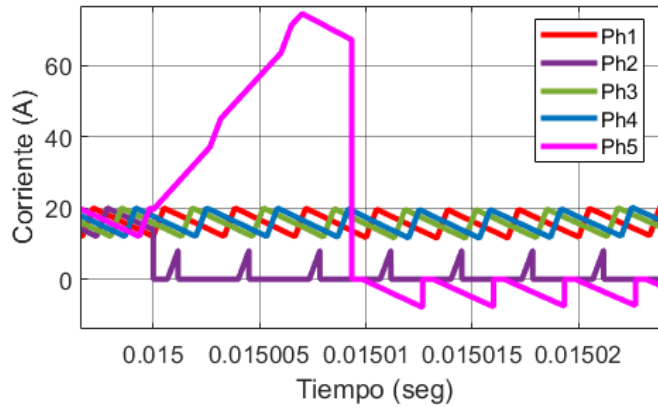


Figura 150. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2 y corto circuito en el interruptor superior de la fase 5.

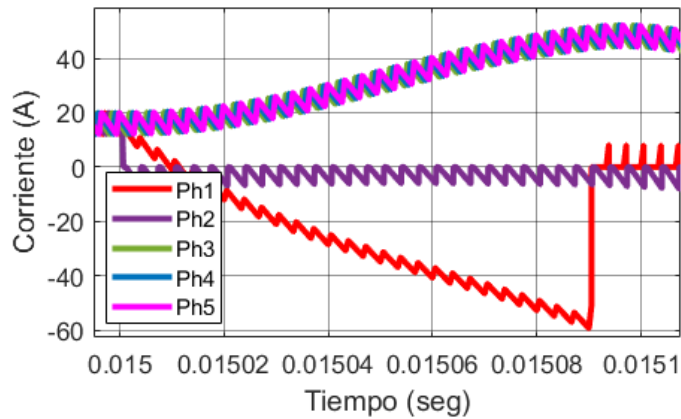


Figura 151. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor inferior de la fase 1.

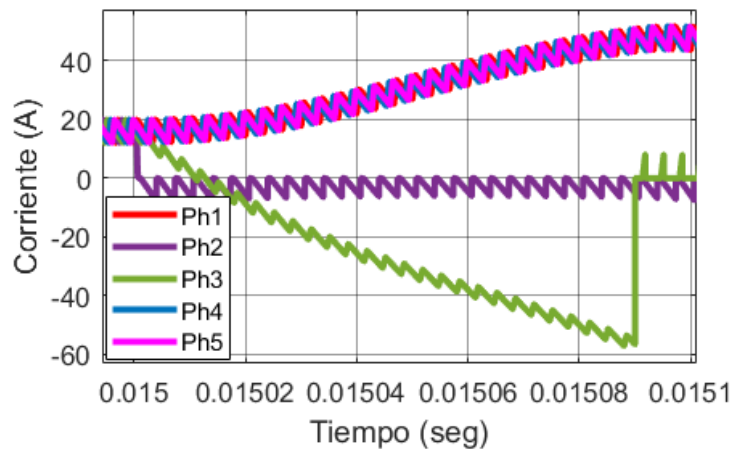


Figura 152. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor inferior de la fase 3.

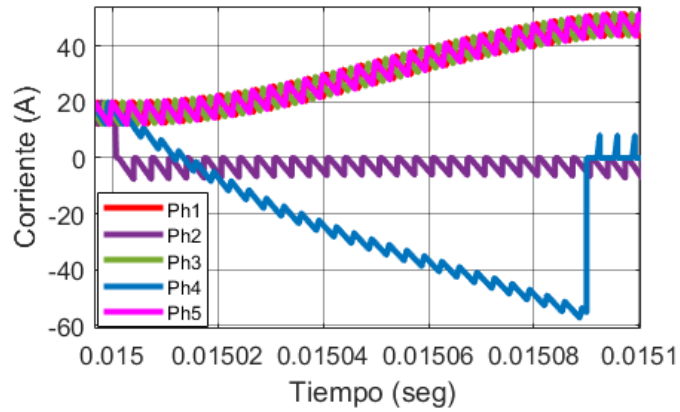


Figura 153. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor inferior de la fase 4.

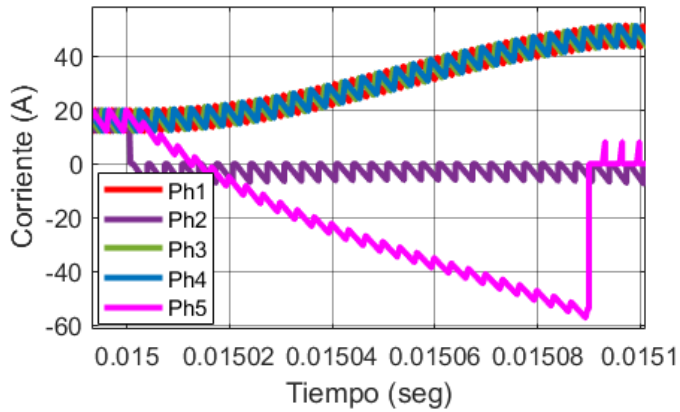


Figura 154. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2 y corto circuito en el interruptor inferior de la fase 5.

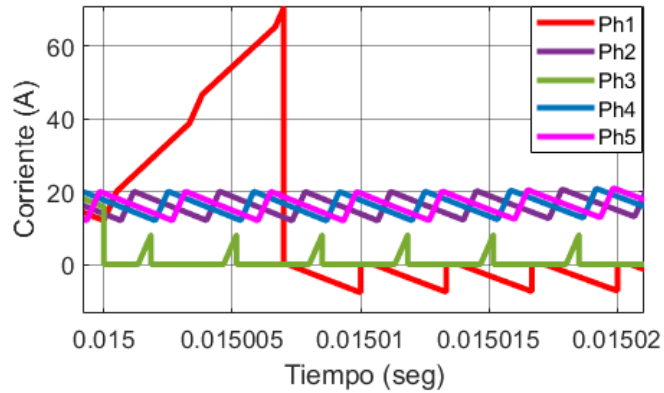


Figura 155. Falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor superior de la fase 1.

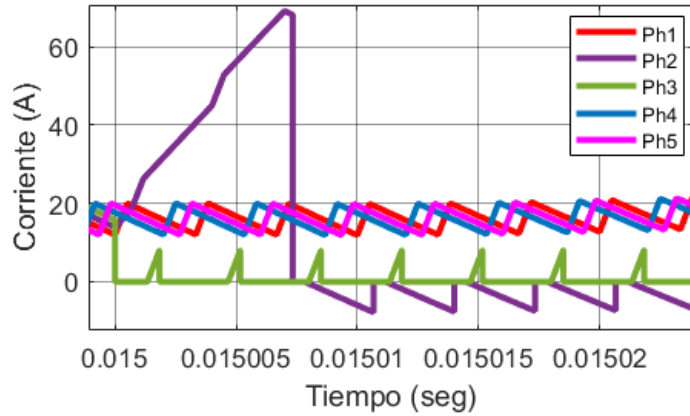


Figura 156. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor superior de la fase 2.

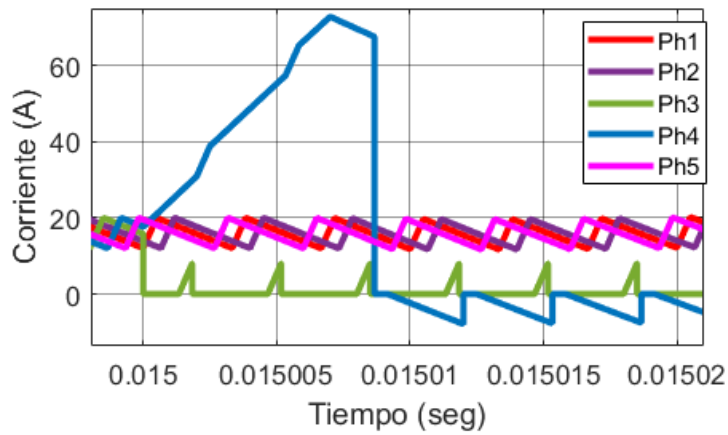


Figura 157. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor superior de la fase 4.

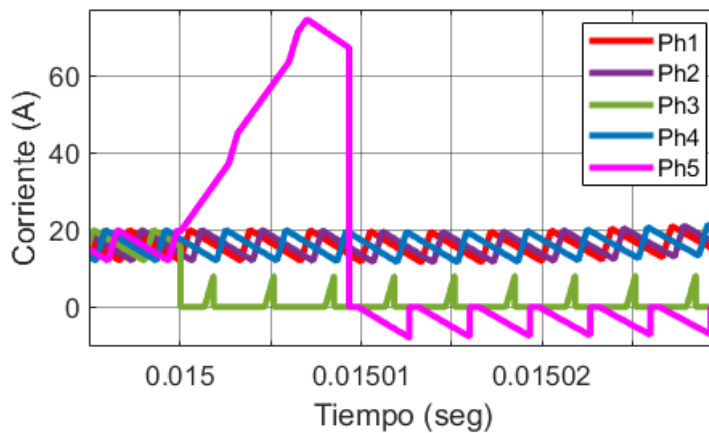


Figura 158. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3 y corto circuito en el interruptor superior de la fase 5.

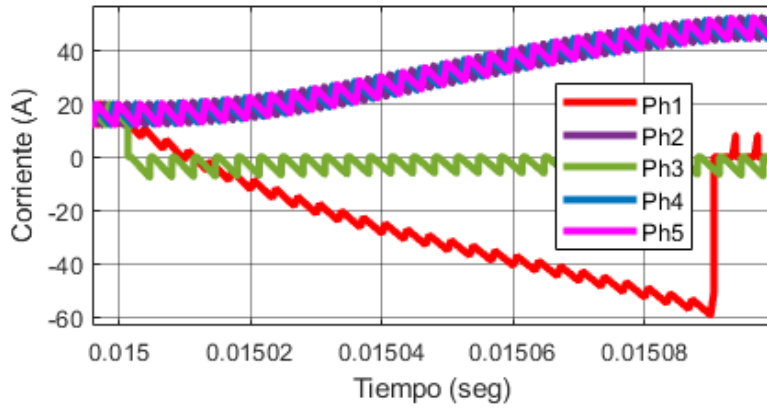


Figura 159. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor inferior de la fase 1.

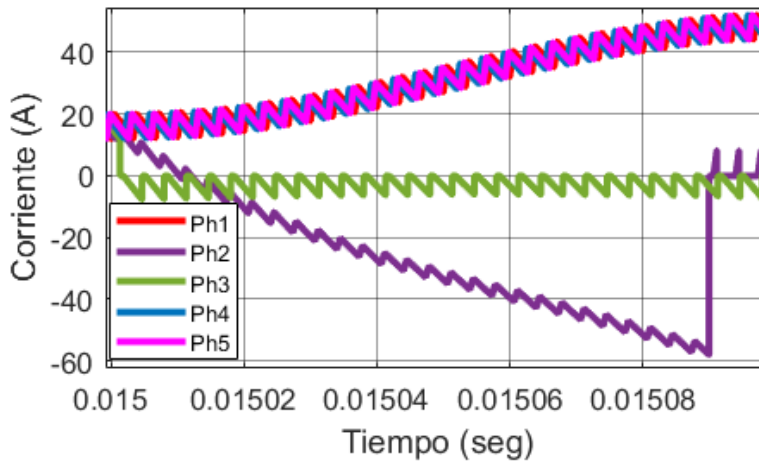


Figura 160. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor inferior de la fase 2.

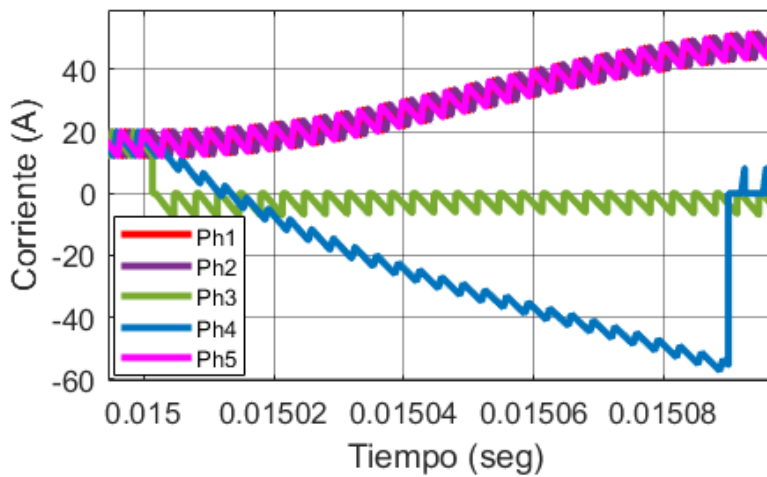


Figura 161. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor inferior de la fase 4.

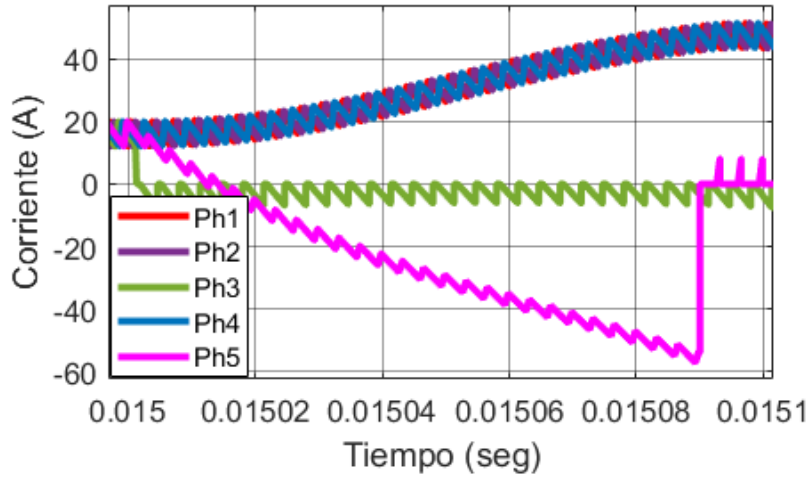


Figura 162. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3 y corto circuito en el interruptor inferior de la fase 5.

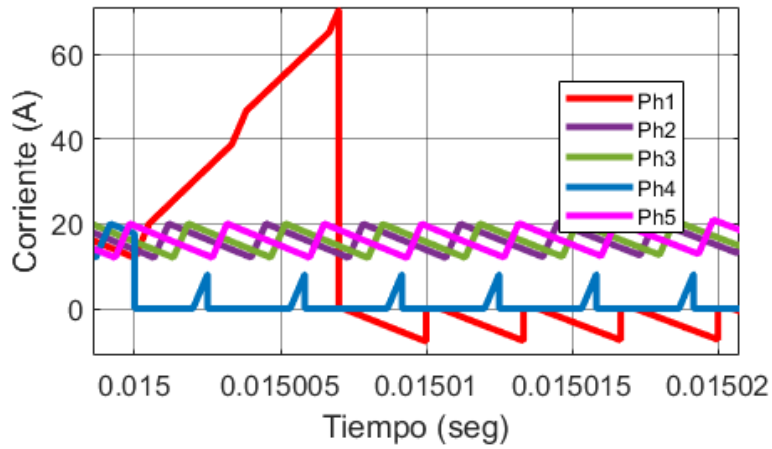


Figura 163. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor superior de la fase 1.

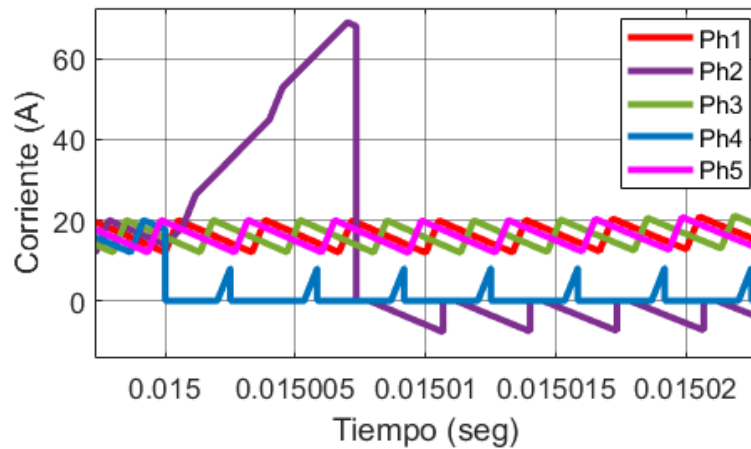


Figura 164. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor superior de la fase 2.

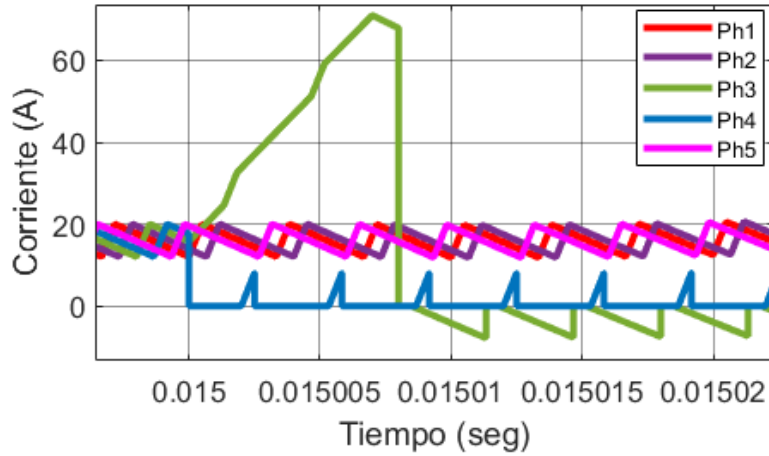


Figura 165. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor superior de la fase 3.

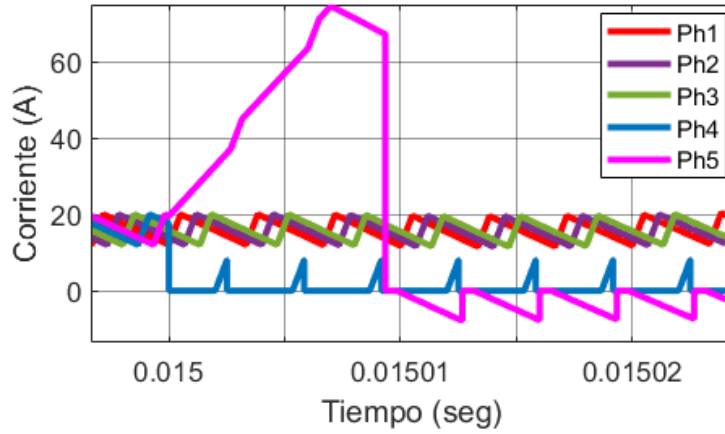


Figura 166. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4 y corto circuito en el interruptor superior de la fase 5.

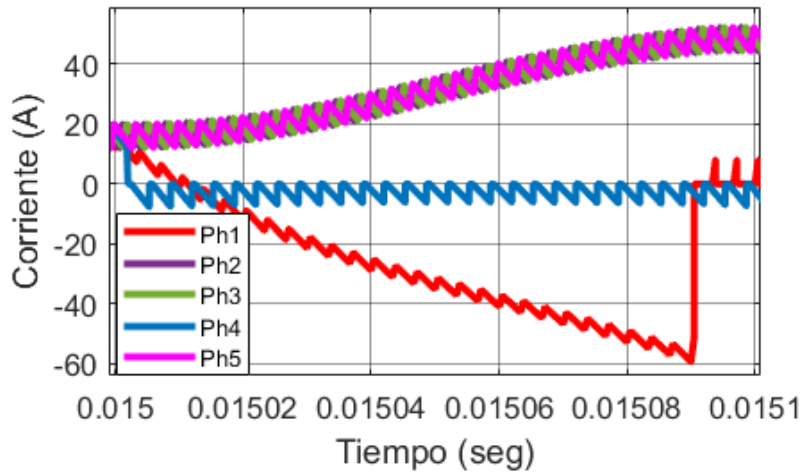


Figura 167. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor inferior de la fase 1.

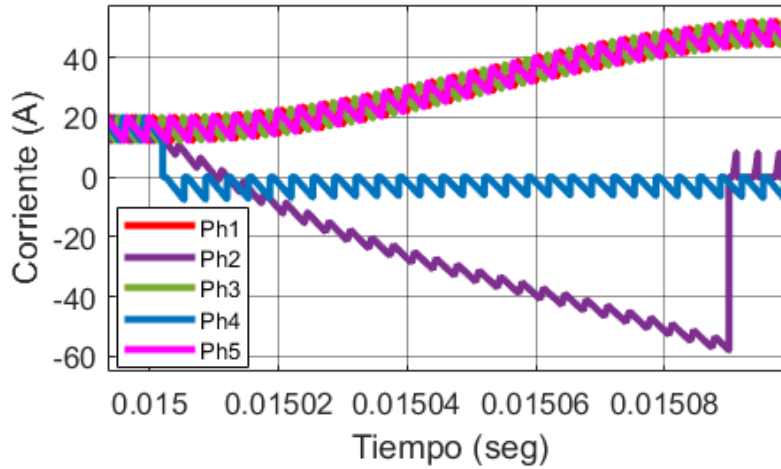


Figura 168. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor inferior de la fase 2.

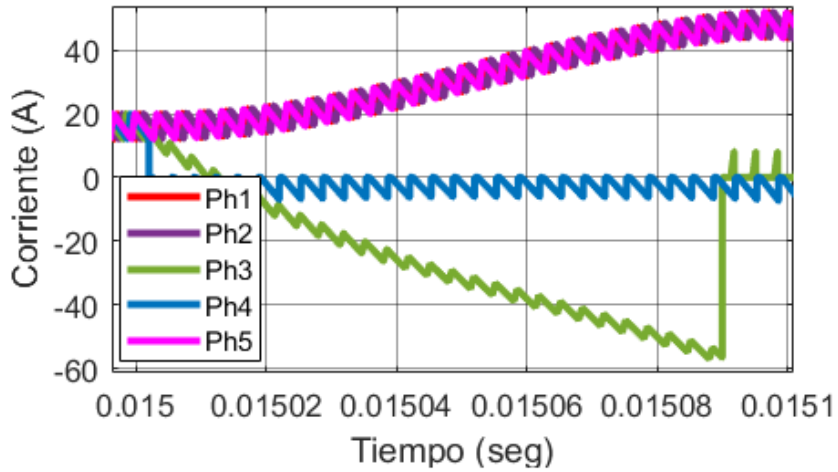


Figura 169. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor inferior de la fase 3.

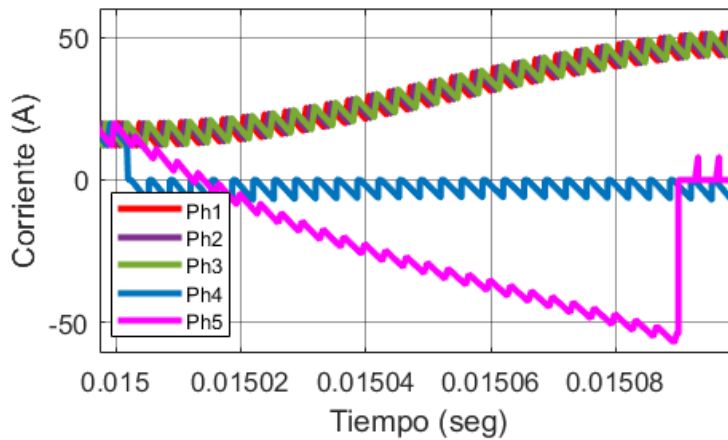


Figura 170. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4 y corto circuito en el interruptor inferior de la fase 5.

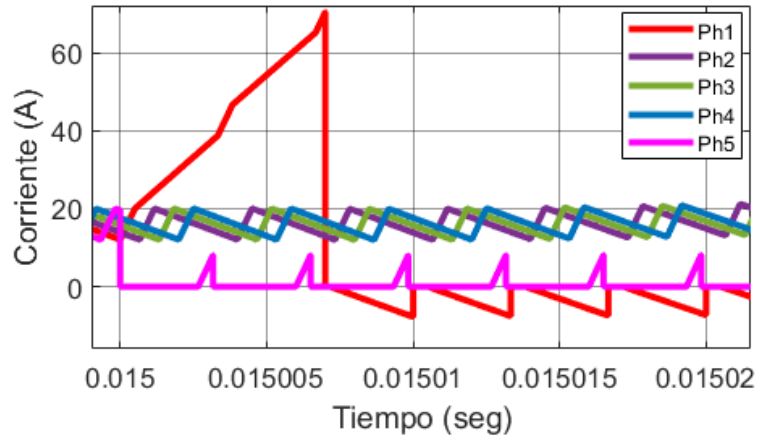


Figura 171. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor superior de la fase 1.

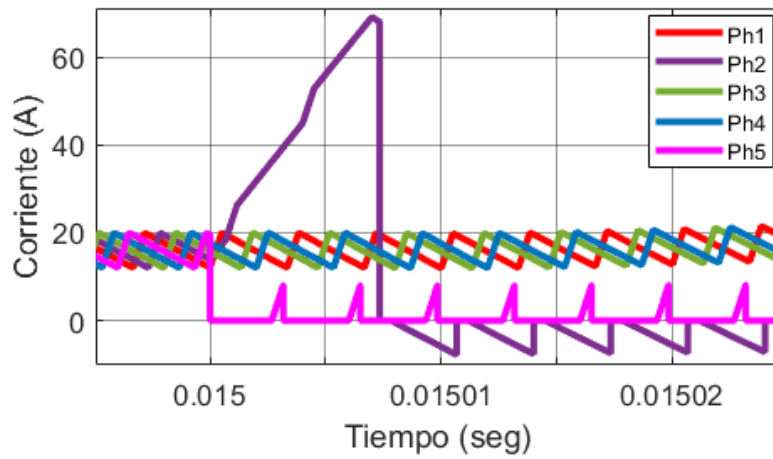


Figura 172. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor superior de la fase 2.

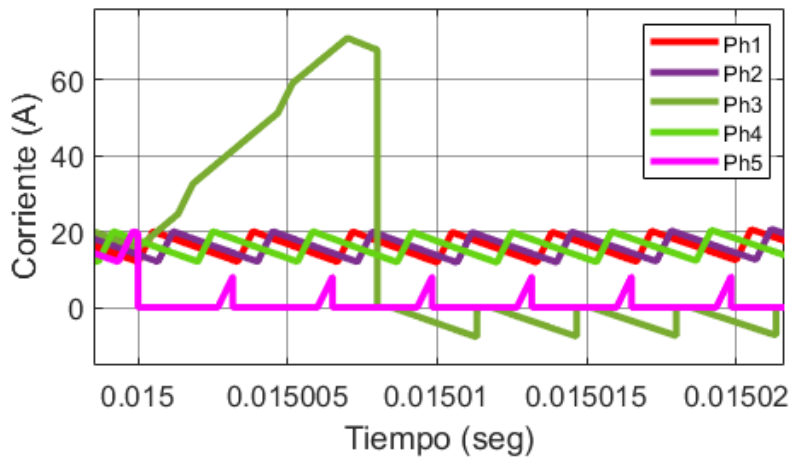


Figura 173. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor superior de la fase 3.

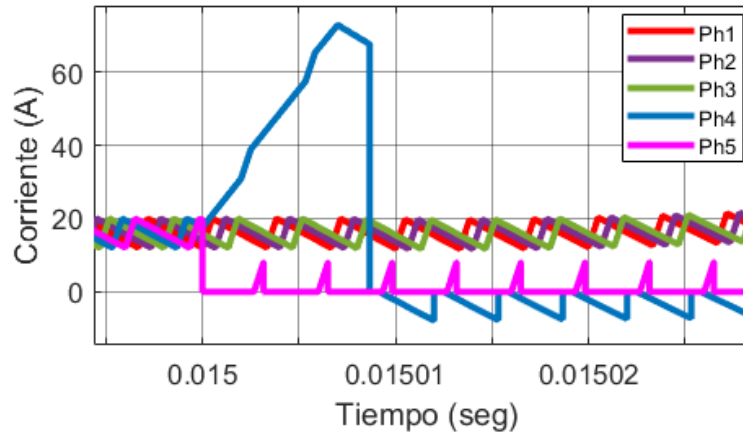


Figura 174. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5 y corto circuito en el interruptor superior de la fase 4.

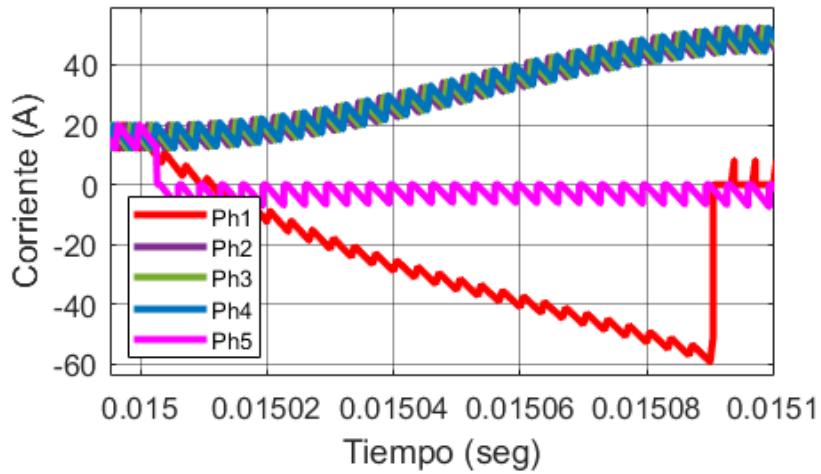


Figura 175. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 1.

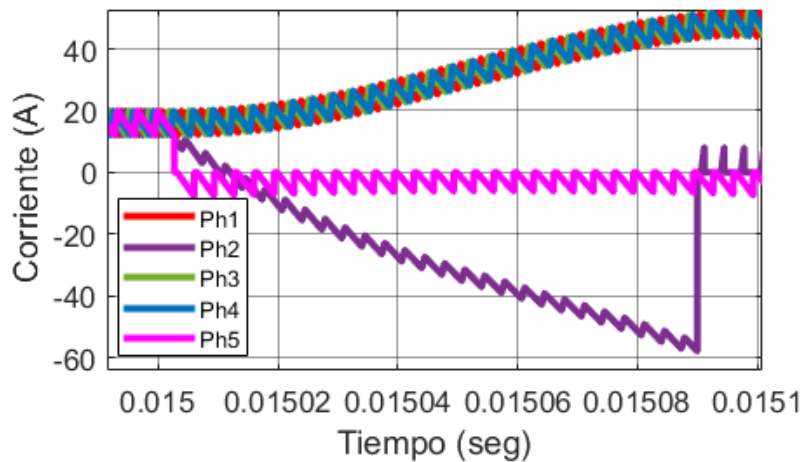


Figura 176. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 2.

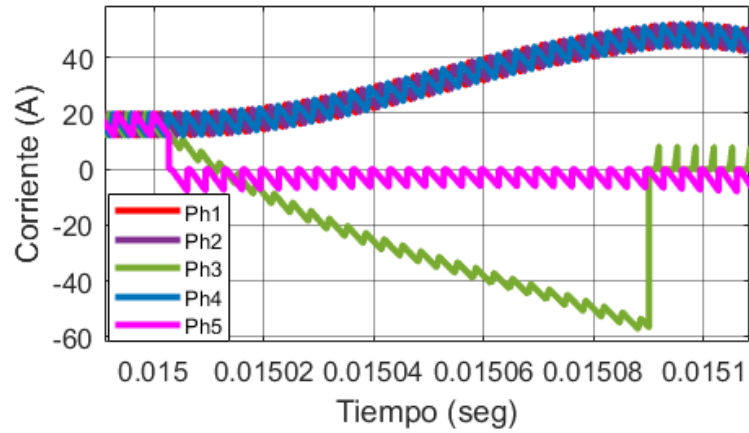


Figura 177. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 3.

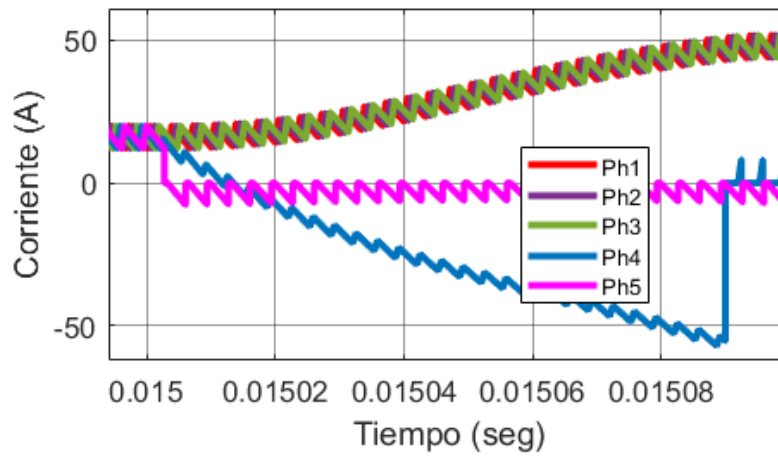


Figura 178. Corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5 y corto circuito en el interruptor superior de la fase 4.

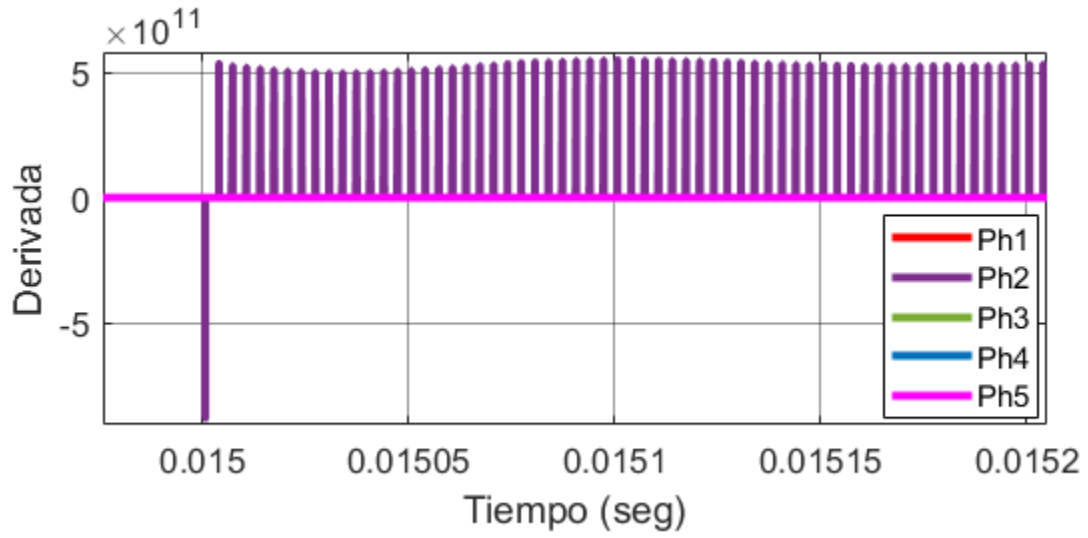


Figura 181. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2.

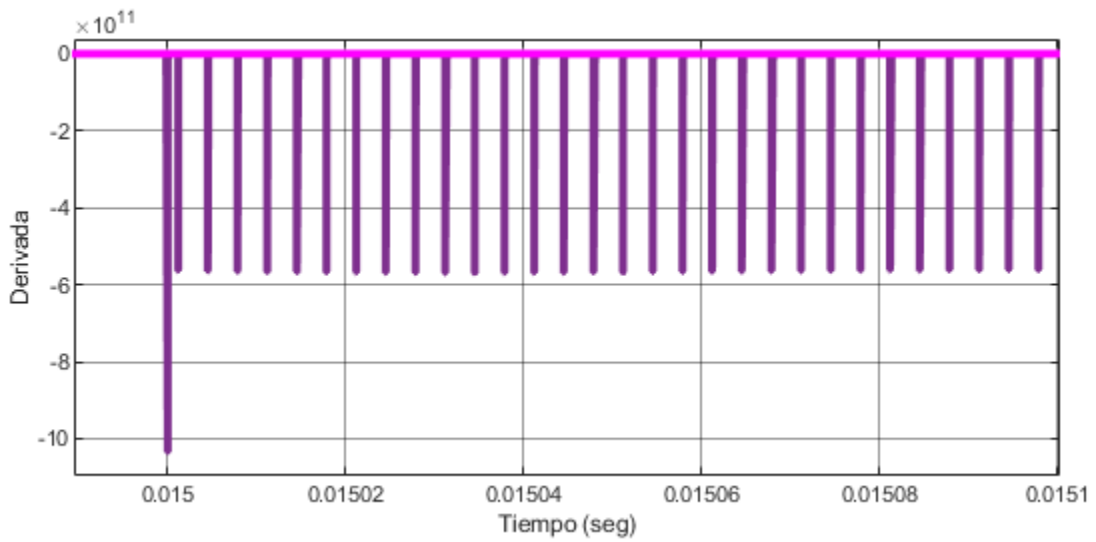


Figura 182. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2.

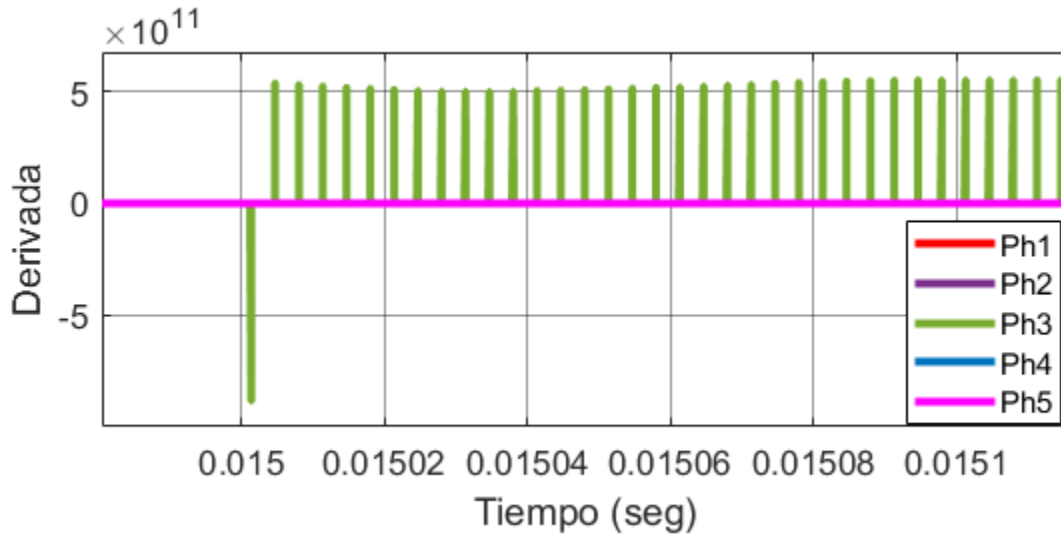


Figura 183. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3.

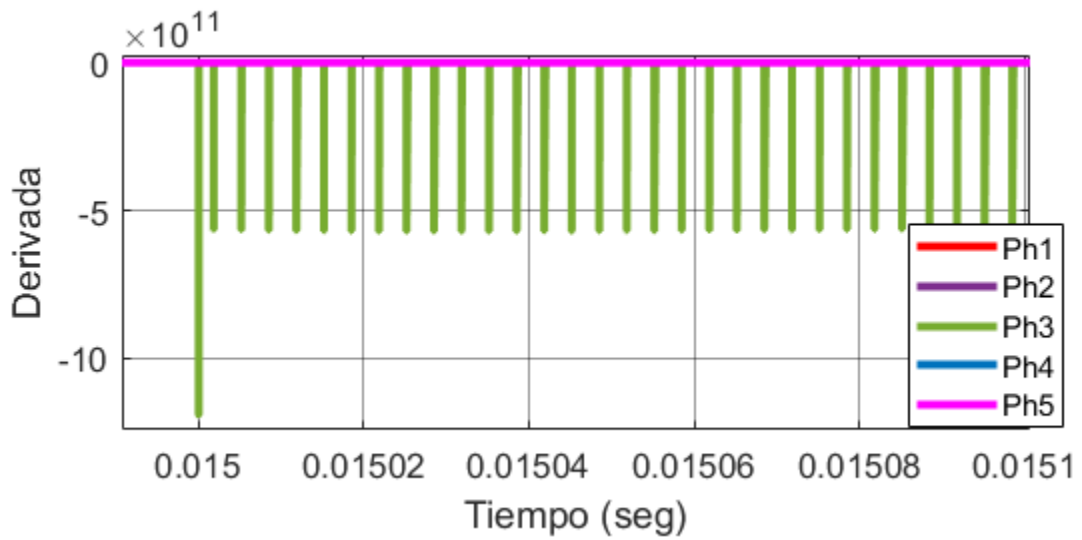


Figura 184. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3.

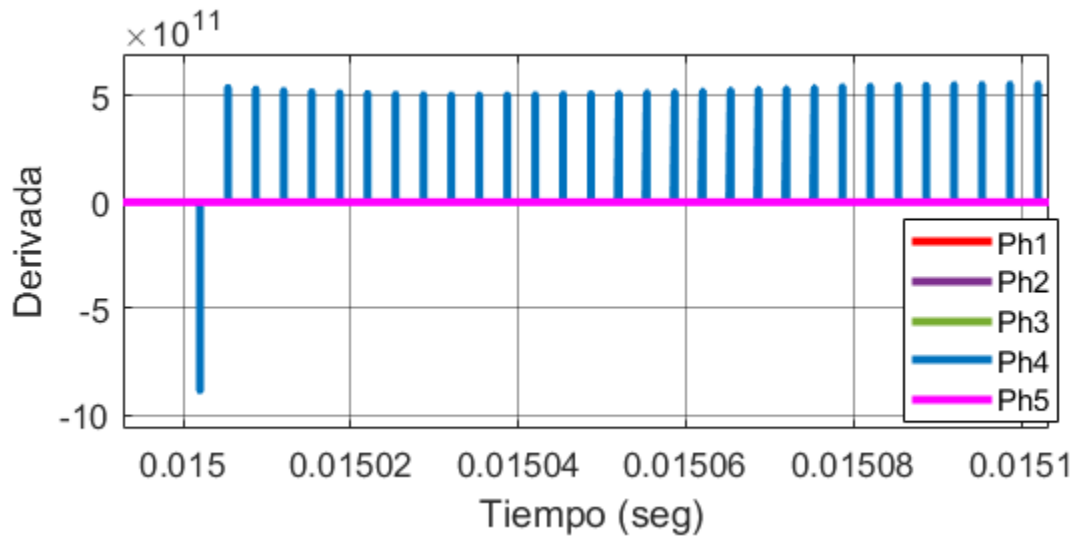


Figura 185. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4.

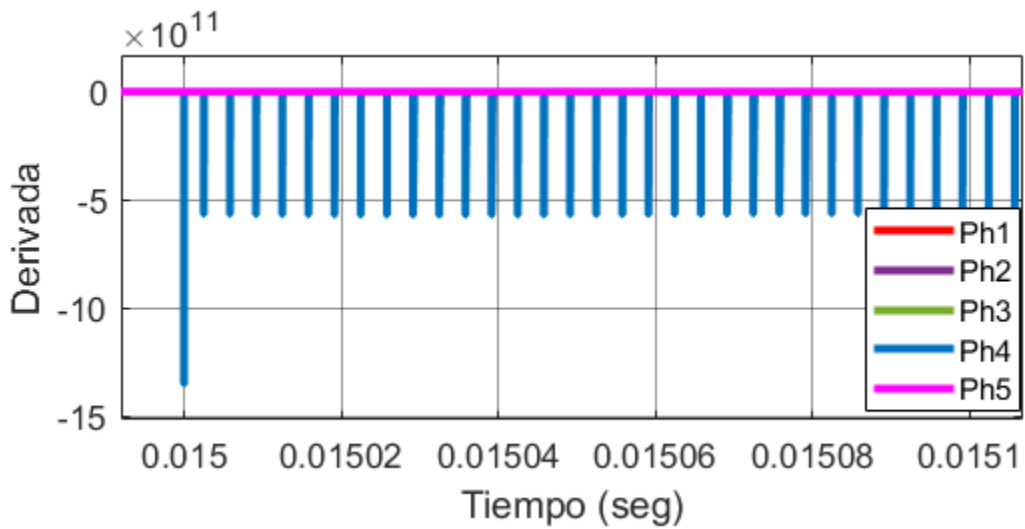


Figura 186. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4.

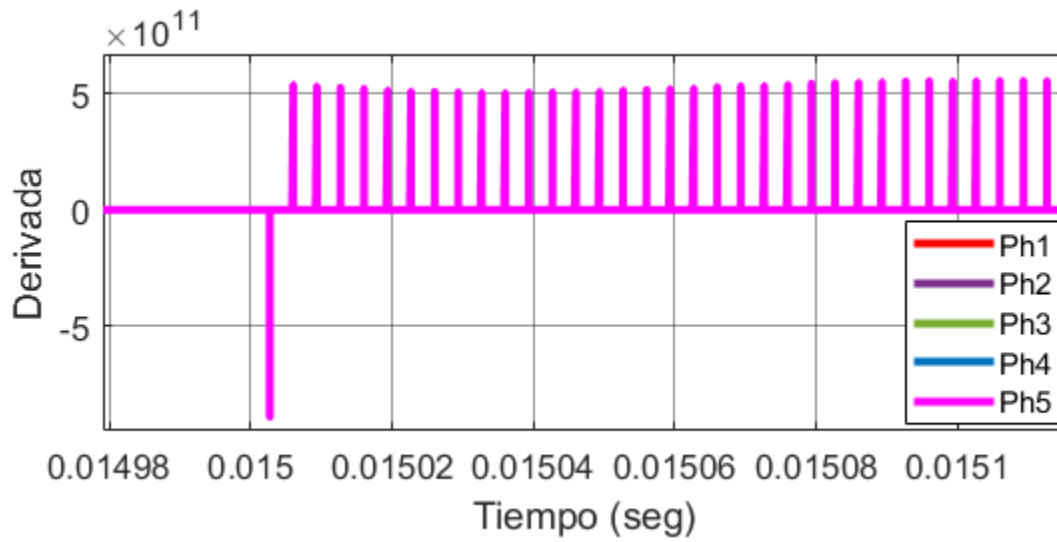


Figura 187. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5.

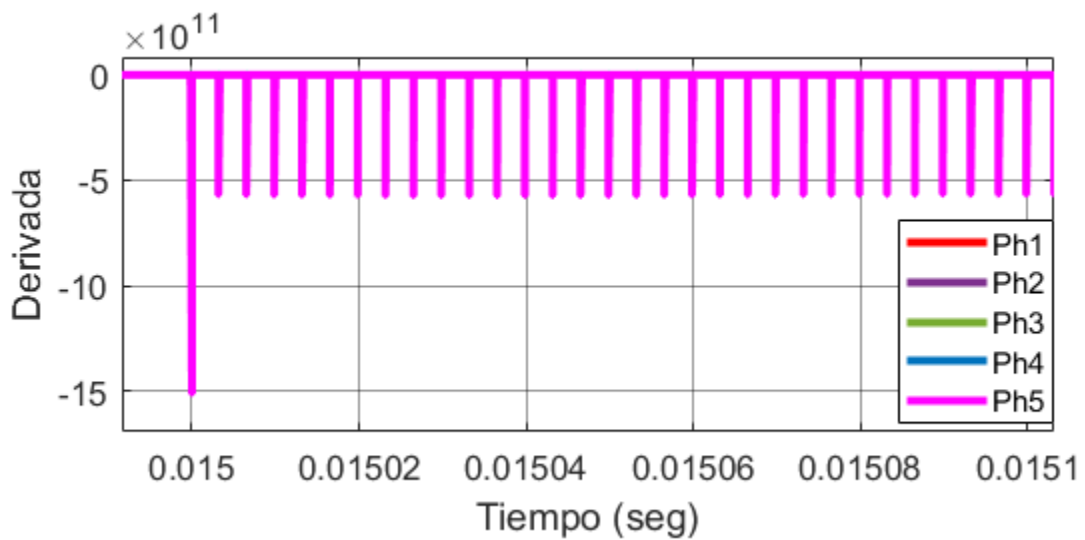


Figura 188. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5.

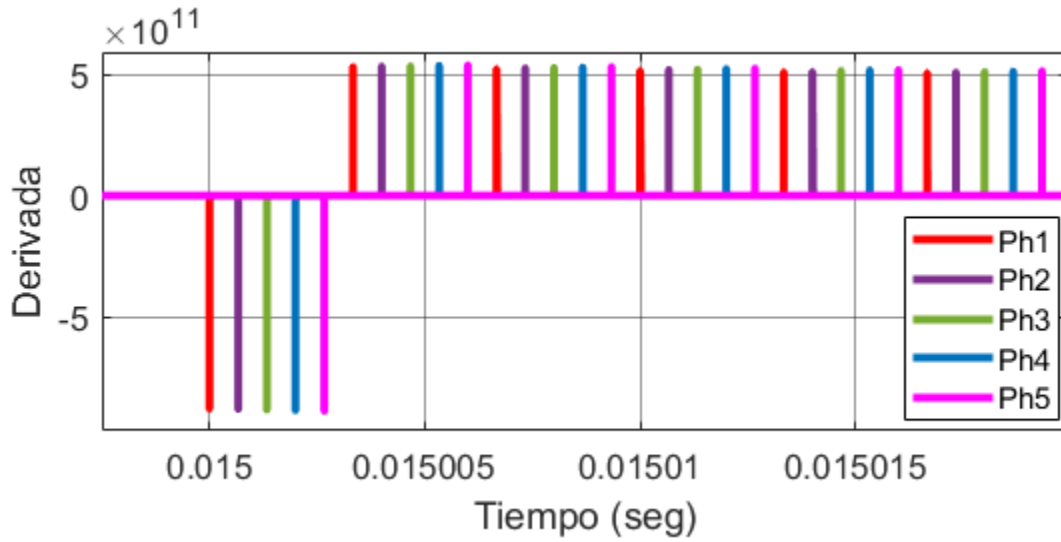


Figura 189. Comparación de la corriente por fase del convertidor multifase al presentarse una derivada de la falla de circuito abierto en el interruptor superior de cada fase.

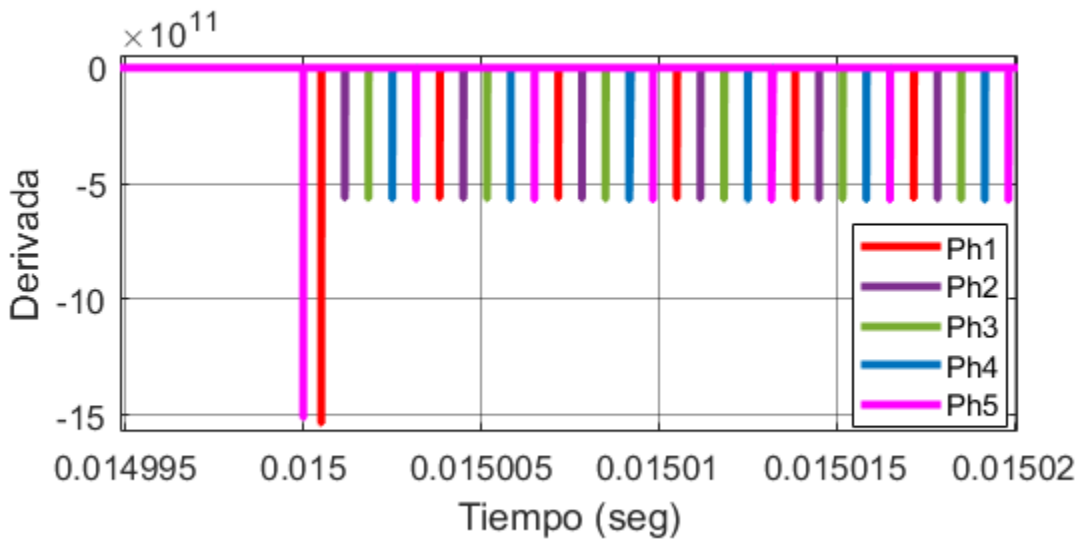


Figura 190. Comparación de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de cada fase.

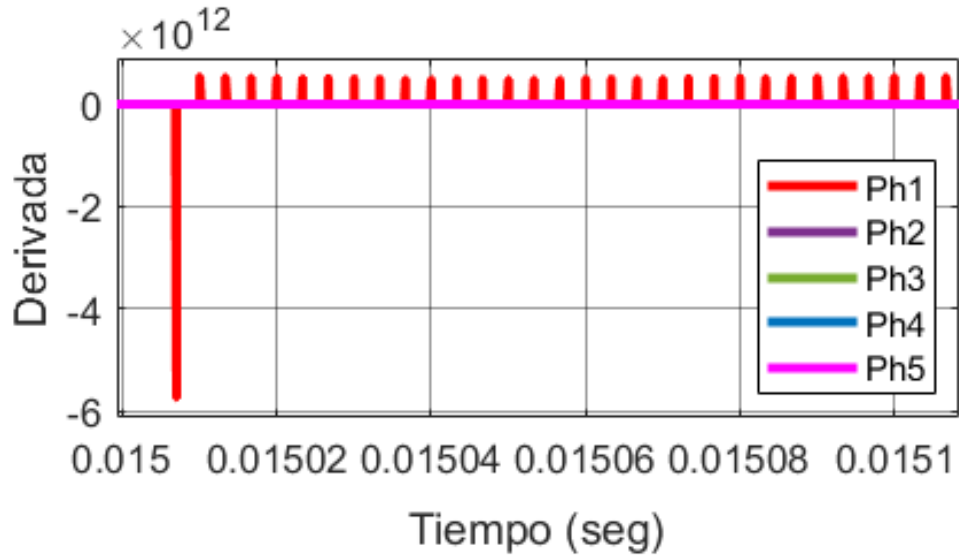


Figura 191.- Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 1.

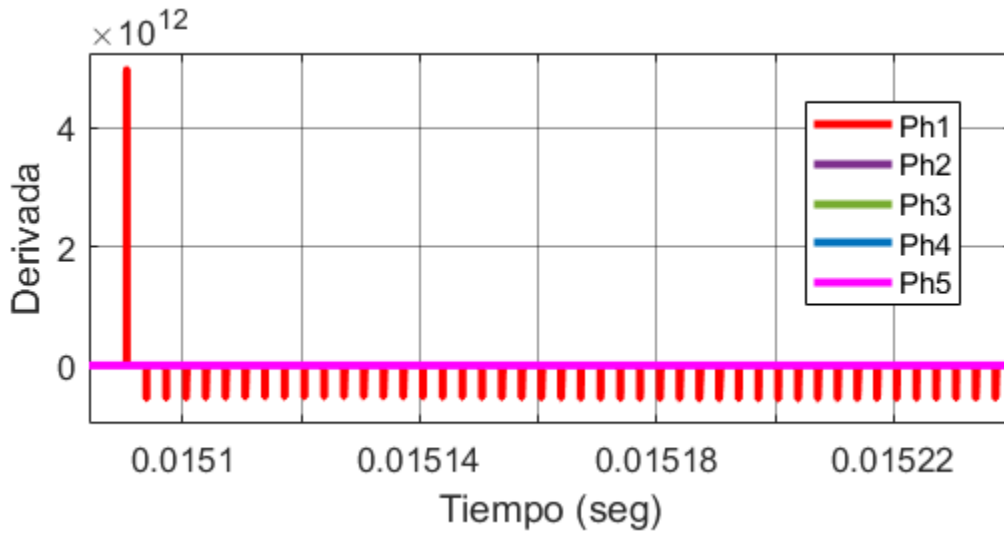


Figura 192. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 1.

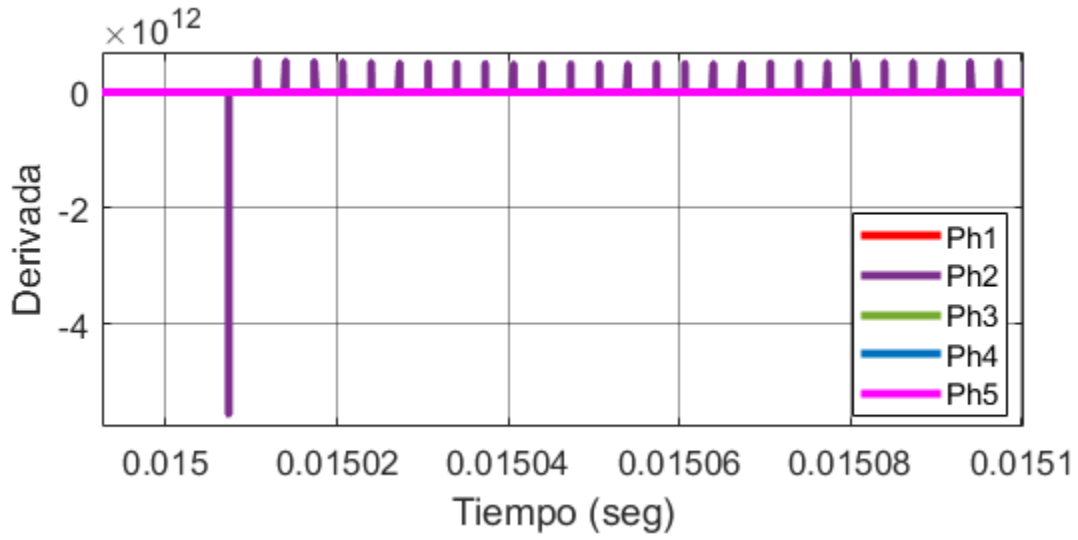


Figura 193. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 2.

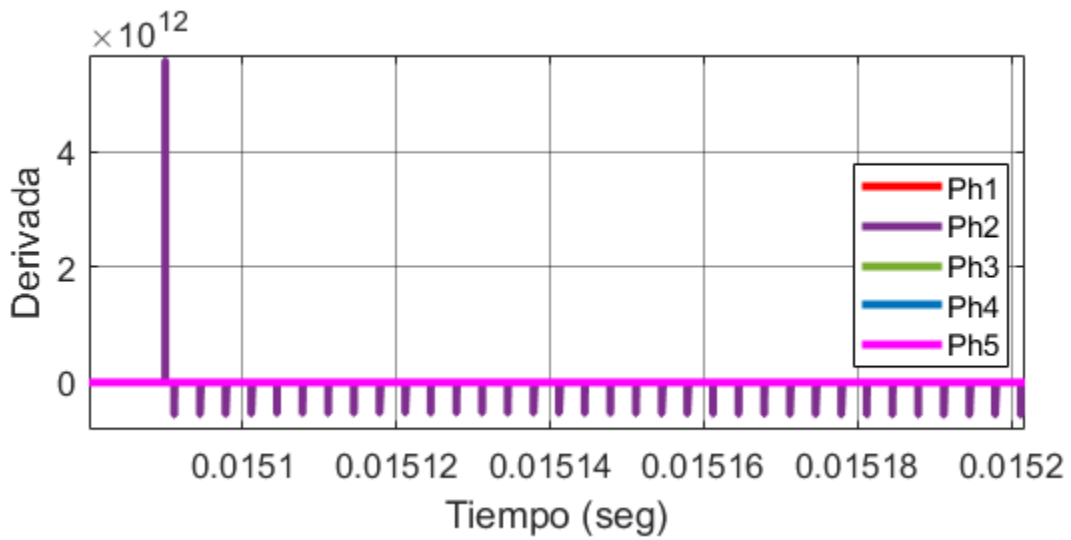


Figura 194. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 2.

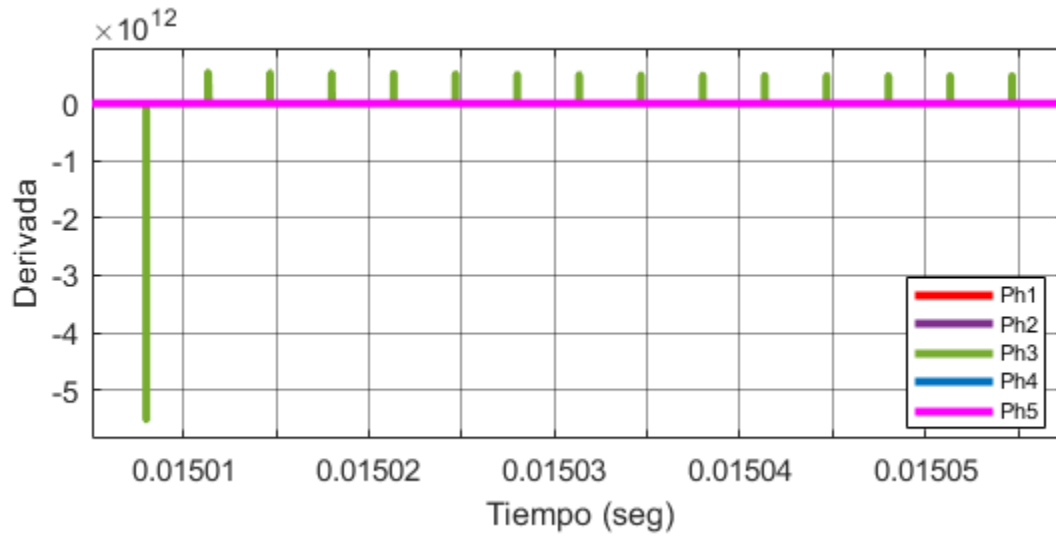


Figura 195. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 3.

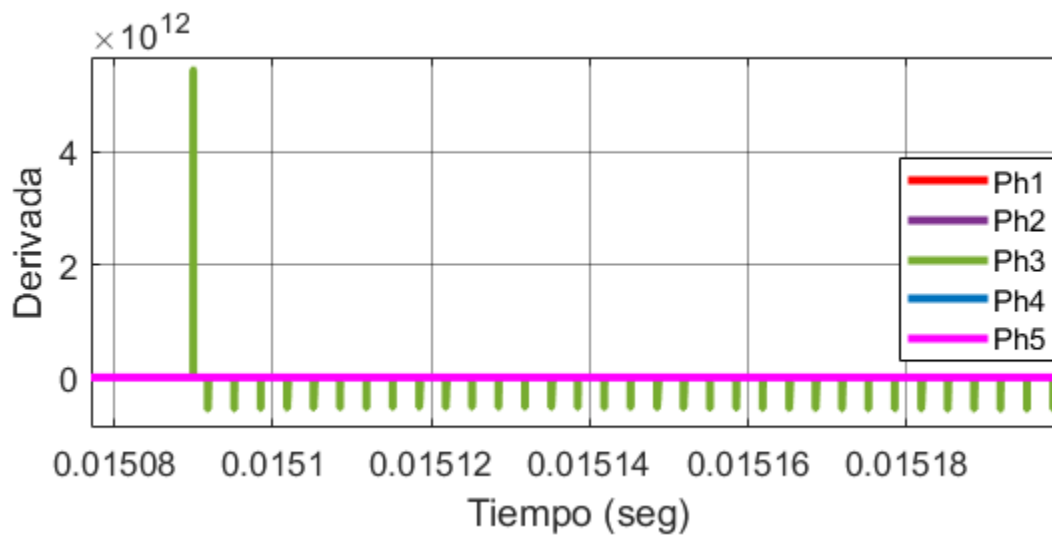


Figura 196. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 3.

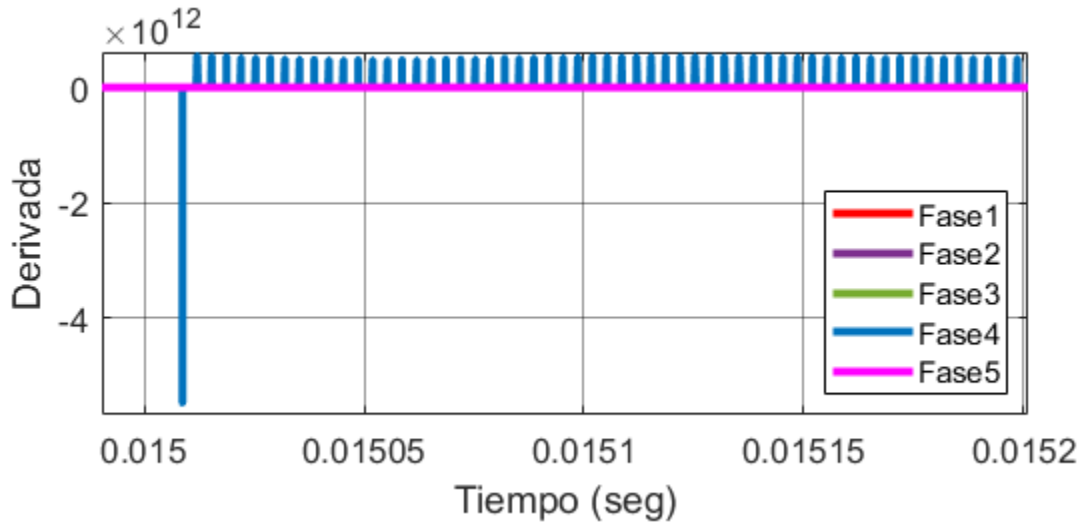


Figura 197. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 4.

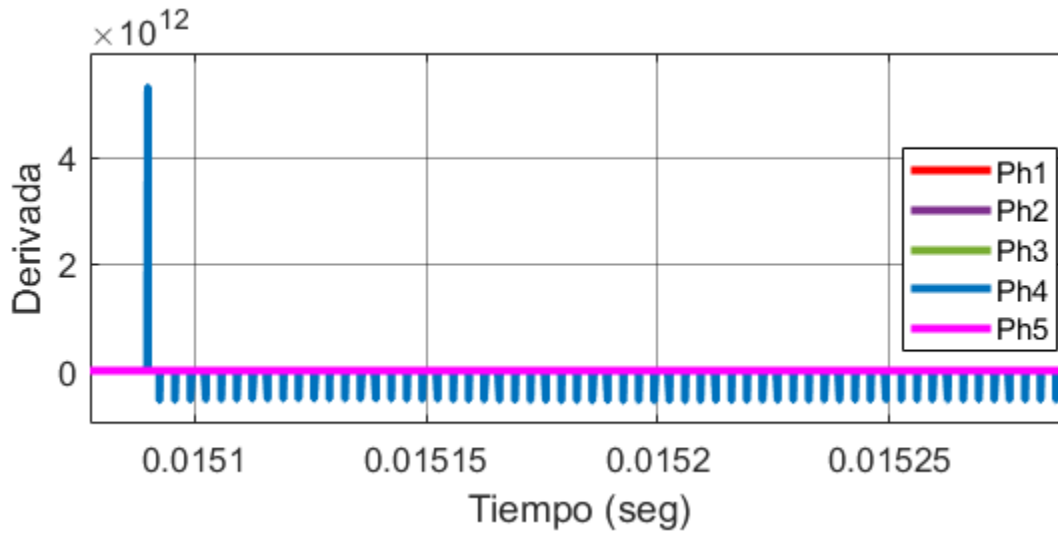


Figura 198. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 4.

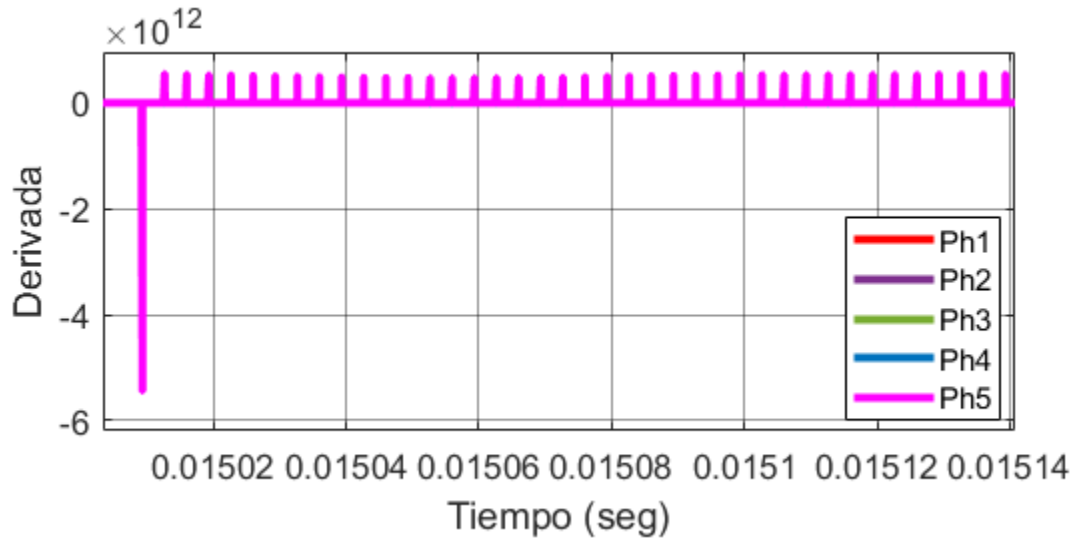


Figura 199. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 5.

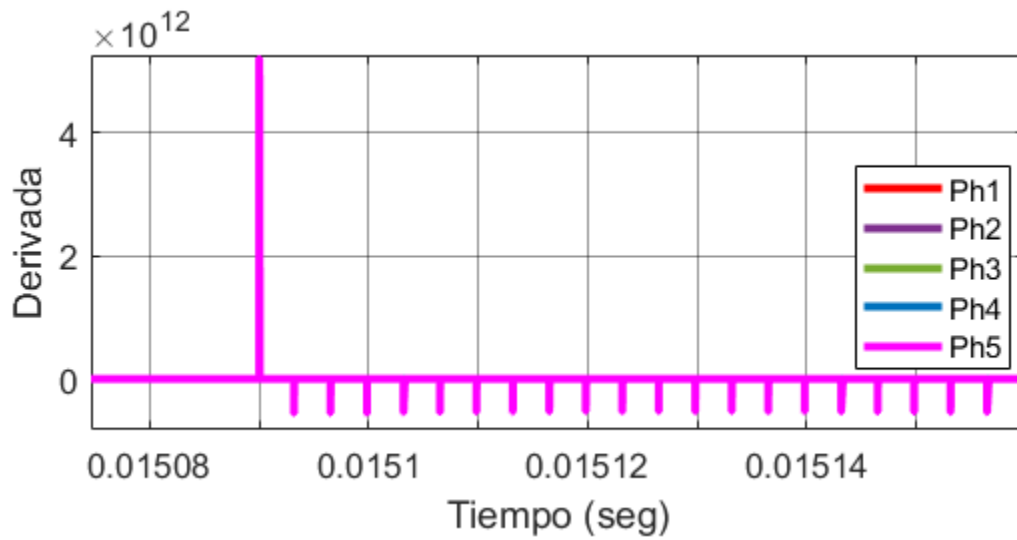


Figura 200. Derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 5.

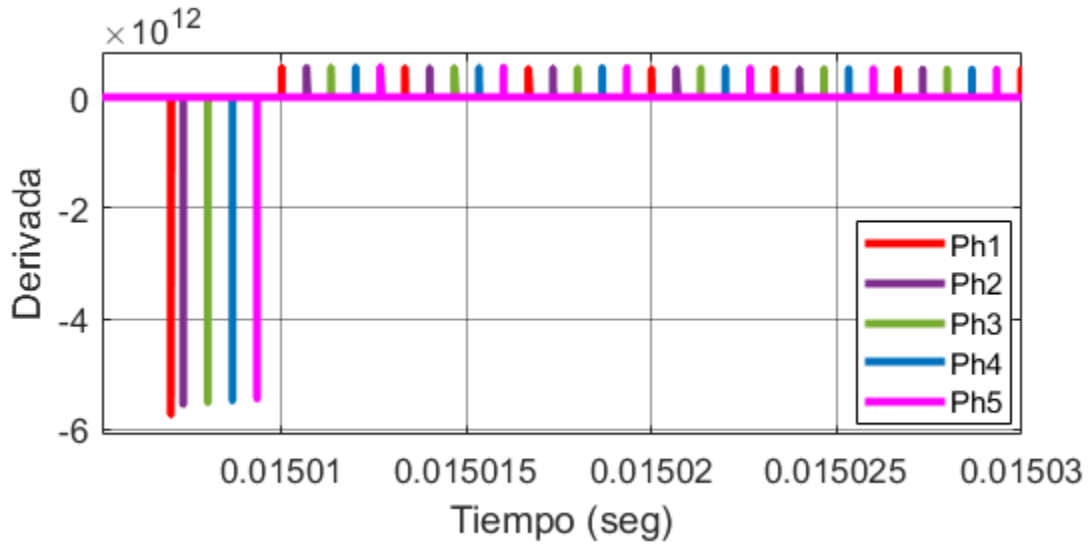


Figura 201. Comparación de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de cada fase.

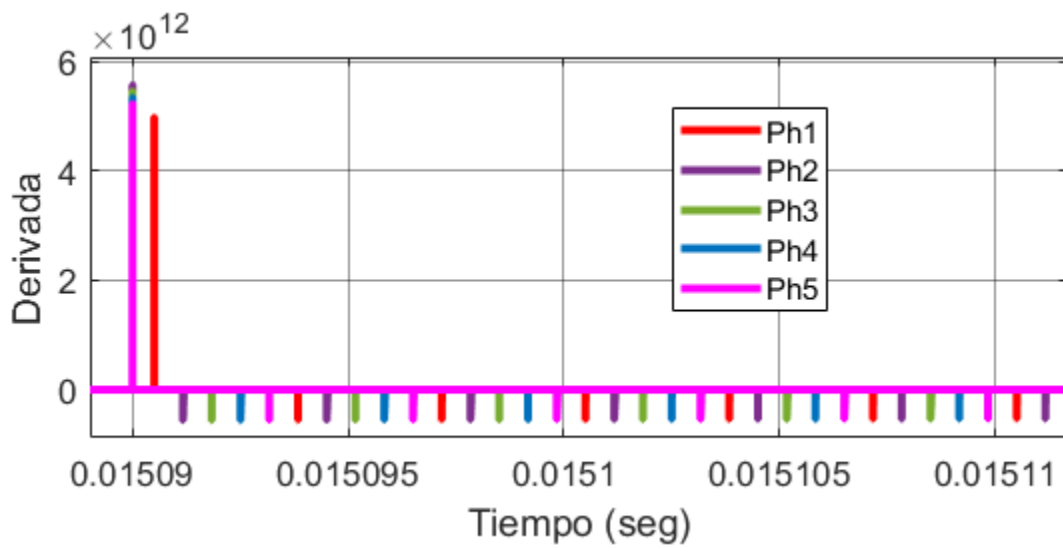


Figura 202. Comparación de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de cada fase.

Anexo G.- Valor medio

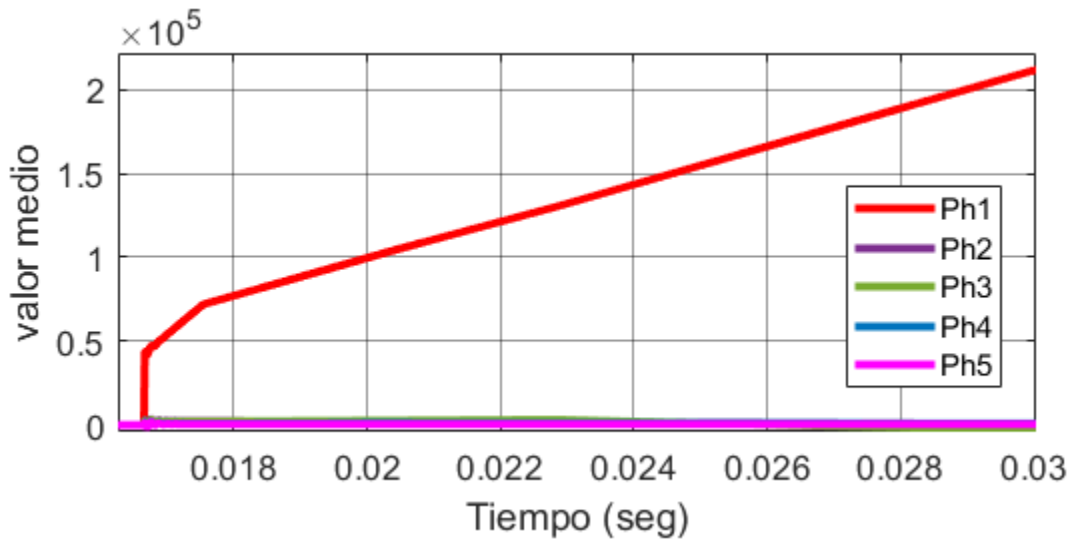


Figura 203. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 1.

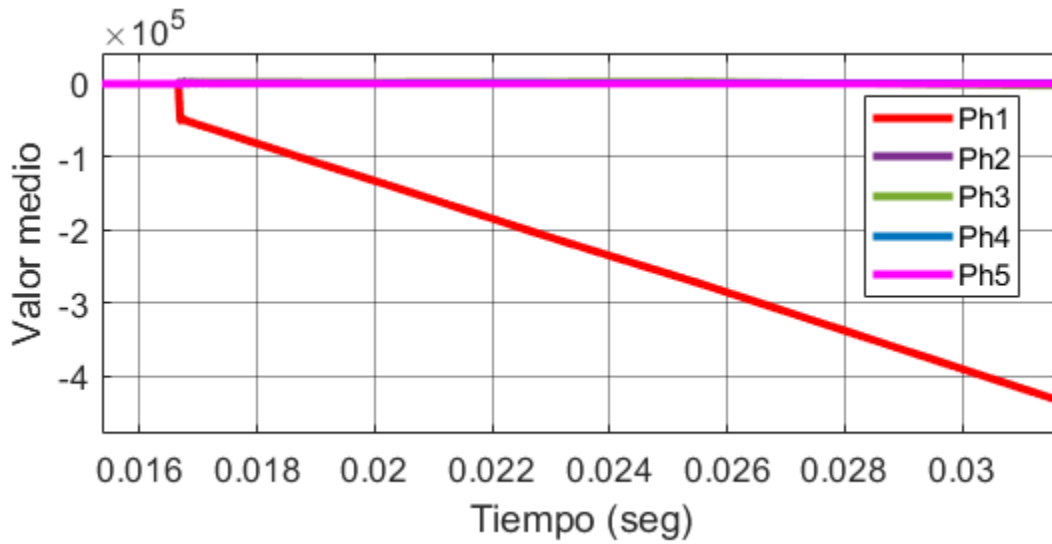


Figura 204. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 1.

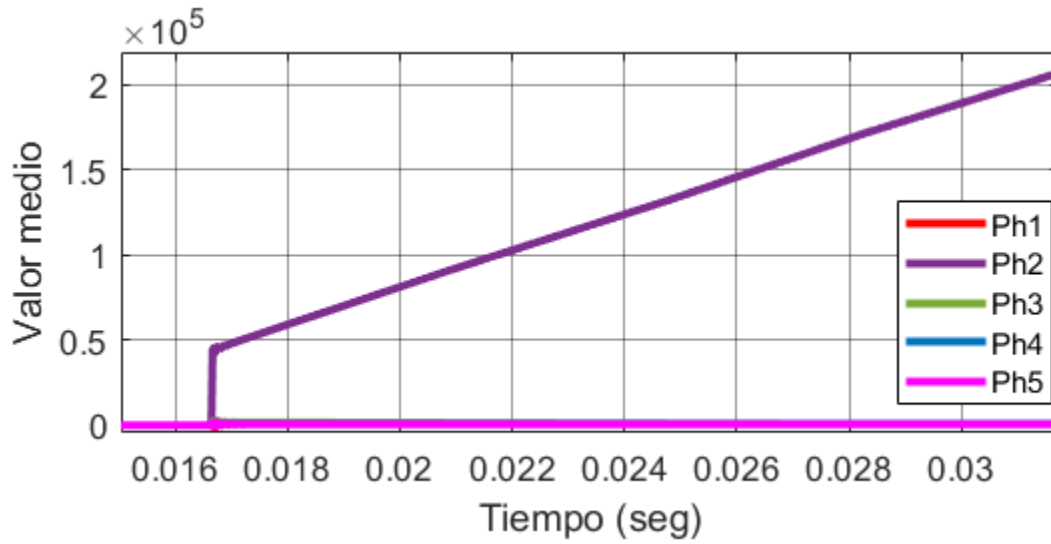


Figura 205. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 2.

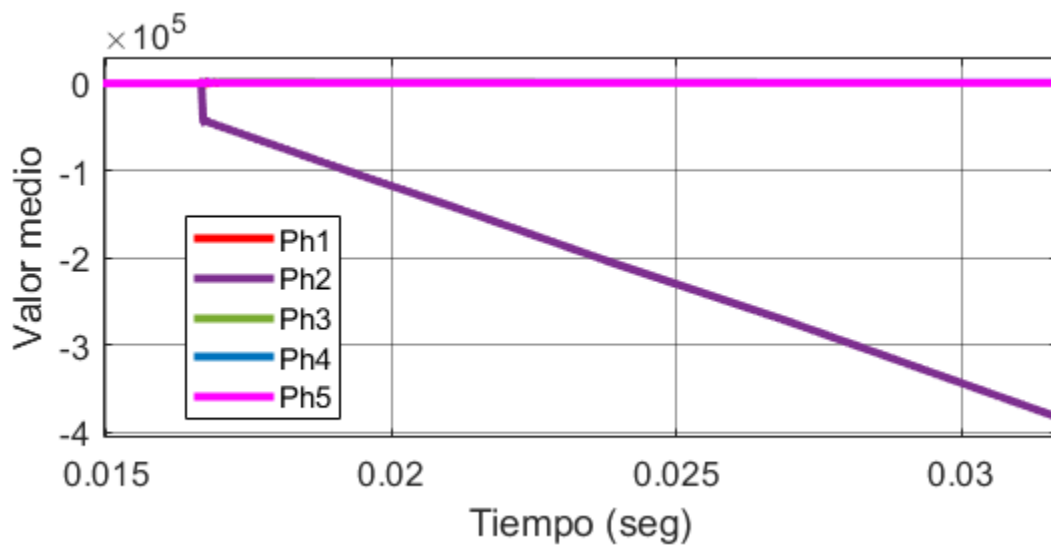


Figura 206. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 2.

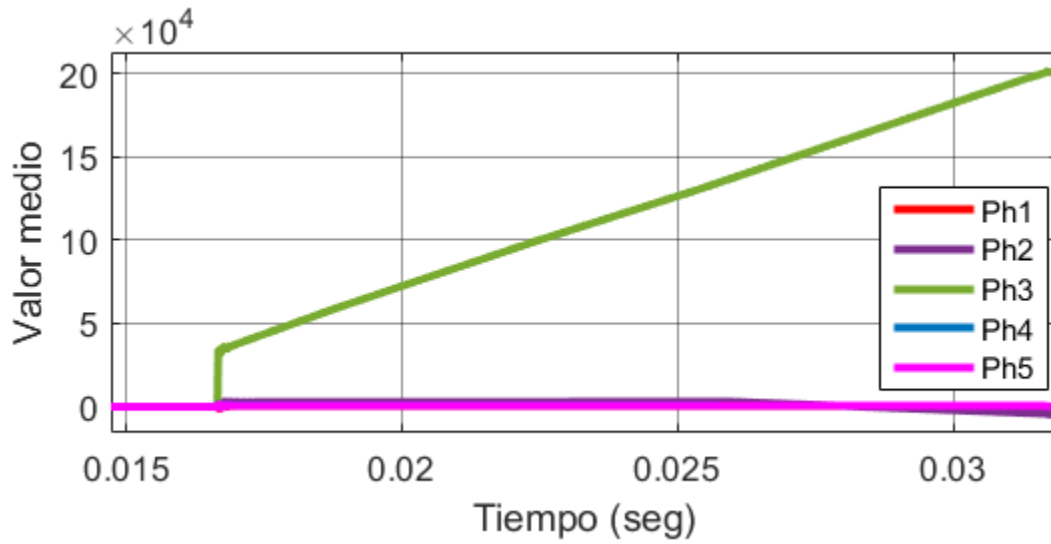


Figura 207. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 3.

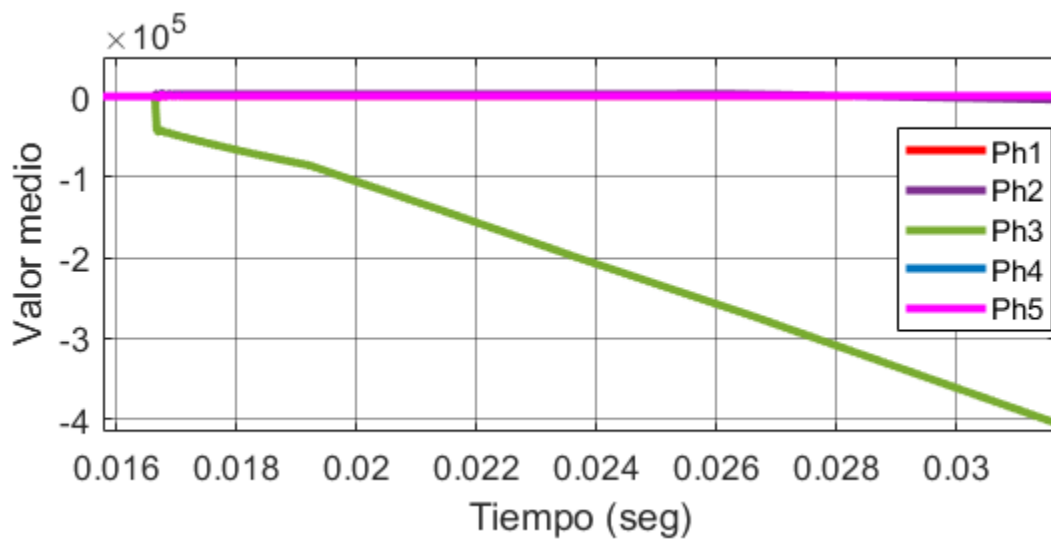


Figura 208. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 3.

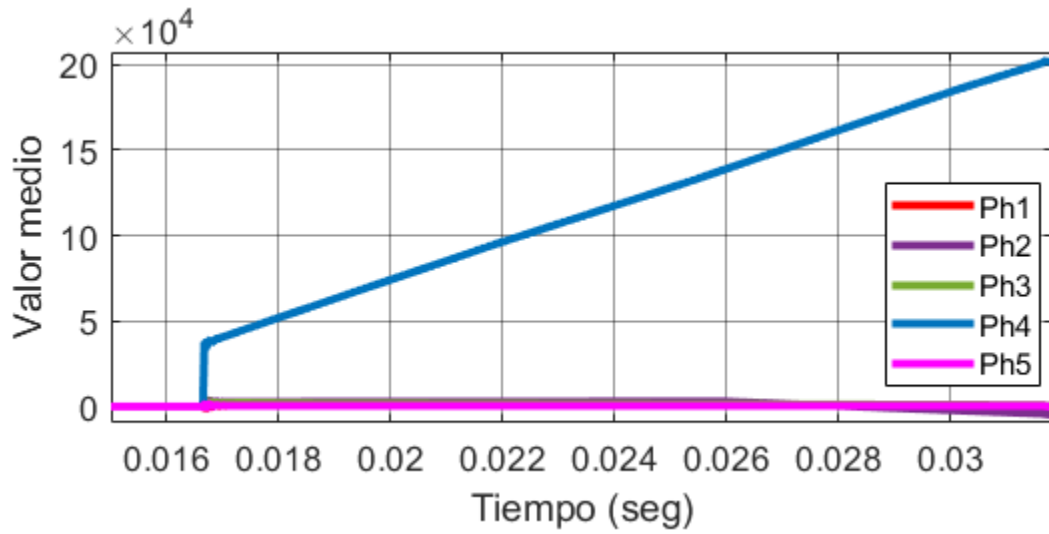


Figura 209. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 4.

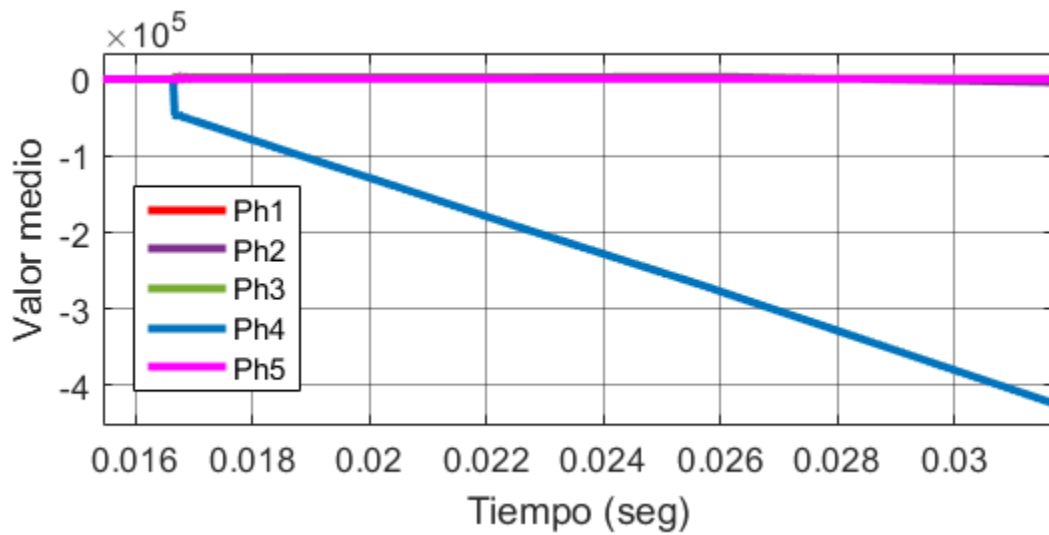


Figura 210. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 4.

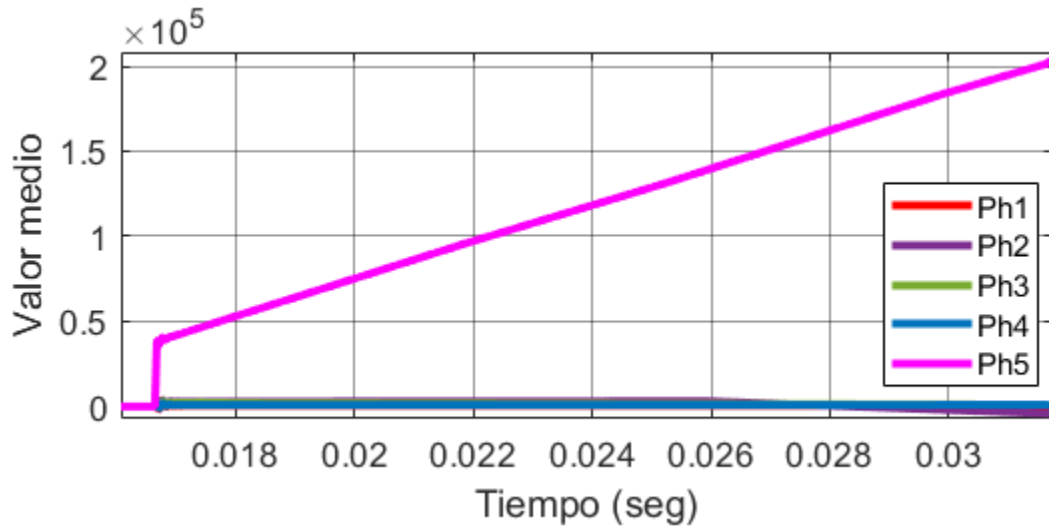


Figura 211. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor superior de la fase 5.

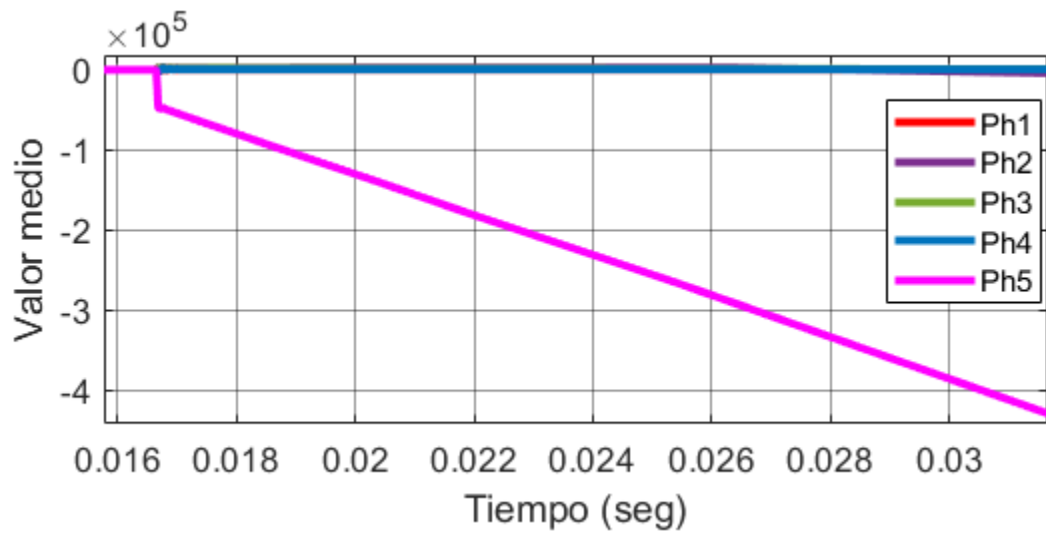


Figura 212. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de circuito abierto en el interruptor inferior de la fase 5.

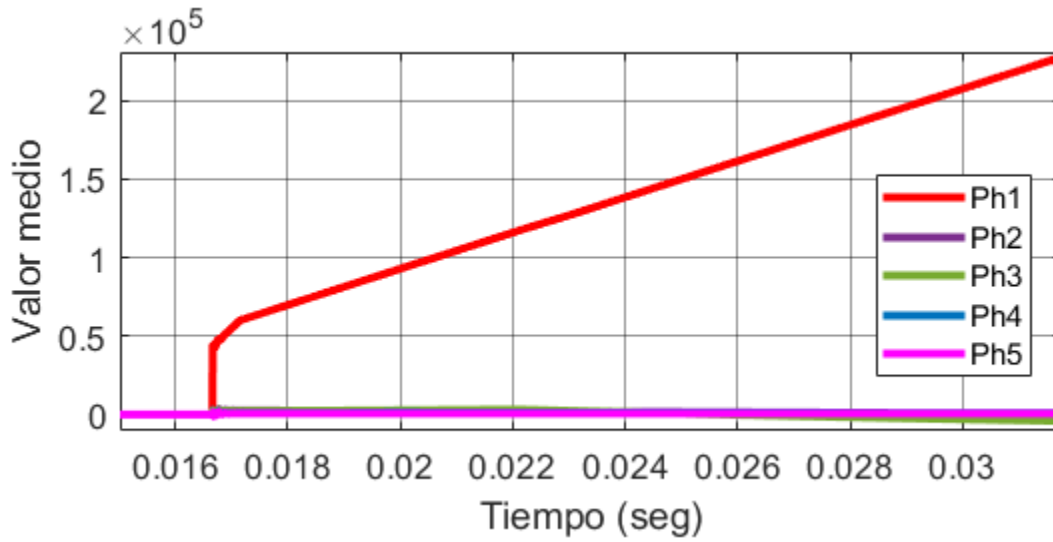


Figura 213. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 1.

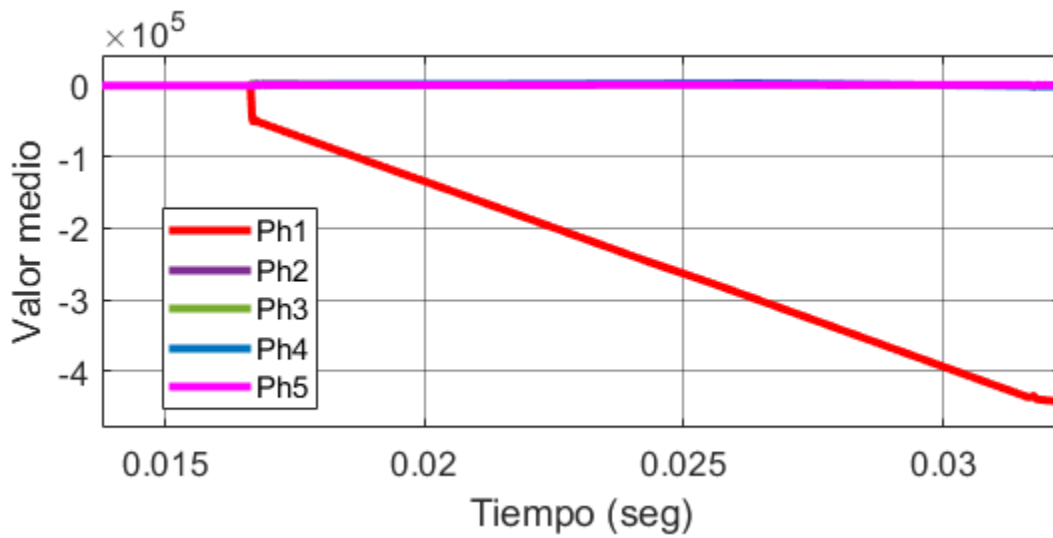


Figura 214. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 1.

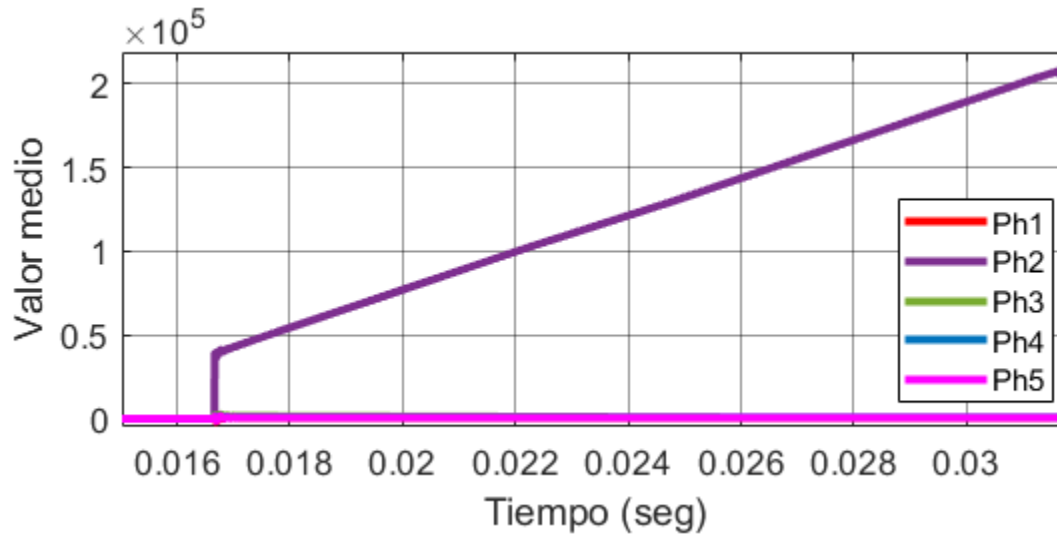


Figura 215. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 2.

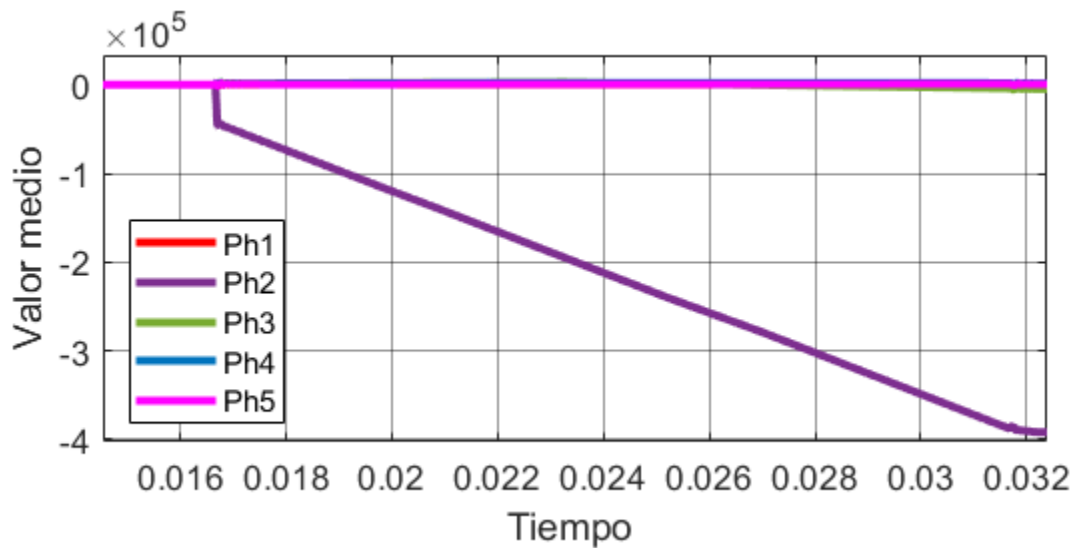


Figura 216. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 2.

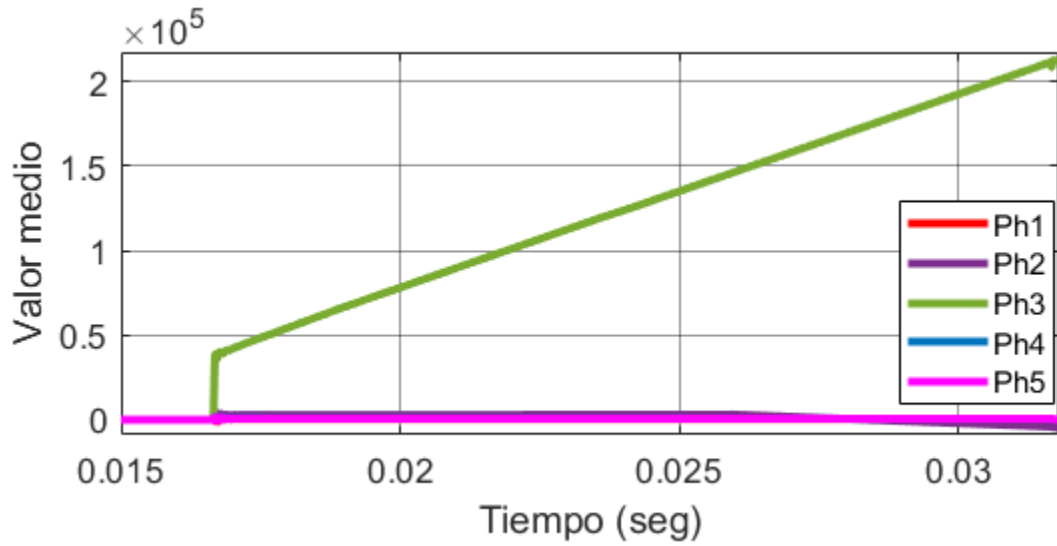


Figura 217. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 3.

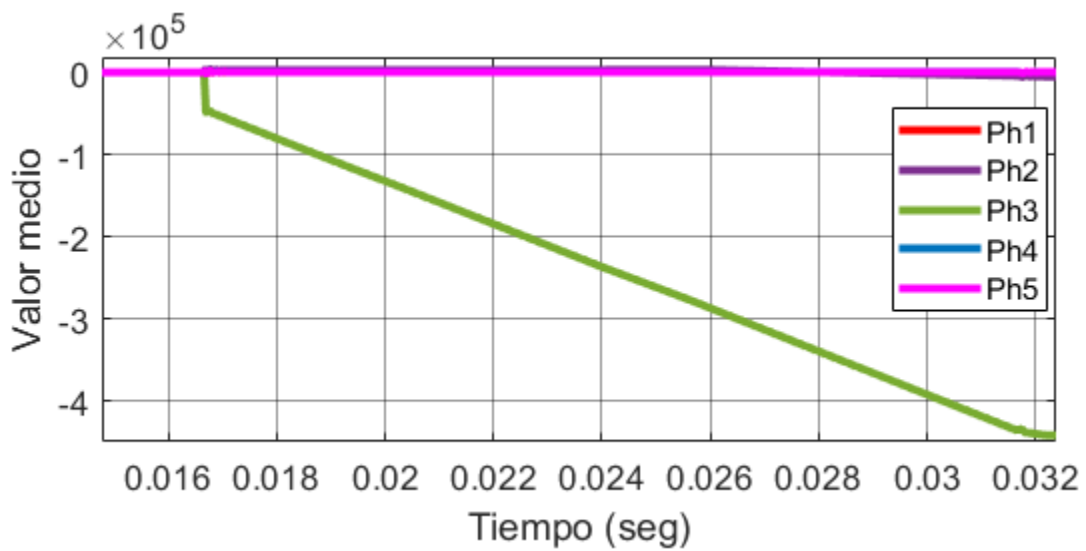


Figura 218. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 3.

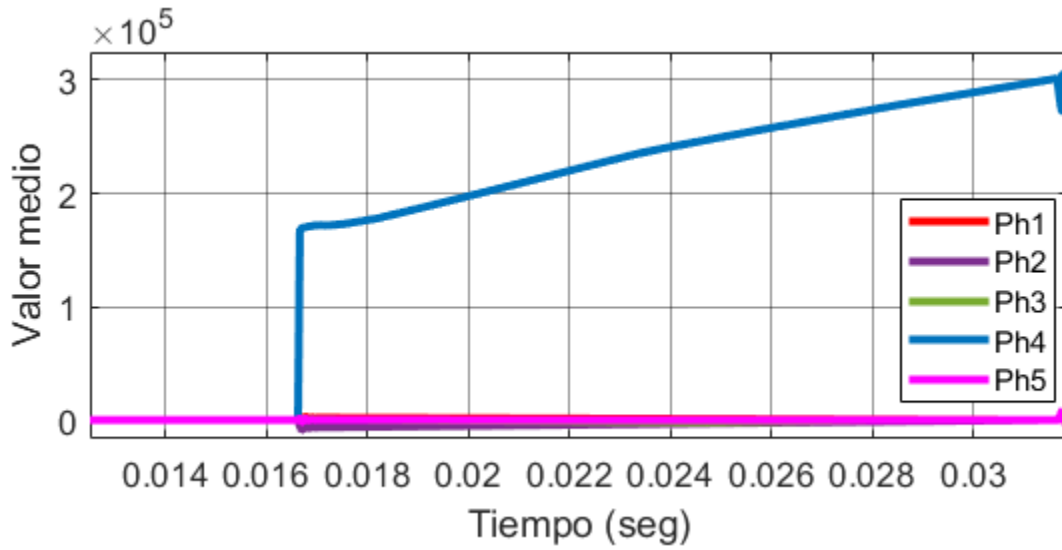


Figura 219. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 4.

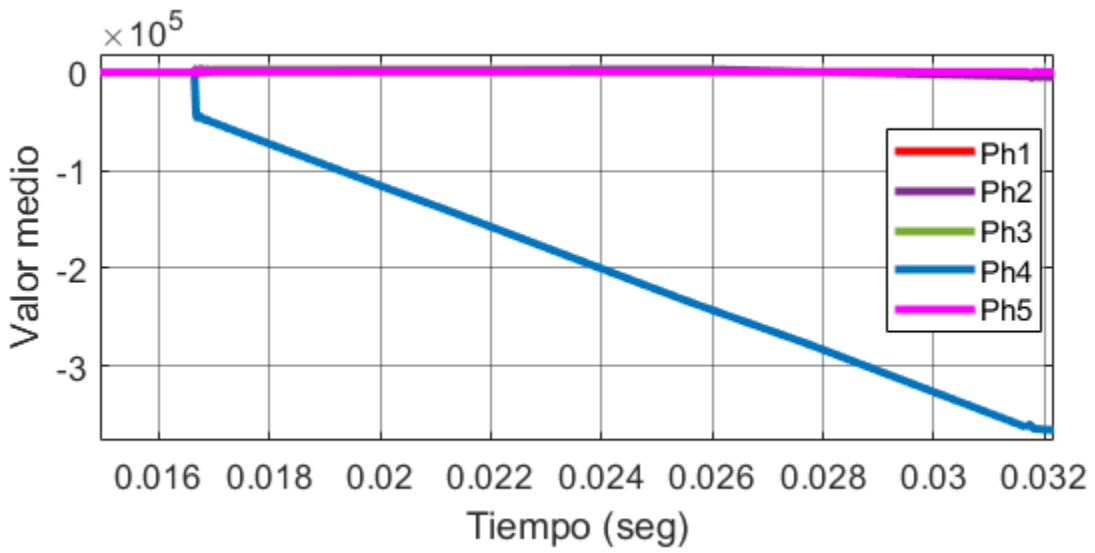


Figura 220. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 4.

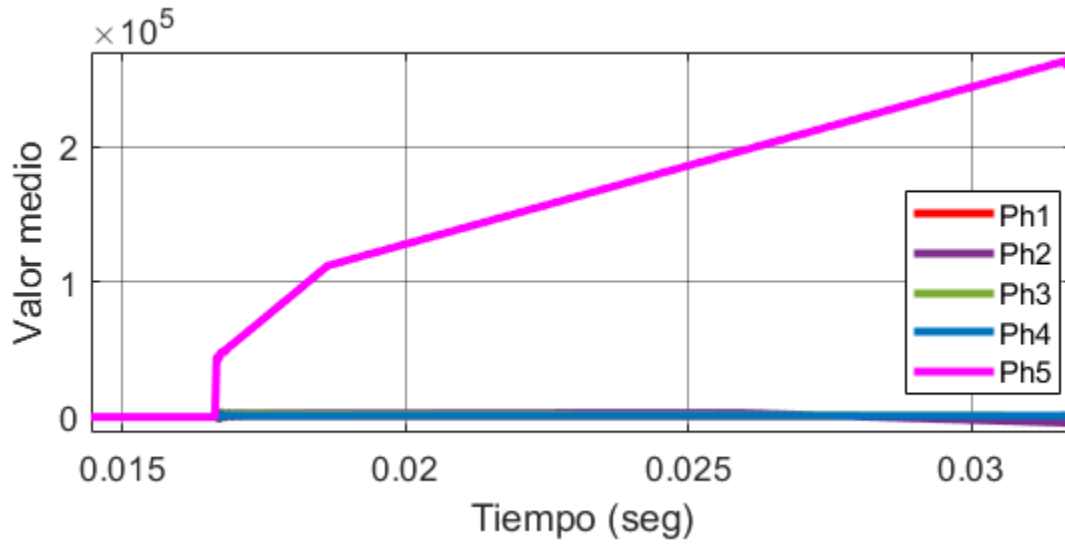


Figura 221. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor superior de la fase 5.

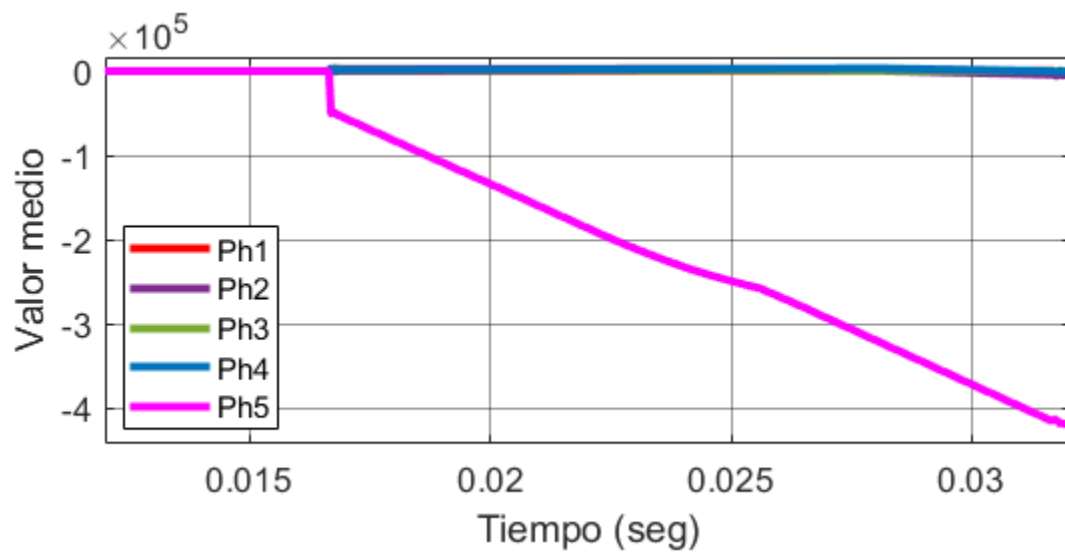


Figura 222. Valor medio de la derivada de la corriente por fase del convertidor multifase al presentarse una falla de corto circuito en el interruptor inferior de la fase 5.