



EDUCACIÓN

SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO
NACIONAL DE MÉXICO

Tecnológico Nacional de México

Centro Nacional de Investigación
y Desarrollo Tecnológico

Tesis de Maestría

**Análisis comparativo de la confiabilidad de un
inversor multinivel usando dos técnicas de
modulación**

presentada por

Ing. Rodrigo Alexis Velázquez Pérez

como requisito para la obtención del grado de

**Maestro en Ciencias en Ingeniería
Electrónica**

Director de tesis

Dra. Susana Estefany De León Aldaco

Codirector de tesis

Dr. Jesús Aguayo Alquicira

Cuernavaca, Morelos, México. Febrero 2024.



Cuernavaca, Mor.,

No. de Oficio:

Asunto:

31/ENERO/2024

DIE/013/2024

Aceptación de documentos de tesis

DR. CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO
PRESENTE

Por este conducto, los integrantes de Comité Tutorial del **C. Rodrigo Alexis Velázquez Pérez**, con número de control **M22CE027** de la Maestría en Ciencias en Ingeniería Electrónica, le informamos que hemos revisado el trabajo de tesis profesional titulado **“Análisis Comparativo de la Confiabilidad de un Inversor Multinivel Usando Dos Técnicas de Modulación”**, y hemos encontrado que se han realizado todas las correcciones y observaciones que se le indicaron, por lo que hemos acordado aceptar el documento de tesis y le solicitamos la autorización de impresión definitiva.

DIRECTOR DE TESIS

Dra. Susana Estefany De León Aldaco
Doctora en Ciencias en Ingeniería Electrónica
Cédula profesional 10458245

CODIRECTOR DE TESIS

Dr. Jesús Aguayo Alquicira
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 4706315

REVISOR 1

Dr. Jesús Darío Mira Antonio
Doctor en Ingeniería
Cédula profesional 9131756

REVISOR 2

Dr. Abraham Claudio Sánchez
Doctor en Ciencias en Ingeniería Electrónica
Cédula profesional 7675050

C.p. M.T.I. María Elena Gómez Torres. Jefa del Departamento de Servicios Escolares
Estudiante
JGM/kmqh



Cuernavaca, Mor.,
No. De Oficio:
Asunto:

21/febrero/2024
SAC/105/2024
Autorización de
impresión de tesis

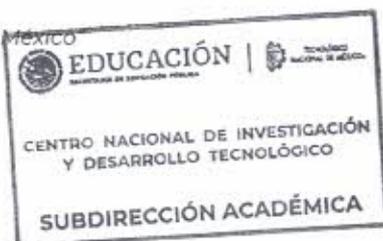
**RODRIGO ALEXIS VELÁZQUEZ PÉREZ
CANDIDATO AL GRADO DE MAESTRO EN CIENCIAS
EN INGENIERÍA ELECTRÓNICA
P R E S E N T E**

Por este conducto, tengo el agrado de comunicarle que el Comité Tutorial asignado a su trabajo de tesis titulado **“Análisis Comparativo de la Confiabilidad de un Inversor Multinivel Usando Dos Técnicas de Modulación”**, ha informado a esta Subdirección Académica, que están de acuerdo con el trabajo presentado. Por lo anterior, se le autoriza a que proceda con la impresión definitiva de su trabajo de tesis.

Esperando que el logro del mismo sea acorde con sus aspiraciones profesionales, reciba un cordial saludo.

ATENTAMENTE

Excelencia en Educación Tecnológica®
"Conocimiento y tecnología al servicio de México"



**CARLOS MANUEL ASTORGA ZARAGOZA
SUBDIRECTOR ACADÉMICO**

C. c. p. Departamento de Ingeniería Electrónica
Departamento de Servicios Escolares

CMAZ/lmiz



Dedicatoria

A mi madre, Crispina Pérez García, por ser mi motivación para cumplir esta meta.



Agradecimientos

A Dios, por ayudarme en este camino profesional y por darme la fuerza de voluntad para seguir adelante en la vida.

A mis directores de tesis, la Dra. Susana Estefany De León Aldaco y el Dr. Jesús Aguayo Alquicira, por sus asesorías, revisiones y comentarios para guiar y llevar a cabo la tesis.

A mis revisores, el Dr. Jesús Darío Mina Antonio y el Dr. Abraham Claudio Sánchez.

Por sus asesorías, revisiones y comentarios para guiar y llevar a cabo la tesis.

Al Conahcyt (Consejo Nacional de Humanidades Ciencias y Tecnologías) Por brindar el apoyo económico para poder realizar los estudios de maestría.

Al TecNM-Cenidet por facilitar las instalaciones y el equipo de laboratorio para poder realizar este trabajo de investigación.

A mis compañeros y amigos de maestría, de la generación de Potencia: Portia, Adan, Gerardo y Jorge. A los compañeros y amigos de doctorado (Irving, Laura), del fútbol; y a los que tuve la oportunidad de conocer. Gracias por hacer más amena la estancia.



Resumen

En la actualidad los sistemas electrónicos de potencia juegan un papel muy importante tanto en el ámbito industrial como en los sistemas de conversión de energías renovables. Es por ello que se están haciendo esfuerzos en el ámbito de la confiabilidad tanto en el estudio de nuevas topologías como a nivel del control y técnicas de modulación PWM. Dentro de estos convertidores, se encuentran los inversores multinivel que es una topología que ha cobrado una importante relevancia en los últimos años.

En este trabajo de tesis se realiza un análisis comparativo de la estimación de la confiabilidad de un inversor multinivel de topología en cascada monofásico de cinco niveles usando dos técnicas de modulación PWM multi portadoras. Una de estas técnicas de modulación se enfoca en realizar el balance energético en las celdas del inversor, mientras que la otra es de tipo convencional. Para llevar a cabo el trabajo de tesis se hace la búsqueda de las técnicas de modulación más usadas, se hace la validación en un entorno simulado y posteriormente se realiza la implementación llevando a cabo un banco de pruebas. Para la estimación de la confiabilidad se utiliza la metodología FIDES, mediante la cual se obtiene la tasa de fallos y el tiempo medio de fallos del inversor para finalmente, realizar un análisis comparativo de los resultados obtenidos con base en las dos técnicas de modulación.



Abstract

Nowadays, power electronic systems play a very important role both in the industrial field and in renewable energy conversion systems. That is why efforts are being made in the field of reliability both in the study of new topologies and at the level of control and PWM modulation techniques. Within these converters, we find multilevel inverters, which is a topology that has gained an important relevance in recent years. In this thesis work, a comparative analysis of the reliability estimation of a five-level single-phase cascaded topology multilevel inverter using two multi-carrier PWM modulation techniques are carried out. One of these modulation techniques focuses on performing energy balancing in the inverter cells, while the other is of conventional type. In order to carry out the thesis work, a search of the most used modulation techniques is carried out, validation is performed in a simulated environment and then the implementation is carried out by performing a test bench. For the reliability estimation, the FIDES methodology is used, by which the failure rate and the mean time before failure (MTBF) of the inverter are obtained, and finally, a comparative analysis of the results obtained based on the two modulation techniques is performed.



Contenido

Capítulo 1. Introducción	1
1.1 Antecedentes	2
1.2 Estado del arte	4
1.3 Planteamiento del problema	12
1.4 Propuesta solución	13
1.5 Objetivos	15
1.5.1 Objetivo general	15
1.5.2 Objetivos específicos	15
1.6 Alcances	15
1.7 Organización del documento de tesis	16
Capítulo 2. Simulación e implementación del inversor multinivel	17
2. 1 Inversores multinivel en cascada y técnicas de modulación	18
2.2 Simulación de las dos técnicas de modulación del caso de estudio	21
2.2.1 Análisis y parámetros de simulación	21
2.3 Diseño e implementación del inversor multinivel	23
2.3.1 Características del inversor	23
2.3.2 Dispositivo de potencia	25
2.3.3 Diseño térmico	26
2.3.4 Diseño PCB del inversor	27
2.3.5 Acondicionamiento de la señal y programación embebida	28
Capítulo 3. Metodología FIDES para predicción de confiabilidad	30
3.1 Introducción	31
3.2 Cobertura del modelo	31
3.3 Items o componentes abarcados	31
3.4 Modelo FIDES	32
3.4.1 Enfoque FIDES	32
3.4.2 Datos de entrada	32
3.4.3 Modelo general	33
3.5 Perfil de misión	38
Capítulo 4. Resultados	39



4.1 Software Lambda Predict 2023	40
4.2 Metodología para la estimación de confiabilidad	40
4.3 Perfil de misión del inversor multinivel	42
4.4 Estimación de la confiabilidad usando FIDES 2022	44
4.4.1 Cálculo de la tasa de fallos para un componente IGBT:	45
4.5 Distribución de tasa de fallos y MTBF del inversor multinivel	47
4.6 Interpretación del MTBF	51
Capítulo 5. Conclusiones y trabajos futuros	53
5.1 Observaciones del trabajo de tesis	54
5.2 Conclusiones	54
5.3 Trabajos futuros	55
Referencias	56
Anexos.....	61
A Simulación de las dos técnicas de modulación del caso de estudio	61
B Diseño térmico	65
C Diseño PCB del inversor	67
D Factores físicos de FIDES para estimación de confiabilidad	68
E Factores FIDES	72
F Mediciones del banco de pruebas	73



Lista de figuras

Fig. 1.1 Los componentes más propensos a fallar en un inversor.....	3
Fig. 1.2 Enfoques de evaluación de confiabilidad y clasificación	8
Fig. 1.3 Curva que representa la tasa de fallos en el tiempo.....	10
Fig. 1.4 Técnicas de modulación para el caso de estudio.....	12
Fig. 2.1 Topología del inversor multinivel en cascada.....	19
Fig. 2.2 Modulación multinivel	20
Fig. 2.3 Distribución de los interruptores.....	23
Fig. 2.4 Tiempo muerto entre el interruptor superior e inferior.....	24
Fig. 2.5 Circuito para generación de tiempos muertos.....	24
Fig. 2.6 Implementación del prototipo inversor multinivel en el lab.....	28
Fig. 2.7 Dispositivo FPGA Intel Altera.....	28
Fig. 2.8 Programación de las técnicas de modulación en VHDL.....	29
Fig. 3.1 Enfoque FIDES.....	32
Fig. 4.1 Interfaz del software Lambda Predict 2023	40
Fig. 4.2 Esquema de las pruebas realizadas	42
Fig. 4.3 Perfil diurno promedio de temperatura y humedad.....	43
Fig. 4.4 Fases y potencia de operación.....	44
Fig. 4.5 Comparación de tasa de fallos	49
Fig. 4.6 Comparación de MTBF	49
Fig. 4.7 Contribución por fase, PWM Rotativo	50
Fig. 4.8 Contribución por fase, APOD PWM	50
Fig. 4.9 Comparación de temperatura de los IGBTs.....	50



Lista de tablas

Tabla 1.1 Evaluación de confiabilidad y métodos utilizados	5
Tabla 1.2 Inversores multinivel monofásicos y sus aplicaciones	7
Tabla 1.3 Métodos de evaluación de confiabilidad	10
Tabla 2.1 Parámetros de simulación del inversor de cinco niveles	22
Tabla 2.2 Estados de conmutación para obtener los niveles de tensión	22
Tabla 2.3 IGBT's y parámetros eléctricos	25
Tabla 2.4 Características del IGBT	25
Tabla 2.5. Especificaciones de diseño del inversor.....	27
Tabla 4.1 Valores de los factores π	45
Tabla 4.2 Parámetros del componente IGBT	46
Tabla 4.3 Tasa de fallos APOD-PWM	47
Tabla 4.4 Tasa de fallos PWM Rotativo	47
Tabla 4.5 Tasa de fallos global y MTBF	48
Tabla 4.6. Comparación de MTBF en años.....	52



Nomenclatura

V_{AN}	Voltaje de salida del inversor
N_p	Número de señales portadoras
N_n	Número de niveles del inversor
m_a	Índice de modulación en amplitud
A_m	Amplitud de la señal moduladora
A_p	Amplitud de la señal portadora
m_f	Índice de modulación en frecuencia
f_p	Frecuencia de la señal portadora
f_m	Frecuencia de la señal moduladora
V_{max}	Voltaje máximo de diseño
V_{cd}	Voltaje CD de la fuente
I_{nom}	Corriente nominal
I_{max}	Corriente máxima
λ	Tasa de fallos
$\lambda_{physical}$	Factores de contribución físicos
π_{PM}	Factores de contribución de manufactura
$\pi_{Process}$	Factores de contribución de proceso
$\Pi_{Induced}$	Factor inducido
$\Pi_{Placement}$	Factor de influencia del componente
$\Pi_{Application}$	Factor de aplicación
$\Pi_{Ruggedizing}$	Factor de robustez
t_{annual}	Tiempo anual
R_{thj-A}	Resistencia térmica de junta-ambiente
R_{thdis}	Resistencia térmica del disipador
T_a	Temperatura ambiente
T_{mean}	Temperatura promedio



Acrónimos

APOD-PWM	PWM por disposición opuesta alternada de fase
CENIDET	Centro Nacional de Investigación y Desarrollo Tecnológico
CHB-MLI	Inversor Multinivel en Cascada de Puente H
DSEP	Dispositivos semiconductores de potencia
FIDES	Normativa para estimación de confiabilidad
FIT	Falla por unidad de tiempo
FV	Fotovoltaico
FPGA	Arreglo de compuertas lógicas programables
IGBT	Transistor bipolar de compuerta aislada
LS-PWM	PWM por desplazamiento de nivel
MOSFET	Transistor de efecto de campo de tipo metal-óxido semiconductor
MTBF	Tiempo medio entre fallas
PCB	Tarjeta de circuito impreso
PS-PWM	PWM de corrimiento de fase
PD-PWM	PWM por disposición de fase
POD-PWM	PWM por disposición opuesta de fase
PWM	Modulación por ancho de pulso
VHDL	Lenguaje de descripción de hardware de alta velocidad
SHE	Eliminación selectiva de armónicos
THD	Distorsión armónica total
UPS	Fuente de alimentación no interrumpida



EDUCACIÓN

SECRETARÍA DE EDUCACIÓN PÚBLICA



**TECNOLÓGICO
NACIONAL DE MÉXICO**



Capítulo 1. Introducción

En este capítulo se abordan los antecedentes en cuanto al tema de investigación. Se presenta el estado del arte de la evaluación de confiabilidad en inversores multinivel y las topologías más utilizadas en la topología multinivel. Asimismo, se hace una búsqueda con un enfoque en las técnicas de balance energético y las convencionales. También se muestra la problemática y la propuesta de solución. Se definen los objetivos y los alcances. Por último, se presenta la organización del documento.

1.1 Antecedentes

Los sistemas electrónicos de potencia son usados en un gran número de aplicaciones [1]. Con esto, la confiabilidad se ha convertido en un reto práctico considerable en la electrónica de potencia. La fiabilidad es un importante factor de rendimiento que se tiene en cuenta durante el diseño, la fabricación y el funcionamiento sobre el terreno de los convertidores electrónicos de potencia [2].

Dentro de las aplicaciones tanto industriales como en energías renovables, se tienen los inversores multinivel, los cuales son convertidores electrónicos de potencia que se han vuelto cada vez más empleados en la última década [3].

Los inversores multinivel son convertidores electrónicos de potencia los cuales están propensos a fallas. El incremento del uso de estos convertidores ha hecho que la confiabilidad sea un tema relevante para estudiar [4].

Como se menciona en [5], los componentes más propensos a fallar en un inversor son los dispositivos semiconductores de potencia, y después están los capacitores como se ilustra en la figura 1.1, debido a que presentan un mayor estrés térmico y eléctrico. Por lo que, el estudio de la confiabilidad juega un papel muy importante para prolongar el tiempo de vida útil y mejorar el diseño estimando el MTBF y de cierto modo, prever fallas del dispositivo; ya que cuando un convertidor presenta fallas, repercute en el costo del sistema implicando gastos para mantenimiento y reparación [4].

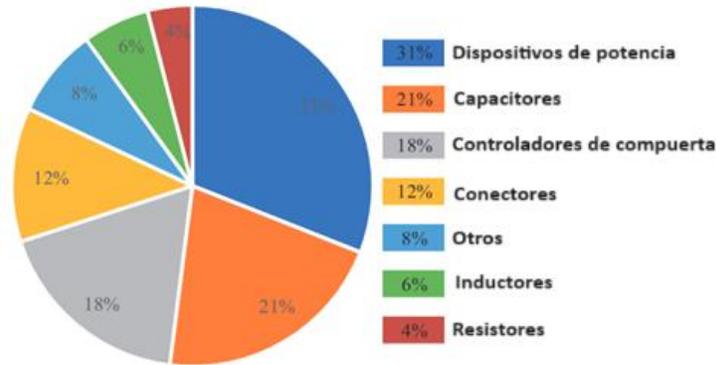


Fig. 1.1 Los componentes más propensos a fallar en un inversor [5].

Por estas razones, la confiabilidad es uno de los principales retos de los sistemas electrónicos de potencia. Por ello, la evaluación cuantitativa de la confiabilidad de los sistemas electrónicos de potencia es una preocupación fundamental y se puede usar como un criterio para comparar diferentes topologías y estrategias de modulación. En la última década se ha observado un interés cada vez mayor en la investigación de diversos aspectos de la confiabilidad de los sistemas de electrónica de potencia, centrándose específicamente en los inversores [4]-[7]. En [8], Chiodo et al. presentaron algunas propiedades cruciales para evaluar la confiabilidad de los sistemas electrónicos de potencia. Durante las últimas décadas, se han propuesto muchas recomendaciones para mejorar la fiabilidad, como el "diseño tolerante a fallos", la "monitorización de la condición" y la "gestión térmica activa", para satisfacer las necesidades actuales y futuras de la industria.

Las consideraciones de confiabilidad de los convertidores electrónicos de potencia pueden ser categorizados en evaluaciones cualitativas y cuantitativas. En cuanto a la comparación cualitativa, la confiabilidad de los convertidores es evaluada y comparada basada en la habilidad de tolerancia a fallas las cuales pueden ser alcanzadas modificando el esquema de control o la configuración del convertidor. Por otro lado, la evaluación cuantitativa, se basa en evaluar la confiabilidad de los convertidores en función de las tasas de fallas y reparaciones [6].

Con lo anterior, se puede categorizar el estudio de la confiabilidad con base en la modificación de la topología y reducción de los componentes o bien, modificando las técnicas de control, donde toman parte las técnicas de modulación. En cuanto a las técnicas de modulación multinivel, se tienen las técnicas de modulación enfocados en balance energético y las de tipo convencional [7].

También se han llevado a cabo estudios donde se evalúa la confiabilidad con base en las estrategias de modulación, de ciertos componentes del inversor multinivel [8] haciendo una comparativa usando la metodología MIL-217 y conteo de partes, ya que mediante las técnicas de modulación se tiene impacto en la confiabilidad [9].

1.2 Estado del arte

En años recientes, se han estado realizando estudios de confiabilidad para convertidores electrónicos de potencia debido a su alta demanda en diversas aplicaciones. Específicamente en los inversores multinivel, se ha mostrado un aumento en el uso de esta topología para aplicaciones industriales y en energías renovables [10], sin embargo no se tienen estudios profundos de la confiabilidad ante la creciente demanda de esta topología.

La confiabilidad es definida como la probabilidad de que un dispositivo permanecerá trabajando (conmutación, estado encendido y estado apagado) por un periodo específico de tiempo bajo operación normal donde el dispositivo trabaja dentro de su zona de operación normal [11].

En la tabla 1.1 se muestran los trabajos más recientes donde se evalúa la confiabilidad en el área de electrónica de potencia con un enfoque en los inversores multinivel para conocer el panorama en cuánto a confiabilidad y la relevancia de su estudio. Así como los métodos o normas más usadas.

Tabla 1.1 Evaluación de confiabilidad y métodos utilizados.

Ref	Año	Convertidor o componente evaluado	Método utilizado
[12]	2022	Convertidor CD-CD aislado tipo Buck-Boost	FIDES y MIL-217F
[13]	2022	Medidor de calidad de energía	Telcordia SR-332(2016)
[14]	2021	Red de sensores inalámbricos para IoT	MIL 217F, Telcordia(2016), Siemens SN29500
[15]	2020	Convertidor CD-CD Boost multifase	MIL-217F
[16]	2020	Inversor multinivel para aplicaciones de energía renovable	MIL-217F
[17]	2020	Circuito electrónico de lámpara fluorescente compacta	FIDES y MIL-217F
[18]	2019	Inversor multinivel para conexión a red eléctrica	IEC TR62380

En [16] se evalúa la confiabilidad de un inversor multinivel utilizando la metodología MIL-217F, y en [18], se realizó la evaluación con el método IEC TR 62380. Con lo hallado en la literatura, se sigue utilizando el método MIL-217F a pesar de que su última actualización fue en 1995. La metodología FIDES, es la más usada en la evaluación de confiabilidad en convertidores electrónicos de potencia como se ve en la tabla 1.1. Sin embargo, no se ha utilizado para estimar la confiabilidad en los inversores multinivel.



En el análisis del caso de estudio, se encontraron los trabajos más recientes con inversores multinivel en cascada, se hizo la búsqueda de esta topología, sus aplicaciones y las técnicas de modulación convencionales y con propósitos de balance energético en las celdas del convertidor. Los trabajos se reportan en la tabla 1.2.

De la tabla 1.2, se observa que las configuraciones de la topología multinivel en cascada más utilizada son las de 5 y 7 niveles y con las técnicas de modulación LS-PWM, SPWM denotadas como técnicas convencionales; y PS-PWM, PWM rotativo y PWM modificada con enfoque en balance energético. Sin embargo, no se hacen estudios de confiabilidad con un enfoque comparativo entre técnicas de modulación. Por lo que, se tiene un campo de estudio y de importancia para determinar el impacto en la confiabilidad, basándose en el enfoque de control, donde entran las técnicas de modulación.

Tabla 1.2. Inversores multinivel monofásicos y sus aplicaciones.

Ref	Año	Fases	Niv	Fuente	Aplicación	Modulación
[19]	2022	1	5	Simétrico	Sistemas FV- Interconexión a red eléctrica	PS-PWM
[20]	2022	1	5	Simétrico	Sistemas FV	PS-PWM y LS-PWM
[21]	2022	1	7	Simétrico	Implementación con carga resistiva	PWM modificada
[22]	2021	1	3,5,7	Simétrico	Simulación con carga resistiva	SPWM
[23]	2021	1	5,7,9	Simétrico /Asimétrico	Sistemas FV	PD LS-PWM
[24]	2020	1	5	Simétrico	Simulación con carga resistiva	PD PWM
[25]	2020	1	7	Asimétrico	Simulación con carga resistiva	PS-PWM, LS-PWM, PD-PWM
[26]	2018	1	3,5,7	Simétrico	Simulación con carga resistiva	SPWM
[27]	2018	1	7	Simétrico	Simulación con carga resistiva	Variante LS-PWM rotativo
[28]	2019	1	7	Asimétrico	UPS-Implementación con carga resistiva	SHE
[29]	2019	1	7	Simétrico	UPS-Implementación con carga resistiva	SPWM
[30]	2016	1	9	Simétrico	UPS - Simulación en Matlab/Simulink	SHE-PWM

En [31], se ha abordado el estudio de las técnicas de balance energético con un enfoque de estudio comparativo entre las técnicas de balance mostrando las ventajas respecto a las de tipo convencionales en cuanto al balance de energía consumida por celda y THD. Por lo que, de cierto modo el empleo de una u otra técnica, repercute en la confiabilidad del inversor, al presentarse un desbalance de energía por celda, algunos DSEP se encuentran más estresados eléctricamente y térmicamente que otros.

En [21], se menciona que las técnicas de balance energético proveen de ventajas al utilizarse con la topología multinivel, sin embargo, no se ha comprobado para conocer su impacto en cuanto a confiabilidad.

Para la estimación de confiabilidad, se tienen diferentes enfoques. Uno de ellos es basado en manuales como MIL-217F, IEC 62380, IEC 61709 y FIDES. De los cuales FIDES provee más precisión en el cálculo de la tasa de fallos de los componentes comparado con los demás [32]. En [4] se aborda un estudio donde se analizan los enfoques de confiabilidad a nivel componente y de sistema con los que se trata en la literatura como se observa en la figura 4.1.

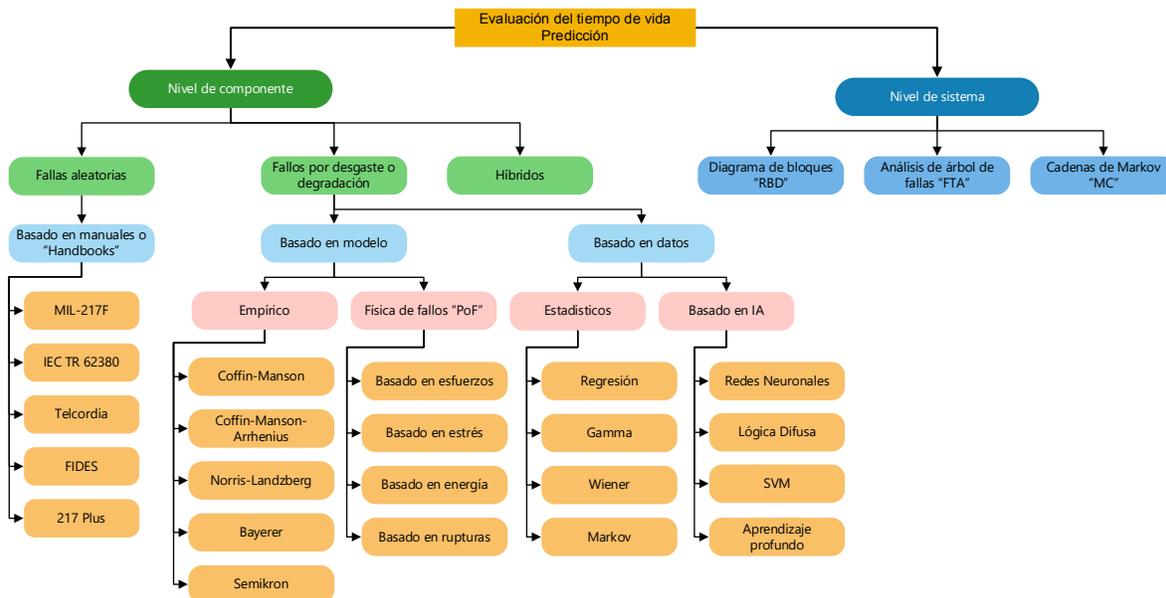


Fig. 1.2 Enfoques de evaluación de confiabilidad y clasificación [4].

Las métricas comúnmente adoptadas para la evaluación de los sistemas electrónicos de potencia abarcan la confiabilidad, la tasa de fallas, el tiempo medio de falla (MTBF), el tiempo medio de reparación (MTTR) y la disponibilidad [33].

La métrica de confiabilidad más usada para cuantificar es la función de confiabilidad $R(t)$ definida por:

$$R(t) = \exp\left(-\int_0^t \lambda(u) du\right) \quad \text{Ec. 1.1}$$

Donde λ es la suma de las tasas de falla λ_i correspondiente a cada evento independiente

La tasa de fallos se define como

$$\lambda = \frac{\text{Fallos}}{10^9 \text{ horas}} \quad \text{Ec. 1.2}$$

El objetivo de la confiabilidad es definido como el tiempo medio entre fallos MTBF.

La tasa de fallos se considera constante, entonces:

$$MTBF = \frac{1}{\lambda} = \frac{1}{\sum_{i=1}^n \lambda_i} \quad \text{Ec. 1.3}$$

Para evaluar la confiabilidad, se calcula la tasa de fallos, que representa la probabilidad de que se produzca un fallo por intervalo de tiempo, siempre que no se haya producido ningún fallo antes del tiempo. En otras palabras, es la frecuencia con la que se produce el fallo de un componente o sistema. Se representa en fallas por unidad de tiempo, FIT del inglés “Failure in Time”, que equivale a 1 falla en 1×10^9 horas de operación [34].

Para representar la tasa de fallos respecto al tiempo de vida de un componente o sistema se tiene la curva de la bañera [35] o “Bathub Curve” y se divide en tres regiones diferentes como se ilustra en la figura 4.2 y son las siguientes:

- 1.- La primera región, donde la tasa de fallos disminuye conforme pasa el tiempo, llamada periodo de mortalidad infantil.
- 2.- La segunda región, donde la tasa de fallos se considera constante, se denomina periodo de vida útil.
- 3.- La tercera región, donde la tasa de fallos aumenta es llamada de desgaste o envejecimiento.



Fig. 1.3 Curva que representa la tasa de fallos en el tiempo.

En la revisión del estado del arte se hallaron las metodologías más usadas en la evaluación de confiabilidad para convertidores electrónicos de potencia y son los mostrados en la tabla 3. Donde se tiene el manual FIDES Guide 2022 como el más reciente.

Tabla 1.3. Métodos de evaluación de confiabilidad [36].

Método de predicción de confiabilidad	de Industria de aplicación	de Aplicación	Última actualización
MIL-217F	Militar	Predicción de confiabilidad de	1995

		productos electrónicos	
Telcordia SR-332	Telecomunicaciones	Predicción de confiabilidad de productos electrónicos	2016
IEC 61709	Nuclear y aeroespacial	Tasa de fallos y modelos de estrés para conversión	2017
Siemens SN29500	Productos de Siemens	Tasas de fallos, confiabilidad y calidad	2013
FIDES	Aeronáutica y defensa	Predicción de la fiabilidad en la electrónica	2022

El método FIDES es una tecnología muy adecuada para estimar la fiabilidad de los sistemas electrónicos, ya que toma en cuenta la tasa de fallos y la vida útil de los componentes. En comparación con otras normas, la FIDES podría utilizarse en muchos sistemas de aplicación debido a sus ventajas de costo-eficiencia, estimación de la fiabilidad basada en las tasas de fallos y un mejor cálculo de la vida útil de cada componente utilizado en el diseño del circuito electrónico [37].

En cuanto a las técnicas de modulación convencionales y de balance energético, se hallaron las más usadas en los inversores multinivel y algunas variantes de tipo PWM. En la figura 4.3 se muestran las técnicas de estudio en este trabajo de investigación.

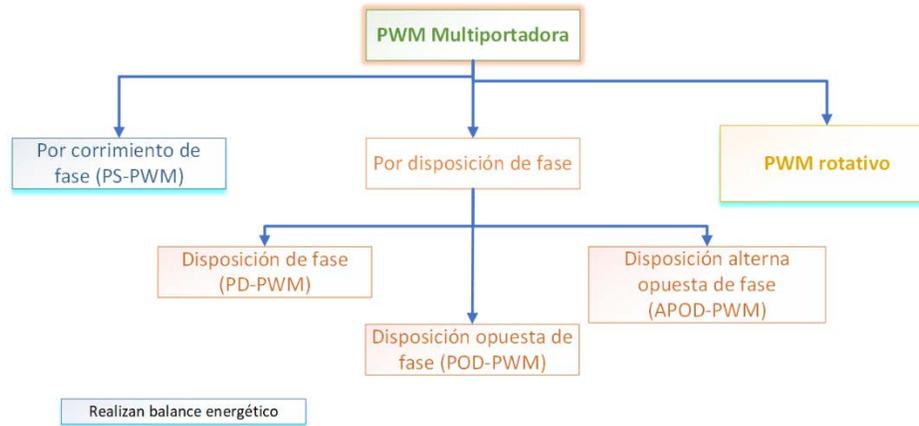


Fig. 1.4 Técnicas de modulación para el caso de estudio [21, 38, 39].

1.3 Planteamiento del problema

En décadas recientes, la evaluación de confiabilidad ha jugado un papel muy importante en el campo de los convertidores electrónicos de potencia [37]. Debido a que los inversores multinivel en cascada son muy utilizados en la industria, como ejemplo, en el control de motores, en aplicaciones fotovoltaicas y sistemas UPS [40-42]; es importante contar con datos de predicción de confiabilidad para tomar decisiones en el diseño y así también, contar con la tasa de fallos y el tiempo estimado de fallos (MTBF) para tomar medidas de mejoras en la confiabilidad para alargar la vida útil del convertidor. Sin embargo, no se cuentan análisis y predicción de confiabilidad de los inversores multinivel en cascada de 5 niveles tomando en cuenta las técnicas de modulación para poder conocer las métricas de confiabilidad basado en un perfil de misión.

Las técnicas de modulación PWM multi portadora más empleadas con la topología de inversor multinivel en cascada son PS-PWM y LS-PWM [7]. Existen ventajas y desventajas como en la THD, eficiencia y confiabilidad al emplear una u otra técnica. Dentro de estas técnicas se tienen variantes enfocadas en realizar un balance energético en las celdas del inversor que ofrecen algunas ventajas sobre las convencionales, sin embargo, no se ha comprobado en la práctica para corroborar y comparar entre una técnica que realiza balance energético y una convencional muy utilizada en el inversor de topología de cinco niveles.

1.4 Propuesta solución

En la literatura se observó que no existe un análisis comparativo de la confiabilidad entre las técnicas de modulación convencionales y las que realizan balance energético en las celdas en inversores multinivel. Asimismo, no se cuenta con datos de métricas de confiabilidad que ayuden a optimizar la confiabilidad del CHB-MLI de cinco niveles monofásico desde la etapa de diseño.

Este trabajo de investigación propone como solución al problema antes mencionado, la implementación de dos estrategias de modulación PWM multiportadora en el CHB-MLI de 5 niveles monofásico debido a su extensas aplicaciones [19, 22] ; una de ellas es la técnica denominada PWM rotativo [39], y la otra APOD-PWM [43, 44]. La primera técnica está enfocada en lograr un balance energético en las celdas y la segunda es una técnica convencional.

Para corroborar el funcionamiento del caso de estudio, se diseña el convertidor en un entorno simulado para definir los parámetros de funcionamiento, con base en ello, se implementa el convertidor para realizar las pruebas experimentales, como mediciones de estrés eléctrico y térmico que sirven para determinar la confiabilidad utilizando la metodología FIDES 2022, ya que es una metodología adecuada y que presenta ventajas en la predicción de confiabilidad al considerar un perfil de misión [37, 45]. El perfil de misión es enfocado para un sistema UPS, al ser este de uso extendido en equipos de suministro de energía de reserva [42].

Posteriormente, se estima la confiabilidad en términos de tasa de fallos y tiempo medio de fallas (MTBF) con los datos medidos en la implementación y con ayuda del software Lambda Predict® 2023.

Finalmente se hace la comparativa de los resultados obtenidos en confiabilidad de las dos técnicas de modulación estudiadas. Con lo anterior, se determina cuál estrategia de modulación presenta mejores resultados.

1.5 Justificación

Hoy en día la confiabilidad en los sistemas electrónicos de potencia juega un papel muy importante. Las técnicas de electrónica de potencia proveen soluciones compactas y muy eficientes para conversión de energía [33]. Sin embargo, existe un desafío en mantener la confiabilidad en los sistemas electrónicos de potencia. Por lo que se han intensificado la importancia del modelado y la predicción de la fiabilidad en los convertidores de potencia [46] [47].

La necesidad de contar con sistemas confiables obliga tanto al mundo académico como a la industria a seguir avanzando en la investigación de la confiabilidad [48]. Las topologías de inversores multinivel están siendo cada vez más usadas en la industria debido a diversas ventajas, como la capacidad para sistemas de alto voltaje, baja distorsión armónica y fácil escalabilidad [49].

La motivación de este trabajo de investigación se da en estimar la confiabilidad del inversor multinivel para poder abordar algunos puntos como [36] :

- Evaluar la confiabilidad un diseño con base en las técnicas de modulación empleadas.
- Identificar los posibles puntos débiles del diseño.
- Ayudar a conseguir un proceso de fabricación fiable.

Las técnicas de balance energético ofrecen ventajas sobre las de tipo convencional en los inversores multinivel, sin embargo, es de interés conocer el impacto en cuanto a confiabilidad en el caso de estudio propuesto en esta tesis. Aunado a esto, el contar con un análisis de confiabilidad, se puede diseñar tomando medidas de mejoras basado en la técnica de modulación, además de la parte de la topología (hardware).

1.5 Objetivos

1.5.1 Objetivo general

Comparar el análisis de confiabilidad en un inversor multinivel en cascada, usando dos técnicas de modulación. Una de las técnicas con enfoque de balance energético y la otra de tipo convencional.

1.5.2 Objetivos específicos

1. Documentar la revisión del estado del arte.
2. Definir y justificar la elección del caso de estudio.
3. Simular, diseñar e implementar el caso de estudio seleccionado, usando las dos técnicas de modulación.
4. Realizar el análisis de predicción de confiabilidad con un enfoque comparativo.
5. Discutir los resultados.

1.6 Alcances

En este trabajo de investigación se realiza la estimación de la confiabilidad de un inversor multinivel de cinco niveles monofásico usando dos técnicas de modulación. Comprende la simulación de dos técnicas de modulación, una de ellas enfocada en realizar el balance energético en las celdas del inversor y la otra, de tipo convencional. Posteriormente se realiza la implementación usando las dos técnicas de modulación. También se realiza el banco de pruebas para obtener los datos que sirven para el análisis de confiabilidad mediante la metodología FIDES. Se estima la confiabilidad únicamente de la etapa de potencia sin contar los demás circuitos. Finalmente se realiza la estimación de la confiabilidad con un enfoque comparativo con base en las dos técnicas de modulación.



1.7 Organización del documento de tesis

Este trabajo de investigación se organiza de la siguiente forma:

Capítulo 1. Introducción: En este capítulo se presenta la revisión del estado del arte, la problemática, así como la propuesta de solución. Asimismo, se definen los objetivos y los alcances de esta tesis.

Capítulo 2. Simulación, diseño e implementación del inversor: En este capítulo se presenta las técnicas de modulación estudiadas y su análisis en un entorno simulado. También se muestran los aspectos importantes en el diseño del inversor multinivel para llevarlo a cabo en la implementación.

Capítulo 3. Metodología FIDES para predicción de confiabilidad: En este capítulo se muestra el proceso de cálculo de la tasa de fallos y MTBF para estimar la confiabilidad bajo la metodología FIDES.

Capítulo 4. Resultados: En este capítulo se muestran los resultados obtenidos comparando la métrica de confiabilidad entre las dos técnicas de modulación.

Capítulo 5. Conclusiones y trabajos futuros: Se presenta las conclusiones y observaciones de los resultados obtenidos en este trabajo de tesis.



Capítulo 2. Simulación e implementación del inversor multinivel

En este capítulo se abordan los inversores y las técnicas de modulación multinivel denotando dos tipos existentes reportadas en la literatura, la de balance energético y la de tipo convencional. Comprende un resumen de las técnicas de modulación multinivel, así como la simulación de las dos técnicas de modulación del caso de estudio con la topología multinivel de cinco niveles. Y también se muestra el proceso de diseño e implementación del inversor multinivel mostrando el diseño térmico, acondicionamiento de la señal y diseño PCB del inversor.

2. 1 Inversores multinivel en cascada y técnicas de modulación

En años recientes, numerosas aplicaciones industriales han comenzado a requerir equipos de más potencia y de topología modular [50]. Por lo que se han introducido los inversores multinivel para satisfacer la demanda de las nuevas aplicaciones.

En [51], se menciona que los inversores multinivel poseen aplicaciones variadas en la industria. Asimismo, en [28, 41, 52], se menciona que las aplicaciones de los inversores multinivel están en las fuentes de energías renovables, fuentes de poder no interrumpibles y vehículos eléctricos.

La topología de inversor multinivel se divide en tres tipos [38, 50, 53] como se enlista a continuación:

- Inversor multinivel de diodos de enclavamiento.
- Inversor multinivel de capacitores flotantes.
- Inversor multinivel en cascada.

De los tres tipos de inversor mostrados anteriormente, se presenta una desventaja en los inversores de diodos de enclavamiento y de capacitores flotantes al usar un gran número de componentes y el tiempo de vida de los capacitores es reducido. Por lo anterior, se ha mostrado un mayor interés en el estudio del inversor multinivel en cascada al presentar mejores características, las cuales son:

- Son modulares y se puede incrementar el número de niveles aumentando el número de celdas conectadas en cascada.
- Presentan un menor estrés térmico y eléctrico a medida que se aumenta el número de niveles.
- La suma de las tensiones de salida de cada celda generan el nivel de tensión de salida por cada fase. Por ende, se reduce el voltaje de alimentación de los interruptores de potencia.

Los inversores multinivel en cascada están basados en la conexión en serie de inversores de puente H. Es una alternativa con menor número de componentes con respecto a la topología de diodos enclavados y de capacitores flotados [54]. La topología el inversor multinivel en cascada se muestra en la figura 2.1.

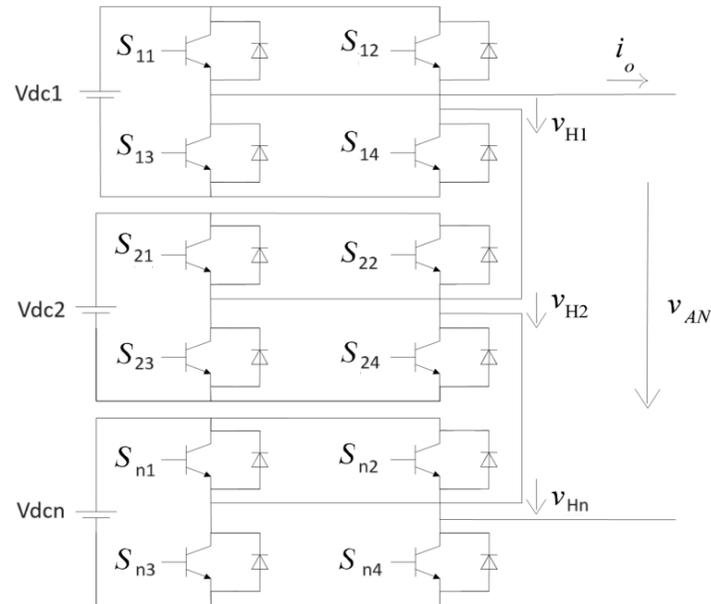


Fig. 2.1 Topología del inversor multinivel en cascada.

La topología del inversor multinivel en cascada tiene modularidad de puentes H y se tienen fuentes de CD independientes. Donde las fuentes pueden ser de tipo simétrico (Voltajes iguales) o asimétricas (voltajes diferentes) [55]. El voltaje de salida se obtiene de la suma de las fuentes CD conectadas dependiendo del número de puentes H.

$$V_{AN} = V_{H1} + V_{H2} + V_{Hn} \tag{Ec. 2.1}$$

En [38], presentan un esquema con la organización de las diferentes técnicas de modulación empleadas en los inversores multinivel. Esto se muestra a continuación en la figura 2.2. En general, se tienen los métodos de baja frecuencia de conmutación debido a la reducción de

pérdidas por conmutación en aplicaciones de alta potencia, mientras que los algoritmos de alta conmutación proporcionan una mejor calidad de energía reduciendo la THD.

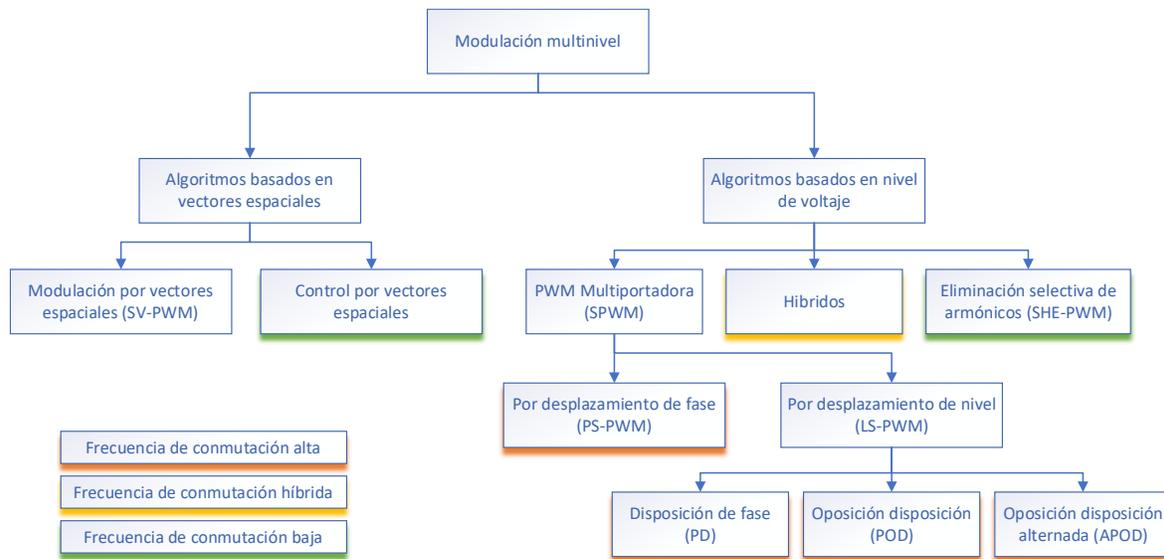


Fig. 2.2 Modulación multinivel [38].

De las técnicas de modulación de la figura 2.2, las que se enfocan en realizar un balance energético en las celdas del inversor se derivan de las de tipo PS-PWM y de LS-PWM [21, 31]. Las técnicas de balance energético reportadas en la literatura son:

- PWM rotativo
- PWM distribuido
- PWM modificada
- PS-PWM

Las cuales enfocan sus esfuerzos en obtener el balance de energía procesada por cada celda para que sean iguales en términos de potencia procesada por celda. Existen ciertos compromisos en función del balance energético, THD, y pérdidas por conmutación entre una u otra técnica de modulación [56]. En [31] se estudian las técnicas de balance para ver su

rendimiento y efectividad en realizar el balance energético. Siendo la de tipo PWM rotativo, la de mejor capacidad de procesamiento en energía por celda presentando el menor porcentaje desbalance de energía entre celdas.

Asimismo, se tienen las técnicas convencionales muy utilizadas de tipo LS-PWM que son PD-PWM, POD-PWM y APOD-PWM. De las cuales, la APOD-PWM es más utilizada debido a que presenta ventajas con un menor valor de THD [44].

2.2 Simulación de las dos técnicas de modulación del caso de estudio

En esta sección se realiza el análisis y simulación de las dos técnicas de modulación del caso de estudio en el entorno Matlab/Simulink. Los resultados obtenidos en el entorno simulado se muestran en el anexo A.

2.2.1 Análisis y parámetros de simulación

Para definir el número de portadoras e índice de modulación se presenta lo siguiente:

Para obtener el número de señales portadoras en el inversor multinivel se tiene la ecuación 2.2:

$$N_p = N_n - 1 \quad \text{Ec. 2.2}$$

Donde, N_p es el número de portadoras, y N_n el número de niveles.

La relación en amplitud entre la señal moduladora y las señales portadoras se le denomina índice de modulación en amplitud y está dada por la ecuación 2.3.

$$m_a = \frac{A_m}{A_p * N_p} \quad \text{Ec. 2.3}$$

Donde m_a es el índice de modulación en amplitud, A_m es la amplitud de la moduladora, A_p es la amplitud de la portadora y N_p es el número de portadoras.

La relación en frecuencias se le llama índice de modulación en frecuencia y se denota en la ecuación 2.4.

$$m_f = \frac{f_p}{f_m} \tag{Ec. 2.4}$$

Donde, m_f es el índice de modulación en frecuencia, f_p es la frecuencia de modulación de las portadoras y f_m es la frecuencia de modulación de la moduladora.

Los parámetros de simulación del inversor de cinco niveles monofásico se muestran en la tabla 2.1.

Tabla 2.1. Parámetros de simulación del inversor de cinco niveles.

Parámetro	Valor
Índice de modulación en amplitud	1
Índice de modulación en frecuencia	50
Frecuencia de conmutación f_p	2.5 kHz
Frecuencia de moduladora f_m	50 Hz
Voltaje de fuentes de CD	120 V
Carga resistiva	40 Ω

En la tabla 2.2 se muestran los estados de conmutación de los interruptores para obtener los niveles de voltaje a la salida del inversor multinivel.

Tabla 2.2 Estados de conmutación para obtener los niveles de salida del inversor.

	0V	V	2V	V	0V	-V	-2V	-V
S1	1	1	1	1	1	0	0	0
S2	1	0	0	0	1	1	1	1
S3	0	0	0	0	0	1	1	1
S4	0	1	1	1	0	0	0	0
S5	1	1	1	1	1	1	0	1
S6	1	1	0	1	1	1	1	1
S7	0	0	0	0	0	0	1	0
S8	0	0	1	0	0	0	0	0

2.3 Diseño e implementación del inversor multinivel

En esta sección se describe las características del inversor, la selección del dispositivo de potencia y el diseño térmico para su óptima implementación. Asimismo, se muestra el acondicionamiento de la señal para llevar a cabo la implementación.

2.3.1 Características del inversor

Distribución de los interruptores

La topología del inversor multinivel de cinco niveles se muestra en la figura 2.3, donde se ilustran las ramas o piernas del inversor denotado en este trabajo de investigación. De esta forma se tomó el diagrama para su respectivo tratamiento en el banco de pruebas.

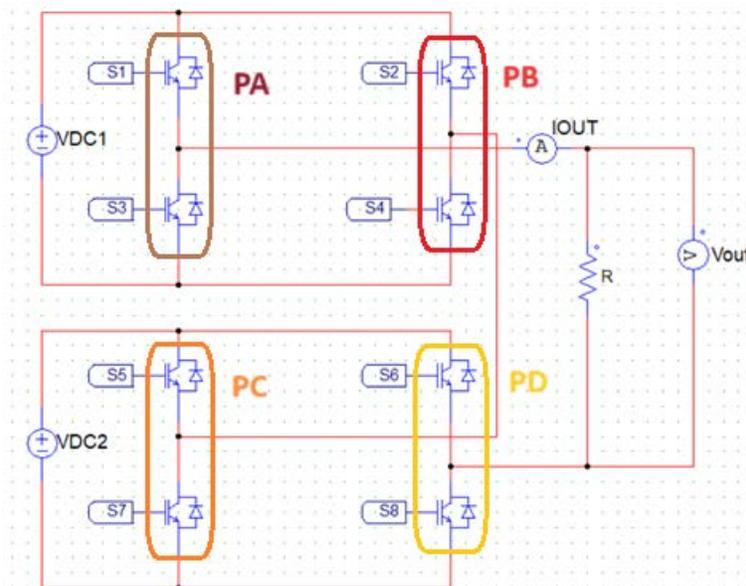


Fig. 2.3 Distribución de los interruptores.

Fuente de alimentación

Para la alimentación se usaron fuentes de alimentación simétricas, que se describen en [57]. Se tiene un voltaje de salida de 120 V por cada fuente y una corriente máxima de 4 A por fuente.

Tiempo muerto

En los convertidores electrónicos, la utilización de una rama o medio puente con interruptores IGBT o MOSFET, requiere de un tiempo muerto, el cuál es necesario para que no se lleven a cabo la activación simultánea de la rama y que pueda causar una falla en el inversor. En la figura se ilustra este efecto, donde dt es el tiempo muerto.

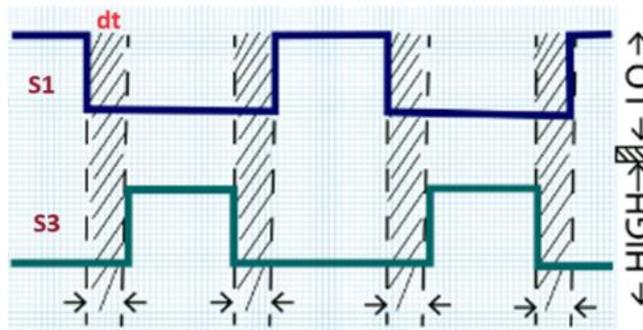


Fig. 2.4 Tiempo muerto entre el interruptor superior e inferior.

El tiempo muerto se realizó mediante hardware. El circuito empleado es el de la figura.

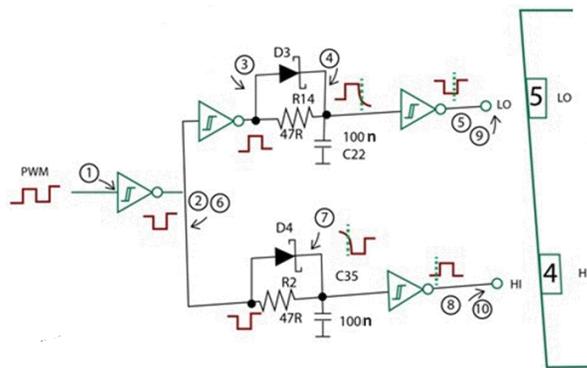


Fig. 2.5 Circuito para generación de tiempos muertos.

2.3.2 Dispositivo de potencia

Se realizó una búsqueda para seleccionar el dispositivo IGBT para evaluar en cuanto a características eléctricas, costo y aplicaciones. Se muestra la tabla 2.3 con algunos componentes y los parámetros.

Tabla 2.3 IGBT's y parámetros eléctricos.

Num. Parte	Voltaje de ruptura (BVce)	Corriente Ic a 125°C (A)	Precio en USD por pieza por lote de 100 pzs	Descripción	Comentario
FGD3325G2-F085V	250	25	1.68	IGBT 250 V 41 A 150 W Montaje en superficie TO-252AA	Activo
FGPF70N30	300	7	2.5	IGBT 300V 52W TO220F	Agotado
FGB3236-F085	360	25	3.67	Transistores IGBT 320MJ 360V N-CH IGNITION IGBT	Activo
STGD25N40LZAG	400	25	1.85	Transistores IGBT Automotive-grade 400 V internally clamped IGBT ESCIS 320 mJ	Activo
FGP3440G2-F085	400	25	3.67	IGBT 400 V 26.9 A 166 W Orificio pasante TO-220-3	Activo
STGP7NC60HD	600	7	1.6	IGBT 600 V 25 A 80 W Orificio pasante TO-220	Activo

Se seleccionó el dispositivo IGBT STGP7NC60HD con encapsulado TO-220 con las características obtenidas de la hoja de datos como se ve en la tabla 2.4.

Tabla 2.4. Características del IGBT [58].

Symbol	Parameter	Value		Unit
		I ² PAK, D ² PAK, TO-220	TO-220FP	
V _{CES}	Collector-emitter voltage (V _{GS} = 0)	600		V
V _{ECR}	Emitter-collector voltage	20		V
V _{GE}	Gate-emitter voltage	±20		V
I _C	Collector current (continuous) at T _C = 25 °C ⁽¹⁾	25	10	A
I _C	Collector current (continuous) at T _C = 100 °C ⁽¹⁾	14	6	A
I _{CM} ⁽²⁾	Collector current (pulsed)	50		A
I _F	Diode RMS forward current at T _C = 25°C	20		A
P _{TOT}	Total dissipation at T _C = 25°C	80	25	W
	Derating factor	0.64	0.20	W/°C
V _{ISO}	Insulation withstand voltage A.C. (t = 1 sec; T _C = 25°C)	--	2500	V
T _{stg}	Storage temperature	- 55 to 150		°C
T _j	Operating junction temperature			

Como se menciona en [57], se considera un margen de seguridad en voltaje y corriente de operación para seleccionar el dispositivo IGBT a utilizar con respecto a los niveles de tensión a los que operará. Esto con el fin de evitar trabajar en el límite de la capacidad nominal del DSEP

del inversor debido a fallas posibles en la fuente de alimentación del inversor [59], y así garantizar un mayor tiempo de vida del dispositivo sin implementar protecciones de mayor costo.

Cómo se mencionó en la etapa de diseño de las fuentes de alimentación, se utilizan dos fuentes con un valor de $120 V_{cd}$ cada una, resultando así

$$V_{max} = V_{cd} \times k , \quad \text{Ec. 2.5}$$

donde k es el factor de seguridad. Por recomendación se toma el valor de 1.8. El voltaje inverso soportado del dispositivo IGBT recomendado es

$$V_{max} = 120V \times 1.8 \quad \text{Ec. 2.6}$$

$$V_{max} = 216 V \quad \text{Ec. 2.7}$$

Por lo que se tiene un dispositivo IGBT seleccionado con valores mayores en soporte del voltaje de ruptura en inversa considerando los costos del DSEP como se muestra en la tabla 2.4.

Para el caso de la corriente, se considera un margen de seguridad de igual forma del 80%.

$$I_{max} = I_{nom} \times k \quad \text{Ec. 2.7}$$

$$I_{max} = 4 A \times 1.8 \quad \text{Ec. 2.8}$$

$$I_{max} = 7.2 A \quad \text{Ec. 2.9}$$

La corriente nominal de diseño es de 4 A, por lo que se elige el IGBT con 7 A de corriente nominal considerando el margen de seguridad.

2.3.3 Diseño térmico

Para el cálculo del disipador, se requiere el análisis de las pérdidas del dispositivo de potencia IGBT. Este cálculo se realiza con base en los datos de diseño del inversor y de la hoja de datos del dispositivo semiconductor [60] [57]. Las especificaciones de diseño del inversor se muestran en la tabla 2.5.

Tabla 2.5. Especificaciones de diseño del inversor.

Voltaje de fuentes de alimentación	110 Vdc
Carga resistiva	40 Ohm - 150 Ohm
Frecuencia de la moduladora	50 Hz
Frecuencia de conmutación	2.5 kHz
Potencia de salida	150W-500W
Interruptores IGBT	IGBT STGP7NC60HD

Los datos de diseño térmico obtenidos son los siguientes:

$$I_C = 4 A$$

$$V_{ce(sat)} = 1.7 V$$

$$D = 50 \%$$

$$V_{FD} = 1.1 V$$

$$E_{on} = 140 \mu J$$

$$E_{off} = 215 \mu J$$

$$f_{sw} = 2.5 kHz$$

De acuerdo con los cálculos presentados en el anexo B, se requiere un disipador cuya resistencia térmica sea menor o igual a $12.7 \text{ }^{\circ}\text{C}/\text{W}$.

2.3.4 Diseño PCB del inversor

Se realizó el diseño PCB del inversor con el software Altium Designer® 23. Se diseñó la tarjeta generadora de tiempos muertos, la tarjeta controladora del IGBT, y la tarjeta de potencia. Las cuales se muestran en el anexo C.

El prototipo final implementado en el laboratorio se muestra en la figura 2.6.

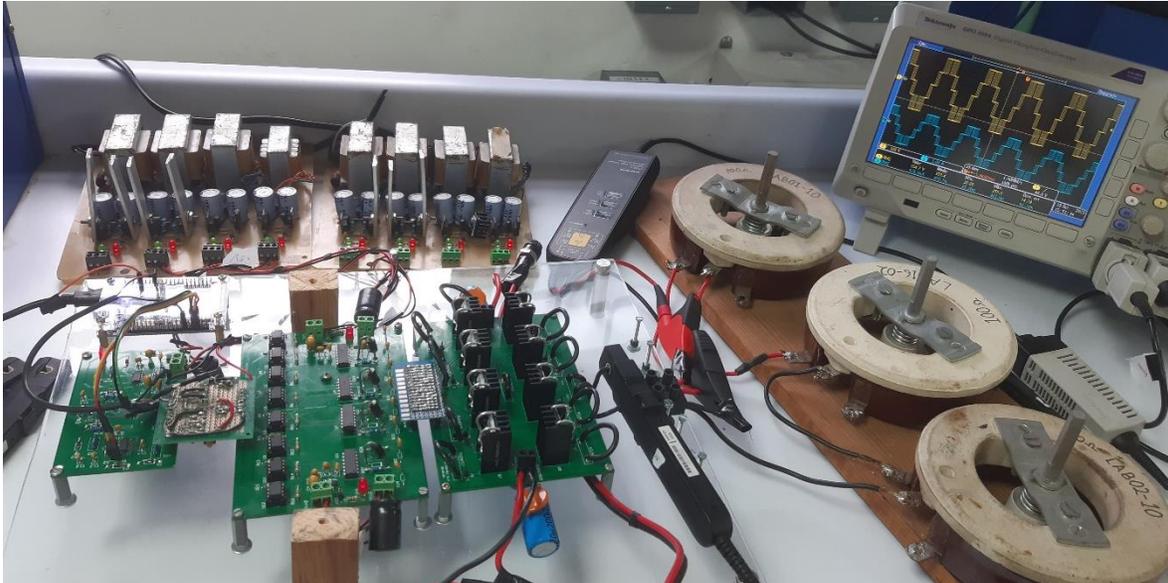


Fig. 2.6. Implementación del prototipo inversor multinivel en el laboratorio.

2.3.5 Acondicionamiento de la señal y programación embebida

Para llevar a cabo la implementación de las técnicas de modulación, se optó por el dispositivo lógico programable FPGA, debido a su alta capacidad de procesamiento de señales y a que están siendo más utilizados en los inversores multinivel [61]. El lenguaje de programación utilizado fue VHDL desarrollado en el entorno de desarrollo Intel Quartus Prime v22. En la figura 2.6 se muestra el dispositivo empleado de la familia Intel Altera Cyclone IV.



Fig. 2.7 FPGA EP4CE22F17C6 integrado en DEV0-KIT.

En la figura 2.7 se muestra la plataforma de software utilizado.

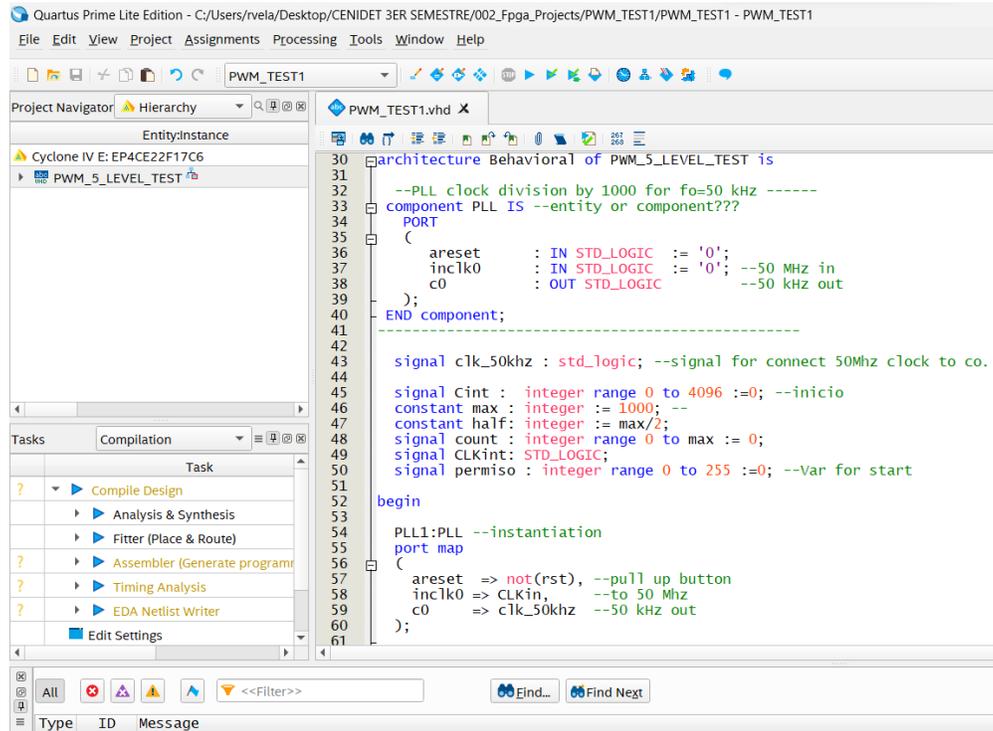


Fig. 2.8. Programación de las técnicas de modulación en VHDL.



Capítulo 3. Metodología FIDES para predicción de confiabilidad.

En este capítulo se describe la metodología FIDES para la estimación de la confiabilidad. Se muestran los elementos o componentes que abarca FIDES, los datos de entrada requeridos; así como el enfoque y los factores del modelo. Finalmente, se describe acerca de un perfil de misión que debe considerarse para llevar a cabo el estudio de confiabilidad.

3.1 Introducción

La metodología FIDES es ampliamente usada para evaluación de confiabilidad debido a sus ventajas y datos de predicción más cercanos a la realidad al considerar un perfil de misión [62]. La confiabilidad es la capacidad que tiene un elemento para realizar una función requerida bajo las condiciones dadas en un periodo de tiempo.

A continuación, se describe la metodología y su enfoque en confiabilidad.

3.2 Cobertura del modelo

Esta metodología abarca lo siguiente:

- Fallas resultantes de errores en el desarrollo y manufactura.
- Sobre esfuerzos (eléctricos, mecánicos y térmicos) relacionados al uso de los componentes y las no listadas como las causadas por el usuario (es decir, donde los sobre esfuerzos no se detectan).

3.3 Items o componentes abarcados

La metodología FIDES abarca desde componentes electrónicos básicos hasta sub ensambles o módulos con funciones bien definidas.

Esta metodología aplica a los COTS (productos comerciales) para los cuales fue originalmente diseñada. Pero también a elementos específicos en la medida en que cumplan las características técnicas descritas en la guía FIDES [63].

3.4 Modelo FIDES

3.4.1 Enfoque FIDES

El enfoque de confiabilidad FIDES está basado en consideraciones de tres dimensiones: Tecnología, Proceso y Uso. Estas dimensiones son consideradas para el completo ciclo de vida, desde la fase de especificación de producto hasta la operación y mantenimiento.

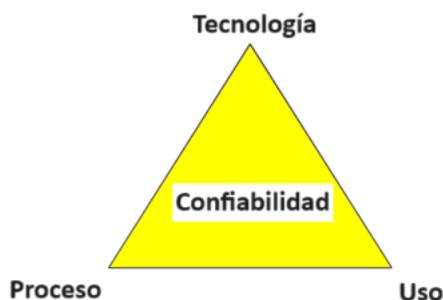


Fig. 3.1 Enfoque FIDES [63].

Tecnología: Abarca la tecnología del componente como la de su integración en el producto.

Proceso: Abarca todas las prácticas y el estado del arte de la especificación del producto hasta su reemplazo.

Uso: Abarca el uso y consideraciones definidos por el diseño del producto, así como aquellos en la operación del usuario final.

3.4.2 Datos de entrada

Los datos de entrada para evaluar la confiabilidad mediante FIDES son:

Datos del ambiente y condiciones de uso del producto

- Temperatura de operación
- Amplitud y frecuencia de ciclos de temperatura
- Amplitud de vibración
- Humedad relativa

- Nivel de contaminación del ambiente
- Exposición a sobre estrés accidental (dependiendo del tipo de aplicación)

Datos de definición del producto

Típicamente:

- Listas de partes
- Las características técnicas del elemento, como las reportadas en la hoja de datos del fabricante.

La información relacionada a la aplicación necesita ser evaluada para cada fase del ciclo de vida.

- Estrés o niveles de carga del elemento (potencia disipada, estrés de voltaje, etc.)
- Deterioro local o mejoras en temperaturas u otros parámetros eléctricos.

En la práctica estos datos son asumidos constantes.

Datos del ciclo de vida del producto

Estos datos deben ser recopilados mediante una auditoria de proceso que examine el sistema de control de fiabilidad y que abarque las fases de especificación, diseño, integración de equipos, integración de sistemas, operación y mantenimiento, así como las actividades comunes a todas las fases.

Datos de los proveedores de los componentes usados en el producto

Estos datos vienen del proveedor del componente y del conocimiento que el proveedor tiene del fabricante.

3.4.3 Modelo general

Partiendo del modelo general detallado en [63], en la práctica la tasa de fallos puede expresarse como sigue:

$$\lambda = \lambda_{physical} \pi_{PM} \pi_{Process} \quad \text{Ec. 3.1}$$

Donde $\lambda_{physical}$, es la tasa de fallos debido a los niveles de estrés físico a los cuales es sometido el componente. π_{PM} , representa la calidad del componente y los conocimientos técnicos de su manufactura. $\pi_{Process}$, describe el impacto del ciclo de vida del sistema, en otras palabras, las distintas fases (Especificación, diseño, manufactura, integración y operación). El elemento $\lambda_{physical}$, es la contribución física, que tiene en cuenta las fases que componen el perfil de misión y está dado por:

$$\lambda_{physical} = [\sum_{Physical\ factors} (\lambda_0 \times \Pi_{Acceleration})] \times \Pi_{Induced} \quad \text{Ec. 3.2}$$

Donde

El término entre corchetes representa la contribución del estrés nominal de uso.

λ_0 representa la tasa de fallos básico del elemento.

$\Pi_{Acceleration}$ es un factor de aceleración que indica la sensibilidad a las condiciones de uso.

$\Pi_{Induced}$ representa la contribución del factor inducido (también llamado sobre esfuerzos) inherente a un campo particular de aplicación.

Las características de la tecnología del componente, se toman ya sea directamente por la elección de λ_0 , o por la presencia de parámetros $\Pi_{Acceleration}$.

Los parámetros $\Pi_{Acceleration}$ se refieren a cualquier esfuerzo normalmente aplicado durante la operación, incluyendo aspectos de diseño. Estos esfuerzos físicos son:

- Térmico $\Pi_{Thermal}$
- Eléctrico $\Pi_{Electrical}$
- Ciclos térmicos Π_{TCy}

- Mecánico $\Pi_{Mechanical}$
- Humedad Π_{RH}
- Químico $\Pi_{Chemical}$

Los sobre esfuerzos $\Pi_{Induced}$ son los factores inducidos como mecánicos, eléctricos o térmicos. Son definidos en cada fase del perfil de misión. Toma la siguiente forma:

$$(\Pi_{Induced})_i = (\Pi_{Placement_i} \Pi_{App_i} \Pi_{Ruggedizing_i})^{0.511 \ln(C_{sensitivity})} \quad \text{Ec. 3.3}$$

Donde:

- $\Pi_{Placement}$ representa la ubicación del componente en el Sistema.
- $\Pi_{Application}$ representa la influencia del ambiente durante el uso dependiendo de la aplicación.
- $\Pi_{Ruggedizing}$ representa la influencia de las políticas de fabricación y sobre esfuerzos en el desarrollo del producto.
- $C_{sensitivity}$ representa el coeficiente de sensibilidad a los sobre esfuerzos inherente a la tecnología en cuestión.
- i es el número correspondiente a la fase.

El rango de variación teórico del factor $\Pi_{Induced}$ es de 1 a 100, siendo 1 el mejor caso. Sin embargo, en la práctica solo una pequeña parte de este rango es alcanzado, ya que los casos extremos nunca suceden simultáneamente.

Factores de proceso

Factor de fabricación de las piezas

El factor Π_{PM} (PM por “*Part Manufacturing*”) representa la calidad del componente. El método de evaluación depende de la naturaleza del elemento considerado (componente electrónico EEE, tarjeta de ensamble o sub ensamble).

Toma la siguiente forma:

$$\Pi_{PM} = e^{\zeta_1 \times (1 - Part_{Grade}) - \alpha_1} \quad \text{Ec. 3.4}$$

Donde

$$Part_{Grade} = \left\lfloor \frac{(QA_{Manufacturer} + QA_{Item} + RA_{Component}) \times \varepsilon}{36} \right\rfloor \quad \text{Ec. 3.5}$$

El método de evaluación se toma en cuenta del criterio de garantía de calidad del fabricante $QA_{Manufacturer}$, la garantía de calidad del componente QA_{Item} y en su caso, la experiencia del comprador ε .

ζ_1 y α_1 son factores correlativos que determinan el tamaño del impacto de Π_{PM} en la confiabilidad del componente y provee resultados en el rango requerido.

$$\begin{cases} \zeta_1 = \ln(\text{Min}) \\ \alpha_1 = \ln(\text{max}) \end{cases}$$

Para componentes activos, la evaluación del factor Π_{PM} también incluye las pruebas de cualificación y las pruebas periódicas de control de la fiabilidad, ambas en el paquete y sobre la parte activa (garantía de confiabilidad del componente, $RA_{Component}$). Este dato es hallado principalmente en reporte de confiabilidad y resultados de auditoría.

El factor Π_{PM} posee un rango desde 0.5 a 2 en el peor caso. Si Π_{PM} no es evaluado, un valor predeterminado de 1.7 puede ser asignado para componentes activos y 1.8 para otros componentes. Usando el valor predeterminado, se disminuye a precisión de los resultados finales.

Factor de proceso

El factor de proceso $\Pi_{Process}$ representa la calidad y control técnico de confiabilidad en el ciclo de vida del producto. Su objetivo es proporcionar una evaluación global de la madurez del fabricante en términos de control del proceso de ingeniería de la fiabilidad.

Toma la siguiente forma:

$$\Pi_{Process} = e^{\zeta_2 \times (1 - Process_Grade)} \quad \text{Ec. 3.6}$$

Donde,

Process_Grade es el puntaje que refleja el nivel de control de proceso, y ζ_2 un factor de correlación que determina el rango de variación del factor $\Pi_{Process}$.

El método de evaluación se basa en el grado de aplicación de las recomendaciones a lo largo de todo el ciclo de vida. El ciclo de vida del producto se subdivide de la siguiente manera

1. Especificación
2. Diseño
3. Fabricación de placas o subconjuntos
4. Integración de equipos (fabricación)
5. Integración de sistemas (fabricación)
6. Operación y mantenimiento.

Además de estas seis fases, consecutivas en el tiempo, hay un conjunto de actividades transversales:

7. Actividades de apoyo, como calidad y recursos humanos.

El factor $\Pi_{Process}$ va desde un valor de 1 como el mejor caso, hasta 8 para el peor caso. Si $\Pi_{Process}$ no es evaluado, un valor predeterminado de 4.0 es propuesto. Usando el valor predeterminado, se disminuye la precisión de los resultados finales.

3.5 Perfil de misión

La metodología FIDES asume un perfil de misión anual previamente definido. También asume que un perfil de vida puede dividirse en fases, las cuales su duración es expresada en horas [63]. FIDES emplea la tasa de fallos para evaluar la confiabilidad en la etapa de tiempo de vida útil del componente como se ilustra en la curva de la batea en la sección del estado del arte de este trabajo de investigación.

El perfil de misión se define con base en el ambiente de donde va a operar el dispositivo. El modelo FIDES ha sido diseñado para ser sensible a los factores físicos. Al construir el perfil de misión, elegir valores que estén fuera de rango de lo estipulado en la norma, repercutirá sustancialmente el valor predictivo del resultado.

El nivel de detalle y precisión con el cual el perfil de misión es descrito puede limitar al nivel de precisión con el cual puede predecirse el tiempo de vida del producto. El tiempo para un año se compone de 365 días con 24 horas cada día resultando un total de 8760 horas al año. Para obtener el factor físico durante una fase i , en un año, se tiene la siguiente expresión:

$$\lambda_{Physical} = \sum_i^{Phases} \left[\frac{t_{annual}}{8760} \right]_i * (\lambda_i \Pi_i) * (\Pi_{Induced})_i \quad \text{Ec. 3.7}$$

Donde t_{annual} es la duración de la fase en horas durante el año. El factor $(\Pi_{Induced})_i$ es el factor de estrés inducido, el cual incluye eléctrico, mecánico, o térmico como se describió en la sección anterior.

Los factores físicos que se aplican según sea el ámbito de aplicabilidad se describen en el anexo D.



Capítulo 4. Resultados

En este capítulo se presentan los resultados obtenidos de la estimación de la confiabilidad del inversor multinivel con base en las dos técnicas de modulación haciendo una comparativa en tasa de fallos y el tiempo medio entre fallos MTBF del inversor. Se presentan las gráficas comparativas y las observaciones de este trabajo de investigación.

4.1 Software Lambda Predict 2023

Para realizar el cálculo de confiabilidad se cuenta con la herramienta de software que contiene la metodología FIDES 2022 para estimar la confiabilidad [64]. Para lograr medir la tasa de fallos y el MTBF se introducen los tres factores, que son de tecnología, proceso y uso [65]. Junto con el perfil de misión y las fases de operación del convertidor que se describen en el Anexo E. Si algún factor es desconocido debido a la información limitada por el fabricante, FIDES proporciona valores predeterminados para poder completar los cálculos. En la figura 4.1 se muestra la interfaz del software Lambda Predict.

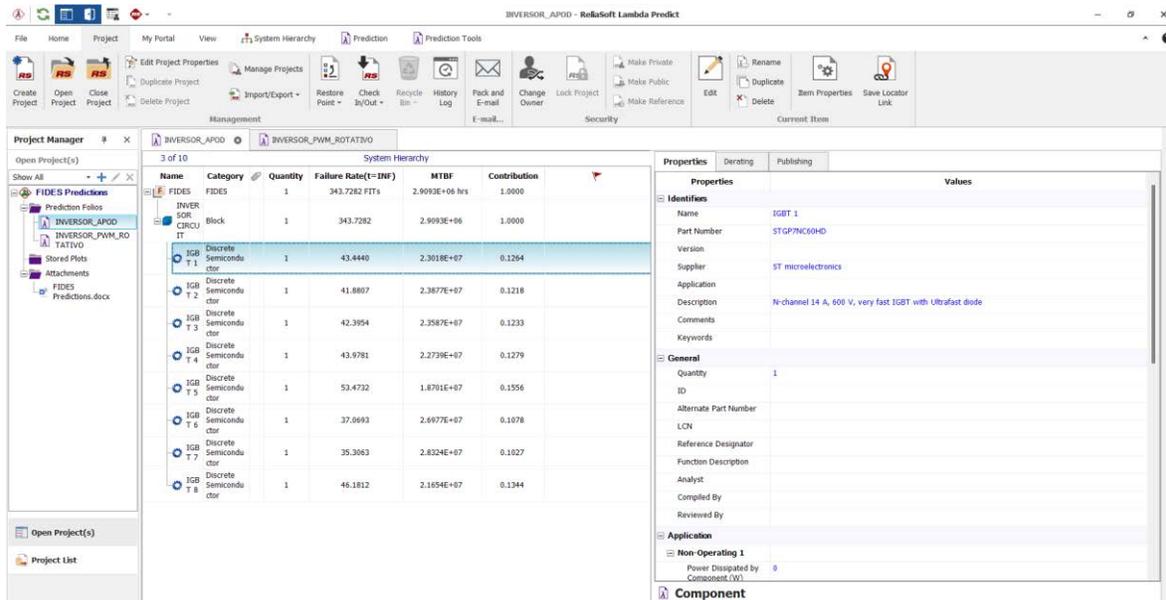


Fig. 4.1 Interfaz del software Lambda Predict 2023.

4.2 Metodología para la estimación de confiabilidad

Para la estimación de la confiabilidad, el software Lambda Predict facilita los cálculos, agregando las consideraciones para establecer los esfuerzos de acuerdo al perfil de misión de Jiutepec.



Primeramente, se diseñó el inversor con las consideraciones de diseño viables para la implementación en el laboratorio del CENIDET como se muestra en la tabla 2.5. Después se analizaron los factores requeridos por la norma FIDES, considerando que se obtienen de acuerdo a los datos de manufactura, de proceso y físicamente en la implementación.

Para la medición de potencia disipada, se realizó la medición de los esfuerzos eléctricos con ayuda del osciloscopio Tektronix DP0 3054 del laboratorio.

En cuanto a la medición de temperatura, se capturaron las mediciones con la cámara termográfica FLIR E8.

Las pruebas se efectuaron en las condiciones ambientales de temperatura y humedad relativa lo más cercanas posibles entre cada prueba con un rango de variación de ± 2 °C de temperatura ambiente y de $\pm 3\%$ de humedad relativa en el horario de 10:00 am a 14:00 pm y después de un lapso de tiempo transcurrido de 10 minutos después del arranque del inversor. El esquema de pruebas se muestra en la figura 4.2. El montaje del prototipo se muestra en el anexo C.

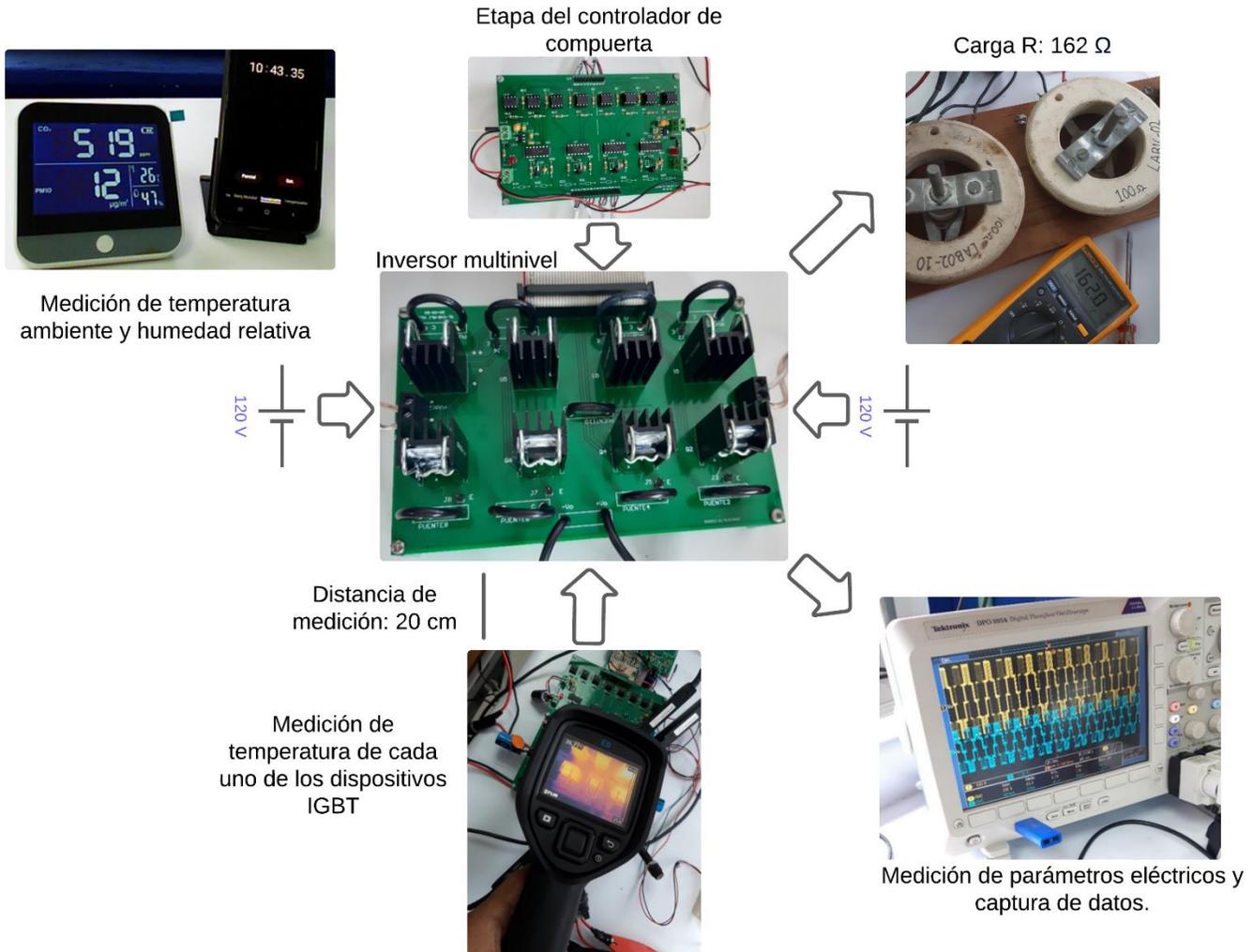


Fig. 4.2 Esquema de las pruebas realizadas.

4.3 Perfil de misión del inversor multinivel

Como se menciona en [63], FIDES asume un perfil de misión para el dispositivo a evaluarse. Este consta de las condiciones ambientales y de operación del dispositivo. El perfil de misión es dividido en fases de operación, las cuales se determinan con las condiciones de uso y otros factores como térmicos y eléctricos con los que operará el dispositivo.

A continuación, se muestra el perfil de misión empleado para el inversor multinivel. Este es de la ciudad de Jiutepec Morelos, que fueron datos tomados durante 10 años y siete meses con

datos promediados [62] de temperatura y humedad relativa. La gráfica de muestra en la figura 4.3.

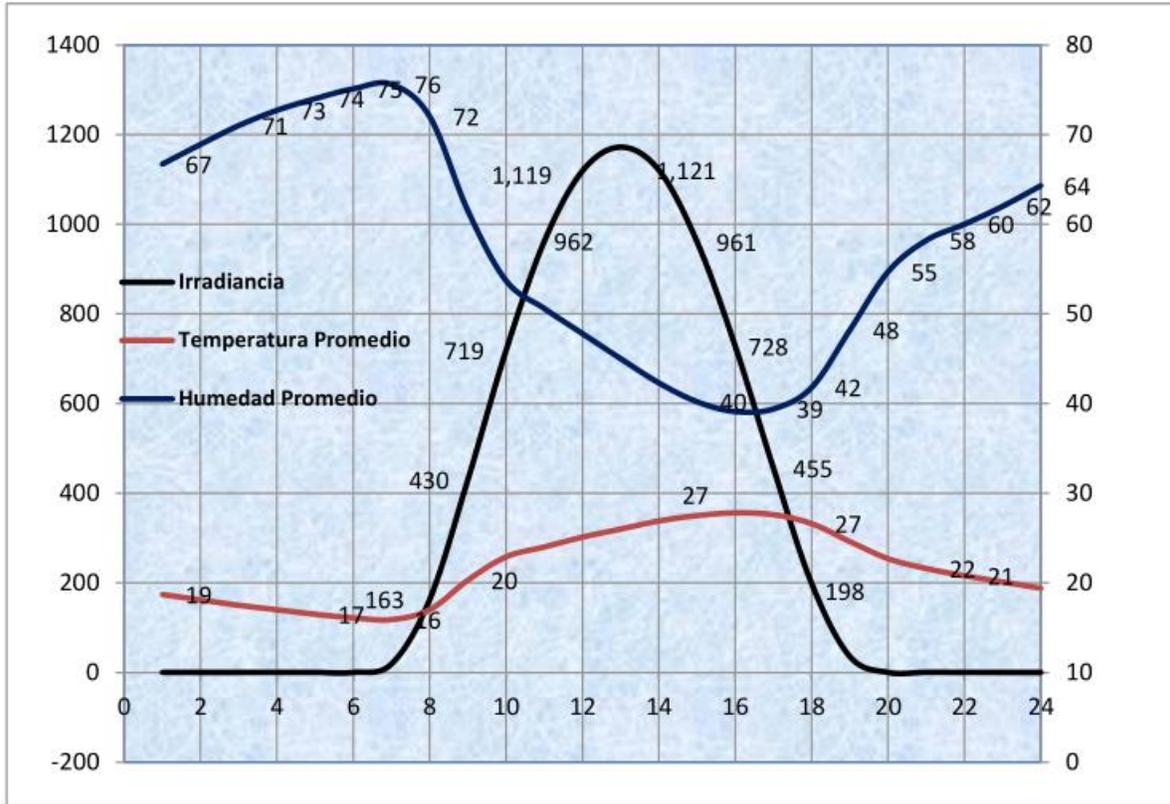


Fig. 4.3 Perfil diario promedio de temperatura y humedad.

Cuando la temperatura se vuelve estable en la fase, se puede tomar el valor como temperatura ambiente de operación del dispositivo. De lo contrario, cuando no se tienen las temperaturas estables por fase, se debe hacer un promediado de las temperaturas [63]. Para la definición de las fases, se consideró la aplicación del inversor multinivel para baja potencia para uso residencial, para un sistema UPS [66] con tres fases de operación como se ve en la figura 4.4:



Fig. 4.4 Fases y potencia de operación.

De la figura 4.4, se tiene:

Fase 1: No operativa 1. Consta de 365 días del año por 10 horas cada día desde las 00:00 horas a las 10:00 horas. Resultando un total de 3650 horas al año. La potencia de operación es de 0 W.

Fase 2: Operativa. Consta de 365 días del año por 4 horas cada día desde las 10:00 horas a las 14:00 horas. Resultando un total de 1460 horas al año. La potencia de operación es de 150 W.

Fase 3: No operativa 2. Consta de 365 días del año por 10 horas cada día desde las 14:00 horas a las 00:00 horas, completando el día. Resultando un total de 3650 horas al año. La potencia de operación es de 0 W.

Para finalizar el perfil de misión se establecen los factores químicos, mecánico e inducido (Π_{app}). Los valores establecidos para el perfil de misión se muestran en el anexo E.

4.4 Estimación de la confiabilidad usando FIDES 2022

Para estimar la confiabilidad de la etapa de potencia del inversor, en este caso de los IGBTs, se debe obtener los factores que contribuyen a la tasa de fallos.

Para el factor de contribución física, $\lambda_{physical}$, se debe obtener los factores $\Pi_{placement}$, $\Pi_{Application}$ y $\Pi_{Ruggedizing}$. Los factores de manufactura π_{PM} , y de proceso $\pi_{Process}$, se obtienen a través de una auditoría de preguntas y respuestas con ayuda del software Lambda Predict. Los valores establecidos se muestran en la tabla 4.1.

Tabla 4.1 Valores de los factores π .

Componente	$\Pi_{Placement}$	$\Pi_{Application}$	$\Pi_{Ruggedizing}$	Π_{PM}
IGBT	Función analógica de interfaz de potencia	3.125	1.7	1.7

Otros puntos importantes que se consideran para estimar la confiabilidad mediante FIDES son los siguientes:

- Potencia disipada
- Tipo de elemento (Diodo, transistor, IGBT, MOSFET, etc.).
- Tipo de encapsulado
- Resistencia térmica de junta-ambiente R_{thj-A}
- Número de pines
- Voltaje nominal

4.4.1 Cálculo de la tasa de fallos para un componente IGBT:

Para estimar la confiabilidad calculando la tasa de fallos para el componente IGBT, se tienen los siguientes pasos.

Partiendo del modelo general para el cálculo de la tasa de fallos que se describe en la sección del anexo D, se tiene

$$\lambda_{Physical-IGBT} = \sum_i^{Phases} \left[\frac{t_{annual}}{8760} \right]_i * (\lambda_i \Pi_i) * (\Pi_{Induced})_i \quad \text{Ec. 4.1}$$

El factor físico para el componente IGBT es:

$$\lambda_{Phy-IGBT} = \sum_i^{Phases} \left[\frac{t_{annual}}{8760} \right]_i * (\lambda_{0TH} \Pi_{Thermal} + \lambda_{0TCyCase} \Pi_{TCyCase} + \lambda_{0TCy solder joints} \Pi_{TCy solder joints} + \lambda_{0RH} \Pi_{RH} + \lambda_{0Mech} \Pi_{Mech}) * (\Pi_{Induced})_i \quad \text{Ec. 4.2}$$

Donde,

$$\left\{ \begin{array}{l} \Pi_{Thermal} = e^{11604 \cdot 0.7 \cdot \left[\frac{1}{293} - \frac{1}{T_{mean} + 273} \right]} \\ \Pi_{TCyCase} = \left(\frac{12 \cdot N_{annual, cy}}{t_{annual}} \right) \cdot \left(\frac{\Delta T_{cycling}}{20} \right)^4 \cdot e^{1414 \cdot \left[\frac{1}{313} - \frac{1}{T_{max, cycling}} \right]} \\ \Pi_{TCy solder joints} = \left(\frac{12 \cdot N_{annual, cy}}{t_{annual}} \right) \cdot \left(\frac{\min(\theta_{cy}, 2)}{2} \right)^{1/3} \cdot \left(\frac{\Delta T_{cycling}}{20} \right)^{1.9} \cdot e^{1414 \cdot \left[\frac{1}{313} - \frac{1}{T_{max, cycling} + 273} \right]} \\ \Pi_{RH} = \left(\frac{RH_{ambient}}{70} \right)^{4.4} \cdot e^{11604 \cdot 0.9 \cdot \left[\frac{1}{293} - \frac{1}{T_a + 273} \right]} \\ \Pi_{Mech} = \left(\frac{G_{RMS}}{0.5} \right)^{1.5} \end{array} \right.$$

Los detalles y definiciones de parámetros pueden ser hallados en [63]. Todos los valores de los factores para el componente IGBT se muestran en la tabla 4.2.

Tabla 4.2 Parámetros del componente IGBT.

Componente	Parámetro	Valor
IGBT	π_{PM}	1.7
	$\pi_{Process}$	4
	$\pi_{Placement}$	2.5
	π_{App}	3.1576
	π_{Rugg}	1.7
	λ_{OTH}	0.56
	$\lambda_{OTCyCase}$	0.001553
	$\lambda_{OTCy solder joints}$	0.007764
	λ_{ORH}	0.039622
	λ_{OMech}	0.000155
	$C_{sensitivity}$	6.3

4.5 Distribución de tasa de fallos y MTBF del inversor multinivel

Se obtuvo la tasa de fallos y MTBF, de la etapa de potencia del inversor multinivel con los ocho dispositivos semiconductores de tipo IGBT usando la técnica de modulación sin balance energético, APOD-PWM y de la técnica de modulación que realiza balance energético, PWM rotativo.

Los resultados obtenidos mediante el software Lambda Predict de la tasa de fallos y el tiempo medio de fallos (MTBF) se muestran a continuación en las tablas 4.3 a 4.5, para cada una de las técnicas de modulación y posteriormente, se hace la comparativa de los datos.

Tabla 4.3 Tasa de fallos APOD-PWM.

APOD PWM	
Componente	λ (FIT)
S1	43.444
S2	41.8807
S3	42.3954
S4	43.9781
S5	53.4732
S6	37.0693
S7	35.3063
S8	46.1812
Total	343.7282
MTBF	2.9093e06 Hr

Tabla 4.4 Tasa de fallos PWM Rotativo.

PWM Rotativo	
Componente	λ (FIT)
S1	49.0909
S2	40.8701
S3	39.8842
S4	49.0909
S5	49.0909
S6	39.4004
S7	38.4505
S8	42.3954
Total	348.2733
MTBF	2.8713e06 Hr

Tabla 4.5 Tasa de fallos global y MTBF.

Técnica de modulación	Failure rate (FITs)	MTBF (Hr)
APOD PWM	343.7282	2.9093e06
PWM ROTATIVO	348.2733	2.8713e06

De las tablas 4.3 y 4.4, se tiene la tasa de fallos para cada componente, donde el interruptor S5, es el que presenta mayor tasa de fallos para la técnica APOD PWM. Para el caso de la técnica de balance, se tienen los interruptores S1, S4 y S5 con mayor tasa de fallos.

En la figura 4.5 se ilustra la comparación de las tasas de fallo de las técnicas de modulación del caso de estudio. De la misma forma se compara el MTBF que es el inverso de la tasa de fallos, se muestra en la figura 4.6. Se observa que se obtuvieron valores con un patrón no bien definido como se esperaba hipotéticamente para la técnica de balance, es decir, que las temperaturas fueran iguales para cada DSEP de las celdas del inversor. Esto debido a que no se disipa la misma potencia por componente como se ve en la tabla de datos recabados del Anexo F.

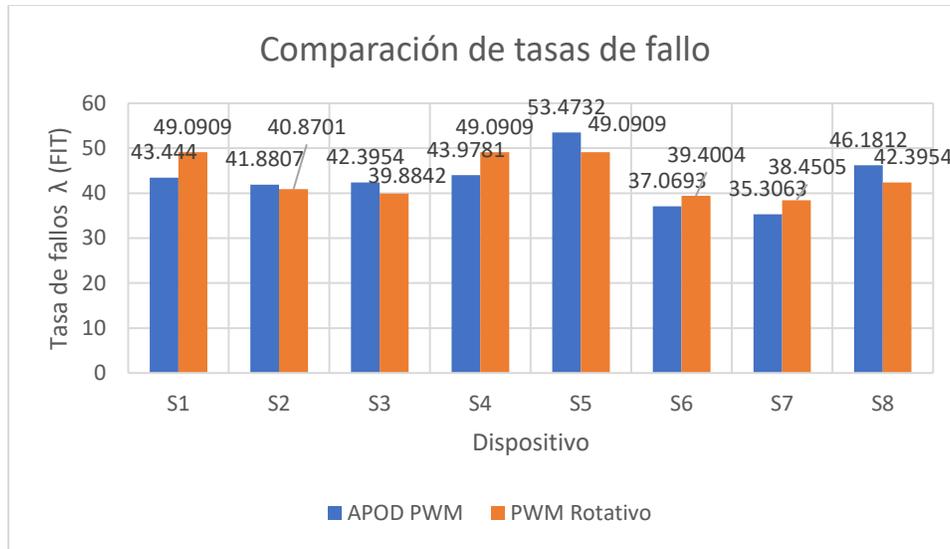


Fig. 4.5 Comparación de tasa de fallos.

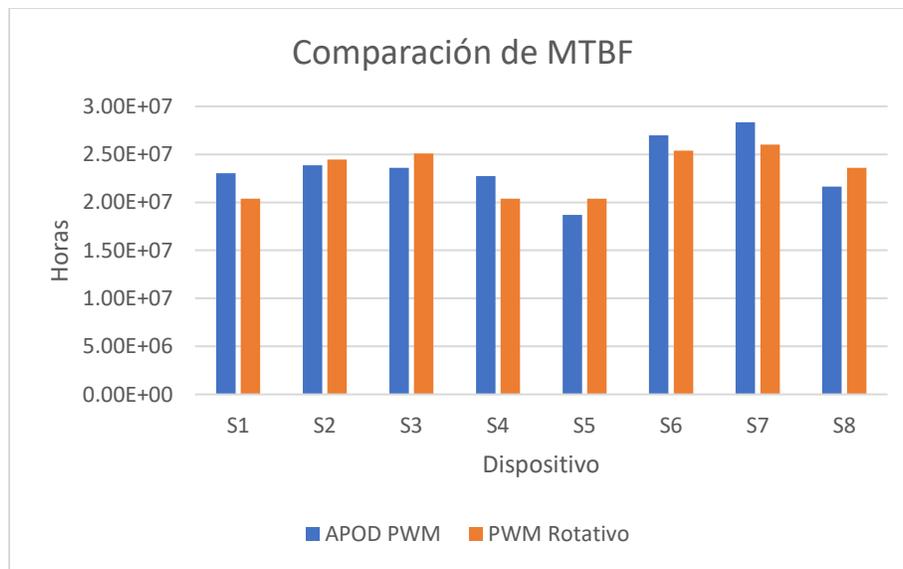


Fig. 4.6 Comparación de MTBF.

Como se muestra en la figura 4.7 y 4.8, los factores que mayormente contribuyen a la tasa de fallos por fase, de forma global, contando los 8 DSEP, son térmicos para la fase operativa y de humedad relativa en las fases no operativas. Asimismo, influyen los factores de ciclos térmicos, encapsulado y de soldadura.

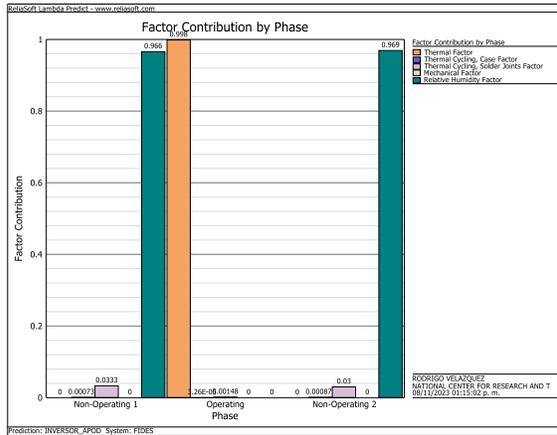


Fig. 4.7 Contribución por fase, APOD PWM

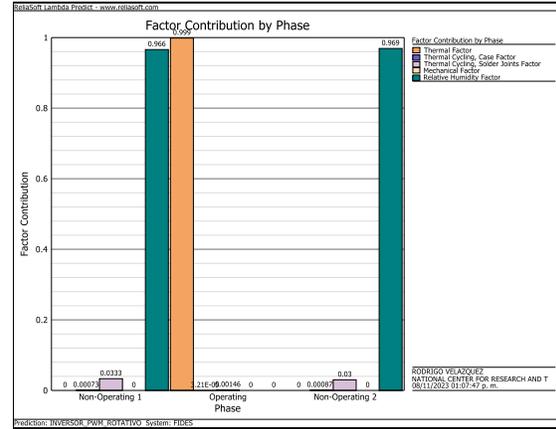


Fig. 4.8 Contribución por fase, PWM Rotativo

La comparación de las temperaturas registradas con las dos técnicas de modulación se muestra en la figura 4.9. Se observa que, debido a la influencia de los factores antes mencionados, es necesario un análisis de sensibilidad para verificar de forma puntual el comportamiento de cada DSEP. Los datos se detallan en la tabla del anexo F, así como las capturas termográficas.

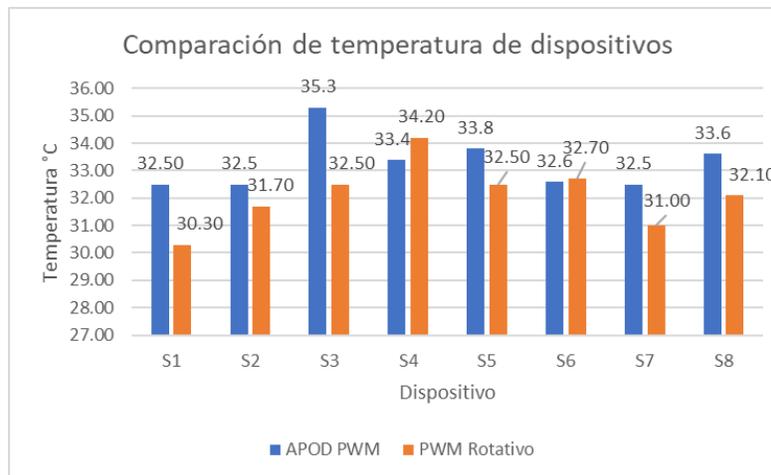


Fig. 4.9 Comparación de temperatura de los IGBTs.

4.6 Interpretación del MTBF

EL tiempo medio entre fallas, MTBF, se interpreta de la siguiente forma, partiendo de la ecuación de confiabilidad considerando la tasa de fallos como constante, se tiene la ecuación:

$$R_n(t) = e^{-\lambda_n t} \quad \text{Ec. 4.3}$$

El tiempo medio entre fallos y su relación con la tasa de fallos λ , se define como

$$MTBF = \frac{1}{\lambda_n} \quad \text{Ec. 4.4}$$

Con las ecuaciones anteriores, se tienen,

$$R(t) = e^{-\lambda t} = e^{\frac{-t}{MTBF}} \quad \text{Ec. 4.5}$$

Después de un tiempo t , cuando es igual a el tiempo del MTBF expresado en horas, la fiabilidad $R(t)$ se convierte en:

$$R(t) = e^{-1} = 0.37 \quad \text{Ec. 4.6}$$

Esto se puede interpretar de la siguiente forma:

Si se considera un gran número de unidades, el 37% de ellas, permanecerán operando sin fallas, tanto tiempo como el valor de MTBF obtenido. Si se considera para una sola unidad, la probabilidad de que funcione durante el tiempo MTBF obtenido es del 37% [67].

Ahora para los valores de MTBF obtenido en este trabajo de investigación, la interpretación se puede ver como las fallas esperadas en un año. Tomando las fallas FIT comparadas, se puede obtener la tasa promedio de fallos AFR como sigue:

$$AFR = \lambda * t = \frac{\text{Número de fallos}}{\text{Horas de operación}} * \text{tiempo} \quad \text{Ec. 4.8}$$

En un año, la *AFR* para la técnica **APOD PWM** es:

$$AFR = \left(343 \times 10^{-9} \frac{\text{fallos}}{\text{horas}} \right) * \left(8760 \frac{\text{horas}}{\text{año}} \right) = 0.003004 = 0.3004 \% \quad \text{Ec. 4.9}$$

En un año, la *AFR* para la técnica **PWM Rotativo** es:

$$AFR = \left(348 \times 10^{-9} \frac{\text{fallos}}{\text{horas}} \right) * \left(8760 \frac{\text{horas}}{\text{año}} \right) = 0.003048 = 0.3048 \% \quad \text{Ec. 4.10}$$

En término de años, el MTBF queda para cada técnica de modulación queda como se ve en la tabla siguiente:

Tabla 4.6. Comparación de MTBF en años.

Técnica de modulación	Tasa de fallos (FITs)	MTBF (Hrs)	MTBF (años)
APOD PWM	343.7282	2.9093e06	332
PWM Rotativo	348.2733	2.8713e06	327

De la tabla 4.6, el MTBF resultante para la técnica de modulación APOD-PWM es de 332 años, lo que se puede interpretar que presentará un 0.3004 % promedio de tasa de fallos por año. Ahora para la técnica de modulación PWM Rotativo, el MTBF es de 327 años, lo que se puede interpretar que presentará un 0.3048 % de tasa de fallos por año.

Si se considera un total de 100,000 unidades, se espera que 300 unidades fallen para la técnica de modulación APOD PWM y 304 unidades para la técnica de modulación PWM Rotativo en un año. Por lo que, se puede interpretar que los resultados son marginalmente iguales. Esto se debe a la influencia de los diversos factores como térmico, ciclos térmicos, soldadura y encapsulado, etc; los cuales se verifican en un análisis de sensibilidad [63].



Capítulo 5. Conclusiones y trabajos futuros

En este capítulo se brinda el cierre del trabajo de investigación, con algunas observaciones del trabajo, así como las conclusiones. También, se presentan los trabajos futuros que pueden proceder de esta investigación.

5.1 Observaciones del trabajo de tesis

Algunas de las observaciones que se tienen de esta tesis son:

Se obtuvo que las técnicas de modulación comparadas poseen valores cercanos de tasa de fallos con un porcentaje de diferencia de 0.0044 % de tasa de fallos por año. Con la interpretación del valor de MTBF se observa que son valores marginalmente iguales dependiendo de un número de unidades en operación como se vio en la sección de interpretación del MTBF.

De lo obtenido con el software Lambda Predict, los factores de mayor contribución en la tasa de fallos a nivel global son: la humedad relativa en las fases no operativas y térmico en la fase operativa según el perfil de misión utilizado en esta tesis.

En cuanto a las temperaturas medidas de los dispositivos discretos se observa que son variables para ambas técnicas y con respecto a la técnica de balance energético, no se presentan temperaturas iguales en cada componente IGBT como podría esperarse. Esto se debe a que se tienen corrientes distintas en los dispositivos IGBT tanto para la técnica de balance como la convencional.

Se debe tener en cuenta que la forma del ensamble del prototipo inversor, temperatura ambiente y humedad relativa en la implementación, repercuten en los factores de contribución de fallos, como se revisó en el manual FIDES 2022.

5.2 Conclusiones

- Se obtuvo que las técnicas de modulación implementadas y comparadas resultaron marginalmente iguales y con una diferencia de 0.0044% de tasa de fallos por año.

- Las técnicas de balance generan ventajas y desventajas en términos de balance de energía por celda, THD, eficiencia y número de conmutaciones. Es importante un análisis previo del tipo de técnica de modulación a emplearse y analizar las ventajas y restricciones que presenta.
- El balance energético para la técnica de modulación de balance, se realiza por celda, y no por componente. Como se vio en las mediciones de corrientes y potencia disipada de cada componente, no se tiene la misma potencia disipada en cada componente IGBT de las celdas del inversor.

5.3 Trabajos futuros

Para la continuación de este trabajo de investigación, se puede abordar los siguientes tópicos de estudio:

- Realizar el análisis de sensibilidad para verificar los factores que impactan en el comportamiento obtenido en la implementación de cada DSEP.
- Evaluar aspectos de confiabilidad, eficiencia, THD, tiempos de conducción; usando DSEP de tipo SiC y de tipo Silicio, de tecnología SMD. Usando técnicas de balance energético.
- Realizar una técnica de modulación que realice el balance energético para lograr el balance energético por componente discreto y no por celda, y de esta forma obtener temperaturas balanceadas de los DSEP de las celdas del inversor.

Referencias

- [1] J. Falck, C. Felgemacher, A. Rojko, M. Liserre, and P. Zacharias, "Reliability of Power Electronic Systems: An Industry Perspective," *IEEE Industrial Electronics Magazine*, vol. 12, no. 2, pp. 24-35, 2018, doi: 10.1109/mie.2018.2825481.
- [2] H. Wang and F. Blaabjerg, "Power Electronics Reliability: State of the Art and Outlook," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 9, no. 6, pp. 6476-6493, 2021, doi: 10.1109/jestpe.2020.3037161.
- [3] C. J. I. C. o. E. C. Manivelan and Systems, "A Survey on Multilevel Inverter Topologies and Control Schemes with Harmonic Elimination," pp. 1-7, 2020.
- [4] S. Rahimpour, H. Tarzamani, N. V. Kurdkandi, O. Husev, D. Vinnikov, and F. Tahami, "An Overview of Lifetime Management of Power Electronic Converters," *IEEE Access*, pp. 1-1, 2022, doi: 10.1109/access.2022.3214320.
- [5] Y. Shaoyong, A. Bryant, P. Mawby, X. Dawei, R. Li, and P. Tavner, "An Industry-Based Survey of Reliability in Power Electronic Converters," *IEEE Transactions on Industry Applications*, vol. 47, no. 3, pp. 1441-1451, 2011, doi: 10.1109/tia.2011.2124436.
- [6] M. Benidris, J. Mitra, and S. Elsaiah, "A Method for Reliability Evaluation of Multi-Level Converters," 2012.
- [7] S. B. J. Z. First A. Manyuan Ye, and Third C. Le Chen, Lixuan Kang, Han Wu, Song Li, "Modified modulation strategy with balanced power and switching losses distributed for seven-level cascaded H-bridge inverters," *IEEE Access*, 2019.
- [8] A. Sangwongwanich, M. Novak, S. Sangwongwanich, and F. Blaabjerg, "Reliability of DC-link Capacitors in Three-Level NPC Inverters under different PWM Methods," presented at the 2022 IEEE Applied Power Electronics Conference and Exposition (APEC), 2022.
- [9] G. R. Z. G. Ranjith Kumar†, Jianghua Lu, Wei Chen and Bo Li, "THERMAL ANALYSIS AND RELIABILITY EVALUATION OF CASCADED H-BRIDGE MULTILEVEL PV INVERTER FOR GRID CONNECTED APPLICATIONS," *The Journal of Engineering*, 2017.
- [10] R. G. Hardas, A. P. Munshi, and S. G. Kadwane, "Reliability of different levels of cascaded H-Bridge inverter: An investigation and comparison," presented at the 2014 IEEE International Conference on Advanced Communications, Control and Computing Technologies, 2014.
- [11] F. Richardeau and T. T. L. Pham, "Reliability Calculation of Multilevel Converters: Theory and Applications," *IEEE Transactions on Industrial Electronics*, vol. 60, no. 10, pp. 4225-4233, 2013, doi: 10.1109/tie.2012.2211315.
- [12] A. Bakeer, A. Chub, and Y. Shen, "Reliability Evaluation of Isolated Buck-Boost DC-DC Series Resonant Converter," *IEEE Open Journal of Power Electronics*, vol. 3, pp. 131-141, 2022, doi: 10.1109/ojpe.2022.3157200.
- [13] G. Patrizi *et al.*, "Reliability Prediction of an innovative Power Quality Meter," presented at the 2022 IEEE International Workshop on Metrology for Industry 4.0 & IoT (MetroInd4.0&IoT), 2022.
- [14] M. Catelani, L. Ciani, A. Bartolini, C. Del Rio, G. Guidi, and G. Patrizi, "Reliability Analysis of Wireless Sensor Network for Smart Farming Applications," *Sensors*, vol. 21, no. 22, 2021, doi: 10.3390/s21227683.

- [15] D. U. a. R. Seyezhai, "Reliability Modeling of Multiphase DC–DC Boost Converter," *Springer Proceedings in Energy*, pp. 787-801, 2020.
- [16] S. M and A. K. Parvathy, "Improved reliable multilevel inverter for renewable energy systems," *Indonesian Journal of Electrical Engineering and Computer Science*, vol. 14, no. 3, 2019, doi: 10.11591/ijeecs.v14.i3.pp1141-1147.
- [17] P. I. P. a. D. D. Dankov, "Reliability Analysis of Electronic Circuit of Compact Fluorescent Lamp using Methods MIL-HDBK-217F and FIDES," 2019.
- [18] H. R. Abolfazl Babaei, "An Improved Method for Reliability Calculation of Multilevel Inverters," *5th Conference on Knowledge-Based Engineering and Innovation*, 2019.
- [19] S. Boontua, P. Kongsuk, and V. Kinnares, "Five-level Cascaded Multilevel H-Bridge Inverter for Single-Phase PV Grid-Connected System," presented at the 2021 18th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), 2021.
- [20] G. R. Z. G. Ranjith Kumar†, Jianghua Lu, Wei Chen and Bo Li, "THERMAL ANALYSIS AND RELIABILITY EVALUATION OF CASCADED H-BRIDGE MULTILEVEL PV INVERTER FOR GRID CONNECTED APPLICATIONS," *IET, The Journal of Engineering*, 2022.
- [21] Y. Reyes-Severiano, S. E. De León Aldaco, J. Aguayo Alquicira, L. M. Carrillo-Santos, R. E. Lozoya-Ponce, and J. A. Medrano Hermosillo, "Modification of SPWM Modulating Signals for Energy Balancing Purposes," *Electronics*, vol. 11, no. 18, 2022, doi: 10.3390/electronics11182871.
- [22] V. K. T. Nitin Pawar, and Pallavi Choudekar, "Design of Cascaded H-Bridge Multilevel Inverter," *Springer Nature Singapore Pte Ltd. 2021*, pp. 645-655, 2021.
- [23] A. K. Acharya, K. V. V. S. R. Chowdary, P. K. Sahu, and K. Kumar, "Simulation and Analysis of Single-Phase Cascaded H-Bridge Multilevel Inverter for Solar PV Application," in *Advances in Smart Grid Automation and Industry 4.0*, (Lecture Notes in Electrical Engineering, 2021, ch. Chapter 54, pp. 543-554.
- [24] N. N. a. K. S. C. M. S. Swathy, "Design of Five-Level Cascaded H-Bridge Multilevel Inverter," *Springer Nature Singapore Pte Ltd. 2020*, pp. 65-80, 2020.
- [25] D. N. K. a. P. V. Kishore, "Performance Analysis of Asymmetrical Cascaded H-Bridge Multilevel Inverter Using Multicarrier Pulse-Width Modulation Techniques," *Springer Nature Singapore Pte Ltd. 2020*, pp. 81-90, 2020.
- [26] D. A. G. T. Miss Shilpa N. Dehedkar, "Simulation of Single Phase Cascaded H-Bridge Multilevel Inverters & THD analysis," *Proceedings of 2018 Conference on Emerging Trends and Innovations in Engineering and Technological Research (ICETIETR)*, 2018.
- [27] A. M. Nimmi, "Carrier rotation schemes for equal device conduction periods in Cascaded H-bridge Multilevel Inverter," *2018 International Conference on Power Energy, Environment and Intelligent Control (PEEIC)*, 2018.
- [28] M. G. C. C. Buccella, M. Tinari, C. Cecati, "Seven-level cascaded inverters for Uninterruptible Power Supply (UPS) applications," *IEEE*, 2019.
- [29] A. A. Hanane Katir, Karim Noussi, Ibtissam Lachkar, "Adaptive Backstepping Control Of Cascaded H-Bridge Multilevel DC/AC Converters," *IEEE*, 2019.
- [30] E. A. B. a. D. S. Punithavathani, "REAL TIME GA AND ANN BASED SELECTIVE HARMONIC ELIMINATION IN 9 LEVEL UPS INVERTER," *ICTACT JOURNAL ON SOFT COMPUTING*, vol. 06, 2016.

- [31] B. C. Domínguez, "Inversor multinivel en cascada monofásico con control de balance energético," *Tesis de maestría CENIDET*, November 2020 2020.
- [32] Z. W. Saeed Peyghami, and Frede Blaabjerg, "Reliability Modeling of Power Electronic Converters: A General Approach," *2019 20th Workshop on Control and Modeling for Power Electronics (COMPEL)*, 2019, doi: 10.1109/COMPEL.2019.8769685.
- [33] Y. Song and B. Wang, "Survey on Reliability of Power Electronic Systems," *IEEE Transactions on Power Electronics*, vol. 28, no. 1, pp. 591-604, 2013, doi: 10.1109/tpel.2012.2192503.
- [34] V. Kumar, L. K. Singh, and A. K. Tripathi, "Reliability Prediction Methods for Electronic Devices: A State-of-the-art Review," *IETE Technical Review*, vol. 39, no. 2, pp. 460-470, 2020, doi: 10.1080/02564602.2020.1843552.
- [35] C. McCollin and S. Coleman, "Historical Published Maintenance Data: What Can It Tell Us About Reliability Modelling?," *Quality and Reliability Engineering International*, vol. 30, no. 3, pp. 381-395, 2014, doi: 10.1002/qre.1585.
- [36] D. K. Sakravidia and Y. S. Thakur, "Reliability Prediction Methods for Electronic Devices and Systems A Review," *International Journal of Applied Engineering Research*, vol. 13, no. 17, 2018, doi: 10.37622/ijaer/13.17.2018.13063-13069.
- [37] D. J. Navamani, J. M. Sathik, A. Lavanya, D. Almakhles, Z. M. Ali, and S. H. E. A. Aleem, "Reliability Prediction and Assessment Models for Power Components: A Comparative Analysis," *Archives of Computational Methods in Engineering*, 2022, doi: 10.1007/s11831-022-09806-8.
- [38] L. G. Franquelo, J. Rodríguez, J. I. Leon, S. Kouro, R. C. Portillo, and M. Á. M. J. I. I. E. M. Prats, "The age of multilevel converters arrives," vol. 2, 2008.
- [39] K. K. Gupta, Bhatnagar, P., Vahedi, H., & Al-Haddad, K. , "Carrier based PWM for Even Power Distribution in Cascaded H-bridge Multilevel Inverters within Single Power Cycle," *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, 2016.
- [40] S. Peyghami, Z. Wang, and F. Blaabjerg, "A Guideline for Reliability Prediction in Power Electronic Converters," *IEEE Transactions on Power Electronics*, vol. 35, no. 10, pp. 10958-10968, 2020, doi: 10.1109/tpel.2020.2981933.
- [41] X. Zhang, T. Zhao, W. Mao, D. Tan, and L. Chang, "Multilevel Inverters for Grid-Connected Photovoltaic Applications: Examining Emerging Trends," *IEEE Power Electronics Magazine*, vol. 5, no. 4, pp. 32-41, 2018, doi: 10.1109/mpel.2018.2874509.
- [42] M. Iftikhar, M. Aamir, A. Waqar, Naila, F. Muslim, and I. Alam, "Line-Interactive Transformerless Uninterruptible Power Supply (UPS) with a Fuel Cell as the Primary Source," *Energies*, vol. 11, no. 3, 2018, doi: 10.3390/en11030542.
- [43] S. K. Shahrin Md, Razman Ayop, "Switching Modulation Strategies for Multilevel Inverter," *ELEKTRIKA- Journal of Electrical Engineering* 2021.
- [44] M. İNÇİ, "Performance Evaluation of Multi-carrier PWM Techniques: PD, POD and APOD," *International Journal of Applied Mathematics Electronics and Computers*, vol. 7, no. 2, pp. 38-43, 2019, doi: 10.18100/ijamec.569660.
- [45] D. Krishnachaitanya and C. A, "Quantitative Analysis of Asymmetric Multilevel Inverters With Reduced Device Count From Reliability and Cost Function Perspective—A Review," *IEEE Transactions on Power Electronics*, vol. 36, no. 10, pp. 11068-11086, 2021, doi: 10.1109/tpel.2021.3071375.
- [46] P. D. Saeed Peyghami, Frede Blaabjerg, "System-Level Reliability-Oriented Power Sharing Strategy for DC Power Systems," *IEEE Transactions on Industry Applications*, 2019.

- [47] H. Saeed Peyghami, Pooya Davari, Frede Blaabjerg, "Mission Profile Based System-Level Reliability Analysis in DC Microgrids," *IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS*, 2019.
- [48] H. Wang *et al.*, "Transitioning to Physics-of-Failure as a Reliability Driver in Power Electronics," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 2, no. 1, pp. 97-114, 2014, doi: 10.1109/jestpe.2013.2290282.
- [49] S.-M. Kim, E.-J. Lee, J.-S. Lee, and K.-B. Lee, "An Improved Phase-Shifted DPWM Method for Reducing Switching Loss and Thermal Balancing in Cascaded H-Bridge Multilevel Inverter," *IEEE Access*, vol. 8, pp. 187072-187083, 2020, doi: 10.1109/access.2020.3030261.
- [50] N. Mittal, B. Singh, S. P. Singh, R. Dixit, D. J. n. I. C. o. P. Kumar, Control, and E. Systems, "Multilevel inverters: A literature survey on topologies and control strategies," pp. 1-11, 2012.
- [51] S. A. Gonzalez, S. A. Verne, and M. I. Valla, "Multilevel Converters for Industrial Applications," 2013.
- [52] A. Poorfakhraei, M. Narimani, and A. Emadi, "A Review of Multilevel Inverter Topologies in Electric Vehicles: Current Status and Future Trends," *IEEE Open Journal of Power Electronics*, vol. 2, pp. 155-170, 2021, doi: 10.1109/ojpe.2021.3063550.
- [53] M. Malinowski, K. Gopakumar, J. R. Rodríguez, and M. A. J. I. T. o. I. E. Pérez, "A Survey on Cascaded Multilevel Inverters," vol. 57, pp. 2197-2206, 2010.
- [54] A. Noman, A. A. Al-Shamma'a, K. Addoweesh, A. Alabduljabbar, and A. Alolah, "Cascaded Multilevel Inverter Topology Based on Cascaded H-Bridge Multilevel Inverter," *Energies*, vol. 11, no. 4, 2018, doi: 10.3390/en11040895.
- [55] B. W. a. M. Narimani., "Cascaded H-Bridge Multilevel Inverters," *High-Power Converters and AC Drives*, T. I. o. E. a. E. Engineers, Ed., Second Edition ed.: John Wiley & Sons, Inc, 2016.
- [56] X. Guo, X. Wang, C. Wang, Z. Lu, C. Hua, and F. Blaabjerg, "Improved Modulation Strategy for Single-Phase Cascaded H-Bridge Multilevel Inverter," *IEEE Transactions on Power Electronics*, vol. 37, no. 3, pp. 2470-2474, 2022, doi: 10.1109/tpel.2021.3109982.
- [57] R. A. V. Méndez, "Análisis de un Convertidor Multinivel en Cascada con Tolerancia a Fallas Empleando Control PWM Vectorial," CENIDET, 2015.
- [58] *STGB7NC60HD*, 2012.
- [59] ABB, "Voltage ratings of high power semiconductors," *Application Note 5SYA 2051*.
- [60] Toshiba, "IGBTs (Insulated Gate Bipolar Transistor)," vol. Application Note, 2022.
- [61] E. Noorsal, A. Rongi, I. R. Ibrahim, R. Darus, D. Kho, and S. Setumin, "Design of FPGA-Based SHE and SPWM Digital Switching Controllers for 21-Level Cascaded H-Bridge Multilevel Inverter Model," *Micromachines (Basel)*, vol. 13, no. 2, Jan 25 2022, doi: 10.3390/mi13020179.
- [62] S. E. De Leon-Aldaco, H. Calleja, and J. Aguayo Alquicira, "Reliability and Mission Profiles of Photovoltaic Systems: A FIDES Approach," *IEEE Transactions on Power Electronics*, vol. 30, no. 5, pp. 2578-2586, 2015, doi: 10.1109/tpel.2014.2356434.
- [63] I. p. l. M. d. Risques, "Reliability Methodology for Electronic Systems," 2022. [Online]. Available: www.fides-reliability.org.
- [64] Reliasoft. "Lambda Predict." <https://www.hbkworld.com/en/products/software/analysis-simulation/reliability/lambda-predict-standard-based-reliability-predictions-software> (accessed 2023).



- [65] S. E. D. L. Aldaco, "Optimización de la Confiabilidad de un Convertidor Electrónico de Potencia Basándose en el Perfil de Misión," Doctorado, Centro Nacional de Investigación y Desarrollo Tecnológico, 2016.
- [66] A. K. LODHWAL, "Latest Trends in Industrial Uninterruptible Power Supply," *IRE Journals*, 2018.
- [67] A. E. I. Inc, "Interpretation of MTBF - Application Note AN1204."
- [68] J. V. Rao and A. Mahesh, "Hardware implementation of carrier rotation strategy for Cascaded H-bridge multilevel inverters," *2017 International Conference on Computing, Communication and Automation (ICCCA)*, pp. 1578-1583, 2017.

Anexos

A Simulación de las dos técnicas de modulación del caso de estudio

A.1 Técnica de modulación APOD PWM

Técnica de modulación APOD-PWM

La técnica de modulación APOD PWM es una técnica que pertenece a la técnica de desplazamiento de nivel, del inglés “Level-Shifted PWM” donde las portadoras están dispuestas en fases opuestas alternadas [43, 44] como se ilustra en la figura A1.

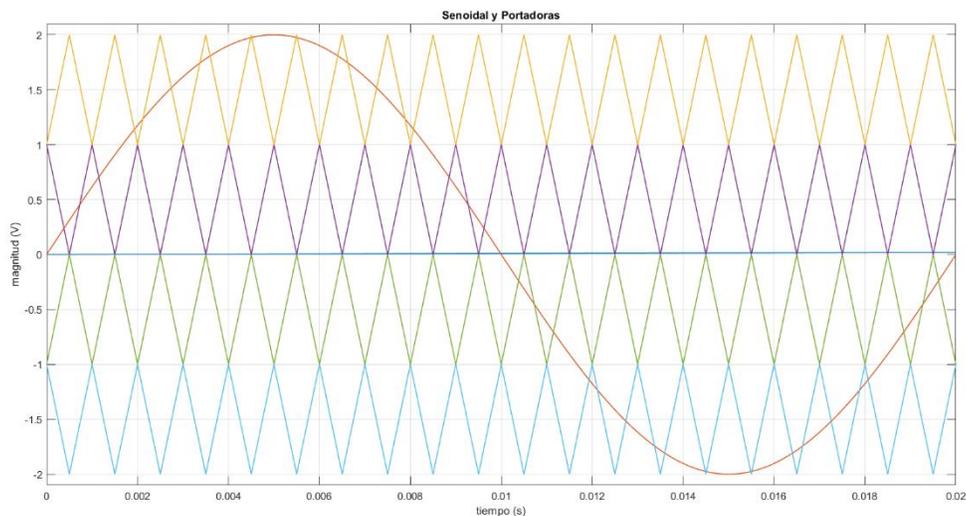


Fig. A1. Disposición de las portadoras para inversor de cinco niveles de la técnica APOD-PWM a $f_p = 1 \text{ kHz}$.

Simulación de la técnica APOD-PWM en Simulink

El diagrama a bloques para generar las señales portadoras y la señal moduladora de la técnica APOD-PWM se presenta en la figura A2. En donde se obtienen los pulsos de comando positivos y complementarios para los interruptores del inversor.

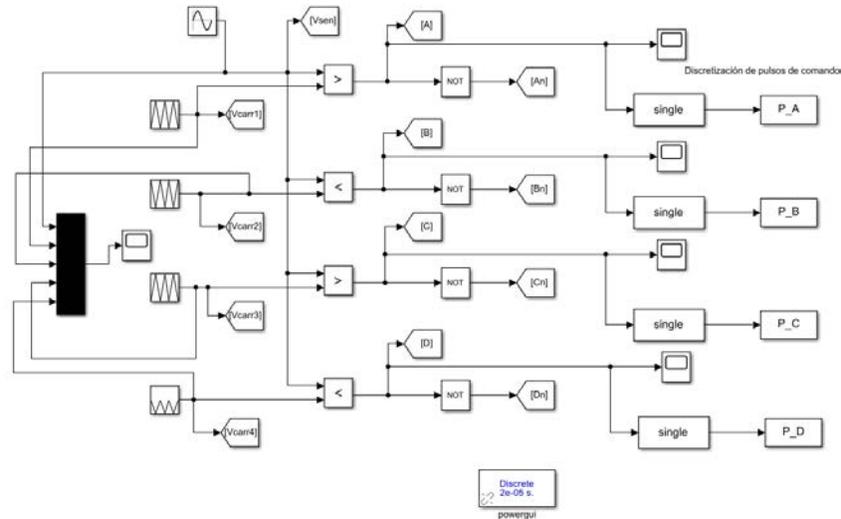


Fig. A2 Diagrama a bloques en Simulink APOD-PWM.

El diagrama del inversor multinivel utilizado para las dos técnicas de modulación se muestra en la figura A3. Donde se tienen las dos fuentes de CD simétricas y la carga resistiva en la salida.

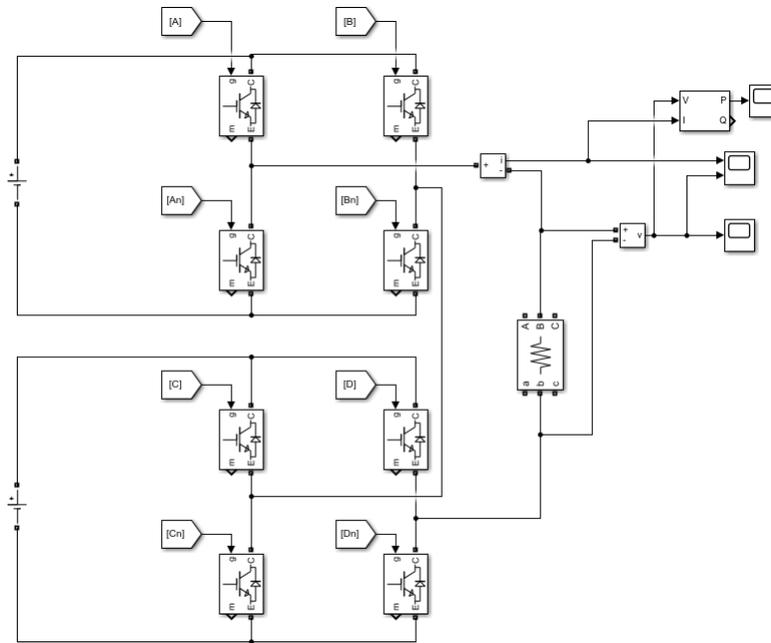


Fig. A3. Inversor multinivel con carga resistiva.

Las señales de las portadoras con la moduladora que se obtienen, se muestran en la figura A4.

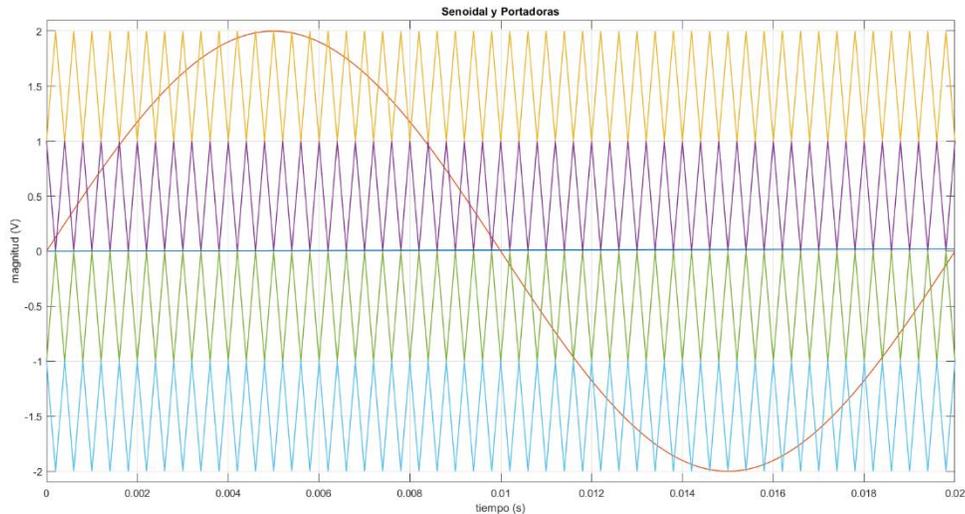


Fig. A4. Señales portadoras a 2.5 kHz y moduladora a 50 Hz.

A.2 Técnica de modulación PWM Rotativo

Técnica de modulación PWM rotativo

La figura A5 ilustra la disposición de las señales portadoras y moduladora de la técnica enfocada en realizar el balance energético en las celdas del inversor multinivel. Las señales se encuentran desplazadas en nivel ya que es una variante de la técnica LS-PWM. Las señales portadoras se van comparando con la señal moduladora en diferentes niveles según el número de niveles y celdas del inversor para lograr la distribución de los pulsos de conmutación en las celdas del inversor [27, 68].

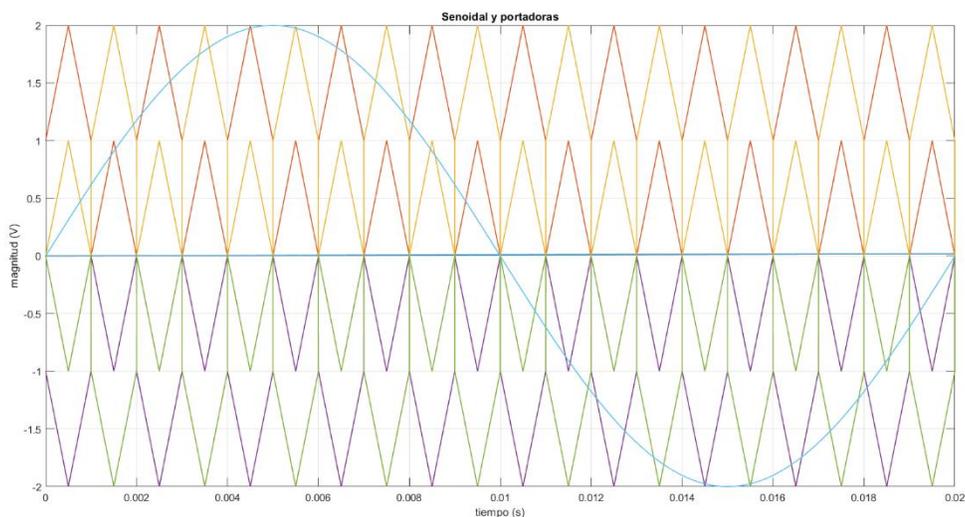


Fig. A5. Disposición de las portadoras para inversor de cinco niveles de la técnica PWM Rotativo a $f_p = 1 \text{ kHz}$.

Simulación de la técnica PWM rotativo en Simulink

El diagrama a bloques para generar las señales portadoras y la señal moduladora de la técnica PWM rotativo se presenta en la figura A6. En donde se obtienen los pulsos de comando positivos y complementarios para los interruptores del inversor.

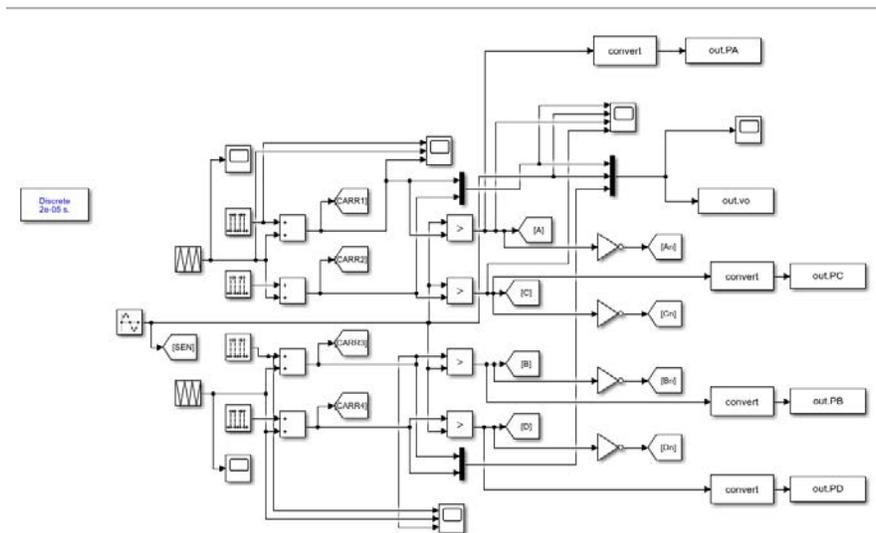


Fig. A6. Diagrama a bloques en Simulink PWM rotativo.

Las señales de las portadoras con la moduladora que se obtienen, se muestran en la figura A7.

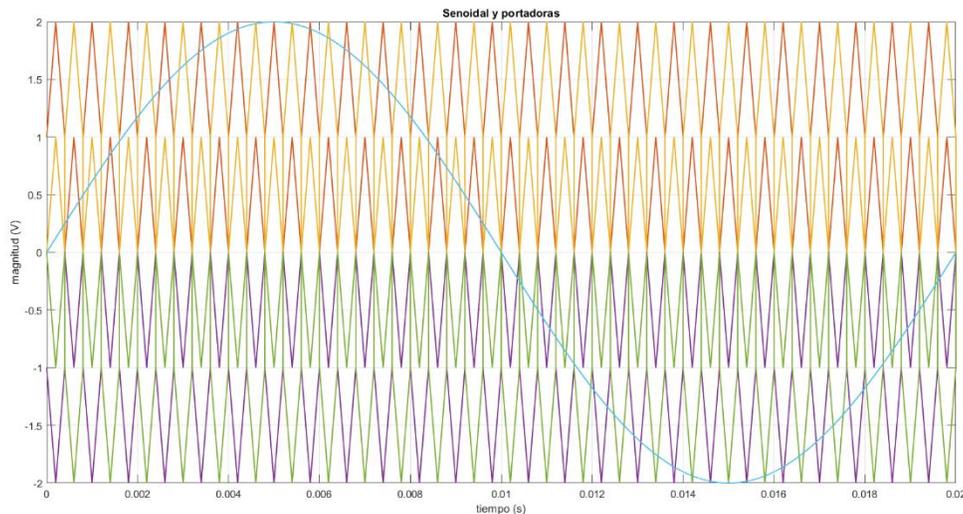


Fig. A7. Señales portadoras a 2.5 kHz y moduladora a 50 Hz.

B Diseño térmico

Cálculo de pérdidas del IGBT

Pérdidas de conducción

$$P_{Ton} = V_{ce} \times I_C \times D$$

$$P_{Ton} = 1.7 V \times 4 A \times 0.5$$

$$P_{Ton} = 3.4 W$$

Pérdidas por conmutación

$$P_{Sw} = P_{on} + P_{off}$$

$$P_{Sw} = (E_{on} + E_{off}) \times f_{Sw}$$

$$P_{Sw} = (140 \mu J + 215 \mu J) \times 2.5 kHz$$

$$P_{Sw} = (140 \mu J + 215 \mu J) \times 2.5 kHz$$

$$P_{Sw} = 0.89 W$$

Pérdidas del diodo en conducción

$$P_{Don} = V_{FD} \times I_{FD} \times (1 - D) + E_{rr} \times f_{Sw}, \text{ pero } E_{rr} = V_r \times Q_{rr}$$

$$P_{Don} = 1.1 V \times 4 A \times (1 - 0.5) + (120 V \times 98 nC) \times 2.5 kHz$$

$$P_{Don} = 2.2 \text{ W}$$

Las pérdidas totales para un dispositivo IGBT son:

$$P_T = P_{Ton} + P_{Sw} + P_{Don} = 3.4 \text{ W} + 0.89 \text{ W} + 2.2 \text{ W}$$

$$P_T = 6.49 \text{ W}$$

Cálculo del disipador

$R_{th_{j-c}} = 1.56 \text{ }^\circ\text{C/W}$ de la hoja de datos.

$$R_{th_{grasa}} = 0.98 \text{ }^\circ\text{C/W}$$

$$R_{th_{mica}} = 0.167 \text{ }^\circ\text{C/W}$$

$$R_{th_{dis}} = 12 \text{ }^\circ\text{C/W}$$

$$R_{th_{j-A}} = 17.147 \text{ }^\circ\text{C/W}$$

Partiendo de la potencia disipada,

$$P_D = \frac{T_j - T_a}{R_{th}}$$

Donde,

$$R_{th} = R_{th_{eq}} + R_{th_{dis}}$$

$$R_{th_{eq}} = R_{th_{j-c}} + R_{th_i}$$

$R_{th_i} = R_{th_{grasa}} + R_{th_{mica}}$ es la capa de aislamiento entre el metal del IGBT y el disipador.

Entonces para la resistencia térmica del disipador,

$$P_D = \frac{T_j - T_a}{R_{th_{eq}} + R_{th_{dis}}}$$

$$R_{th_{eq}} = R_{th_{j-c}} + R_{th_{grasa}} + R_{th_{mica}} = 1.56 \text{ }^\circ\text{C/W} + 0.98 \text{ }^\circ\text{C/W} + 0.167 \text{ }^\circ\text{C/W}$$

$$R_{th_{eq}} = 2.7 \text{ }^\circ\text{C/W}$$

$$R_{th_{dis}} = \frac{T_j - T_a - P_D \times R_{th_{eq}}}{P_D}$$

La resistencia térmica del disipador es:

$$R_{th_{dis}} = \frac{125 \text{ }^\circ\text{C} - 25 \text{ }^\circ\text{C} - 6.49 \text{ W} \times 2.7 \text{ }^\circ\text{C/W}}{6.49 \text{ W}} = 12.7 \text{ }^\circ\text{C/W}$$

Las características del disipador seleccionado se muestran a continuación:

SERIES SPECIFICATIONS					
Heatsink Part Number	For Package Type	Ohmite Resistor Series	Surface Area (in ²)	Weight	Thermal Resistance*
WA-T220-101E WV-T220-101E	TO-220	TBH25, TCH35	6.5	0.35 oz/10g	Rs-a=12°C/W Rs-a=13°C/W
WA-T247-101E WV-T247-101E	TO-247	TEH70, TEH100	8.4	0.42 oz/12g	Rs-a=11°C/W Rs-a=12°C/W
WA-T264-101E WV-T264-101E	TO-264	TFH85	8.4	0.42 oz/12g	Rs-a=11°C/W Rs-a=12°C/W
WA-DT2-101E† WV-DT2-101E†	TO-220 & TO-247	TBH25, TCH35, TEH70, TEH100	15.1	0.79 oz/22g	Rs-a=7°C/W Rs-a=8°C/W

*Natural convection at 10W heat dissipation †Discontinued



C Diseño PCB del inversor

C.1 Diseño de PCB del inversor multinivel

Se diseñaron las tarjetas PCB por etapas. Se tiene la etapa de potencia ilustrada en la figura C1. Se tiene el generador de tiempos muertos como se ve la figura C2 y la tarjeta controladora de compuerta en la figura C3.



Fig. C1. Etapa de potencia.

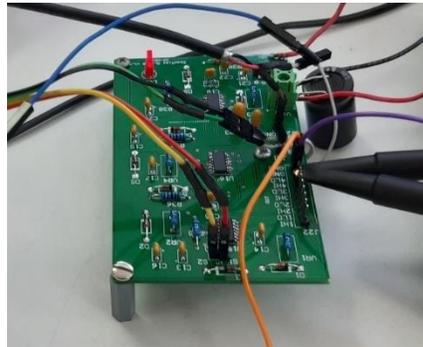


Fig. C2. PCB generador de tiempos muertos.

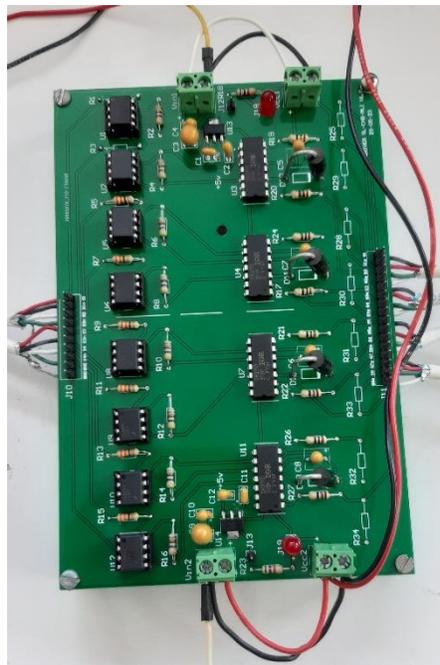


Fig. C3. Controlador de compuerta

D Factores físicos de FIDES para estimación de confiabilidad

Ámbitos de aplicación

Se propone un ámbito de aplicabilidad para cada uno de los factores físicos abordados por el método FIDES. Los factores físicos en cuestión son:

- Temperatura
- Ciclos térmicos

- Humedad
- Vibración

En general, una predicción de confiabilidad es aplicable solo en el ámbito medio ambiental para el cual el componente está cualificado. Los ámbitos de aplicabilidad se definen sobre una base teórica. El uso de la metodología dentro de estos ámbitos no ofrece garantía alguna en cuanto al resultado. A continuación, se describen estos factores físicos.

Temperatura (Esfuerzo térmico y termo eléctrico)

La ecuación de Arrhenius es usada para modelar la aceleración de ciertos mecanismos de falla debido a la temperatura.

Los mecanismos de fallos activados por el funcionamiento eléctrico de los componentes suelen tomarse en cuenta teniendo en cuenta la disipación térmica en el cálculo de la temperatura de aplicación.

El factor de aceleración es escrito como sigue:

$$AF = \left(\frac{1}{S_{Reference}} \times \frac{V_{Applied}}{V_{Rated}} \right)^p \times e^{11604 \times E_a \times \left[\frac{1}{273 + T_0} - \frac{1}{273 + T_{Ambient}} \right]}$$

Donde:

$T_{Ambient}$ Temperatura de operación

T_0 Temperatura de referencia

$V_{Applied}$ voltaje de operación

V_{Rated} Voltaje nominal

$S_{Reference}$ Nivel de referencia para esfuerzo eléctrico.

p Potencia de aceleración para esfuerzo eléctrico

El valor de la energía de activación E_a depende de la tecnología considerada.

Ciclos térmicos (Esfuerzos termo-mecánicos)

Este tipo de esfuerzo está asociado con los ciclos de temperatura a los que es sometido el componente, ya sea en operación o en modo reposo, considerando las variaciones de temperatura relacionado a su operación (encendido/apagado, en particular) y variaciones en su entorno (día/noche, por ejemplo).

La ecuación de Norris-Landzberg es usada para modelar la aceleración del mecanismo de fatiga debido a la variación térmica.

El factor de aceleración es escrito como sigue:

$$AF = \left(\frac{24}{N_0} \times \frac{N_{Cy}}{t_{phase}} \right) \times \left(\frac{\min(\theta_{Cy}, 2)}{\min(\theta_0, 2)} \right)^p \times \left(\frac{\Delta T_{Cycling}}{\Delta T_0} \right)^m \times e^{\frac{E_a}{KB} \times \left[\frac{1}{273 + T_0 + \Delta T_0} - \frac{1}{T_{max-cycling} + 273} \right]}$$

Donde:

N_{Cy}	Número de ciclos
N_0	Número de referencia de ciclos
t_{phase}	Duración de la fase
θ_{Cy}	Duración del ciclo en horas
θ_0	Duración del ciclo de referencia
$\Delta T_{Cycling}$	Amplitud térmica del ciclo
ΔT_0	Amplitud térmica del ciclo de referencia
E_a	Energía de activación
KB	Constante de Boltzman (8.617×10^{-5} eV/K)
$T_{max-cycling}$	La temperatura máxima alcanzada durante el ciclo
T_0	Temperatura de referencia
m	Coeficiente de fatiga, $m=1.9$
p	Aceleración de potencia del factor de duración. ($p=1/3$)

Humedad relativa

La humedad relativa (expresada en %) es la relación entre la presión del vapor de agua contenido en el aire y la presión de vapor saturante contenido en el aire y la presión de vapor saturante.

La ecuación de Peck's es usada para modelar la aceleración ejercida sobre determinados mecanismos de fallo por la combinación de la humedad relativa y temperatura.

$$AF = \left(\frac{RH_{Ambient}}{RH_0} \right)^p \times e^{\frac{E_a}{KB} \times \left[\frac{1}{273+T_0} - \frac{1}{273+T_{Ambient}} \right]}$$

Donde:

$RH_{Ambient}$ Humedad relativa del ambiente considerada

RH_0 Humedad relativa de referencia

$T_{Ambient}$ Temperatura ambiente considerada

T_0 Temperatura de referencia

E_a Energía de activación

KB Constante de Boltzman (8.617×10^{-5} eV/K)

p Aceleración de potencia para este esfuerzo.

Amplitud de vibración (Esfuerzo mecánico)

La ecuación de Basquin es usada para tomar en cuenta del hecho que como la amplitud de vibración incrementa, el riesgo de fallo en las tarjetas de circuitos y componentes, también se incrementa.

En algunos casos, las vibraciones revelan la debilidad como, por ejemplo, juntura de soldaduras, rupturas en partes y problemas de adherencia en la interfaz.

El factor de aceleración para este mecanismo de falla queda definido como:

$$AF = \left(\frac{G_{RMS}}{G_{RMS0}} \right)^p$$

Donde:

G_{RMS} Amplitud cuadrática media en el ambiente considerado

G_{RMS0} Amplitud de vibración de referencia

p Aceleración de potencia para este esfuerzo.

Esfuerzo químico

El estrés químico se modela cualitativamente; no existe un modelo físico para este tipo de estrés. En algunos modelos, el esfuerzo químico se convierte en un factor de aceleración de otros esfuerzos físicos.

La contribución química a la fiabilidad del producto se expresa a través de cuatro factores relacionados con el uso del producto:

- En su ambiente:
 - Salinidad ambiental
 - Contaminación ambiental
- En su sistema
 - Contaminación local dentro del sistema
 - Nivel de protección del producto

E Factores FIDES

Tabla E1 Perfil de misión del inversor para Jiutepec

Fase	Horas calendario (Hr)	Temperatura y humedad			Ciclos de temperatura			
		Encendido/ Apagado	Temperatura ambiente (°C)	Humedad relativa (%)	ΔT (°C)	Ciclos por año	Duración del ciclo (Hr)	Máxima temperatura durante el ciclo (°C)
No operativa 1	3650	Apagado	19.5	65	7	365	10	23
Operativa	1460	Encendido	30	49	7	365	4	30
No operativa 2	3650	Apagado	24.5	53	11	365	10	30

Tabla E2 Consideraciones para los niveles de estrés del inversor

Mecánico	Químico				Inducido
Vibraciones aleatorias (Grms)	Contaminación salina	Contaminación ambiental	Contaminación de la aplicación	Nivel de protección	π_{app}
0	baja	Moderada	Moderada	No hermético	3.1576

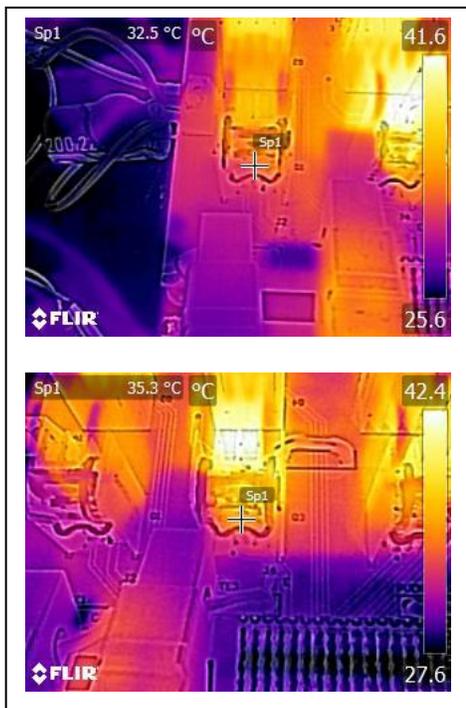
F Mediciones del banco de pruebas

F.1 Temperaturas promedio de los componentes IGBT del inversor multinivel.

Técnica APOD PWM a 150 W								
	S1	S3	S2	S4	S5	S7	S6	S8
T	32.50	35.30	32.50	33.40	33.80	32.50	32.60	33.60

Técnica PWM Rotativo a 150 W								
	S1	S3	S2	S4	S5	S7	S6	S8
T	30.30	32.50	31.70	34.20	32.50	31.0	32.70	32.10

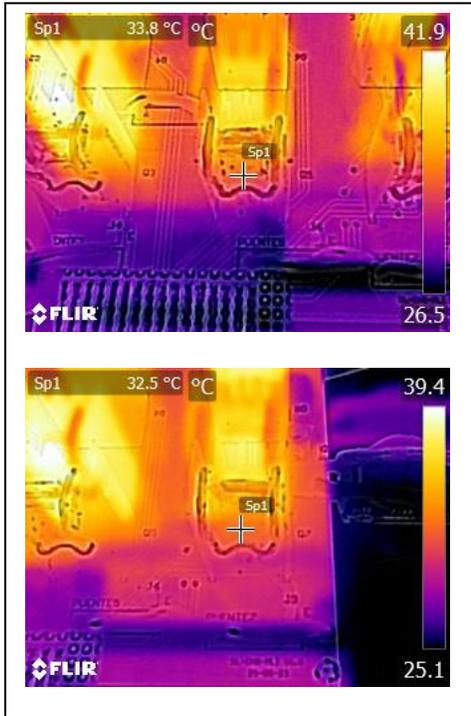
Capturas de APOD-PWM:



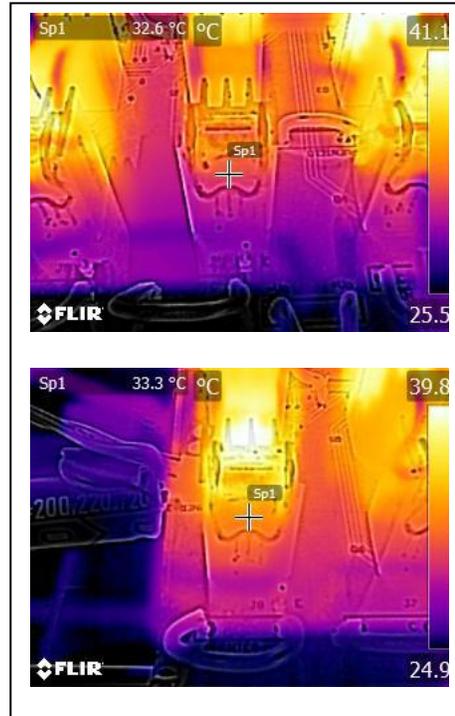
S1 Y S3 Denotado como pierna A



S2 Y S4 Denotado como pierna B



S5 Y S7 Denotado como pierna C



S6 Y S8 Denotado como pierna D

Capturas de PWM Rotativo:



S1 Y S3 Denotado como pierna A



S2 Y S4 Denotado como pierna B



S5 Y S7 Denotado como pierna C



S6 Y S8 Denotado como pierna D

F.2 Corrientes en los dispositivos IGBT

• Técnica APOD-PWM

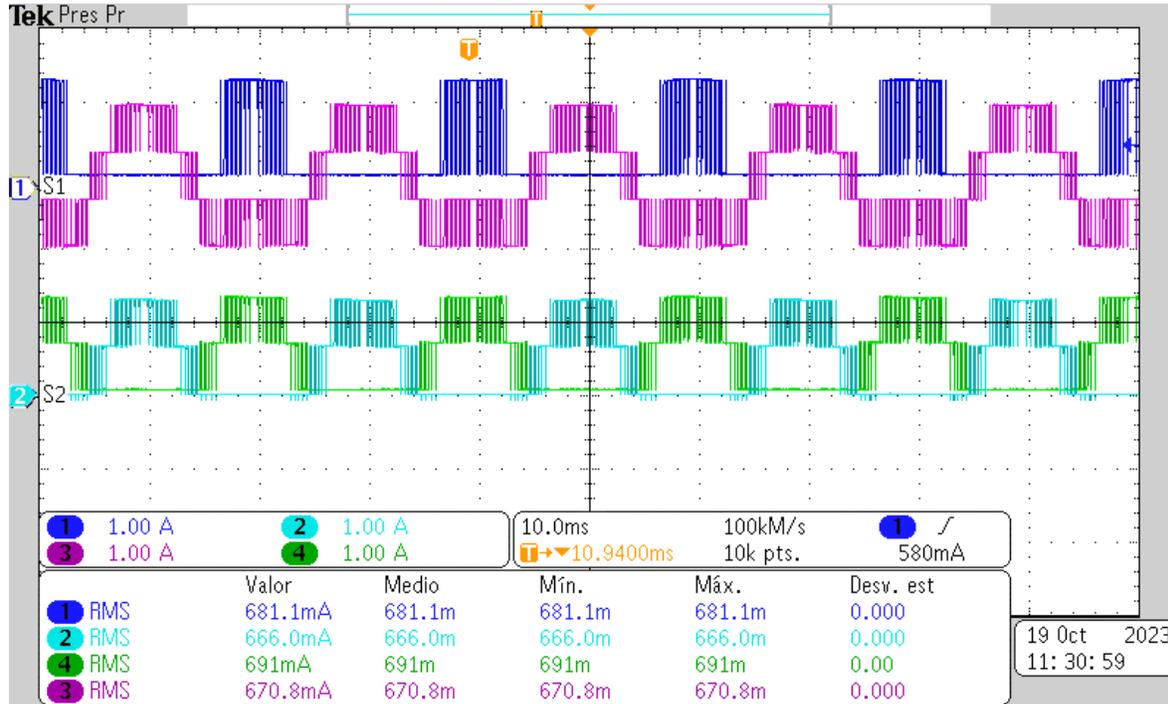


Fig. F1 Corrientes S1 a S4.

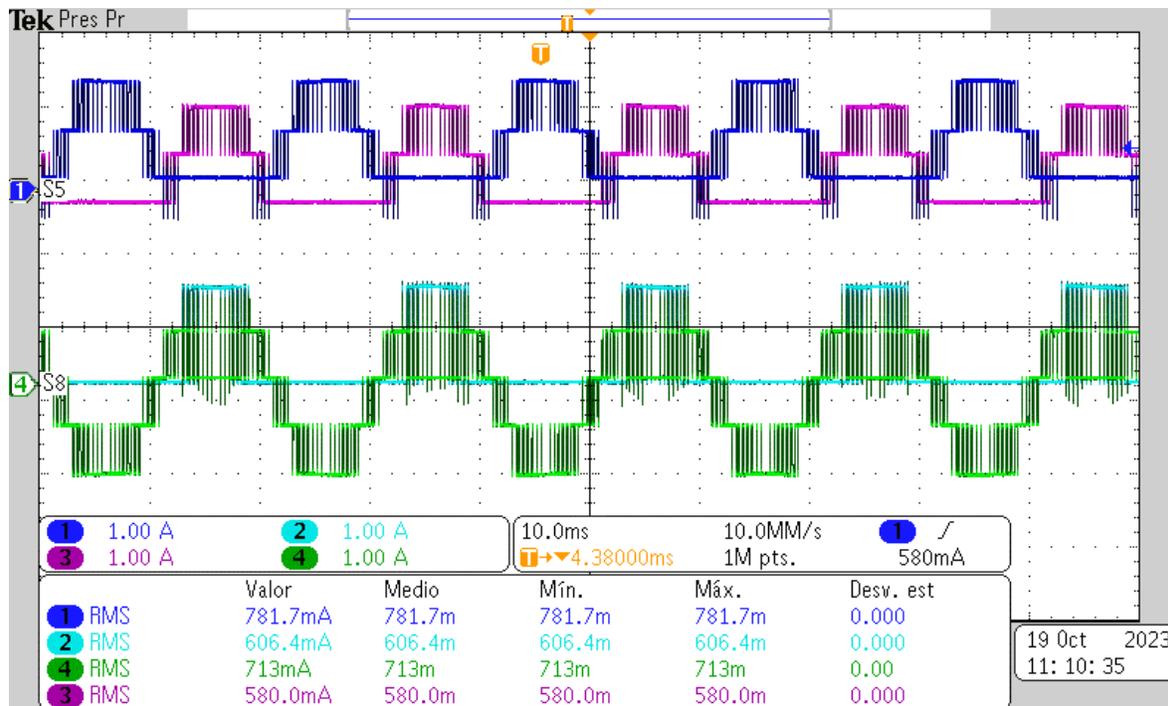


Fig. F2 Corrientes S5 a S8.

• Técnica PWM Rotativo

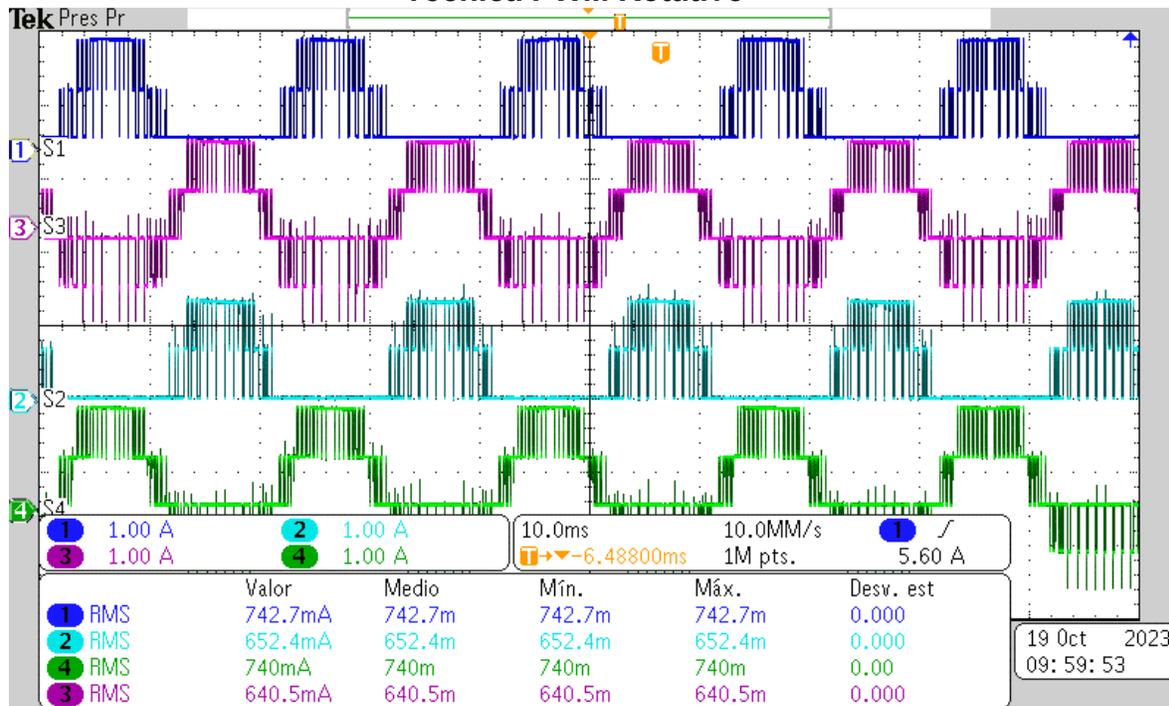


Fig. F3 Corrientes S1 a S4.

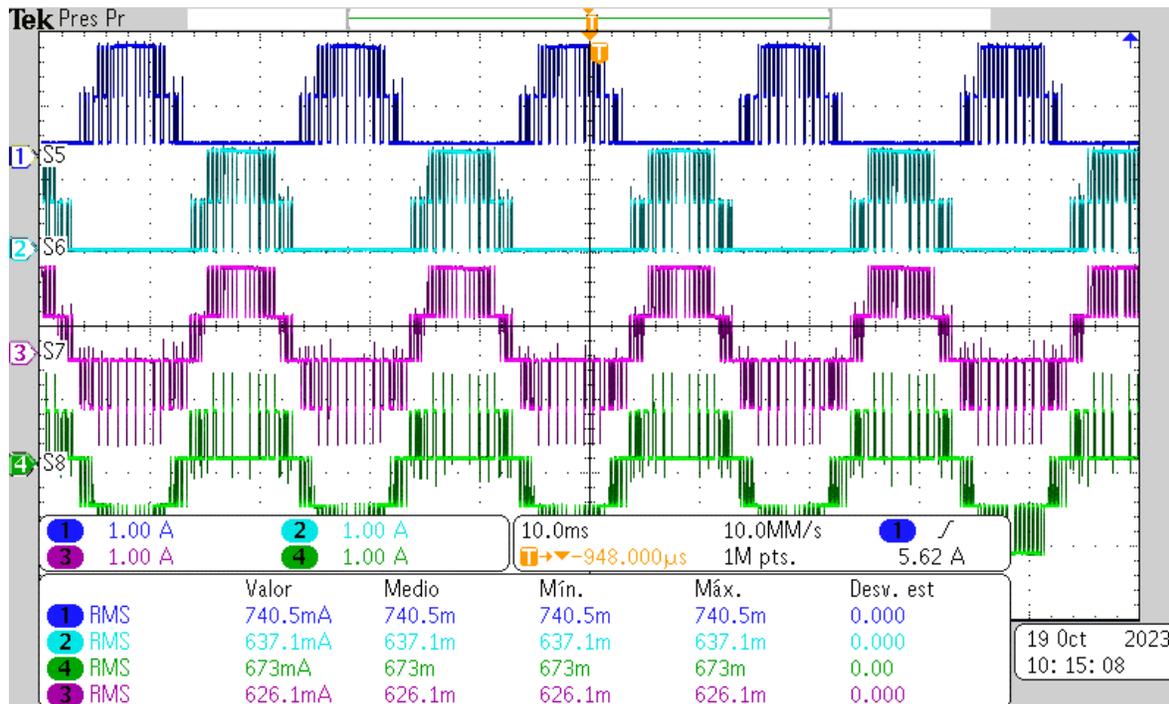


Fig. F4 Corrientes S5 a S8.

F.3 Tabla de datos recabados

Tabla F3. Datos recabados del banco de pruebas

		S1	S3	S2	S4	S5	S7	S6	S8	Temp. ambiente	Humedad relativa
APOD-PWM	T	32.50	35.30	32.50	33.40	33.80	32.50	32.60	33.60	26.00	47.00
	V	108.00	108.00	108.00	108.00	108.00	108.00	108.00	108.00		
	I	0.68	0.67	0.67	0.69	0.78	0.58	0.61	0.71		
	Vce	1.70	1.70	1.70	1.70	1.70	1.70	1.70	1.70		
	PD	1.16	1.14	1.13	1.17	1.33	0.99	1.03	1.21		
PWM-Rotativo	T	30.30	32.50	31.70	34.20	32.50	31.00	32.70	32.10	24.00	49.00
	V	110.00	110.00	110.00	110.00	110.00	110.00	110.00	110.00		
	I	0.74	0.64	0.65	0.74	0.74	0.63	0.64	0.67		
	Vce	1.70	1.70	1.70	1.70	1.70	1.70	1.70	1.70		
	PD	1.26	1.09	1.11	1.26	1.26	1.06	1.08	1.14		