



SAN LUIS POTOSÍ, S. L. P., A 17 DE MAYO DE 2024
OFICIO: DEPI/027/2024
ASUNTO: AUTORIZACIÓN DE IMPRESIÓN

CESAR OLIMPO NORIEGA CABRERA
ALUMNO DEL PROGRAMA DE MAESTRÍA EN ING. ELECTRÓNICA
PRESENTE.

El que suscribe, Jefe de la División de Estudios de Posgrado e Investigación, por este medio me permito comunicar a Usted que se autoriza la impresión de su trabajo de tesis titulado: **"TRANSMISIÓN DE DATOS POR MODULACIÓN ORTOGONAL DENTRO DE FRECUENCIA MODULADA"**, para que con ello pueda usted continuar con los trámites para la obtención de su grado de Maestro en Ingeniería Electrónica.

Lo anterior de conformidad con el dictamen emitido favorablemente por los integrantes del H. Jurado Revisor, integrado por:

SAÚL ALMAZÁN CUÉLLAR
Presidente
EFRÉN FLORES GARCÍA
Secretario
RAMÓN DÍAZ DE LEÓN ZAPATA
Vocal Propietario
JOSÉ VULFRANO GONZÁLEZ FERNÁNDEZ
Vocal Suplente

ATENTAMENTE,
Excelencia en Educación Tecnológica®
Con tecnología y espíritu una patria forjaré®

MIGUEL ÁNGEL MOTA VELÁZQUEZ
JEFE DEL DEPTO. DE LA DIVISIÓN DE
ESTUDIOS DE POSGRADO E INVESTIGACIÓN



INSTITUTO TECNOLÓGICO
DE SAN LUIS POTOSÍ
DIVISIÓN DE ESTUDIOS DE
POSGRADO E INVESTIGACIÓN

C.c.p. Archivo



INSTITUTO TECNOLÓGICO DE SAN LUIS POTOSÍ



TESIS

**“TRANSMISION DE DATOS POR MODULACION
ORTOGONAL DENTRO DE FRECUENCIA MODULADA”**

Presenta:

ING. CESAR OLIMPO NORIEGA CABRERA

Director de tesis:

DR. SAÚL ALMAZÁN CUÉLLAR

Soledad de Graciano Sánchez, S.L.P. MAYO, 2024

RESUMEN

En este estudio se pretende investigar a fondo el sistema de transmisión de una señal de audio de alta definición por medio de la señal en Frecuencia modulada de la banda comercial que va de los 88.5Mhz hasta los 108Mhz, con la finalidad de diseñar un sistema propio en México, esto derivado de la necesidad de los empresarios Mexicanos de la radio y televisión de tener operando todas las estaciones de radio del país en alta definición, al momento se tienen pocas usando el sistema IBOC (In Band On Channel), por sus siglas en inglés, y es un sistema desarrollado por la industria norteamericana que para ser usada aquí en México es necesaria la adquisición de varias licencias, eso encarece el sistema y de ahí se deriva el que para el industrial no es redituable.

INTRODUCCION

En sus inicios la radio frecuencia inventada por el físico italiano Guillermo Marconi en el año 1901, a partir de ahí iniciaba la era de las comunicaciones, aunque fue un gran invento ya que por esa banda se escuchaban las noticias más importantes como lo fue la segunda guerra mundial, lo fue también para la difusión musical, fue entonces cuando en 1933 nace la radiodifusión en frecuencia modulada "FM", de ahí en adelante la búsqueda de las grandes mentes a nivel mundial buscaran la alta fidelidad, la carrera por lograr tal objetivo aún no termina, hasta el momento lo más cercano a la calidad de audio de origen es la radio digital también conocida como HDRadio, los primeros en lanzarla fue Europa, los estados unidos no esperaron mucho, inmediatamente sacan el proyecto Eureka que fue propuesto para ser usado por la industria de la radio Mexicana, por motivos que aún se desconocen fue rechazado el proyecto aquí en México, hoy en día el formato de transmisión HDRadio es llamado In Band On Channel(IBOC), por sus siglas en inglés, este método de modulación utiliza la multiplexación por división de frecuencias ortogonales (OFDM).

Índice general

Índice de figuras

Índice de tablas

Índice de diagramas

Tabla de acrónimos y abreviaciones

CAPITULO 1 PLANTEAMIENTO DEL PROBLEMA

- 1.1 Descripción de la HD radio.**
- 1.2 Planteamiento del problema.**
- 1.3 Hipótesis.**
- 1.4 Metodología.**

CAPITULO 2 DESCRIPCION DEL SISTEMA

- 2.1 Descripción del sistema.**
- 2.2 Subsistema de transmisión de RF.**
- 2.3 Subsistema de multiplexación de transporte y servicio**
- 2.4 Subsistemas de entrada de audio y datos.**
 - 2.4.1 Entrada de audio.**
 - 2.4.2 Entrada de datos.**
 - 2.4.3 Entrada de datos de servicio de programa (PSD).**
 - 2.4.4 Entradas de servicio de información de la estación.**
 - 2.4.5 Otras entradas de datos.**

CAPITULO 3 CARACTERIZTICAS DEL SISTEMA DE TRANSMISION DE RF.

- 3.1 Características del sistema de transmisión de RF.**
- 3.2 Características de transmisión.**
- 3.3 Interfaz de capa 1.**
- 3.4 Canales lógicos.**
- 3.5 Codificación de canales.**
- 3.6 Scrambling.**
- 3.7 Codificación de canales.**

CAPITULO 4 TRANSMISION

4.1 Descripción.

CAPITULO 5 DESARROLLO

5.1 Teoría de operación.

5.2 Diseño de los circuitos involucrados.

5.2.1 Generador estéreo analógico.

5.2.2 Generador de subportadoras ortogonales moduladas.

5.2.3 Amplificador de RF

5.2.4 Desarrollo del generador ortogonal.

5.3 Uso de periféricos en el sistema.

CAPITULO 6 EVALUACION NUMERICA CON MATLAB

6.1 Modulación por cuadratura de amplitud.

6.2 Espacio temporal.

6.3 Evaluación numérica.

CAPITULO 7 DISEÑO DE GENERADOR ORTOGONAL

7.1 Diseño del circuito generador de OFDM.

CAPITULO 8 PRUEBAS

8.1 Descripción del sistema.

8.2 Generador estéreo.

8.3 Espectro radioeléctrico.

8.4 Portadora principal sin componentes.

8.5 Inserción de audio.

8.6 Señal de FM en 16QAM.

8.7 Arranque del sistema.

8.8 Configuración de arranque del DSP.

8.9 Pruebas iniciales.

Resumen.

Índice de figuras.

Figura 1. Ancho de banda de audio en la FM análoga.

Figura 2. Ancho de banda de audio de un disco compacto

Figura 3. Implementación de banda FM del estándar de radio digital

NRSC-5 IBOC.

Figura 4. Diagrama de bloques del subsistema de transmisión de RF.

Figura 5. Diagrama de bloques funcionales de la interfaz FM air con detalles de flujo de datos ilustrados.

Figura 6. Diagrama de bloques conceptual entrelazado.

Figura 7. Diagrama conceptual de procesamiento de control del sistema

Figura 8. Diagrama de bloques conceptual de mapeo de subportadoras OFDM.

Figura 9. Diagrama de bloques funcional del subsistema de transmisión híbrido/ híbrido extendido.

Figura 10. Límites de emisión y ruido de la forma de onda híbrida NRSC-5 FM.

Figura 11. Límites de emisión y ruido de forma de onda totalmente digital NRSC-5.

Figura 12. Mapa de tiempos de los relojes de sincronía.

Figura 13. Puerto de entrada de audio digital del DSP.

Figura 14. Programador emulador XDS100.

Figura 15. Arquitectura interna del ESP32.

Figura 16. Pcb del ESP32.

Figura 17. Modulador QAM.

Figura 18. Constelación 16QAM rectangular.

Figura 19. Espacio temporal $h(t)$

Figura 20. Transformada de Fourier desplazada en $e^{j2\pi\frac{1}{\tau}t}$

Figura 21. Subportadoras ortogonales.

Figura 22. Sumatoria de senos cardinales desplazados en frecuencia.

Figura 23. Diagrama completo del generador OFDM.

Figura 24. Modos de interconexión entre el oscilador y el DSP.

Figura 25. Interconexión del JTAG con el DSP.

Figura 26. PCB del sistema completo generador ortogonal.

Figura 27. Manufactura del PCB.

Figura 28. Tarjeta DSP nuevo diseño.

Figura 29. Tarjeta generadora de señal de FM.

Figura 30. Espectro vacío para la frecuencia de 96.1 MHz.

Figura 31. Portadora de 96.1 MHz sin componentes.

Figura 32. Portadora de 96.1MHz con sus señales L-R, L+R y piloto de 19kHz.

Figura 33. Señal FM con audio.

Figura 34. Panel de configuración QAM.

Figura 35. Analizador 16QAM sin señal.

Figura 36. Espectro de frecuencia en la banda de los 200MHz, solo con componentes ortogonales.

Figura 37. Señal expandida.

Índice de tablas

TABLA 1. Descripción del DSP ADSP-BF538 de Analog Devices.

TABLA 2. Hoja de datos del DSP TMS320C6726 de Texas Instrument.

Índice de diagramas.

Diagrama 1. Des balanceador de audio.

Diagrama 2. Sumador I+D (izquierdo más derecho).

Diagrama 3. Amplificador diferencial I-D (izquierdo menos derecho).

Diagrama 4. Circuito AD734.

Diagrama 5. Generador de DSBSC (doble banda lateral con supresión de portadora), por sus siglas en inglés, modulada a 38KHz.

Diagrama 6. PII (lazo de amarre de fase) ADF4106 de la familia Analog Devices.

Diagrama 7. VCO (oscilador controlado por voltaje) VS-500.

Diagrama 8. Sistema completo del generador de reloj programable con PLL.

Diagrama 9. Códec de audio TLV320AIC23 de la familia Texas Instrument.

Diagrama 10. Amplificador de instrumentación.

Diagrama 11. Conexión entre memorias en el puerto EM del DSP.

Diagrama 12. JTAG del DSP.

Diagrama 13. Interconexión entre el microcontrolador y el DSP.

Diagrama 14. Diagrama de plano de tierras, AGND, DGND, GND.

Diagrama 15. Salida de RF ya modulada y con audio embebido.

Diagrama 16. Acondicionador de voltaje de la salida PLLHV del DSP.

Diagrama 17. Sistema completo del generador ortogonal.

CAPITULO 1 PLANTEAMIENTO DEL PROBLEMA

1.1 Descripción de la HD radio.

La técnica de modulación de banda dentro del canal (IBOC), también es conocida en los Estados Unidos como HD Radio (nombre comercial propiedad de Ibiquity), es una tecnología que permite a las estaciones de radiodifusión seguir transmitiendo su contenido en su canal de frecuencia asignado, dentro de la banda asignada para radiodifusión de audio analógico. Con esta técnica de modulación la FM alcanza una calidad de audio semejante a la de un disco compacto.

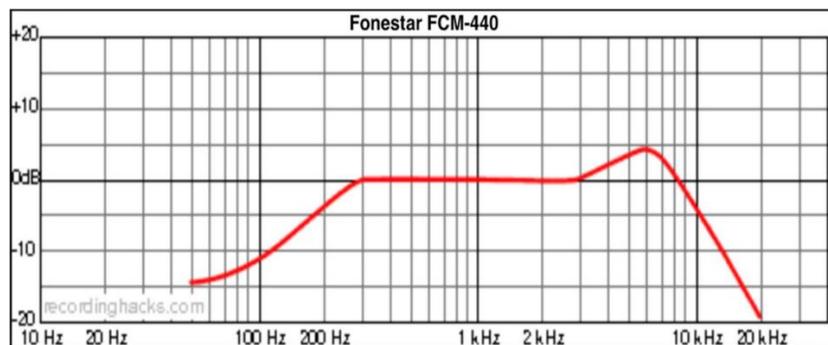


Figura 1. Ancho de banda de audio en la FM análoga.

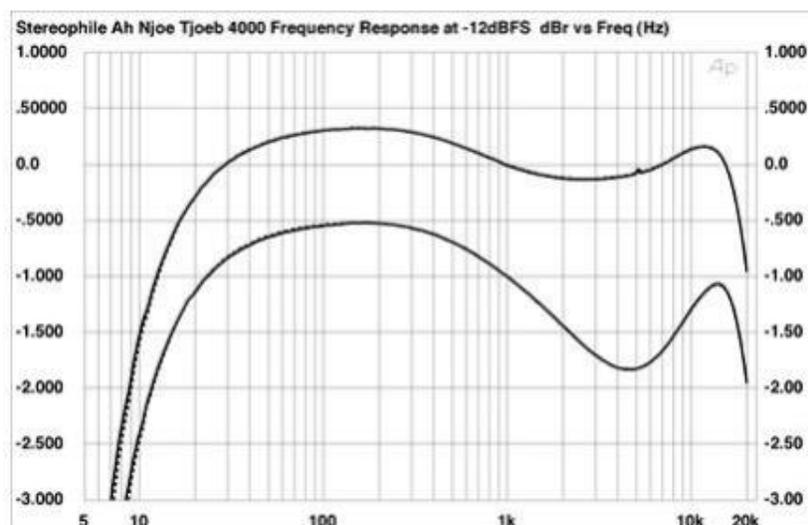


Figura 2. Ancho de banda de audio de un disco compacto

1.2 Planteamiento del problema.

El uso del sistema IBOC es propiedad de una empresa norteamericana, es por eso que la industria de la radio en México, para poder usarla deberá pagar además de los equipos necesarios para su transmisión, el pago de uso de patente que duplica el valor de la inversión, de ahí el bajo interés en adoptarlo.

1.3 Hipótesis.

Es posible desarrollar un modelaje matemático e implementar un sistema de transmisión de datos por modulación ortogonal compatible con el ya existente IBOC, que contenga el mismo formato de transmisión de datos para así fomentar su uso en México.

1.4 Metodología.

Con el uso de las herramientas de ingeniería de alto nivel como lo son, MATLAB [2], LabVIEW [3], es posible simular rasgos de la modulación ortogonal.

Para poder generar una señal modulada ortogonalmente, partimos de la parte de ancho de banda asignada a una frecuencia comercial y el espectro radioeléctrico permitido, con la colocación de dos grupos de señal modulada digitalmente con portadora y una señal FM analógica.

CAPITULO 2 DESCRIPCION DEL SISTEMA

2.1 Descripción del sistema.

El sistema de transmisión de radio digital en banda dentro del canal (IBOC) por sus siglas en inglés, está diseñado para permitir una evolución fluida de la radiodifusión analógica actual a la radiodifusión totalmente digital.

Este sistema ofrece servicios de datos y audio digital a receptores móviles, portátiles y fijos desde transmisores terrestres de radio existentes en modulación en amplitud y modulación en frecuencia, el objetivo principal de esta tesis se basa solo en el sistema de transmisión por FM (frecuencia modulada).

Las emisoras pueden seguir transmitiendo señales analógicas

simultáneamente con las señales digitales IBOC, lo que les permite a los oyentes poder utilizar tanto su receptor analógico o migrar a lo digital.

El sistema acepta como entrada, audio digital comprimido utilizando procesamiento de señal en banda base, utiliza técnicas como el entrelazado y la corrección de errores para aumentar la robustez en la señal en su canal de transmisión. Esto permite que se transmita una señal de audio de alta calidad más datos auxiliares.

Utilizando niveles de potencia y segmentos de banda seleccionados para minimizar la interferencia a las señales analógicas existentes.

2.2 Subsistema de transmisión de RF.

El subsistema de transmisión de radio frecuencia (RF), deberá cumplir con los requisitos de las referencias normativas [1] y [6] para FM.

Este subsistema toma el flujo de bits multiplexado y aplica codificación y entrelazado que puede ser utilizado por el receptor para reconstruir los datos transmitidos, incluso cuando los recibidos no coincidan exactamente con la señal transmitida debido a deficiencias en el canal. El multiplexado y codificado de flujo de bits se modula en subportadoras multiplexadas por división de frecuencias ortogonales (OFDM), por sus siglas en inglés.

2.3 Subsistema de multiplexación de transporte y servicio.

El subsistema multiplex de transporte y servicio deberá cumplir con los requisitos de la normativa referenciada en [3],[4],[5] y [9]. Este subsistema alimenta la información a transmitir al subsistema de transmisión de RF.

Toma la información de audio y datos que recibe, la organiza en paquetes y multiplexa los paquetes en un solo flujo de datos. Cada paquete se identifica de forma única como un paquete de audio o datos.

Ciertos paquetes de datos (es decir, aquellos que contienen datos de servicios de programas, que incluyen título de canción, artista, etc.) se agregan al flujo de paquetes que llevan su información de audio asociada antes de que se introduzcan en el multiplexor.

El flujo de transporte se modela libremente en el estándar ISO 7498-1.

2.4 Subsistemas de entrada de audio y datos.

2.4.1 Entrada de audio.

Codificación de fuente y compresión del servicio de programa principal (MPS) y el servicio de programa complementario, el audio (SPS) debe realizarse antes de que la información de audio se alimente a los subsistemas de transporte de audio.

Cada servicio de audio (servicio de programa principal y cada servicio de programa complementario individual) tiene su subsistema de codificación, compresión y transporte de fuente propia. NRSC-5 no incluye especificaciones para audio, codificación y compresión de fuentes. Se utilizarán sistemas de compresión y codificación de fuente de audio adecuadas tecnologías apropiadas (por ejemplo, codificación de audio perceptual) para reducir la tasa de bits requerida para la descripción de señales de audio.

En los modos híbridos, el audio MPS analógico también se modula directamente en la portadora de RF para su recepción por receptores analógicos convencionales. El audio analógico MPS no pasa por el subsistema de transporte de audio y se retrasa para que llegue al receptor lo suficientemente cerca a tiempo de la señal digital, estamos hablando de 8 segundos aproximadamente lo que hace el sistema un poco impreciso a la hora de transmitir en vivo desde una localidad remota ya que siempre se monitorea la señal en tiempo real.

Además de que esto permitirá una conmutación perfecta de recepción digital a analógica cuando la calidad de la señal recibida no es suficiente para la recepción de audio digital o cuando los paquetes digitales en la PDU MPS están dañados. Esta capacidad de “mezcla” también se utilizara para cambios rápidos de canal, lo que permite que el receptor demodule y reproduzca primero el flujo analógico y luego se combinan con el flujo de audio digital.

2.4.2 Entrada de datos.

Hay tres tipos de entradas de datos al sistema de radio digital IBOC. El primer tipo es el servicio de datos de programa (PSD), que incluye información descriptiva asociada con la programación

de audio transmitida tal como título de la canción y artista. El segundo tipo son los datos del servicio de información de la estación (SIS), que contiene información sobre la estación y la señal que no está asociada con un flujo de programa individual. El tercer tipo de datos son los datos de servicios de datos avanzados (ADS), a los que generalmente se hace referencia como otros datos.

2.4.3 Entrada de datos de servicio de programa (PSD).

Las entradas de PSD deberán cumplir con los requisitos detallados en la referencia normativa [7]. Los campos PSD incluyen el título de la canción, el artista, el álbum, el género, el comentario, los identificadores comerciales y de referencia.

Hay dos clasificaciones de PSD. El primero es el PSD principal (MPSD), que puede transmitirse junto con el audio del programa principal y está destinado a describir o complementar el programa de audio del programa principal.

La segunda clasificación de PSD es PSD suplementario (SPSD), que se puede transmitir con cada programa de audio del servicio de programas complementarios. Cada entrada SPSD tiene el mismo formato que MPSD, pero tiene contenido y este asociado con un audio de Servicio de Programa Suplementario específico.

2.4.4 Entradas de servicio de información de la estación.

El segundo tipo principal de entrada de datos al sistema de radio IBOC es el servicio de información de la estación (SIS) las entradas de datos deberán cumplir con los requisitos de la referencia normativa [5].

Los datos del SIS proporcionan información más general sobre la estación, incluida información técnica que es útil para aplicaciones no relacionadas con programas. Los campos del SIS incluyen el número de identificación de la estación (basado en la parte FCC número de identificación de la instalación), letras de identificación de la estación, nombre de la estación, ubicación de la estación, un campo que permite a la emisora enviar un mensaje de texto arbitrario, y dos campos reservados.

2.4.5 Otras entradas de datos.

Los servicios de datos avanzados (ADS) brindan a las emisoras la capacidad de transmitir información que puede ser no relacionado con MPS, SPS o SIS. Estos servicios pueden tener cualquier

forma y contenido que pueda expresarse como un archivo de datos o un flujo de datos, incluidos los servicios de audio. Ejemplos de tales servicios incluyen (I) efectos visuales asociados con los servicios MPS, SIS o SPS; (II) presentaciones multimedia de acciones, noticias, clima y programación de entretenimiento que incluye audio, texto e imágenes;(III) transmitir actualizaciones al sistema del vehículo; (IV) almacenamiento local de contenido para cambios de hora y reproducción posterior; (V) publicidad dirigida; (VI) actualizaciones de tráfico e información para su uso son sistemas de navegación. Estos servicios se incorporan a la señal IBOC a través del protocolo AAT.

CAPITULO 3 CARACTERISTICAS DEL SISTEMA DE TRANSMISION DE RF

3.1 Características del sistema de transmisión de RF

Esta sección especifica la parte de RF del estándar de radio digital NRSC-5 IBOC para la implementación de la banda de FM.

La figura 3 ilustra como se divide el estándar de acuerdo con la capa de protocolo y es anotado con los documentos de referencia que especifican los requisitos detallados asociados.

Es una descripción general de toda la implementación de la banda FM del estándar de radio digital NRSC-5 IBOC.

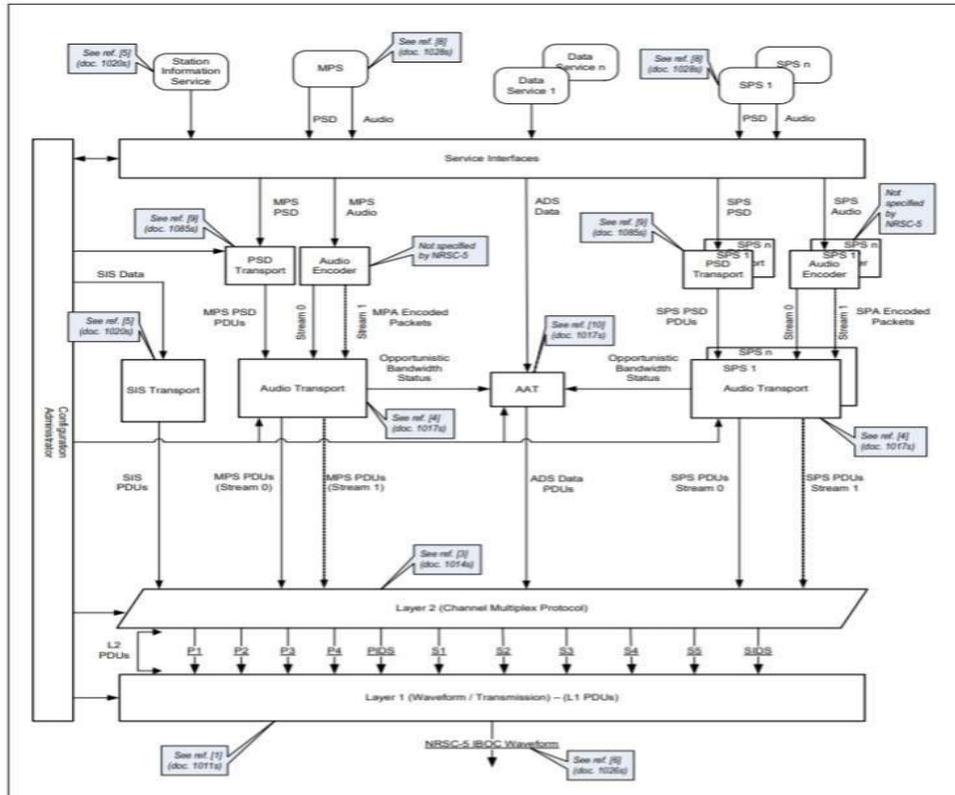


Figura 3: Implementación de banda FM del estándar de radio digital NRSC-5 IBOC.

3.2 Características de transmisión.

Esta sección incluye una descripción de alto nivel de cada bloque funcional de capa 1 y la señal asociada. La figura 4 es un diagrama de bloques de nivel superior del subsistema de transmisión de RF que ilustra el orden de procesamiento en el mismo. La figura 5 es un diagrama de bloques funcional del procesamiento de la capa1. El audio y los datos son paso de las capas de protocolos superiores a la capa física, el modem, a través de la interfaz capa 2-capa1.

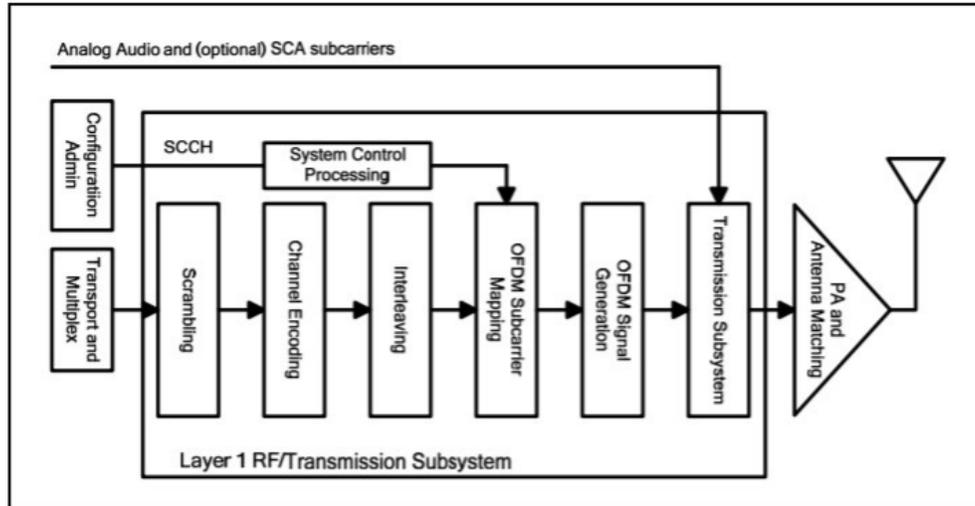


Figura 4: Diagrama de bloques del subsistema de transmisión de RF.

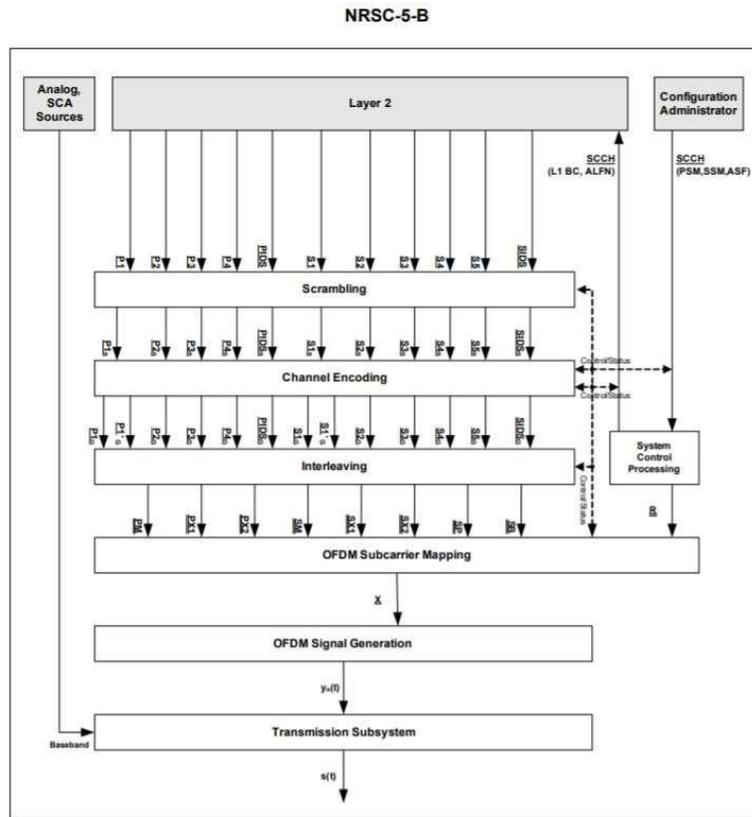


Figura 5. Diagrama de bloques funcionales de la interfaz FM air con detalles de flujo de datos ilustrados.

3.3 Interfaz de capa 1.

La interfaz L1 ilustra los puntos de acceso entre el canal multiplexado y la capa 1 del sistema.

Cada canal ingresa a la capa 1 en tramas de transferencias discretas, con tamaño y velocidad únicos determinados por el modo de servicio. Las tramas de transferencia que transportan información del multiplex de canal son denominadas PDU L1.

3.4 Canales lógicos.

El concepto de canales lógicos y su función es fundamental para el transporte y transmisión de datos.

A través del sistema IBOC. Un canal lógico es una ruta de señal que conduce las PDU de capa 1 a través de la capa 1 con un grado de servicio específico. Los canales lógicos se especifican en la referencia normativa [1]. En la figura 5 los canales lógicos se indican mediante símbolos como P1, PIDS, S1, etc. El guion bajo indica que los datos en el canal lógico se formatean con un vector.

3.5 Codificación de canales.

La codificación de canales (especificadas en las referencias normativas [1] y [2]) comprende las funciones de codificación, codificación de canal y entrelazado que se muestra en la figura 4.

3.6 Scrambling.

Esta función aleatoriza los datos digitales en cada canal lógico para “blanquear” y mitigar la periodicidad de la señal cuando la forma de onda se demodula en un demodulador de FM analógico convencional. Los bits en cada canal lógico se codifican para aleatorizar los datos en el dominio del tiempo y ayudar en la sincronización del receptor. Las entradas a los codificadores son los canales lógicos activos de la capa 2, seleccionados por el modo de servicio. Las salidas de los codificadores son tramas de transferencia de bits codificados para cada uno de los canales lógicos activos. El codificador genera un código pseudoaleatorio que es modulo 2 sumado con los vectores de datos de entrada. El generador de código es un registro de desplazamiento de retroalimentación lineal.

3.7 Codificación de canales.

La codificación de canales mejora el rendimiento del sistema al aumentar la robustez de la señal en la presencia de alteraciones del canal. El proceso de codificación de canales se caracteriza por dos operaciones: retardo de tiempo (para retardo de diversidad y alineación de transmisión) y codificación convolucional.

Dependiendo del modo de servicio, los canales lógicos P1 y S1 pueden dividirse en dos canales y retrasarse a medida que ingresan al proceso de codificación del canal. La forma en que se aplica el retardo de diversidad a estos canales lógicos se especifica en la referencia normativa [1] para cada modo de servicio. El retraso en la diversidad da tiempo a los canales lógicos afectados. Si se aplica, el valor del retardo de diversidad es un valor fijo.

La codificación convolucional perforada se aplica a cada canal lógico en el sistema de transmisión de RF para corrección de errores adelantados. Se utilizan varios polinomios de codificación y matrices de punción diferentes.

Los diferentes canales lógicos tienen diferentes tasas de código. La especificación de la corrección de errores adelantada utilizada para cada canal lógico y cada modo de servicio, está contenida en la referencia normativa [1].

3.8 ENTRELAZADO

El entrelazado también se aplica a los canales lógicos en el subsistema de transmisión de RF.

El entrelazado comprende seis procesos de entrelazado en paralelo (IP): PM, PX, SM, SX, y SB (consulte la figura 6). Una IP contiene uno o más entre lazadores y, en algunos casos, un multiplexor de tramas de transferencia. El modo de servicio determina que entradas e IP están activas en un momento dado. El universo de entradas para intercalar son las tramas de transferencia codificadas por canal de los canales lógicos primarios P1 a P4 y PIDS, y los canales lógicos secundarios S1 a S5 y SIDS. Las salidas del intercalador son matrices. Los procesos de entrelazado para cada modo de servicio se especifican en la sección 10 de la referencia normativa [1].

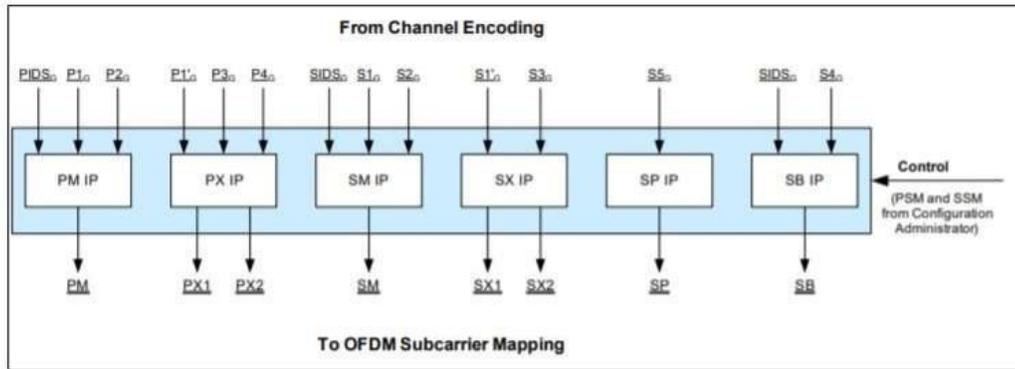


Figura 6 Diagrama de bloques conceptual entrelazado.

3.9 Procesamiento de control del sistema

Como se muestra en la Figura 7, el canal de control de sistema (SCCH) pasa por alto la codificación del canal. Bajo la dirección de los ajustes de configuración del sistema, el procesamiento de control del sistema se ensambla diferencialmente, codifica una secuencia de bits (secuencia de datos de control de sistema) destinados a cada subportadora de referencia, como se muestra en la figura 7. Hay hasta 61 subportadoras de referencia, numeradas del 0 al 60, distribuidas por el espectro OFDM. El número de subportadoras de referencia transmitidas en una forma de onda determinada depende del modo de servicio; sin embargo, el procesamiento de control del sistema siempre genera todos los 61 datos de control del sistema, independientemente del modo de servicio. Este procesamiento se especifica en la sección 11 de la referencia normativa [1].

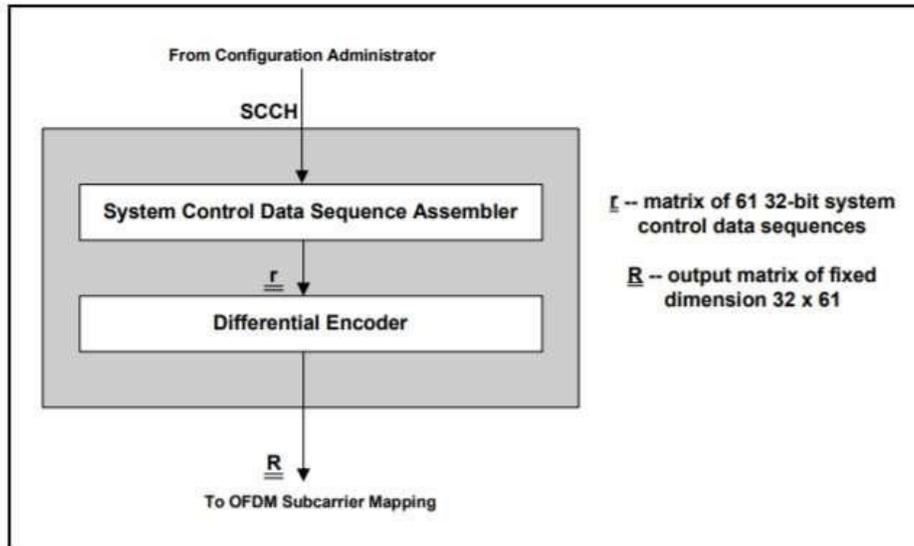


Figura 7: Diagrama conceptual de procesamiento de control del sistema.

3.10 Mapeo y modulación de subportadoras

El mapeo de subportadoras OFDM asigna particiones de intercalador a particiones de frecuencia. Para cada matriz del intercalador activo, el mapeo de subportadoras OFDM asigna una fila de bits de cada partición de intercalador a su partición de frecuencia respectiva en el vector de salida complejo X . además, la secuencia de datos de control de sistema, los bits de una fila de R se asignan a las ubicaciones de las subportadoras de referencia activa en X . El modo de servicio dicta qué matrices entre lazadoras y qué elementos de R están activos. La figura 8 muestra las entradas, funciones de salida y componentes del mapeo de subportadoras OFDM.

Las entradas al mapeo de subportadoras OFDM para cada símbolo son una fila de bits de R , la matriz de secuencias de datos de control del sistema, La salida de OFDM.

El mapeo de subportadoras para cada símbolo OFDM es un único vector complejo, X , de longitud 1093.

Las matrices de entrelazado que transportan el audio y los datos del usuario (PM , $PX1$, ... SB) se mapean en cuadratura, puntos de constelación (BPSK), de modulación por desplazamiento de fase y subportadoras específicas. La matriz R se asigna a puntos de constelación de modulación por desplazamiento de fase binaria (BPSK) y las subportadoras de referencia. Estos fasores son

luego escalados en amplitud y luego mapeado a sus subportadoras OFDM asignadas. Este proceso da como resultado un vector X , de fasores que envían a la función de generación de señal OFDM. Este procesamiento es especificado en la sección 12 de la referencia normativa [1].

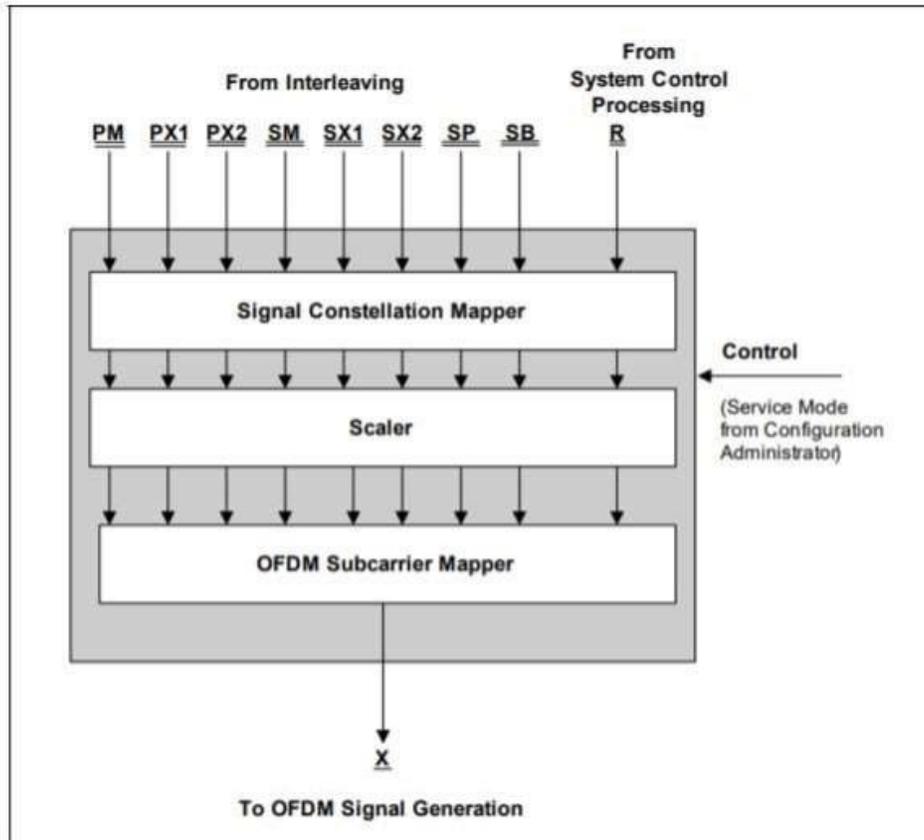


Figura 8: Diagrama de bloques conceptual de mapeo de subportadoras OFDM.

CAPITULO 4. TRANSMISION

4.1 Descripción.

La generación de señales OFDM recibe símbolos OFDM complejos en el dominio de la frecuencia de la subportadora OFDM, y genera pulsos en el dominio del tiempo que representan la porción digital de la señal FM IBOC.

La entrada a la generación de señal OFDM para el n -ésimo símbolo

es un vector complejo X_n de longitud L , que representa los valores de constelación compleja para cada subportadora OFDM en el símbolo n de OFDM.

Por notación, la salida del mapeo de subportadoras OFDM descrita anteriormente no utilizo el subíndice n .

Mas bien, se refirió al vector X como representando un símbolo OFDM. En esta sección el subíndice añadido a X debido a la importancia de n para la generación de señales OFDM. El símbolo OFDM es transformado al dominio del tiempo por una transformada discreta de Fourier y moldeado para crear un símbolo en el dominio de tiempo, $Y_n(t)$. la salida de la generación de señales OFDM es un pulso complejo, de banda base, en el dominio del tiempo $Y_n(t)$, que representa la porción digital de la señal FM IBOC para el símbolo OFDM n .

Los símbolos $Y_n(t)$ se concatenan para formar una forma de onda continua en el dominio del tiempo. Esta forma de onda es alzada y combinada con el audio modulado analógico (en los modos híbrido e híbrido extendido) para crear la forma de onda de RF IBOC completa para la transmisión. Esto se ilustra en la figura 9. La forma de onda luego se mapea espectralmente y se divide en frecuencia en el conjunto de subportadoras OFDM.

La referencia normativa [6] detalla las especificaciones de transmisión clave para la forma de onda de RF de FM IBOC, incluida la portadora espaciada en frecuencia y canal, tolerancias de sincronización, límites de emisión espectral, banda lateral digital, niveles, ruido de fase, magnitud del vector de error, uniformidad de ganancia y uniformidad de retardo de grupo.

Hay varios problemas de alineación temporal que el sistema de transmisión debe abordar. Se deberá tener instalaciones equipadas para transmitir, cada trama L1 transmitida debe estar correctamente alineada con la hora GPS. También varios canales lógicos deben estar correctamente alineados entre si y, en algunos modos de servicio, algunos canales se retrasan deliberadamente en una cantidad fija para adaptarse a la combinación de diversidad en el receptor.

La capa 1 proporciona la alineación temporal de tramas de transferencia recibidas del multiplexor de canal, las capas de protocolo superiores proporcionan la alineación del contenido de las tramas de transferencia.

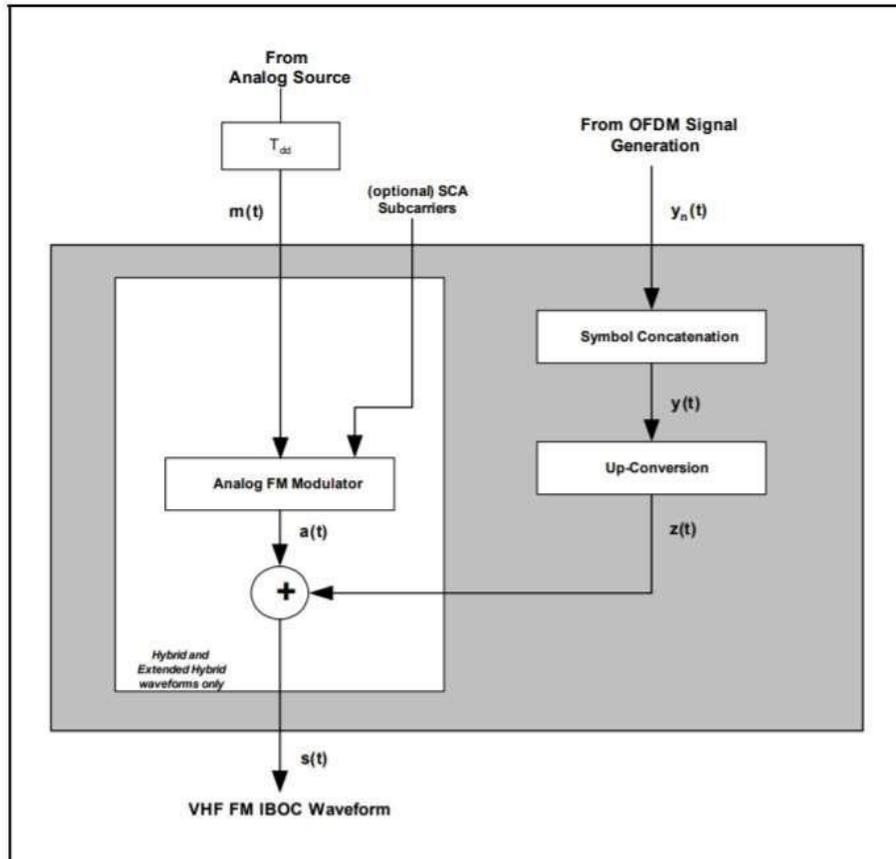


Figura 9: Diagrama de bloques funcional del subsistema de transmisión híbrido/ híbrido extendido.

4.2 Límites de emisiones de espectro para FM IBOC.

Para transmisiones híbridas, ruido y señales generadas de forma espuria de todas las fuentes, incluso el ruido de fase y productos de intermodulación, deberán cumplir con los límites descritos en la sección 4.4.1 de la normativa de referencia [6] y se muestra en la figura 10

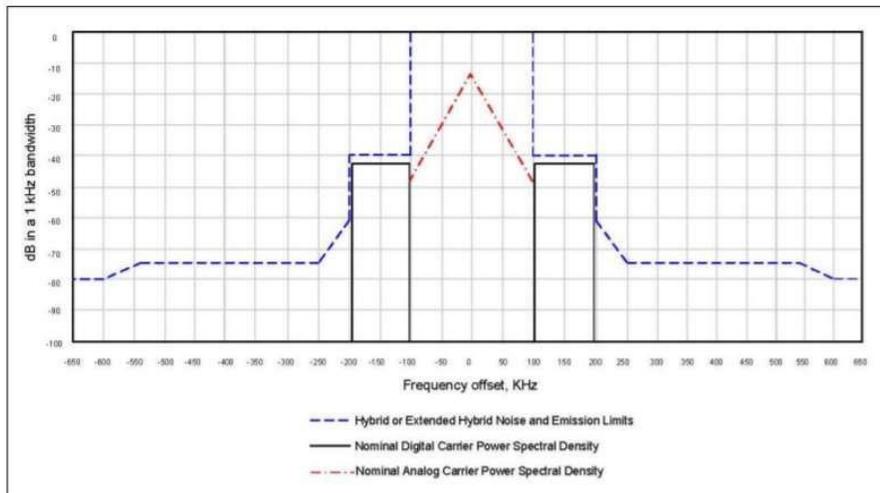


Figura 10. Límites de emisión y ruido de la forma de onda híbrida NRSC-5 FM.

Para transmisiones totalmente digitales, ruido y señales generadas de forma espuria de todas las fuentes, incluida la fase producto de ruido e intermodulación, deben cumplir con los límites descritos en la sección 4.4.2 de la normativa de referencia [6] y se muestra en la figura 11.

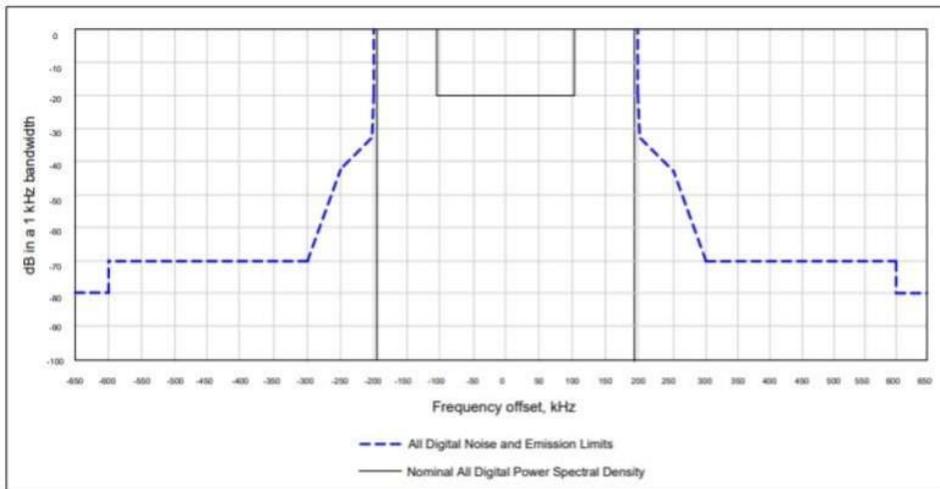


Figura 11. Límites de emisión y ruido de forma de onda totalmente digital NRSC-5.

CAPITULO 5 DESARROLLO

5.1 Teoría de operación.

Al generar una señal multiplexada en el dominio del espectro en frecuencia es necesario el uso de un DSP (procesador de señal digital), para esto se muestrearon algunos de ellos de diferentes marcas y se encontró por principio de cuentas lo siguiente:

DSP de la marca Analog Devices, se revisó el chip con número de parte **ADSP-BF538** con 16 canales de entrada de audio estéreo y una velocidad de 533Mhz. Como se observa en la tabla 1.

FEATURES	External memory controller with glueless support for SDRAM, SRAM, flash, and ROM
Up to 533 MHz high performance Blackfin processor	Flexible memory booting options from SPI [®] and external memory
Two 16-bit MACs, two 40-bit ALUs, four 8-bit video ALUs, 40-bit shifter	PERIPHERALS
RISC-like register and instruction model for ease of programming and compiler friendly support	Parallel peripheral interface (PPI) supporting ITU-R 656 video data formats
Advanced debug, trace, and performance monitoring	Four dual-channel, full-duplex synchronous serial ports, supporting 16 stereo I ² S [®] channels
0.85 V to 1.25 V core V _{DD} with on-chip voltage regulation	Two DMA controllers supporting 26 peripheral DMAs
2.5 V to 3.3 V I/O V _{DD}	Four memory-to-memory DMAs
Up to 3.3 V tolerant I/O with specific 5 V tolerant pins	Controller area network (CAN) 2.0B controller
316-ball Pb-free mini-BGA package	Three SPI-compatible ports
MEMORY	Three 32-bit timer/counters with PWM support
148K bytes of on-chip memory:	Three UARTs with support for IrDA [®]
16K bytes of instruction SRAM/cache	Two TWI controllers compatible with I ² C [®] industry standard
64K bytes of instruction SRAM	Up to 54 general-purpose I/O pins (GPIO)
32K bytes of data SRAM	Real time clock, watchdog timer, and 32-bit core timer
32K bytes of data SRAM/cache	On-chip PLL capable of 0.5× to 64× frequency multiplication
4K bytes of scratchpad SRAM	Debug/JTAG interface
512K × 16-bit or 256K × 16-bit of flash memory (ADSP-BF538F only)	
Memory management unit providing memory protection	

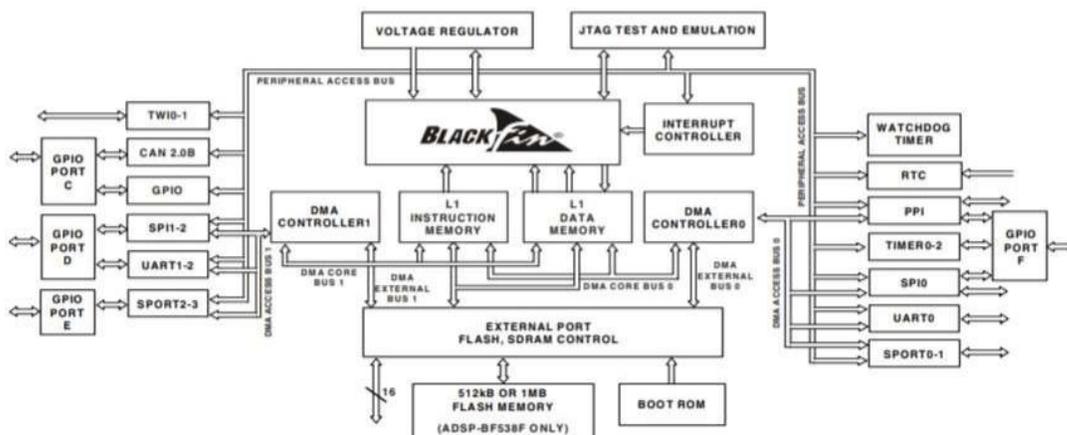


Tabla1. Descripción del DSP ADSP-BF538 de Analog Devices.

Se observaron excelentes características, pero desafortunadamente su IDE (Interface Development Environment) no está de uso libre, o sea que tiene un costo de 9,000.00 dólares americanos, por tal motivo se descartó el uso de esta plataforma.

Se reviso la familia Microchip, pero, aunque ya están trabajando en uso industrial aun no tienen la capacidad de usar canales de audio serializados, por lo tanto, se descartó este circuito.

Por último, al analizar la plataforma de Texas Instruments, se pudo determinar que el chip TMS320C6726 es por más, sobrado para tal objetivo como se observa en la tabla 2.

1 TMS320C6727B, TMS320C6726B, TMS320C6722B, TMS320C6720 DSPs

1.1 Features

- C672x: 32-/64-Bit 350-MHz Floating-Point DSPs
- Upgrades to C67x+ CPU From C67x™ DSP Generation:
 - 2X CPU Registers [64 General-Purpose]
 - New Audio-Specific Instructions
 - Compatible With the C67x CPU
- Enhanced Memory System
 - 256K-Byte Unified Program/Data RAM
 - 384K-Byte Unified Program/Data ROM
 - Single-Cycle Data Access From CPU
 - Large Program Cache (32K Byte) Supports RAM, ROM, and External Memory
- External Memory Interface (EMIF) Supports
 - 133-MHz SDRAM (16- or 32-Bit)
 - Asynchronous NOR Flash, SRAM (8-, 16-, or 32-Bit)
 - NAND Flash (8- or 16-Bit)
- Enhanced I/O System
 - High-Performance Crossbar Switch
 - Dedicated McASP DMA Bus
 - Deterministic I/O Performance
- dMAX (Dual Data Movement Accelerator) Supports:
 - 16 Independent Channels
 - Concurrent Processing of Two Transfer Requests
 - 1-, 2-, and 3-Dimensional Memory-to-Memory and Memory-to-Peripheral Data Transfers
 - Circular Addressing Where the Size of a Circular Buffer (FIFO) is not Limited to 2ⁿ
 - Table-Based Multi-Tap Delay Read and Write Transfers From/To a Circular Buffer
- Three Multichannel Audio Serial Ports
 - Transmit/Receive Clocks up to 50 MHz
 - Six Clock Zones and 16 Serial Data Pins
 - Supports TDM, I2S, and Similar Formats
 - DIT-Capable (McASP2)
- Universal Host-Port Interface (UHPI)
 - 32-Bit-Wide Data Bus for High Bandwidth
 - Muxed and Non-Muxed Address and Data
- Two 10-MHz SPI Ports With 3-, 4-, and 5-Pin Options
- Two Inter-Integrated Circuit (I2C) Ports
- Real-Time Interrupt Counter/Watchdog
- Oscillator- and Software-Controlled PLL
- Applications:
 - Professional Audio
 - Mixers
 - Effects Boxes
 - Audio Synthesis
 - Instrument/Amp Modeling
 - Audio Conferencing
 - Audio Broadcast
 - Audio Encoder
 - Emerging Audio Applications
 - Biometrics
 - Medical
 - Industrial
- Commercial or Extended Temperature
- 144-Pin, 0.5-mm, PowerPAD™ Thin Quad Flatpack (TQFP) [RFP Suffix]
- 256-Terminal, 1.0-mm, 16x16 Array Plastic Ball Grid Array (PBGA) [GDH and ZDH Suffixes]

Tabla2. Hoja de datos del DSP TMS320C6726 de Texas Instruments.

Podemos observar fácilmente que este dispositivo trabaja con audio a nivel broadcast, y revisando su IDE (Integrated Development Environment) que es CCS (Code Composer Studio), es de uso libre, es por eso que se optó por utilizar esta plataforma.

5.2 Diseño de los circuitos involucrados.

Antes de pasar al cálculo matemático del sistema se procede a diseñar los circuitos involucrados como son:

5.2.1 Generador estéreo analógico: consta de una señal de entrada de dos canales analógicos (Izquierdo y Derecho), la entrada es del tipo balanceado ya que esta modalidad suprime el ruido por interferencia de la siguiente forma.

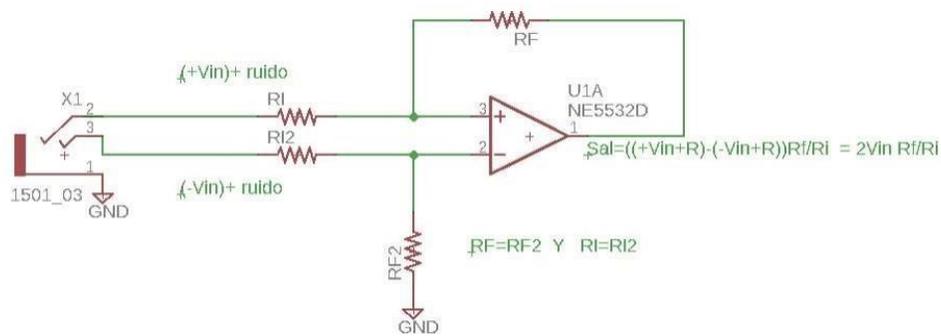


Diagrama 1. Des balanceador de audio.

Se trata de desbalancear el audio para poder hacer el tratamiento del mismo a posteriori, lo primero que haremos será generar internamente una señal I+D (canal izquierdo más derecho).

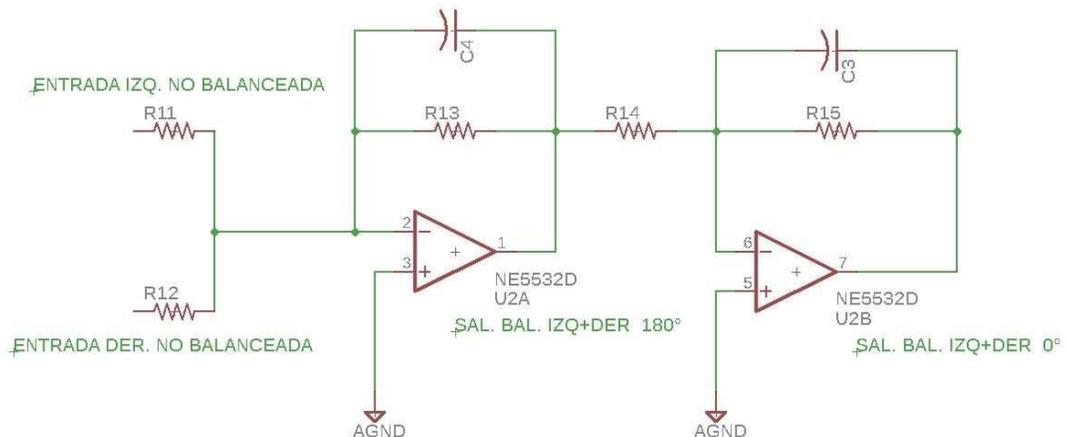


Diagrama 2. Sumador I+D (izquierdo más derecho).

También va incluido un amplificador de diferencia I-D (izquierdo menos derecho atenuado en 3dB).

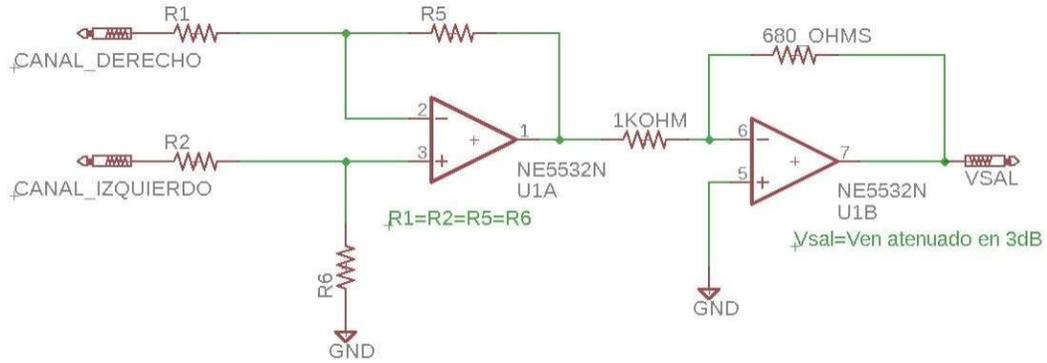


Diagrama 3. Amplificador diferencial I-D (izquierdo menos derecho).

Este último será modulado a 38khz en doble banda lateral con supresión de portadora, se usará el multiplicador/divisor de 4 cuadrantes, el AD734 de la familia de Analog Devices.

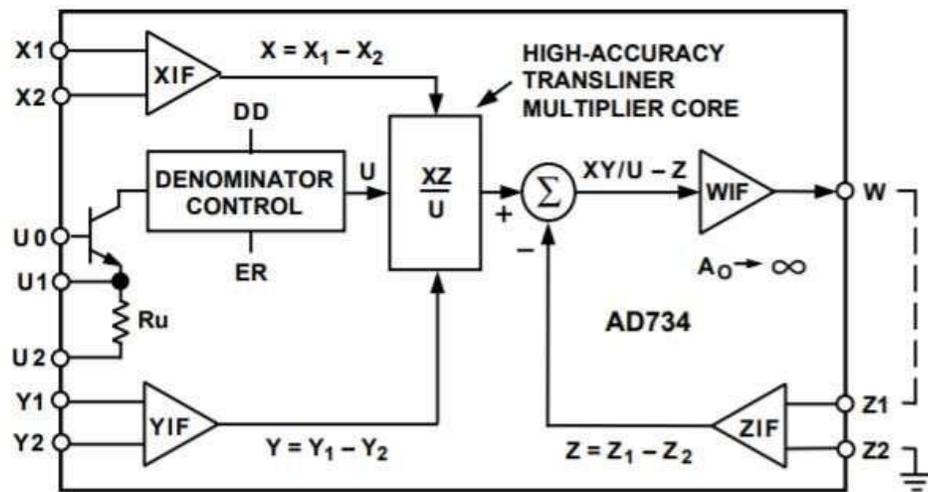


Diagrama 4. Circuito AD734.

su circuito operacional será el siguiente:

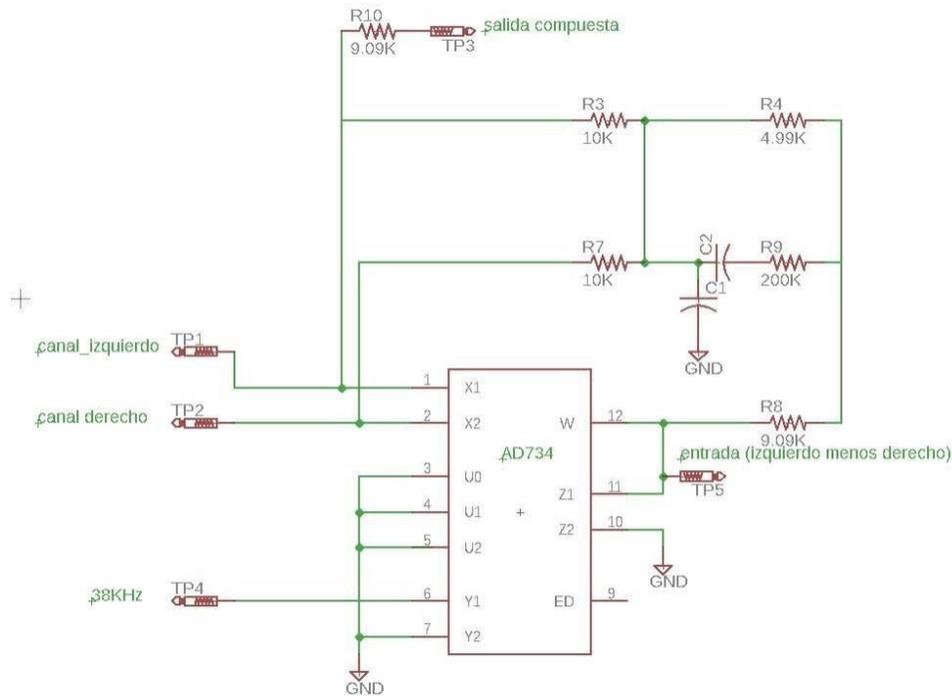


Diagrama 5. Generador de DSBSC (doble banda lateral con supresión de portadora), por sus siglas en inglés, modulada a 38KHz.

en un punto de suma convergen, $(I+D)$ +(el resultado $(I-D)$) +la señal piloto de 19khz.

5.2.2 Generador de subportadoras ortogonales moduladas. este circuito es de hecho el corazón de la transmisión de datos por modulación ortogonal, título de tesis, está basada en el chip de la empresa Texas Instrument que es el digital signal processor (DSP) por sus siglas en inglés y cuyo código es TMS320C6726 el cual se muestra en la Tabla 2.

5.2.3 Amplificador de RF. este circuito es un diseño completamente a base de amplificadores de radio frecuencia con un ancho de banda desde 88.1 MHz hasta 108 MHz. La potencia propuesta es de 100 watts, pero por medio de un control de bias podremos trabajarlo a uno o dos watts para evitar alguna posible interferencia.

5.2.4 Desarrollo del generador ortogonal.

En primer lugar, deberá diseñarse el circuito generador de señal de reloj la cual operara a 350MHz, el problema de generar esta señal de reloj es que no existen en el mercado cristales con oscilación fija de este valor, por lo cual se utiliza un sistema por medio de un VCO (Oscilador Controlado por Voltaje) y un circuito PLL (Phase Locked Loop), por sus siglas en inglés, “lazo de amarre de fase”, con una frecuencia central de 250MHz, para tal efecto, utilizaremos el PLL ADF4106.

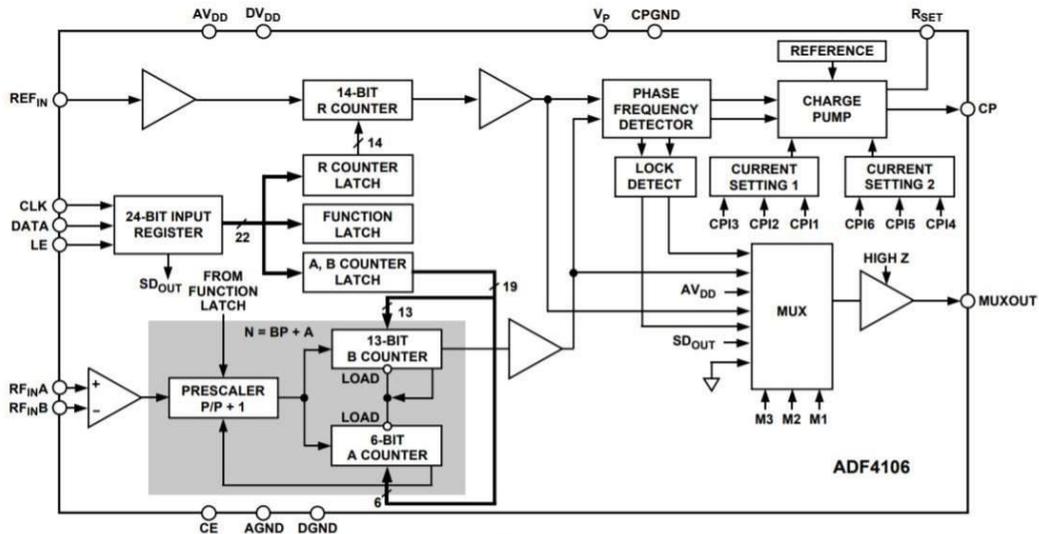


Diagrama 6. PLL (lazo de amarre de fase) ADF4106 de la familia Analog Devices.

El circuito VCO será el VS-500 de VECTRON INTERNATIONAL.

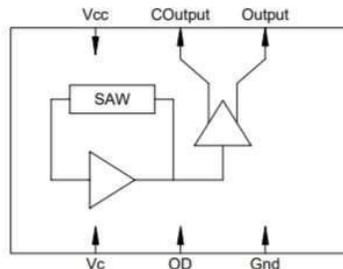


Diagrama 7. VCO (oscilador controlado por voltaje) VS-500.

La ventaja de utilizar este circuito es, por un lado; que podemos variar desde 155.52MHz hasta 622.08MHz, que son las características primordiales del VCO VS-500, y por otro lado el hecho de que el PLL tenga una salida de estado alto de la señal de amarre de fase. Esto con el objeto de levantar el estado de reset de todos los dispositivos involucrados principalmente el DSP, con el objeto de que arranque de forma adecuada y no tenga un arranque erróneo que podría inclusive generar perdida de punteros o colisión de datos que a la larga generan un daño irreversible en los dispositivos electrónicos.

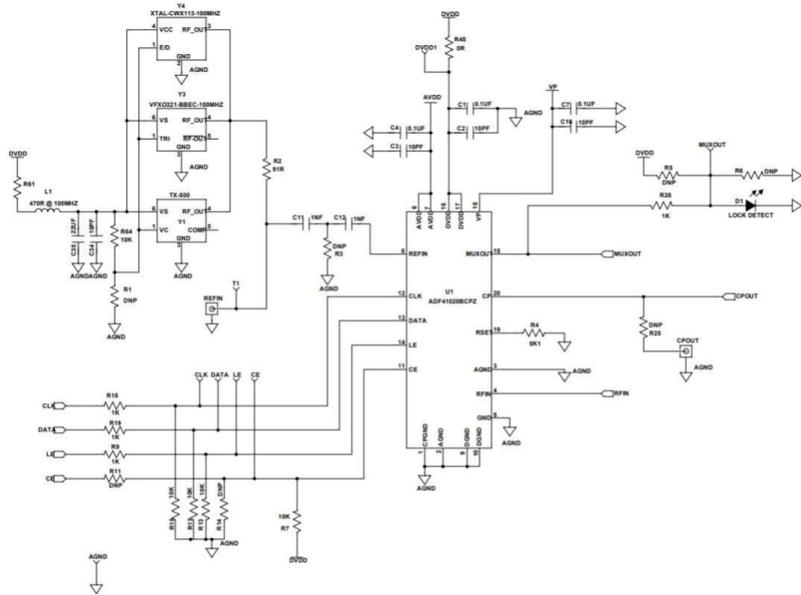


Diagrama 8. Sistema completo del generador de reloj programable con PLL.

El sistema de entrada de audio, la entrada izquierda y derecha serán balanceadas para poder tener un nivel broadcast por medio del códec TLV320AIC23 que es de la misma familia de Texas Instrument lo cual lo hace compatible con el DSP, en la siguiente figura podemos observar su bloque funcional.

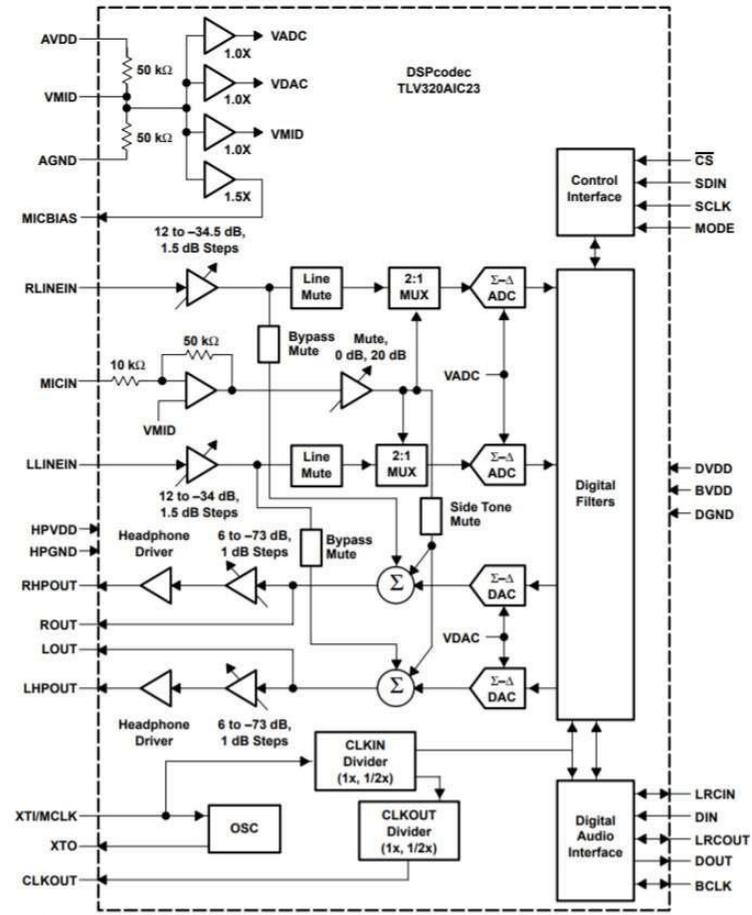


Diagrama 9. Códec de audio TLV320AIC23 de la familia Texas Instrument.

El sistema de conversión de audio puede ser serial o por medio de tres relojes, uno para el muestreo de audio (BCLK), otro para determinar el canal izquierdo y/o derecho (LRCIN) y el otro como reloj maestro (MCLK).

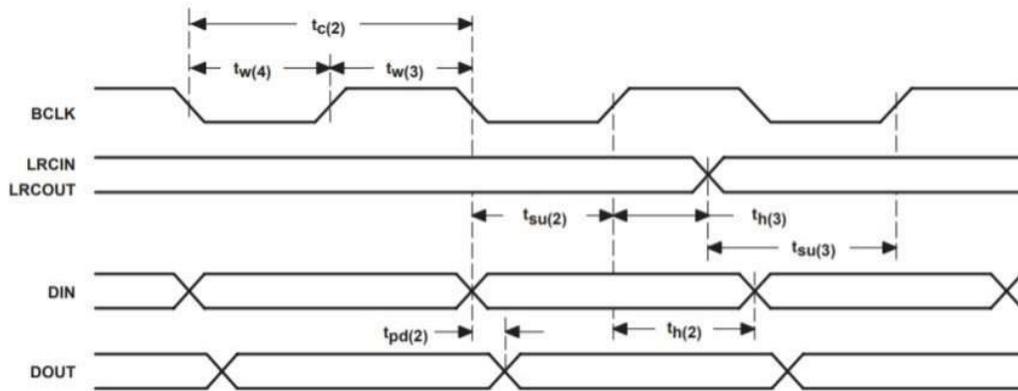


Figura 12.- Mapa de tiempos de los relojes de sincronía.

Anteriormente se dijo que la entrada de audio debería ser balanceada y por medio de un circuito diferenciador se hacía el desbalanceo, pero siendo más específicos en el diseño del desbalanceador, haremos uso de un diseño de muy bajo ruido, además que tiene un sistema de ganancia más estable, es necesaria la utilización de un amplificador del tipo instrumentación ya que este presenta un ancho de banda más amplio que cualquier otro diseño, además de que se está usando el amplificador operacional NE5532 de muy bajo ruido, en el diagrama 10 podemos observar la arquitectura del amplificador de entrada, se puede observar la red de acoplamiento a la entrada ya que sin esta es muy probable que exista una distorsión armónica por desacoplo.

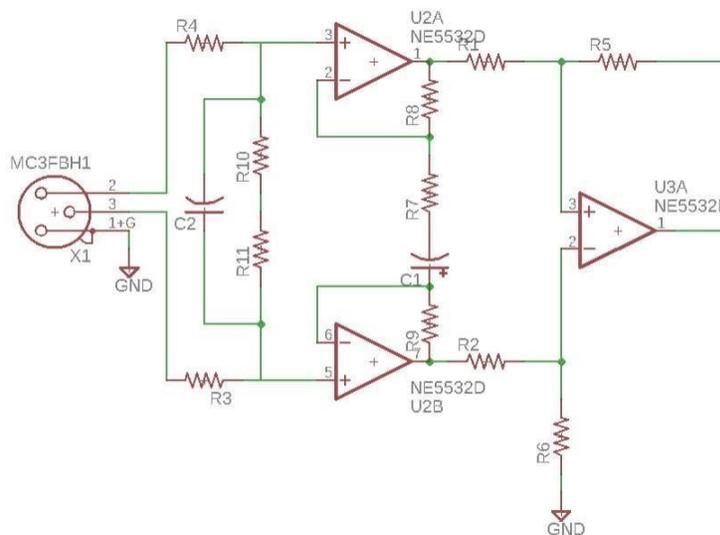


Diagrama 10. Amplificador de instrumentación.

El conector de entrada es del tipo XLR.

Una de las ventajas de usar el CODEC TLV320AIC23 es que cuenta con convertidores del tipo $\Sigma\text{-}\Delta$ que son de un bit de latencia, lo cual lo hace de muy bajo ruido y muy veloz, la interconexión con el DSP es mediante su puerto digital de audio.

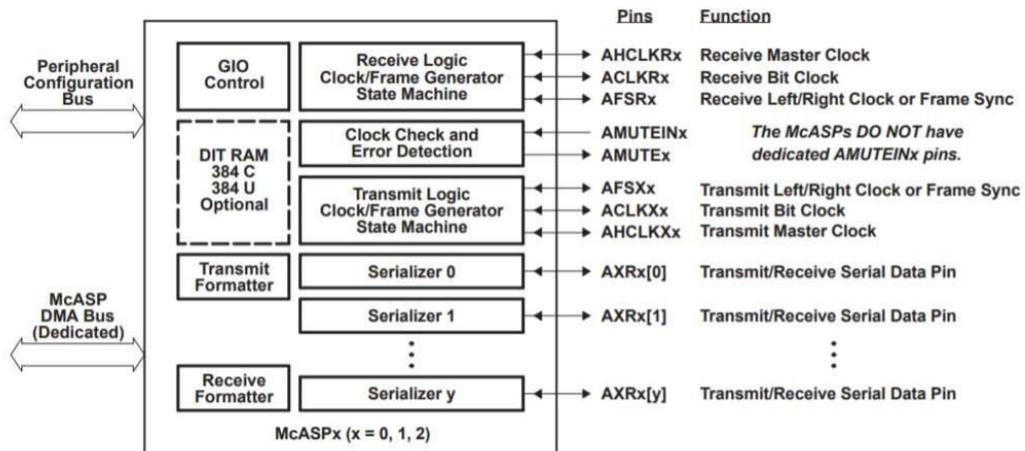


Figura 13. Puerto de entrada de audio digital del DSP.

Cuenta el circuito con dos memorias una del tipo flash de 64Mb y la otra es una memoria RAM de 256Mb para el uso de punteros y registros alternos de operaciones matemáticas.

del procesador de señal digital tiene la configuración mostrada en la Figura 12.

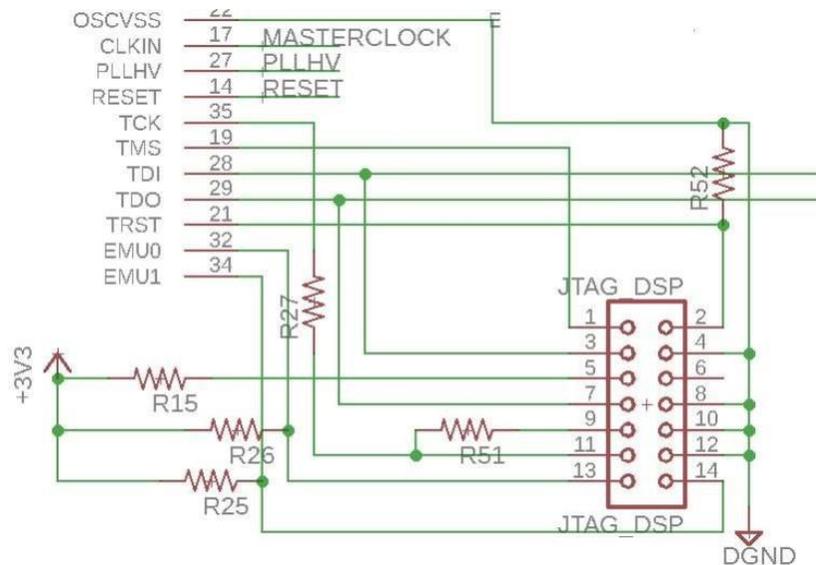


Diagrama 12. JTAG del DSP.

5.3 Uso de periféricos en el sistema.

Por otro lado, el microcontrolador que gestionará el uso de periféricos para su programación paramétrica será el ATMEGA328, tendrá acceso por medio de un puerto USB y se podrá visualizar el estatus por medio de un display gráfico, la interfaz con el microcontrolador es mediante su bus UHPI.

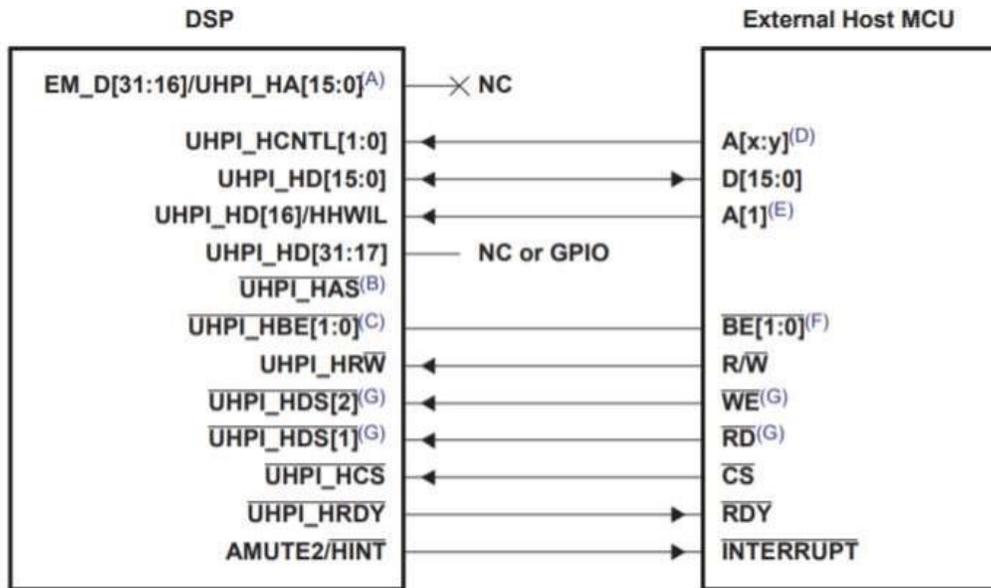


Diagrama 13. Interconexión entre el microcontrolador y el DSP.

Los datos más relevantes a visualizar del sistema como son, voltajes, corrientes (en el caso del amplificador de rf es importante revisar tanto la corriente incidente como la reflejada), perdidas por inserción para saber exactamente la eficiencia del circuito, temperaturas, flujo de líquido (cabe mencionar que el sistema de potencia será enfriado por glicol), en este caso será utilizado un display electrónico GDEH042Z21, controlado por una interface I2C, el circuito de intercomunicación con el usuario podrá ser además vía wi-fi o USB por medio del circuito integrado ESP-32, su diagrama de bloques es.

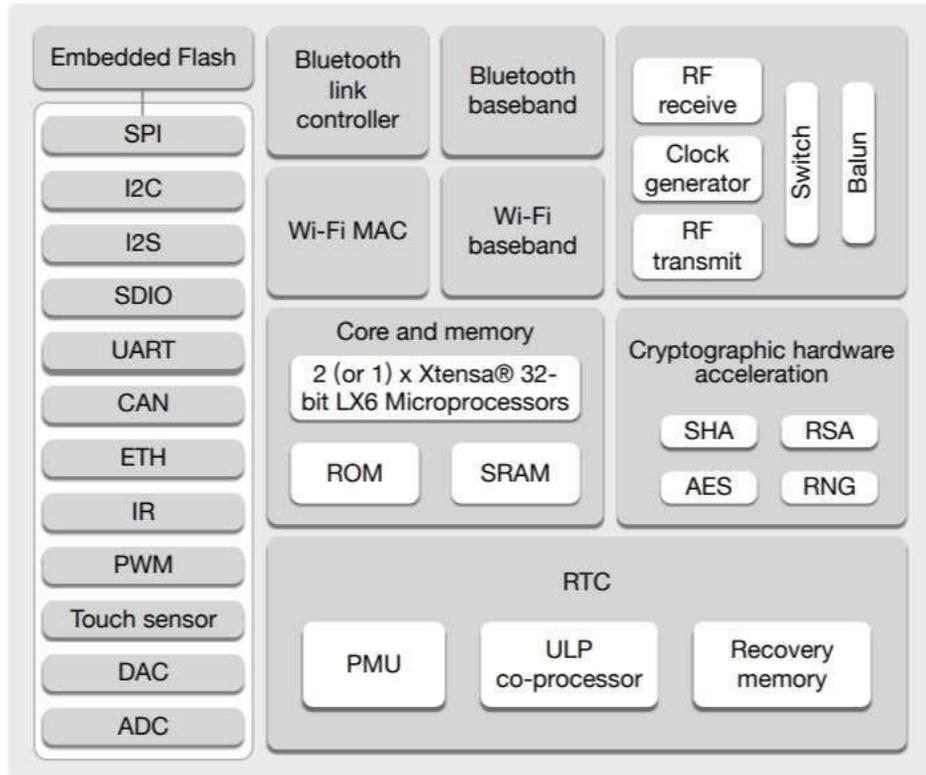


Figura 15. Arquitectura interna del ESP32.

La conexión con el microcontrolador será mediante las terminales de SDI, SDO y CLK, la placa base está conformada de la siguiente forma.

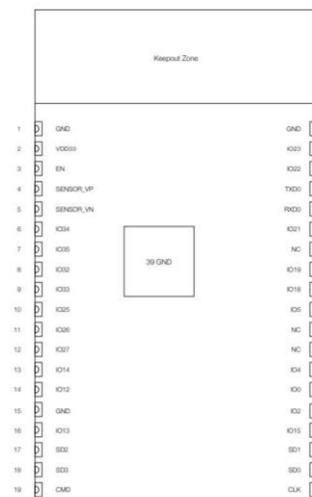


Figura 16. Pcb del ESP32.

CAPITULO 6 EVALUACION NUMERICA CON MATLAB

6.1 Modulación por cuadratura de amplitud.

El diagrama convencional de un sistema 16QAM, lo podemos observar en la figura 17.

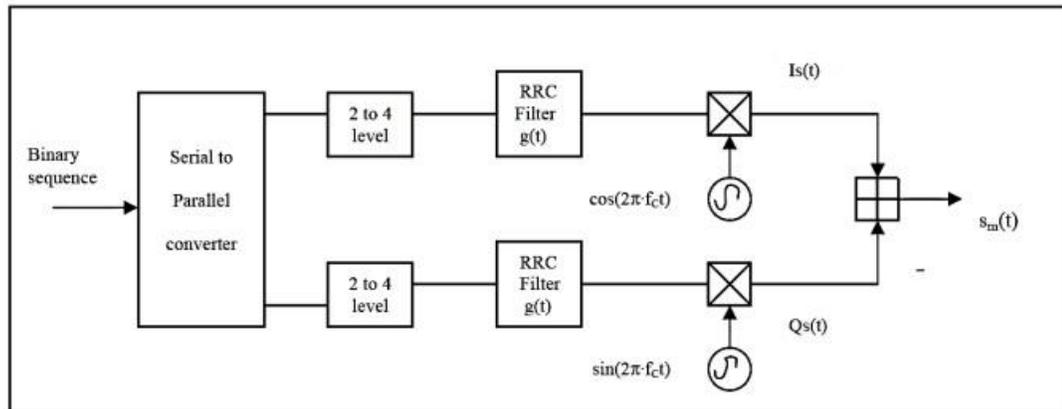


Figura 17. Modificador QAM.

Podemos observar la conversión de serie a paralelo en donde se dividen los bits en dos niveles de +-1 y +-3, estos valores se definen como símbolos, trabajando sobre dos portadoras moduladoras. Los pulsos se obtienen mediante el filtrado del flujo de símbolos en banda base mediante el uso de un filtro de coseno alzado, y colocándolas sobre las portadoras.

$$M = 2k$$

$$s_m(t) = A_m I \cdot g(t) \cdot \text{Cos}(2\pi f_c t) - A_m Q \cdot g(t) \cdot \text{Sen}(2\pi f_c t)$$

Donde:

- $s_m(t)$, es el valor correspondiente para m símbolo.
- A_m , es el valor de amplitud correspondiente en I o Q para el símbolo m.
- f_c , es la frecuencia de la portadora.
- $g(t)$, representa el valor real del pulso.

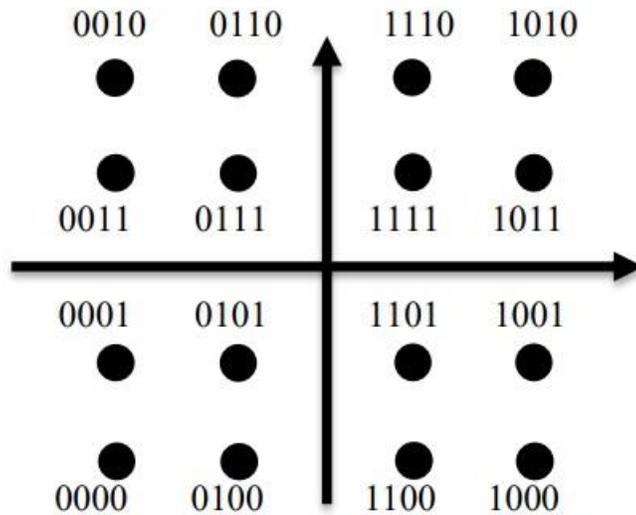


Figura 18. Constelación 16QAM rectangular.

Para la generación de las sub portadoras tenemos que definir el espacio temporal de las sub portadoras donde irán alojados los bits de datos modulados en QAM (Quadrature Amplitude Modulation), modulación de amplitud en cuadratura, en el caso del sistema que se está desarrollando (modulación digital por multiplexación de frecuencias ortogonales OFDM, por sus siglas en ingles), manejamos una constelación 16 QAM.

6.2 Espacio temporal.

El espacio temporal está definido por el ancho de banda asignado a las bandas laterales que es de 70 KHz, por el número de sub portadoras que en el caso de la FM convencional son 18 sub portadoras, 17 de las cuales llevaran los datos modulados en QAM y uno como señal piloto, la señal piloto funciona como bandera para que el demodulador entre en modo HD, por lo tanto, el ancho de banda para cada sub portadora es:

$$70\text{Khz}/18=3.88\text{Khz}$$

A este ancho de banda ya modulado por los datos se le llama "símbolo".

Partiendo de una ventana temporal de duración τ ,

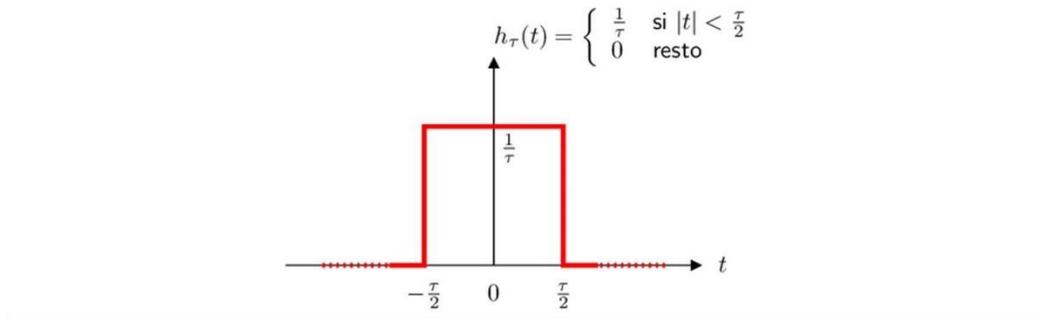


Figura 19. Espacio temporal $h(t)$

La transformada de Fourier nos da una gráfica de un seno cardinal, esta deberá ser desplazada en frecuencia en $\tau/2$, mediante la multiplicación de una exponencial compleja $e^{j2\pi\frac{1}{\tau}t}$.

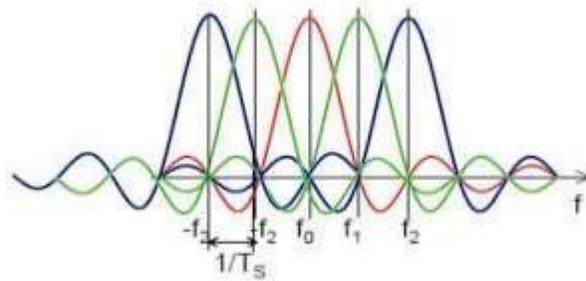


Figura 20. Transformada de Fourier desplazada en $e^{j2\pi\frac{1}{\tau}t}$

De manera que tenemos.

$$X_0 \cdot \Pi\left(\frac{t}{\tau}\right)$$

$$X_1 \cdot \Pi\left(\frac{t}{\tau}\right) \cdot e^{j2\pi\frac{1}{\tau}t}$$

...

$$X_n \cdot \Pi\left(\frac{t}{\tau}\right) \cdot e^{j2\pi\frac{n}{\tau}t}$$

Donde $X_0 \rightarrow X_n$ son las amplitudes de la señal moduladas en 16QAM.

6.3 Evaluación numérica.

Al hacer la evaluación numérica mediante el software Matlab [1], queda:

```
m=500; %número de muestras
n=18; % número de sub portadoras
t=linspace (-n/2, n/2, m);
y = (sin(pi*t))./(pi*t); %seno cardinal en la forma de Euler
x1=0; x2=n;
T=zeros(m);
z=zeros(m);
y=zeros ();
for i=1: n
T=linspace(x1,x2,m);
y=(sin(pi*T))./(pi*T);
z= 1.8*y.*exp(1j*2*pi*sin((.5*pi)/(.5*pi)));
plot(t,z);
hold on xlabel('Frecuencia (Hz)');
ylabel('Amplitud');
title({'Maestría en ingeniería electrónica';['OFDM ', num2str(n), ' sub portadoras']})
x1=x1-1;
x2=x2-1;

end
```

la evaluación nos arroja la siguiente gráfica:

Maestría en ingeniería electrónica
OFDM 18 sub portadoras

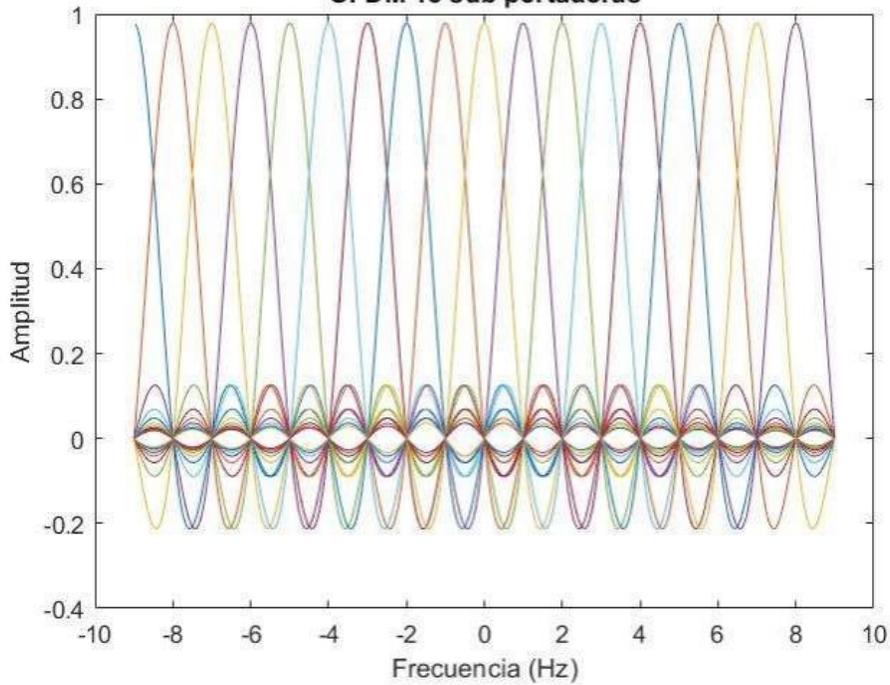


Figura 21. Subportadoras ortogonales.

De manera que, de forma esquemática, la generación de la señal final a transmitir es la sumatoria de todos los componentes multiplicador por la exponencial compleja

$$e^{j2\pi\frac{n}{T}t}$$

Si observamos gráficamente

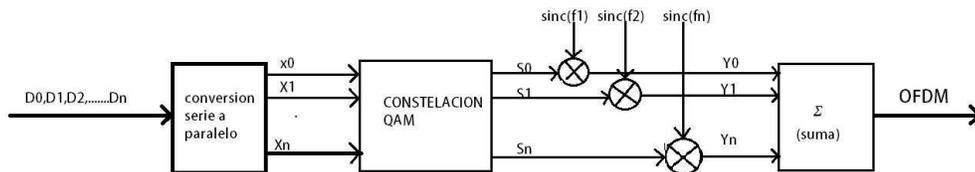


Figura 22. Sumatoria de senos cardinales desplazados en frecuencia.

La figura anterior se resume en esta sumatoria que no es otra cosa que la

transformada inversa de Fourier.

$$\sum_{k=0}^{N-1} S_k e^{j2\pi k\Delta f t}$$

De su análisis podemos reducir la figura 22, obteniendo la figura 23.

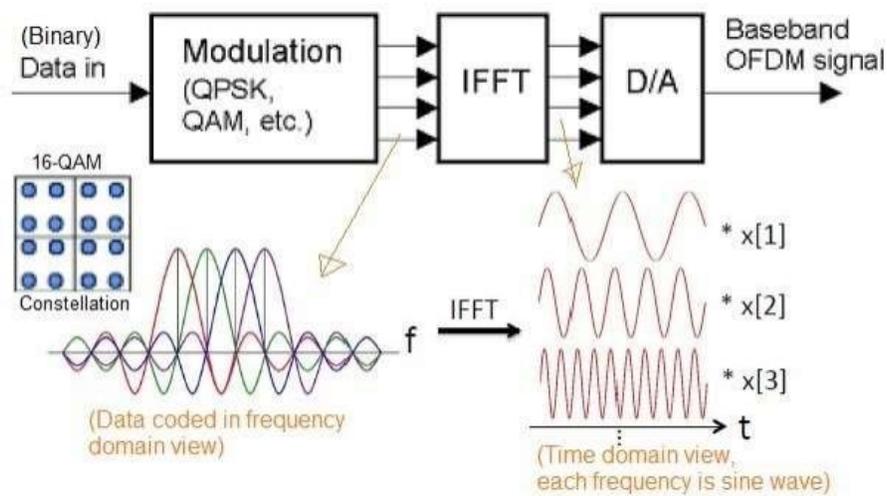


Figura 23. Diagrama completo del generador OFDM.

CAPITULO 7 DISEÑO DE GENERADOR ORTOGONAL

7.1 Diseño del circuito generador de OFDM.

Lo primero que debemos trabajar es con el sistema de puesta a tierra, este aspecto es muy delicado ya que como todas las señales están referidas a tierra, en algunos casos puede ser esta muy ruidosa y alterar las señales digitales o los pulsos de reloj sobre todo cuando hablamos de altas frecuencias y voltajes del orden de 1.8v,

la mejor forma de aislar los diferentes tipos de tierra, ya que deberá haber un plano de tierra para la parte de audio análogo, un plano de tierra para la parte digital y lo que es básicamente la tierra física, de tal forma que el sistema de regulación de voltaje se diseñó de la siguiente manera.

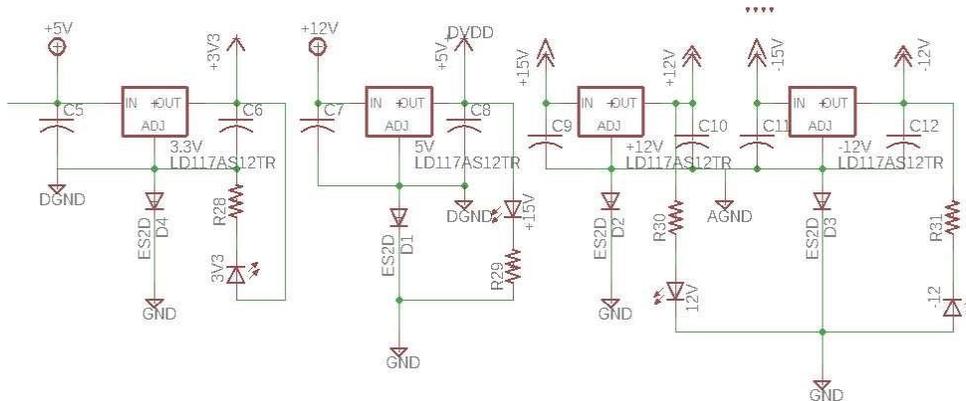


Diagrama 14. Diagrama de plano de tierras, AGND, DGND, GND.

Por otro lado, la salida de la señal ya modulada y en forma de RF, pasa primeramente por un transformador de RF cuya entrada es de alta impedancia y la salida es de 50 ohm, esto con el objeto de no cargar a la salida del DSP, ya que su salida es de alta impedancia, después del transformador va un filtro pasa banda cuyo ancho de banda es de 88 hasta 108 MHz, después del filtro está ubicado un amplificador de RF (MAR-6M) de la empresa Monolithic Amplifiers, de 2dBm “un dBm es un deci Bell referido a un mili watt”.

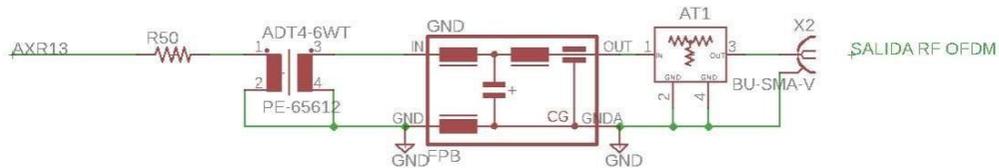


Diagrama 15. Salida de RF ya modulada y con audio embebido.

Para que el DSP opere a estas frecuencias de salida, es necesario que su reloj u oscilador externo estén a su máxima velocidad, o sea, 350Mhz, hay dos formas de agregar un pulso de reloj al DSP, con cristal

externo, o con oscilador LVCMOS, como no se encontraron cristales de esa frecuencia se optó por usar el oscilador externo, para tal efecto se usó un oscilador externo LVCMOS de la marca, Texas Instruments con No. De parte CDCE913, compatible con el DSP en cuestión, pero como es una señal de reloj de muy alta velocidad es necesario el uso de un filtro que va ubicado lo más cercano posible al DSP para evitar posibles interferencias, este chip va conectado directamente en la salida PLLHV del DSP, el chip que se encargara de acondicionar la señal de reloj es de la marca EMC Components con No. De parte ACF451832, en la siguiente figura podemos observar los dos modos de interconexión del oscilador.

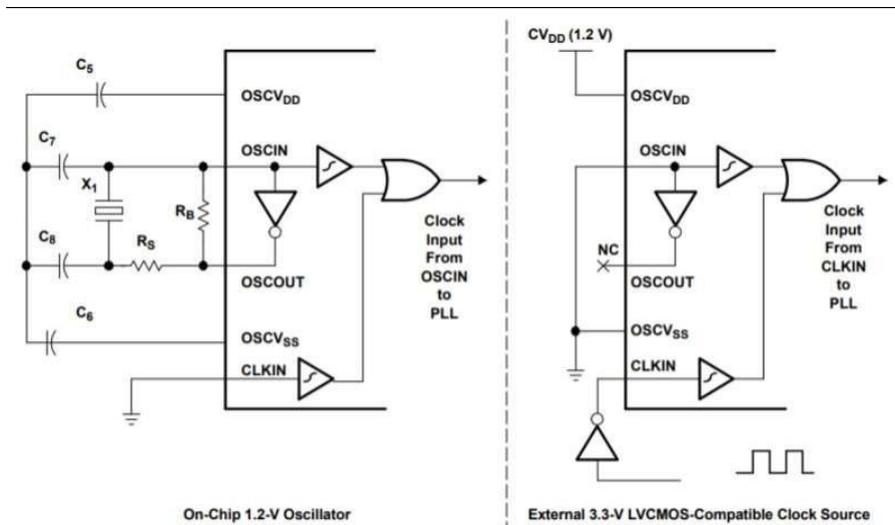


Figura 24. Modos de interconexión entre el oscilador y el DSP.

Como se puede observar, tenemos dos modos de ajuste del reloj, uno por medio del oscilador externo programable y el otro por medio del PLL interno del DSP.

El sistema de acondicionamiento del pulso de reloj se muestra a continuación.

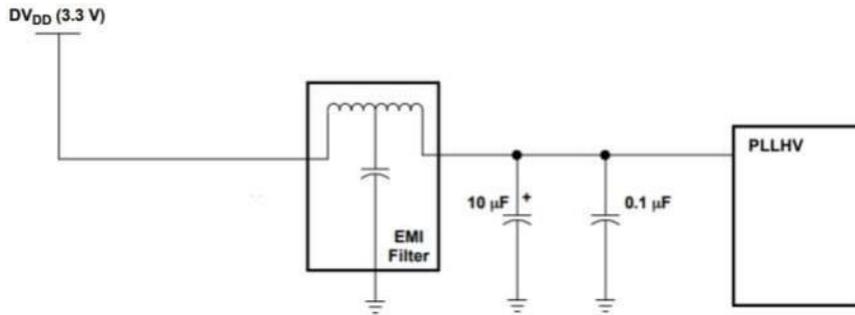


Diagrama 16. Acondicionador de voltaje de la salida PLLHV del DSP.

Para poder programar el DSP ya instalado en la tarjeta es necesario el uso del programador XDS100, pero para poder conectarlo con el DSP es necesario la colocación de un conector JTAG. La interconexión es la siguiente.

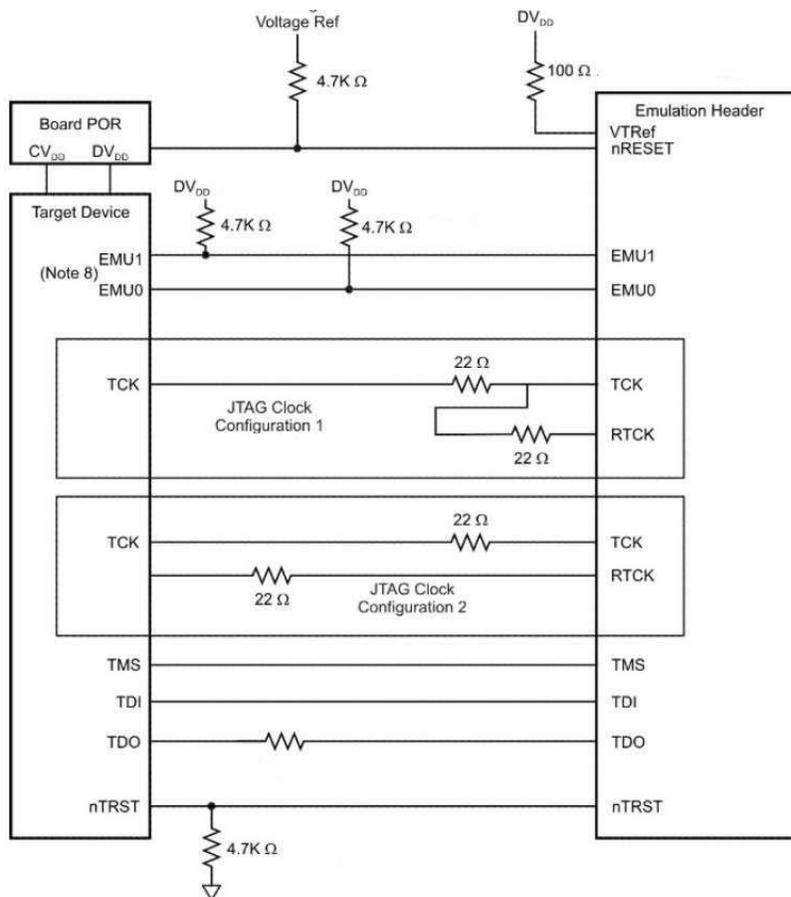


Figura 25. Interconexión del JTAG con el DSP.

El diagrama completo ya con sus fuentes y periféricos queda como se puede ver en el diagrama 16.

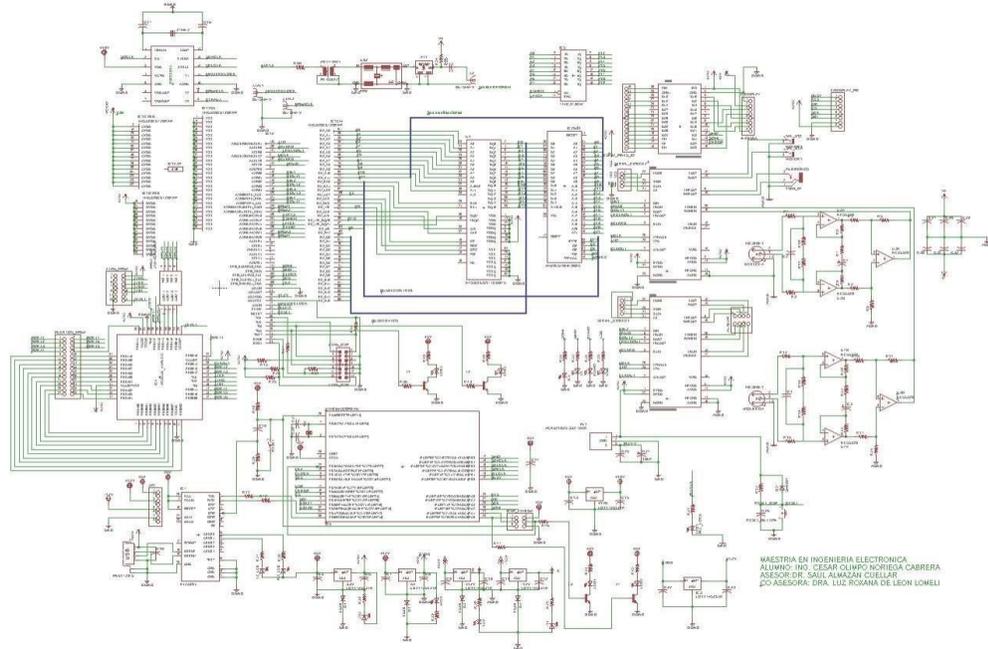


Diagrama 17. Sistema completo del generador ortogonal.

Y su PCB sería el siguiente, cabe mencionar que las pistas fueron en un circuito de 4 capas.

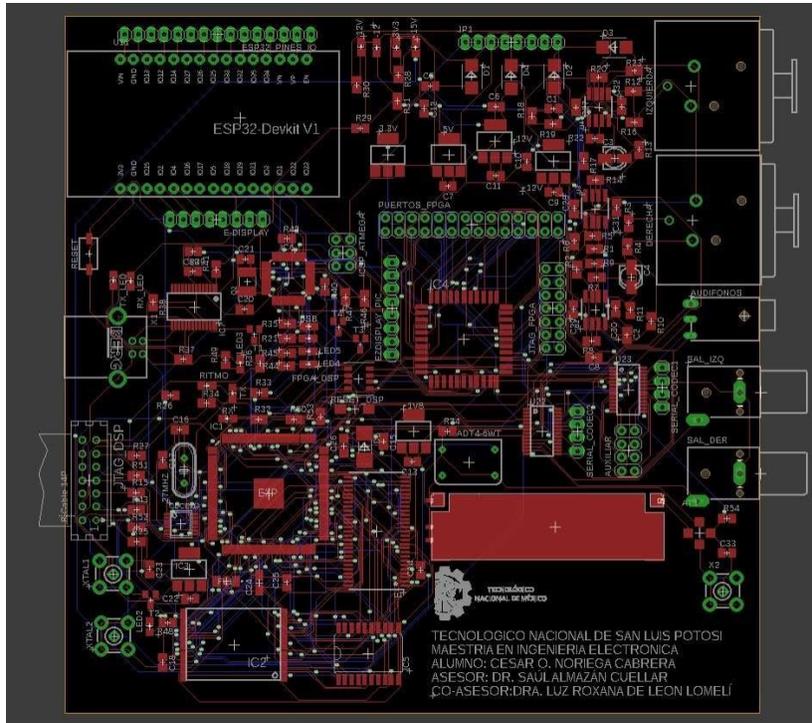


Figura 26.- PCB del sistema completo generador ortogonal.

Y su forma real ya impreso sería la siguiente.

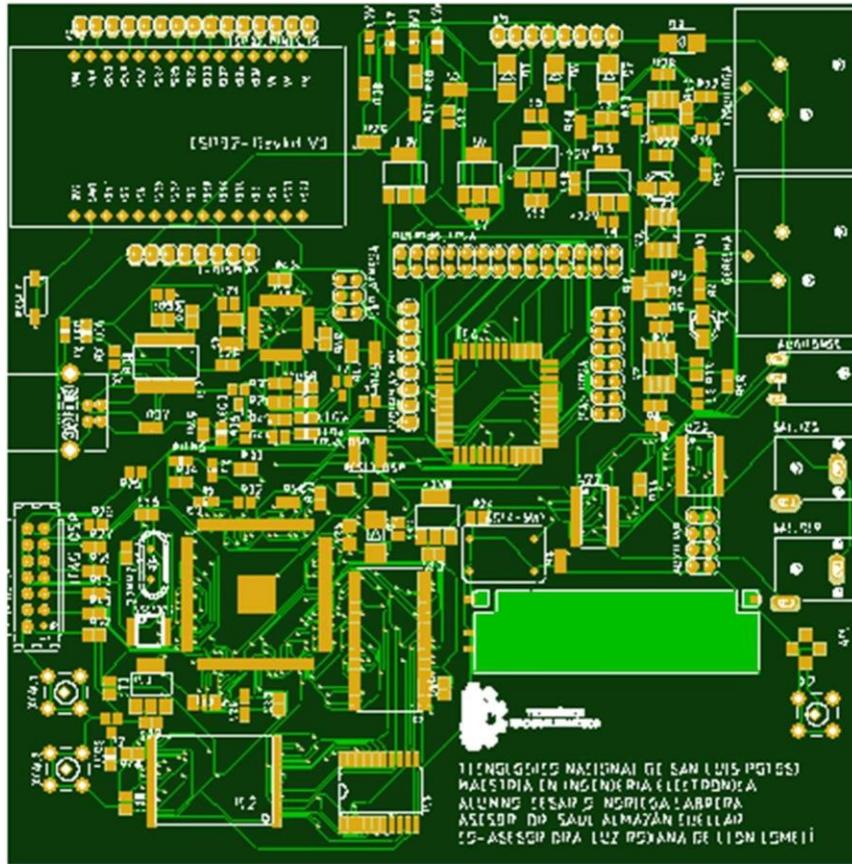


Figura 27. Manufactura del PCB.

CAPITULO 8 PRUEBAS

8.1 Descripción del sistema.

Al rediseñar el sistema ahora se le colocó como controlador host, uno de la marca Microchip, (el pic18f97j60), ya incluye una terminal ethernet más puertos seriales para una comunicación vía USB con el uso del circuito FTDI232, cuenta también con varios sistemas de interrupción por software y por hardware, además de una velocidad de hasta un poco más de 40Mhz; ya una vez que se remanufacturó la tarjeta DSP el siguiente problema fueron las fuentes de energía; según las características técnicas del DSP cuya tecnología es Nanopower, es decir, un consumo del orden de miliamperes, al energizar el sistema el regulador de 5v,1Amp., sufrió de un sobrecalentamiento, eso se pudo corregir solo agregando un pequeño disipador sobre él, en el caso de la fuente de 3.3v 100mA, este si se colapso fue necesario el uso de un

regulador externo.

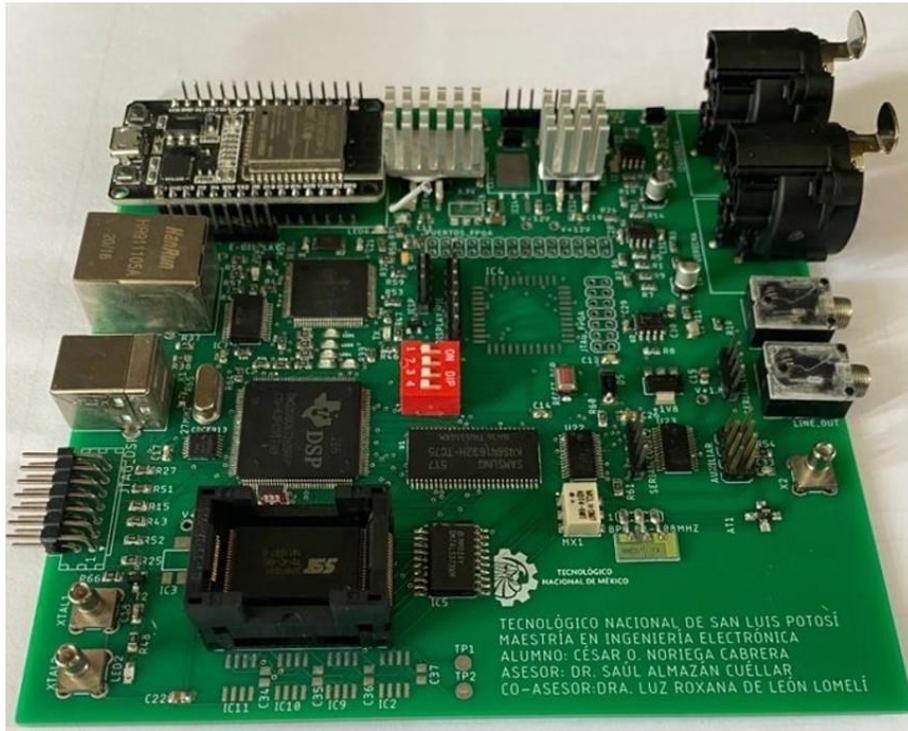


Figura 28. Tarjeta DSP nuevo diseño.

8.2 Generador estéreo.

Por otro lado, tenemos la tarjeta generadora de señal compuesta, misma que será usada para insertar la señal ortogonal para así poder lograr un sistema híbrido (análogo+HD),



Figura 29. tarjeta generadora de señal de FM.

8.3 Espectro radioeléctrico.

En el espacio aéreo, “propiedad federal” se dividen en varias zonas según criterios gubernamentales, el espacio para transmitir ondas del espectro electromagnético, que van desde unos cuantos miles de Hertz hasta varios giga Hertz, para el caso de nuestro estudio vamos a usar el segmento que va de los 88.0 hasta 108 MHz.

Antes de iniciar pruebas se muestra el espacio radioeléctrico en el analizador de espectro como lo podemos observar en la figura 30.

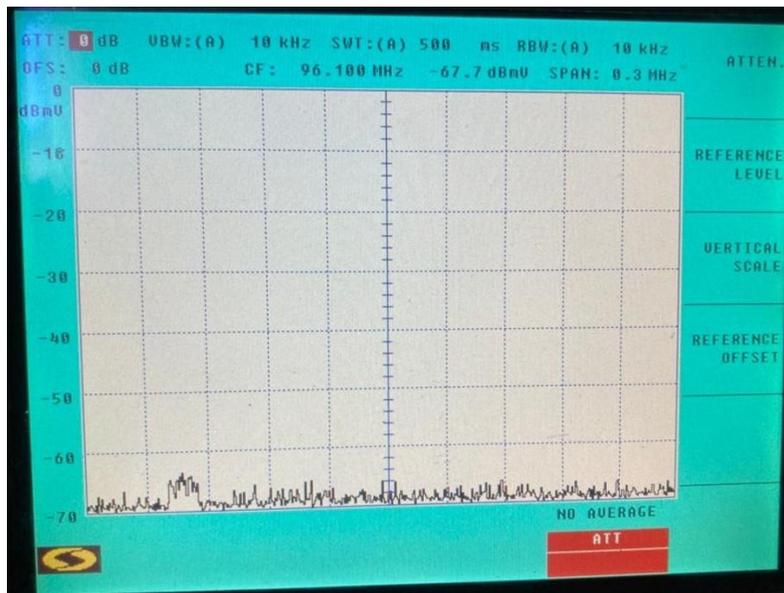


Figura 30. Espectro vacío para la frecuencia de 96.1 MHz.

8.4 Portadora principal sin componentes.

A en la figura 31 se observa el mismo espacio radioeléctrico, solo la portadora esto con el objeto de mostrar cómo es que se van agregando sus componentes de modulación.

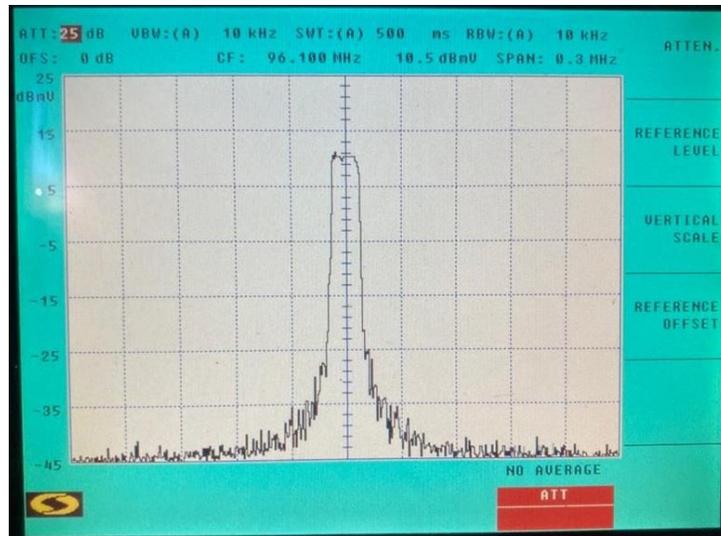


Figura 31. Portadora de 96.1 MHz sin componentes.

Por otro lado, podemos observar en la figura 32, la misma portadora, pero ahora con los componentes izquierdo más derecho, izquierdo menos derecho, se observa un desfasaje entre ambos ya que la operación nos desplaza hacia un lado o hacia el otro derivado del espacio que ocupa el izquierdo y el derecho, por otro lado, se suma un tono de 19 kHz, que es el encargado de que el receptor se entere que esta recibiendo una señal estéreo y así poder demodular ambos canales por separado.

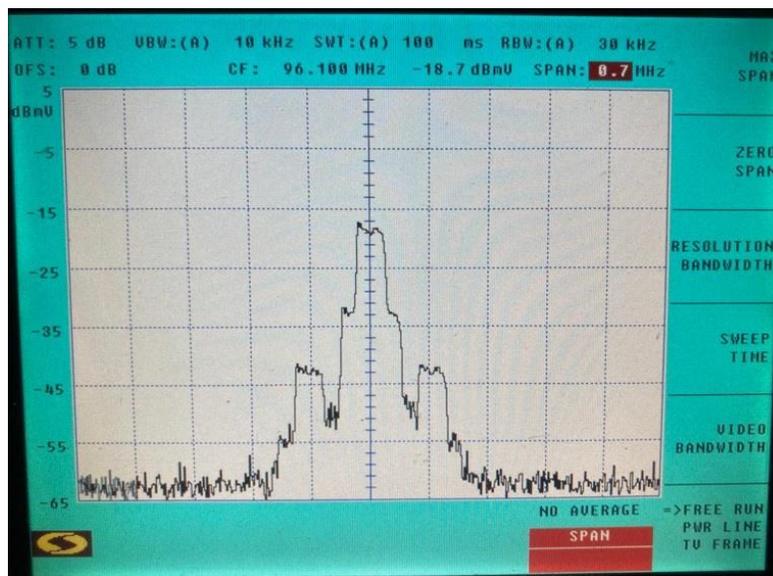


Figura 32. Portadora de 96.1MHz con sus señales L-R, L+R y piloto de 19kHz.

8.5 Inserción de audio.

El audio deberá estar procesado en amplitud ya que al no controlarlo se presenta una diafonía y distorsión al aire y con probabilidades de generar espurias que repercutirán en los canales adyacentes, el procesador de audio también llamado companders, comprime y expande el audio a alta velocidad para que los transistores de salida trabajen más relajados.

En la figura 33 se observa la desviación de la portadora de 75kHz a la derecha y 75kHz a la izquierda que es lo máximo permitido por el Instituto Federal de Telecomunicaciones que es una modulación al 100%, en algunos casos hay quienes incurren en una sobre modulación, es permitido modular hasta un 10% más sin caer en una infracción.

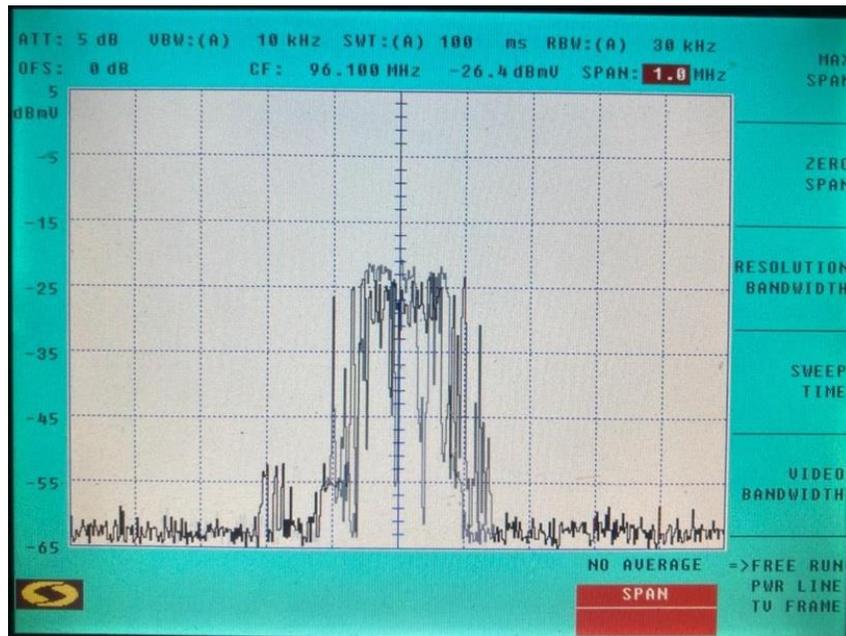


Figura 33. Señal FM con audio.

8.6 Señal de FM en 16QAM.

Una vez generado la señal de la FM en su totalidad, se envía una muestra a la tarjeta DSP y esta generara de acuerdo a la frecuencia de la portadora dos bandas laterales de 75Khz cada una donde estarán alojadas las señales ortogonales que serán moduladas en 16QAM, para la visualización de los datos modulados también se cuenta con un analizador de modulación 16QAM que se muestra en la figura 34, antes

de hacer el análisis es necesario configurar nuestro analizador QAM, en la figura 32 se muestra el panel de configuración.

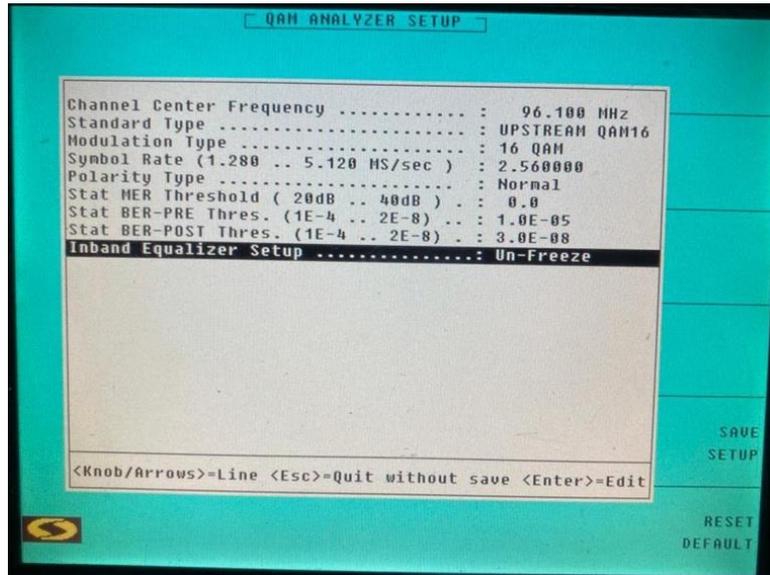


Figura 34. Panel de configuración QAM.

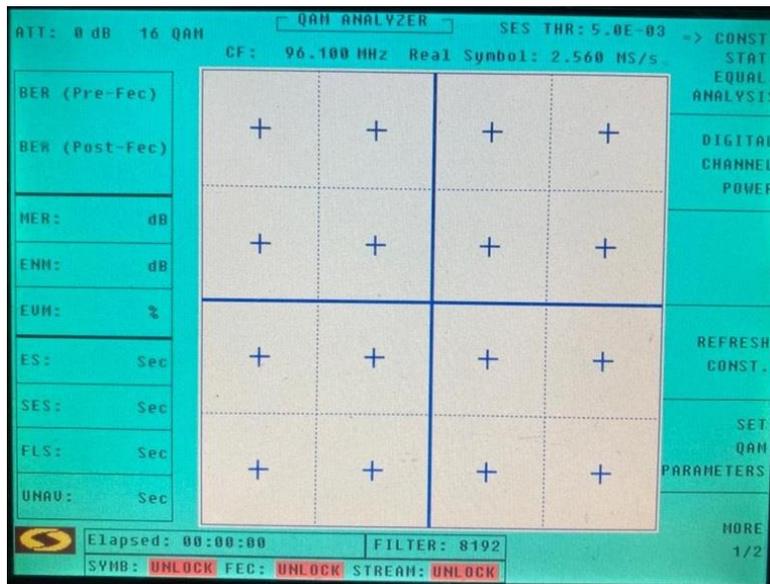


Figura 35. Analizador 16QAM sin señal.

8.7 Arranque del sistema.

Se optó por tener un arranque externo por medio de la memoria tipo flash, mediante el dip switch se da la instrucción al DSP que arranque por medio externo, previamente se cargó el bootloader de Texas

Instruments [12] en la memoria flash, ya una vez que arranco después de tantos intentos fallidos se procede a introducir el algoritmo matemático de la transformada inversa de Fourier IFFT por sus siglas en ingles.

8.8 Configuración de arranque del DSP.

```
#include "DSP672x_Device.h"  
#include "DSP672x_MAESTRIA.h"  
#include "f6728a.h"  
#include "math.h"  
#define PI 3.1415926  
#define SAMPLENUMBER 128.
```

8.9 Pruebas iniciales.

Originalmente se estaba trabajando en la banda de los 87.5 a 108 MHz, pero se generaban espurias debido a que no se le agrego un filtro pasa banda en la etapa final del amplificador de 20Watts y estaban afectando a XHUSP radio Universidad, y para evitar problemas con el Instituto Federal de Telecomunicaciones (ya que es delito federal), se cambió a la banda de los 200Mhz, desafortunadamente el transmisor principal no puede operar en esa banda pero el objetivo principal de este desarrollo es el envío de datos de manera ortogonal por FM.

La generación de una señal modulada en frecuencia sin sus componentes L-R, L+R, señal piloto y subcarriers puede hacerla sin problema el DSP solo es un VCO si lo vemos a groso modo.

La primera corrida con éxito lo vemos en la figura 34.

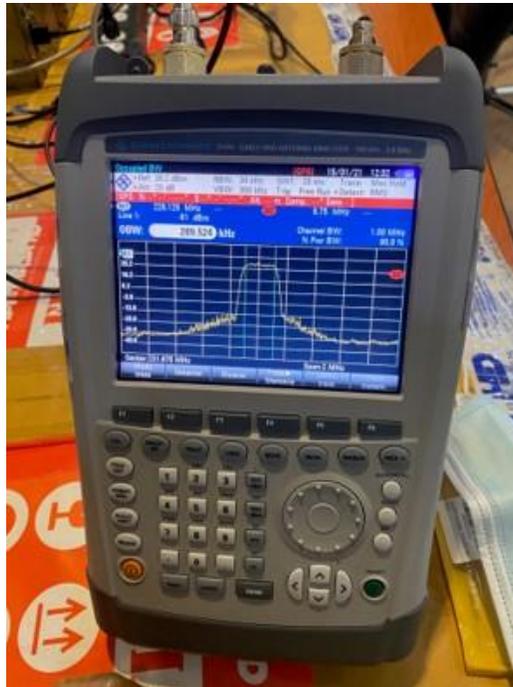


Figura 36. Espectro de frecuencia en la banda de los 200MHz, solo con componentes ortogonales.

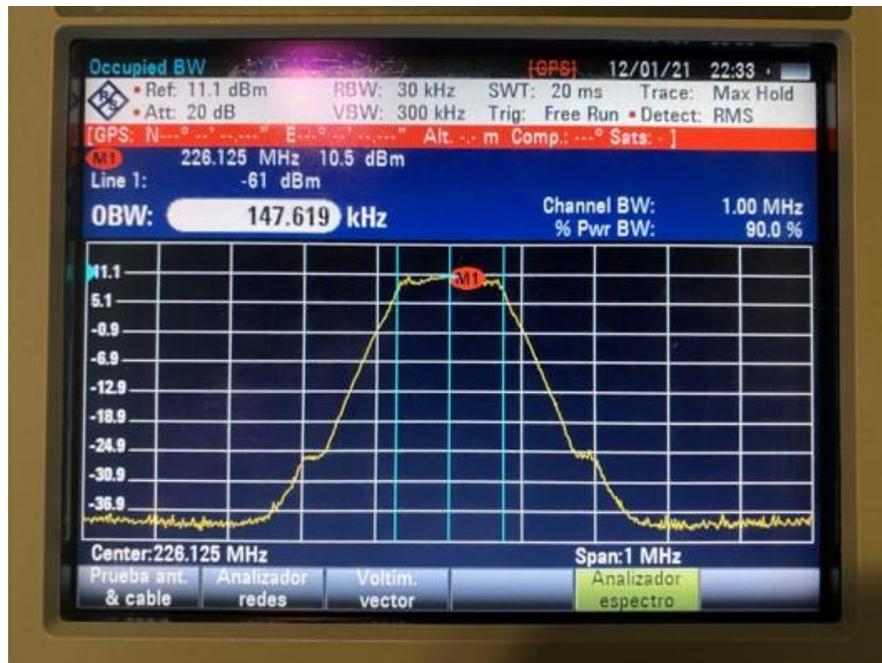


Figura 37. Señal expandida.

Resumen.

Debido a que las señales de audio al ser moduladas en 16QAM, estas no caben en las 18 sub portadoras ortogonales ya que deben ser comprimidas en datos antes de ser moduladas, el audio sin compresión de datos se escucha entre cortado debido a la falta de datos según se concluyó, por otro lado para aplicar un algoritmo de compresión existente el simple hecho de pagar una licencia elimina el objetivo de este estudio y además de que el costo por licencia esta fuera del alcance de este trabajo, el hecho de desarrollar un software de compresión de datos es muy complejo ya que debe estar optimizado para poder trabajar en tiempo real, y si el algoritmo desarrollado por los ingenieros norteamericanos tarda 8 segundos en la transformación se espera un retardo mucho mayor si se intenta hacerlo en esta maestría, es necesario otra investigación y trabajo arduo para poder llegar a desarrollar un algoritmo eficaz de nivel competitivo comercialmente.

Normativa [6]

4.4.1 Discusión de pre corrección y recorte

Es importante mantener niveles de polarización del amplificador que se ajusten a las especificaciones de fábrica. Si el sesgo es demasiado alto, no hay suficiente espacio libre para que el amplificador de potencia (PA) maneje los picos.

Además, si el excitador tiene pre corrección fija (en la que hay una configuración de fabrica), debe ser ajustado para anticipar el nivel de sesgo en el transmisor.

Las señales IBOC pobremente amplificadas tendrán también afectación considerable en el recrecimiento espectral y la uniformidad de la ganancia

4.4.2: Evaluar la entrada de señales no deseadas

Cualquier sistema con dos PA finales en paralelo tiene la capacidad de retroalimentar energía de uno a otro, potencialmente produciendo productos de intermodulación en las AP. En sitios de estaciones múltiples, la energía de la señal de otras estaciones

también puede encontrar su camino hacia la salida del PA, complicando la situación con más productos de intermodulación. Esta energía no deseada impuesta a una salida de PA puede ser una de las principales causas de la emisión de IBOC de FM híbridas que no son quejas.

En los sistemas de línea separada, existe cierto grado de aislamiento entre los dos sistemas. El aislante puede medirse utilizando la dirección inversa del acoplador direccional de la línea de transmisión.

Esto se hace mejor con un transmisor fuera del aire mientras se mide la energía recibida por la línea de transmisión de ese transmisor al aire. El acoplador tiene asociada una pérdida de acoplamiento (por ejemplo, 50 dB por debajo de la potencia de la energía en la línea en la dirección que se muestrea) que se puede utilizar para ayudar a determinar el aislamiento entre los sistemas como se muestra en la ecuación 1:

Ecuación 1: decibel suma y resta

(nivel medido de señal entrante)

+ (perdida de acoplamiento)

- (TX1 salida de potencia)

= (aislamiento entre TX1 y el punto de muestra del sistema TX2)

La pérdida de respuesta de un transmisor indica la cantidad de energía no deseada que ingresa a su PA desde la línea de transmisión, lo que es la corriente reflejada. La pérdida de respuesta puede ser del orden de 6 dB, dependiendo del transmisor. Conocer la pérdida de respuesta puede ayudar a estimar como mucha energía de un transmisor será emitida por el otro transmisor como se muestra en la ecuación 2:

Ecuación 2: (decibel suma y resta)

$$\begin{aligned} & \text{(TX1 salida de potencia)} \\ & - \text{(aislamiento)} \\ & - \text{(perdida de retorno de TX2)} \\ \hline & = \text{(salida de potencia esperada de TX2 que gira} \\ & \text{alrededor de la energía de TX1)} \end{aligned}$$

En otras palabras, **(aislamiento) – (perdida de respuesta)** indica cuantos dB por debajo de la señal transmitida TX1 es la copia distorsionada de la señal transmitida emitida por el TX2 PA. Para relacionar estos con efectiva potencia radiada (ERP), se debe tener en cuenta las pérdidas de línea y las ganancias de antena.

En sistemas con configuraciones de línea común, la pérdida de tiempo de respuesta es la más preocupante cuando los equipos son de alto nivel y se utilizan combinaciones de dos niveles. La combinación de bajo nivel no es capaz de presentar los mismos desafíos de diseño combinando las salidas de amplificadores de alta potencia. La síntesis directa comienza con una señal híbrida combinada del convertidor de digital a analógico y no tiene componentes activos que manejen por separado las formas de onda digitales.

La combinación de alto nivel y de nivel dividido se puede evaluar con acopladores direccionales en las salidas del transmisor, antes del combinador de salida. La combinación de alto nivel se puede evaluar de la misma manera como se describió anteriormente para la evaluación de línea separada, es decir, apagando un transmisor mientras se evalúa el aislamiento del otro transmisor. Dado que la combinación de dos niveles requiere la presencia de energía en ambos transmisores para hacer que el combinador híbrido funcione según lo planeado, las mediciones realizadas apagando un transmisor para medir el aislamiento del otro puede no ser confiable.

Se debe tener cuidado para asegurarse que cualquier medición en una dirección en un acoplador direccional no sea comprometida por la señal

que viaja en la otra dirección en la línea de transmisión. Los acopladores direccionales tienen una cifra de “directividad” que indica cuanto se cruza la señal de avance en el puerto de retroceso y viceversa. Las mediciones pueden estar limitadas por la directividad de un acoplador, especialmente cuando el acoplador tiene una señal fuerte que lo atraviesa en la dirección opuesta a la dirección que se muestrea.

Referencias.

- [1] https://www.ti.com/lit/ug/spruec6g/spruec6g.pdf?ts=1669914826825&ref_url=https%253A%252F%252Fwww.google.com%252F
- [2] <https://www.mathworks.com/products/matlab.html>
- [3] <https://www.ni.com/es-mx/support/downloads/software-products/download.labview.html#477380>
- [12] https://www.ti.com/lit/an/spra602f/spra602f.pdf?ts=1676042334241&ref_url=https%253A%252F%252Fwww.google.com%252F
- Normativas de referencia [1],[2],[3],[4],[5],[6],[7] y [9]. <https://www.nrsstandards.org/standards-and-guidelines/documents/standards/nrsc-5-d/nrsc-5-d.pdf>.